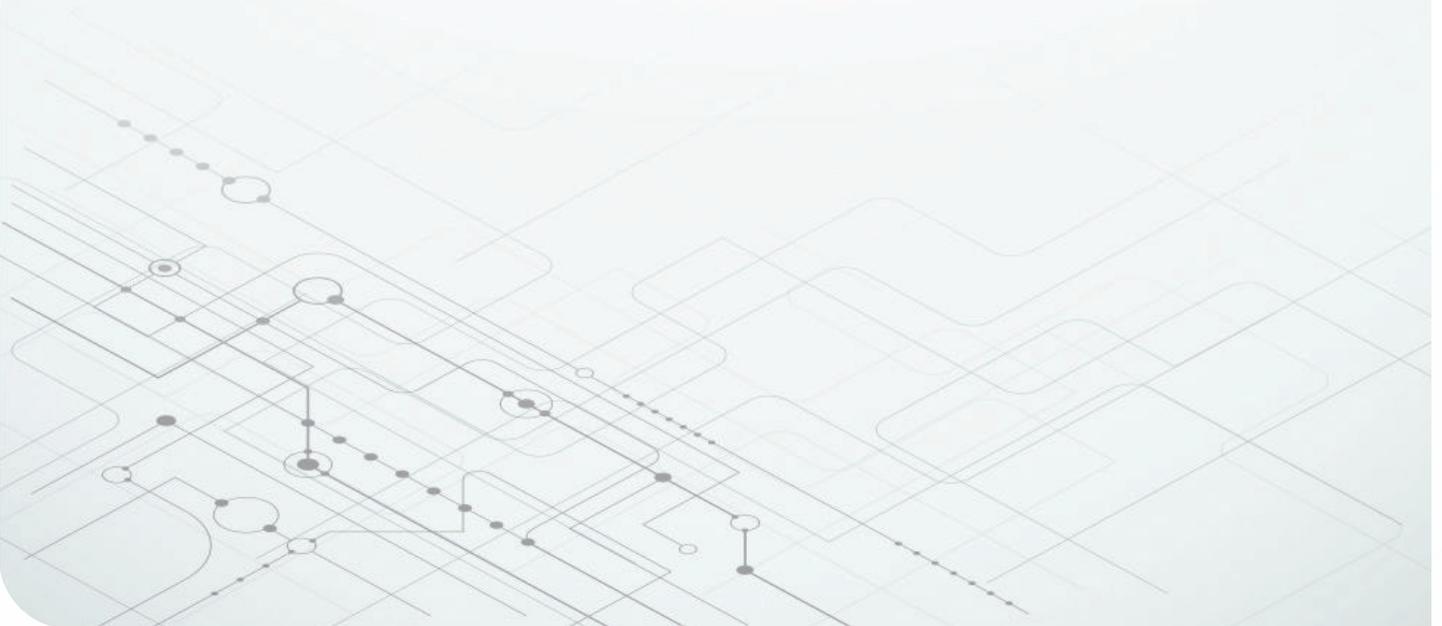


以封裝突破加速類比性能



Les Stark
Director of Package Development

Sreenivasan Koduri
TI Fellow



摘要



1 簡介

本白皮書探討了業界標準封裝類型，以及類比半導體晶片和模組封裝技術的最新創新，範圍涵蓋電源管理裝置、運算放大器和資料轉換器，以及其他類比積體電路 (IC)。



2 封裝變體如何滿足市場需求

若要了解市場對可靠性、成本效益和供應鏈彈性的要求，就必須專注於高效可靠的包裝。



3 電源效率

透過檢查系統、子系統（電路板層級）和封裝層級（包括多個晶片和被動元件）的整合度，可以了解封裝技術如何提高電源效率和密度。



4 實現微型產品

探索類比封裝技術的預期進步及其潛在影響。

簡介

半導體幾乎滲透到生活的每個層面，而裝置經過最佳化，可運用在您能想到的各種應用中。遵循莫耳定律的互補式金屬氧化物半導體 (CMOS) 技術推動了數位運算的進步，而雙極半導體的變體則使得類比產品能夠將數位處理器與實體世界連接起來，偵測溫度、壓力、運動、光線、聲音和觸控。

每個晶圓都包含數千個積體電路 (IC)，而這些積體電路會被分成單獨的單元，稱為半導體晶片或晶粒。這些晶片十分脆弱，因此需要保護封裝才能在從智慧型手錶到工業機器人等產品中日常使用。如 [圖 1](#) 中所示，除了其他作用外，封裝還可以保護半導體晶片、為印刷電路板 (PCB) 提供電氣連接以及提供散熱路徑。隨著半導體裝置應用的成長，封裝功能和形狀尺寸也隨之演進，以滿足不同需求。



圖 1. 典型類比封裝的內部圖，以及封裝所實現的功能。

半導體裝置由最佳化性能和保護晶片的封裝組成。每個封裝均包含 圖 2 中概述的幾個元素，包括接腳（或引線）、樹脂、接合線和晶片本身。接腳或引線是裝置與外部電路間的介面，有助於訊號和電源的傳輸。樹脂覆蓋晶片和接合線，可保護或屏蔽免受濕氣、灰塵、振動和衝擊等因素的影響。接合線將晶片連接至封裝引線，以實現晶片與 PCB 上外部電路之間的電氣連接。

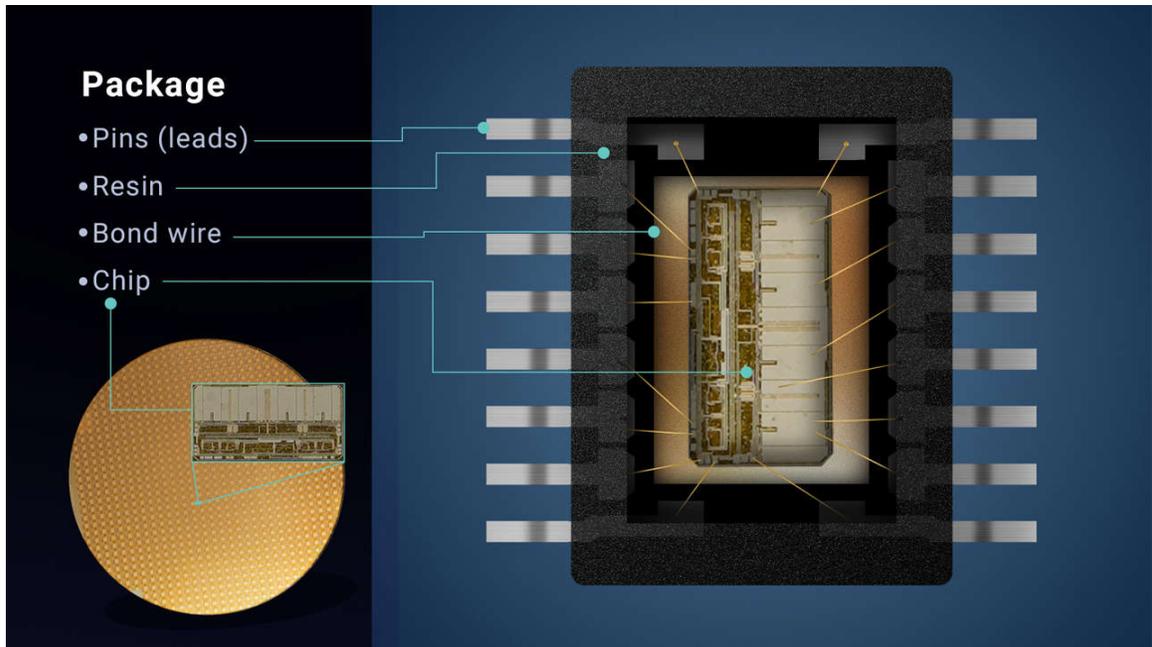


圖 2. 封裝包含接腳（或引線）、樹脂、接合線、晶片連接環氧樹脂和半導體晶片本身。

在現今瞬息萬變的電子環境中，設計工程師面臨著巨大的壓力，必須取得所需的類比半導體，以滿足嚴格的性能、成本和上市時間要求。具備多元封裝選項的產品組合讓設計人員能夠靈活運用不同封裝類型與技術，將性能，外型尺寸、熱管理與成

本效益最佳化，協助他們創新並加快產品上市時間。數十年來，工程師一直依賴業界標準的封裝。圖 3 展示了數種用於類比和電源管理 IC 的常用塑膠封裝。



圖 3. 適用於類比和電源管理 IC 的常見封裝類型和微型塑膠封裝。

封裝變體如何滿足市場需求

由於沒有任何單一封裝類型能滿足每個電子裝置的設計需求，因此多年來不斷演進各種封裝類型，以因應如可靠性、電氣性能、熱性能、成本、供應鏈考量和尺寸等特定需求。

例如，從小型玩具中的簡單電子裝置，到汽車煞車系統中的重要零組件，可靠性要求依應用而有很大的差異。工業實作需要持久耐用的 IC，而杜拜、新加坡或阿拉斯加等氣候條件下的通訊塔則需要能夠承受極端溫度、濕度和腐蝕性環境的裝置。安裝在太空船上的 IC 必須承受發射時的衝擊並承受太空中的輻射。

在高速通訊或高功率應用中，封裝的電氣阻抗會顯著影響系統性能，因此必須最佳化晶片與封裝之間以及封裝與 PCB 之間的連接。雖然傳統半導體裝置依靠細金線接合（直徑通常為 $15\mu\text{m}$ 至 $50\mu\text{m}$ ）進行這些初始連接，但現代裝置還可以採用銅線接合、帶狀接合、高密度接合、銅柱、銅夾、焊接凸塊和矽通孔等方法，來因應特定的電氣阻抗要求。

讓我們來看看推動創造多元封裝選項的市場需求。

成本效益

當最佳化 PCB、封裝和矽片的成本時，最小化矽片的尺寸將可降低成本；然而，許多應用可能需要具有大輸入/輸出 (I/O) 節距的較大封裝。在圖 4 中，若矽晶上 I/O 焊盤的間距小於 $100\mu\text{m}$ ，可實現較小的晶片尺寸，而這些相同的 I/O 分散至間距大於 $650\mu\text{m}$ ，則可滿足低成本 PCB 的設計限制。

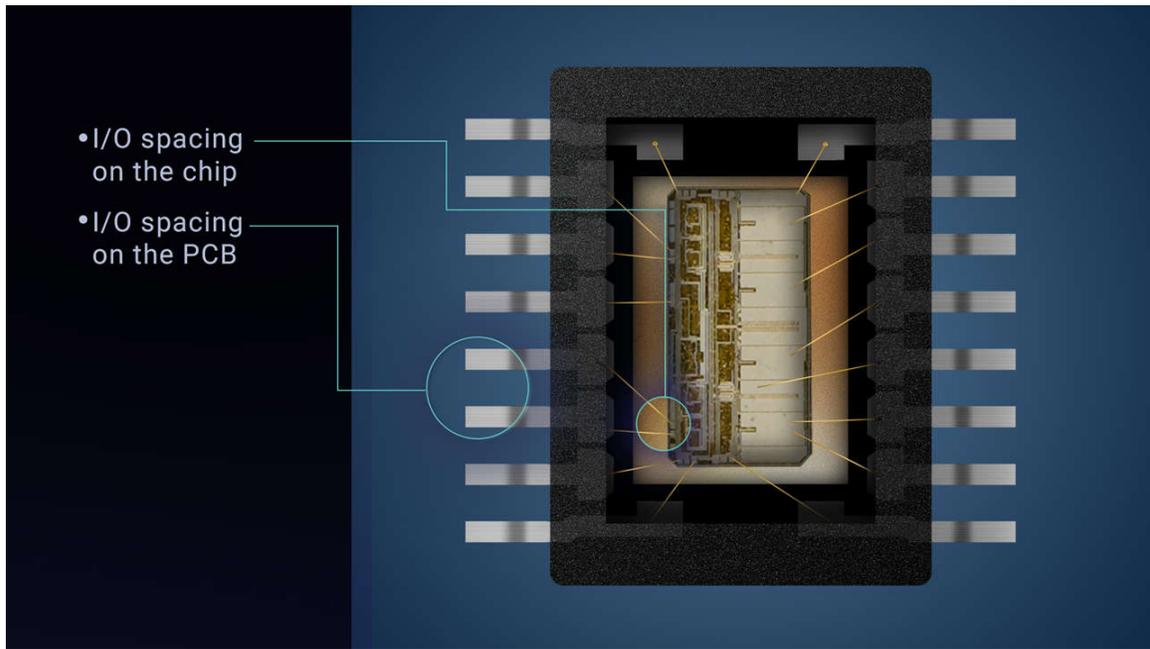


圖 4. I/O 間距小於 100 μm 是精巧型晶片設計的典型值，而 I/O 間距大於 650 μm 則適合低成本 PCB 設計。

將商品、通用產品的 PCB 尺寸和封裝尺寸標準化，就可以從多個供應商處購買相同的零件。此外，此類封裝為矽晶提供了靈活性，可以繼續縮小尺寸（進而降低成本），而不會影響終端應用的適合性。在某些情況下，封裝尺寸可以縮小，同時仍保留**業界標準的封裝尺寸**。這可讓您移轉至微型封裝，並與現有的 PCB 配置向後相容。

電源效率

效率是設計高功率解決方案時最重要的指標。雖然 TI 提供離散式場效電晶體 (FET) 和穩壓器，但整合 FET 與控制器在許多電源設計中都十分重要。早期的設計依賴大量金線接合（如 圖 5 中所示）來將 FET 中的電阻降到最低，而線路成本有時會超過封裝中晶片的成本。為了降低成本並提升功率與性能，TI 開發了與銅線接合相容的矽技術。

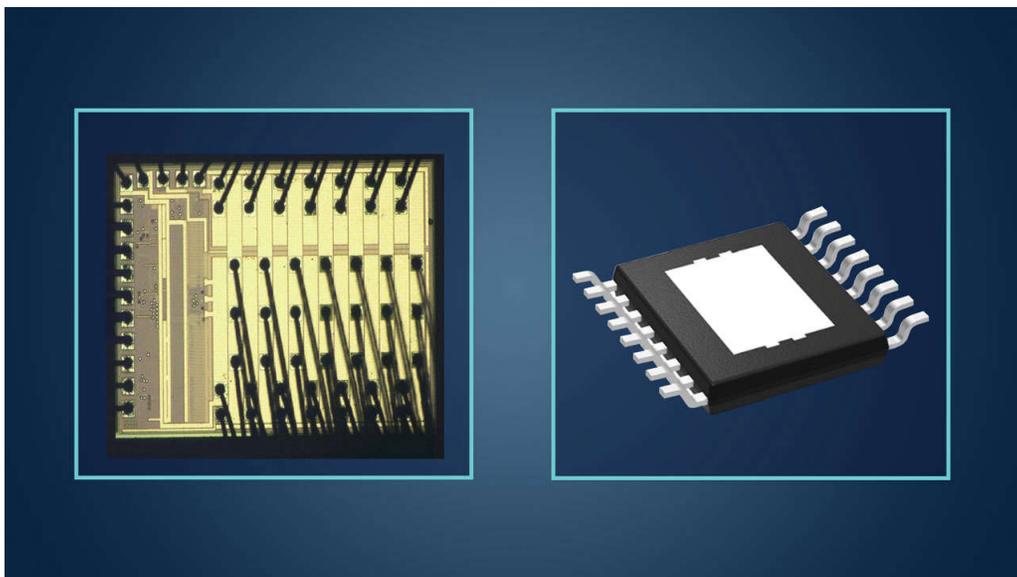


圖 5. 儘管 HTSSOP 封裝可能只有幾個外部接腳，但仍需要數十種重型電線接合，才能滿足整合式 FET 的電流與電阻要求。

隨著功率密度的增加，TI 採用了垂直 FET 技術和銅線夾（例如 圖 6 所示的銅線夾），以保持大電流封裝中 FET 的低電阻。

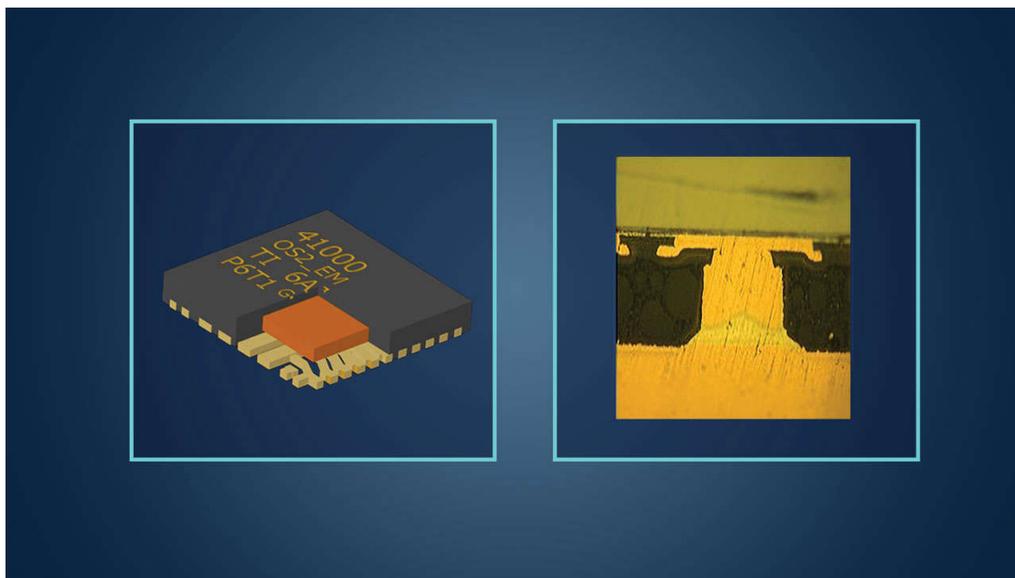


圖 6. 與多個打線接合相比，在高電流封裝中使用銅線夾可降低電阻，如圖 5 所示。

半導體製造技術的創新將 CMOS 和雙極電晶體技術整合在同一晶片上，並推動了整合控制器的高性能 FET 的發展。為了滿足對低電阻和先進控制器的需求，TI 開發了 HotRod™ 技術，該技術使用低電阻銅凸塊將 PCB 上的電源電路與晶片緊密連接，如 圖 7 中所示。

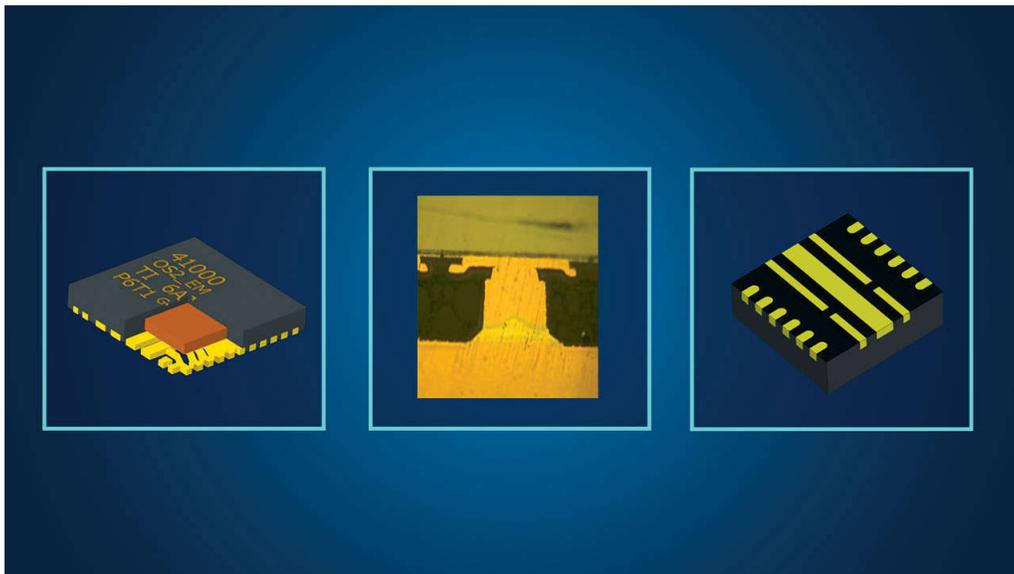


圖 7. 銅凸塊將矽晶粒直接連接至封裝中的銅，提供從 FET 至 PCB 的近乎直接的路徑。

針對需要業界標準封裝體積的設計人員，TI 的**增強型 HotRod QFN 封裝技術**提供了在整個封裝內路由訊號的靈活性（如 圖 8 中所示），同時維持極低電阻的連線，以有效率地為終端設備供電。

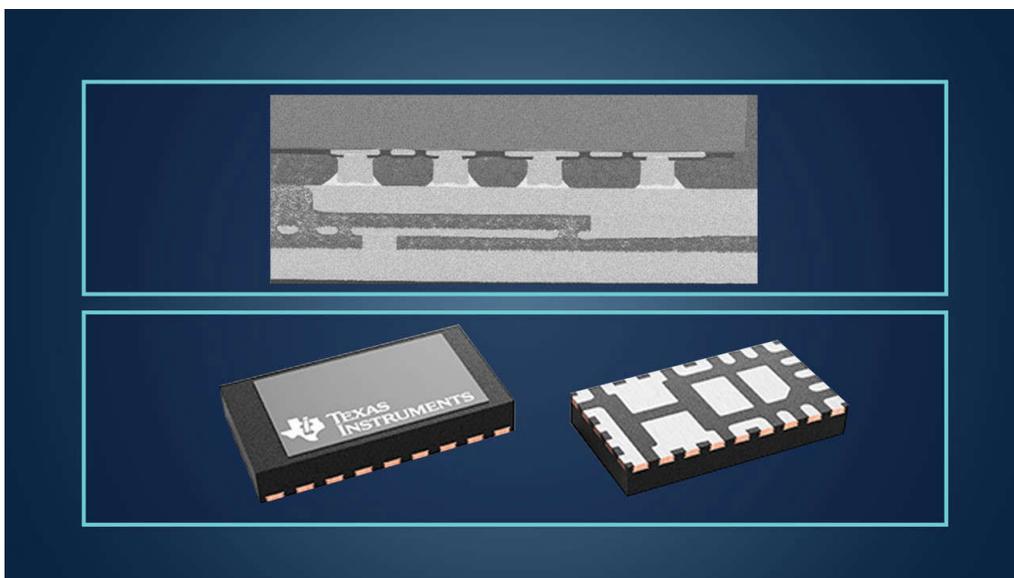


圖 8. 增強型 HotRod 技術可將矽晶連接至厚銅佈線層。此方法可實現極低的 PCB 電阻，同時提供導熱片或符合標準化封裝尺寸的靈活性。

目前有許多應用（例如電子觸控筆）需要極度小型化。如圖 9 和圖 10 所示，將電感器整合至封裝中有助於解決小尺寸限制，讓設計人員能在過去無法配合的地方實作高效率切換穩壓器。除了小型化外，TI 的 **MicroSiP™ 封裝**（如 圖 9 和 圖 10 中所示）的設計還可透過將晶片密切耦合至 PCB 內較厚的銅層，將模組的所有熱能傳輸至 PCB。

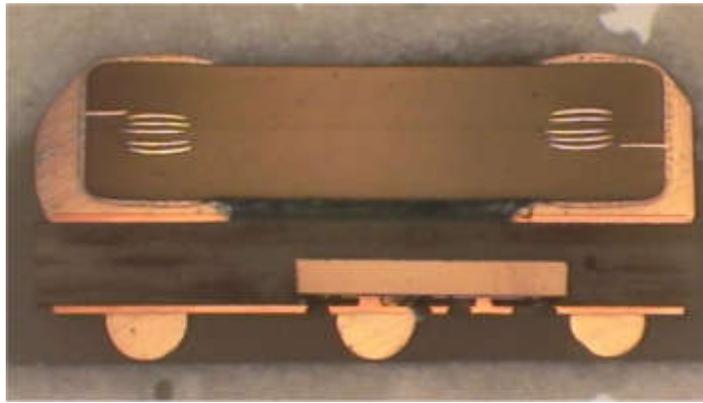


图 9. 採用 MicroSiP™ 封裝的 TI TPS82670 降壓轉換器橫截面。嵌入式矽電路位於其電感器下方

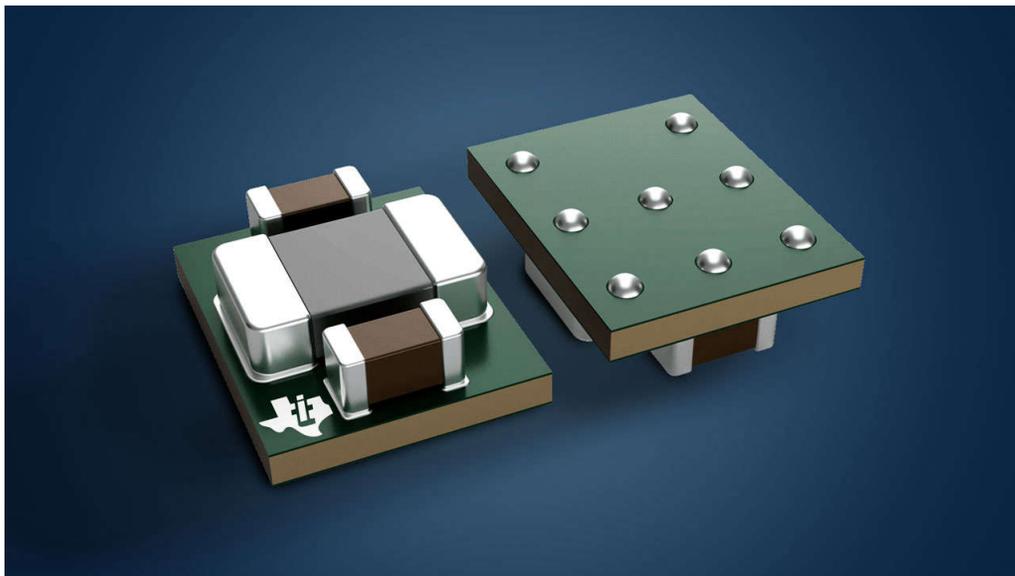


图 10. 採用 MicroSiP 封裝的 TPS82670 降壓轉換器的頂視圖和底視圖。

設計工程師也需要更高功率的模組，以將高效率電感器直接整合至封裝中，同時提高功率密度的限制。TI 的新型電源模組利用我們的新型專有整合式磁性封裝 MagPack™ 技術，提高了功率密度和效率，降低了溫度和輻射發射，同時也將電路板空間和系統功率損耗降至最低。採用 MagPack 技術的模組，例如 **TPSM82866A** 6A 降壓轉換器（如 **圖 11** 和 **圖 12** 所示），其功率密度接近每 1mm^2 1A。

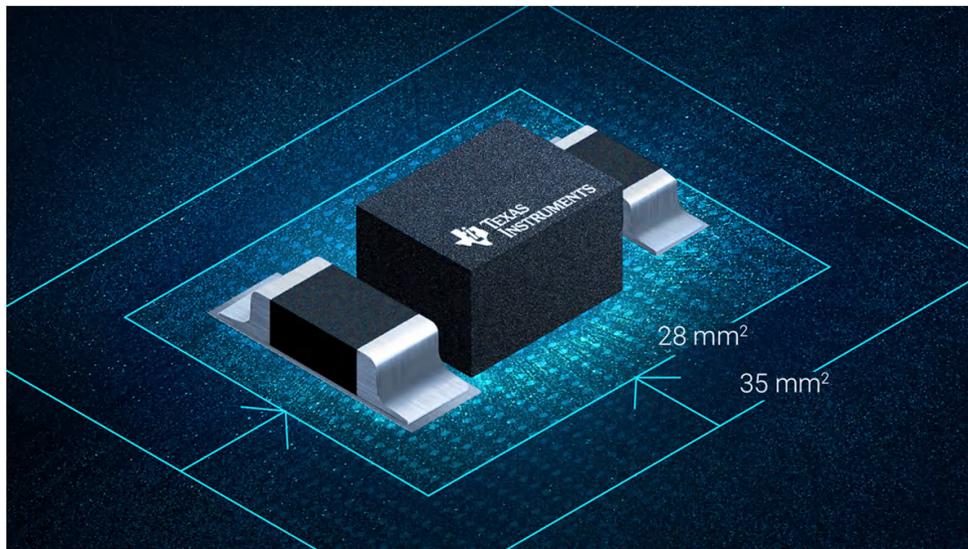


圖 11. 採用 $2.3\text{mm} \times 3\text{mm}$ MagPack 封裝的 TPSM82866A 6A 降壓式轉換器可實現 28mm^2 的解決方案總尺寸。

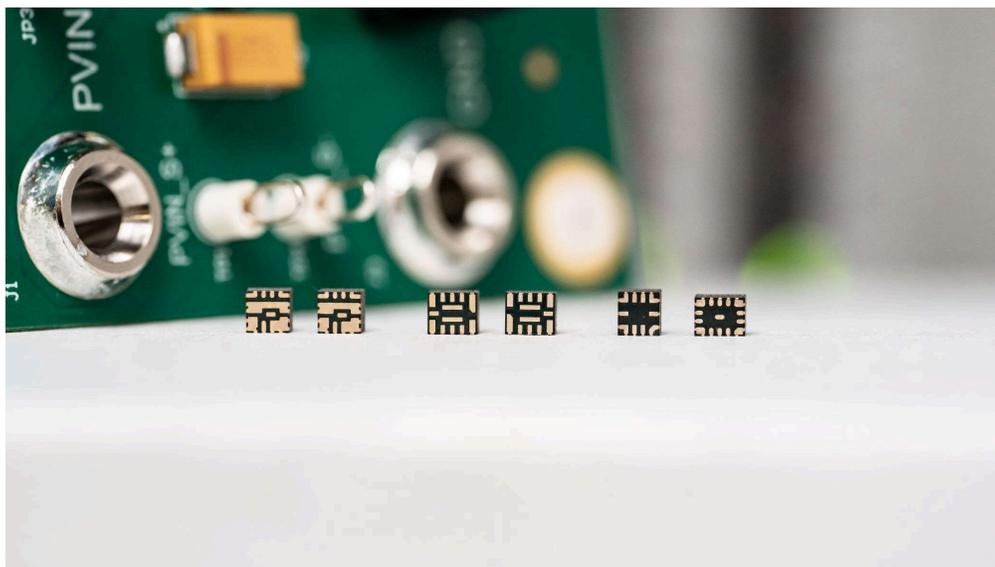


圖 12. 採用 MagPack 技術的電源模組比競爭產品的 3A 及 6A 模組小 20%。

氮化鎵 (GaN) 功率級具備高功率密度和在更高電壓下運作的能力，在電池充電和太陽能等市場中越來越受歡迎。如 **圖 13** 所示，TI 的 **100V LMG3100 GaN FET** 採用增強型 HotRod 封裝技術，可將熱通孔放置在靠近輸入電壓的位置，而電源墊則可最佳化封裝的功耗。

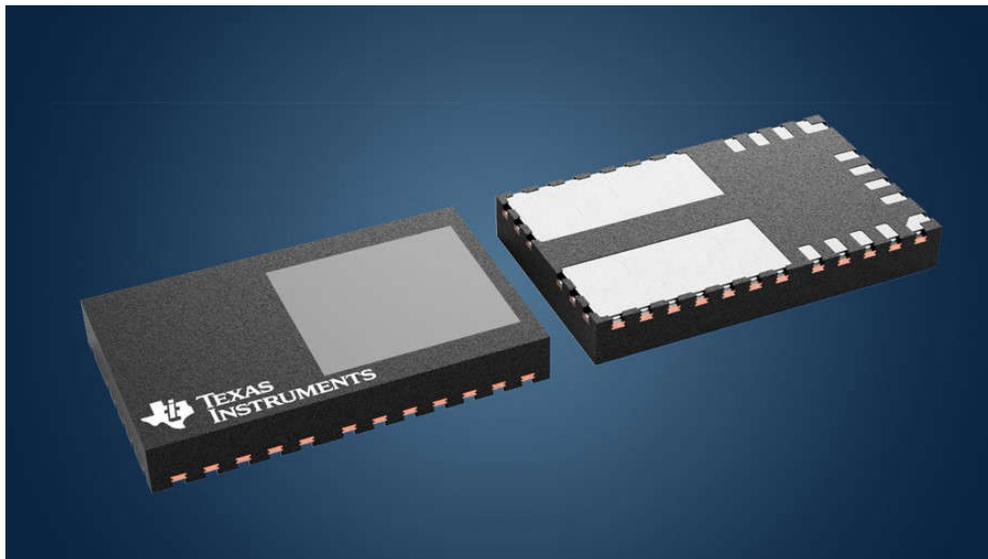


圖 13. LMG3100 GaN FET 功率級採用 15 接腳超薄四方扁平無引線 (VQFN) 封裝。GaN 裝置使用大型源極和汲極墊及暴露的晶片來改善熱管理。

另一於 GaN 架構的裝置是 TI 的三相 **DRV7308 GaN 智慧電源模組 (IPM)**，採用業界標準的四方扁平無引線 (QFN) 12mm x 12mm 封裝，其比競爭產品的 250W IPM 小 55%，並將 PCB 尺寸縮小 65% 以上，如 **圖 14** 中所示。

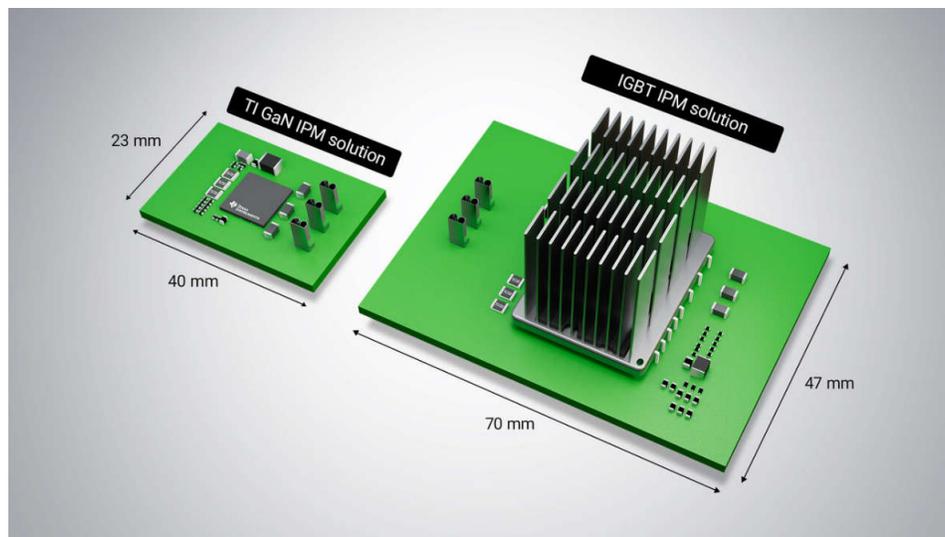


圖 14. 將 DRV7308 GaN IPM PCB 與 250W 絕緣閘極雙極電晶體解決方案進行比較。

實現微型產品

當智慧型手機、助聽器或相機鏡頭等產品的裝置必須特別小或薄時，晶圓晶片級封裝 (WCSP) 是最佳選擇。這些封裝直接建置在晶圓上，並在矽表面建立 I/O。儘管 WCSP 結構精巧，但如 **圖 15** 中所示的微型電流感測放大器等 WCSP 需要增強功能以確保可靠性。專用塗層可保護晶片免受 PCB 上的機械應力影響，而最佳化的冶金技術可承受熱應力和彎曲、掉落等潛在機械挑戰。請閱讀公司部落格文章**封裝的力量**，了解 TI 如何協助工程師打造出更小的設計。

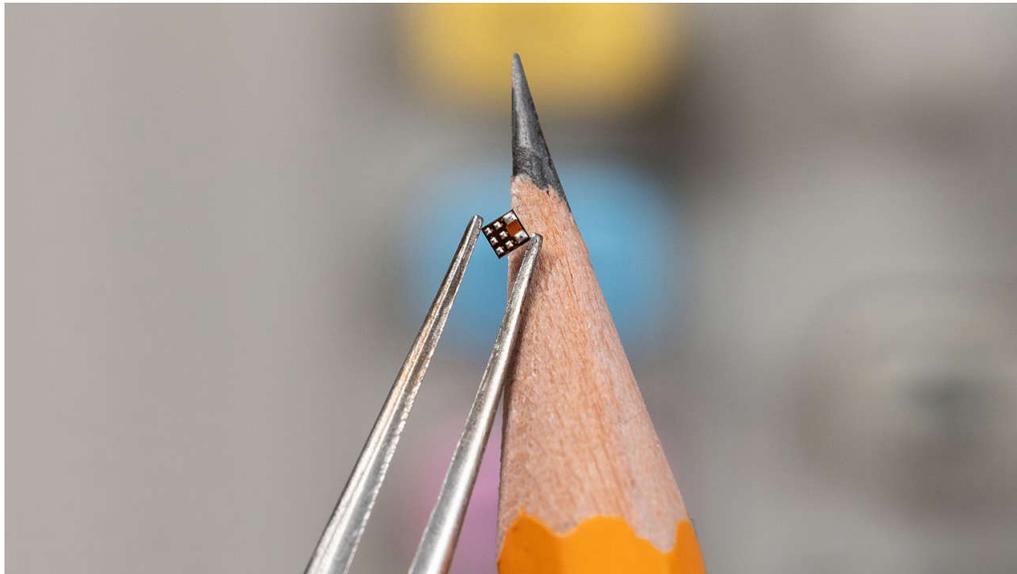


圖 15. 採用 EZShunt™ 封裝技術的 INA700 電流感測放大器採用 1.2mm x 1.33mm WCSP 封裝，總面積為 1.637mm²。整合式 2mΩ 銅引線架可充當分流電阻器。

精密度解決方案

傳統上，電壓參考或時脈等精密裝置會採用昂貴的低應力陶瓷封裝。如今，我們能夠採用更經濟實惠的塑膠封裝（如薄型收縮小外形封裝 (TSSOP)）來生產精密裝置，同時保持高水準的精密度和性能。此外，在矽晶頂部的低應力成型材料和緩衝層可進一步提升性能。在振盪器、時脈與計時電路中，TI 的**突破性體聲波 (BAW) 技術**可縮減電路板空間，同時改善高頻率下的計時準確度。

图 16 重點展示了採用低模量材料的 BAW 時脈的截面，其可消除封裝應力，進而達到高精密度。

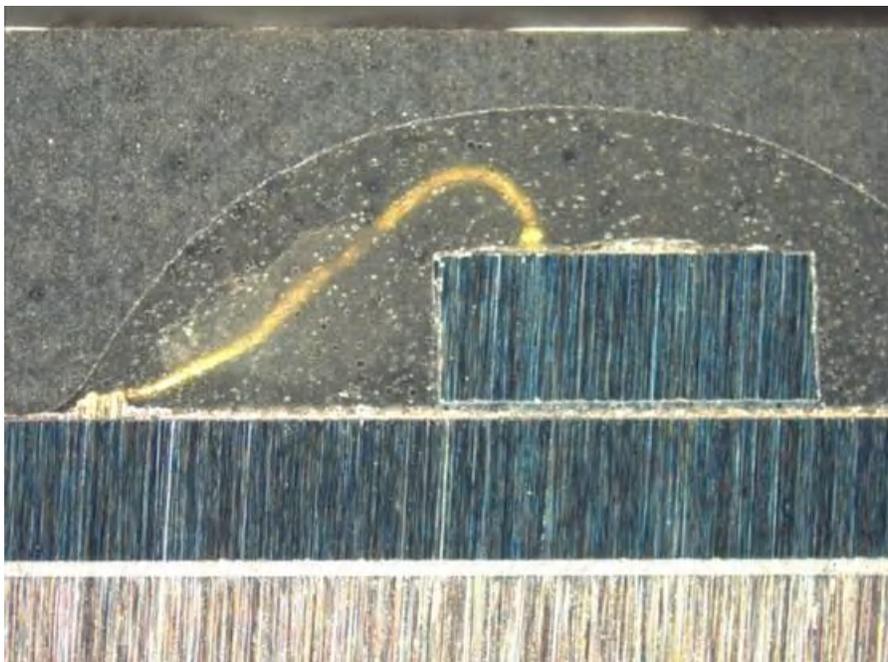


图 16. 採用 TI BAW 技術的低模量材料覆蓋的敏感時脈晶片截面視圖，其可將封裝應力與矽電路去耦合，進而能夠在廣泛的溫度範圍內提供一致、準確的計時性能。

高電壓

製造操作電壓超過 650V 的裝置面臨特殊的挑戰。若要防止封裝外產生電弧，必須遵守嚴格的引線間距和封裝設計業界標準。從內部來看，專用模具化合物等材料必須防止在長時間高溫、高濕和大偏壓下發生介電崩潰。對封裝結構進行精確的電場分析有助於防止封裝內部產生電弧。

图 17 展示了採用 QFN 封裝的 LMG3624 650V、170mΩ GaN FET，其中使用了特殊的高壓塑膠和引線間距。此外，具有整合式驅動器和保護功能的 LMG3650R035 650V、35mΩ GaN FET 支援高達 36A 的電流，並且採用搭載導熱墊的電晶體輪廓無引線 (TOLL) 封裝，具有更大的散熱能力。

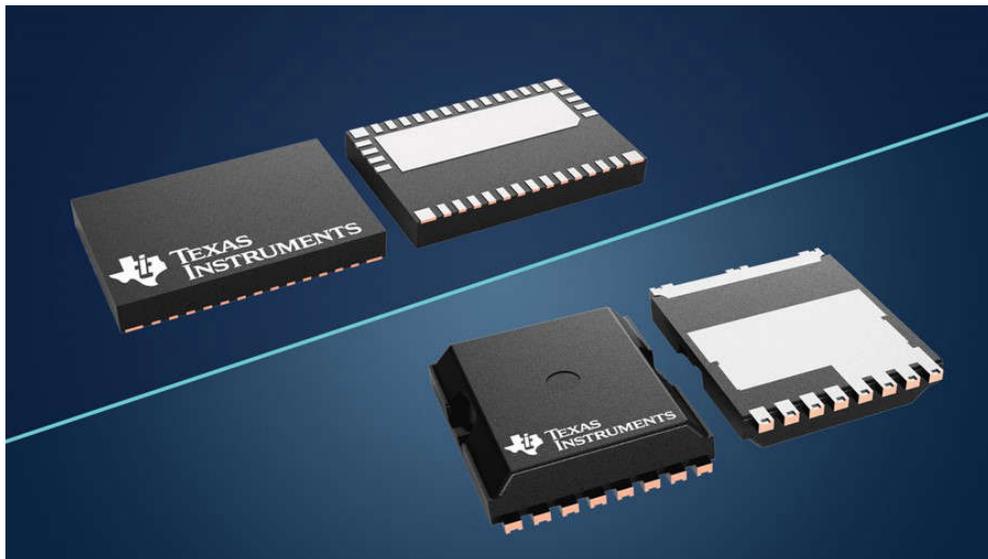


图 17. 650V、170mΩ GaN FET 採用 QFN 封裝，實現小型化，同時保持引線間距以支援高電壓。TI TOLL 封裝中帶有導熱墊的 650V、35mΩ GaN FET 可支援更高的電流，並具有更好的熱管理性能。

隔離

在電動車、機器人和其他電壓可能超過數千伏特的應用中，電子設計中的隔離功能極為重要。隔離封裝有助於提升安全並確保系統防護。對於超過 200V 的電壓，打線接合的形狀和電線相對於矽的軌跡非常重要。電線距離矽片太近可能會在隔離層上產生電弧路徑。图 18 展示了 TPSI3050-Q1 隔離開關驅動器，其在整個封裝內共用訊號和電源，而封裝則會跨隔離層隔離電壓。

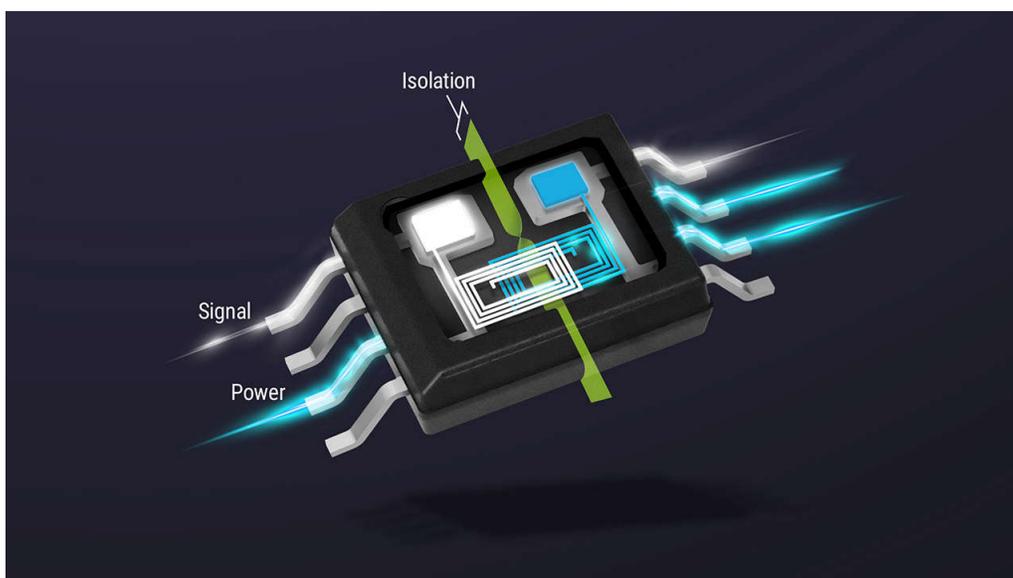


图 18. 使用磁隔離跨隔離層可靠地傳送電源和訊號。

在單一封裝中整合多個晶片

部分設計受益於將多個矽節點整合至單一封裝的能力。例如，**BQ40Z50-R2** 等電池管理晶片（請參閱**圖 19**）透過堆疊矽晶，將低成本邏輯與快閃記憶體和高精密度電壓測量結合在一起。

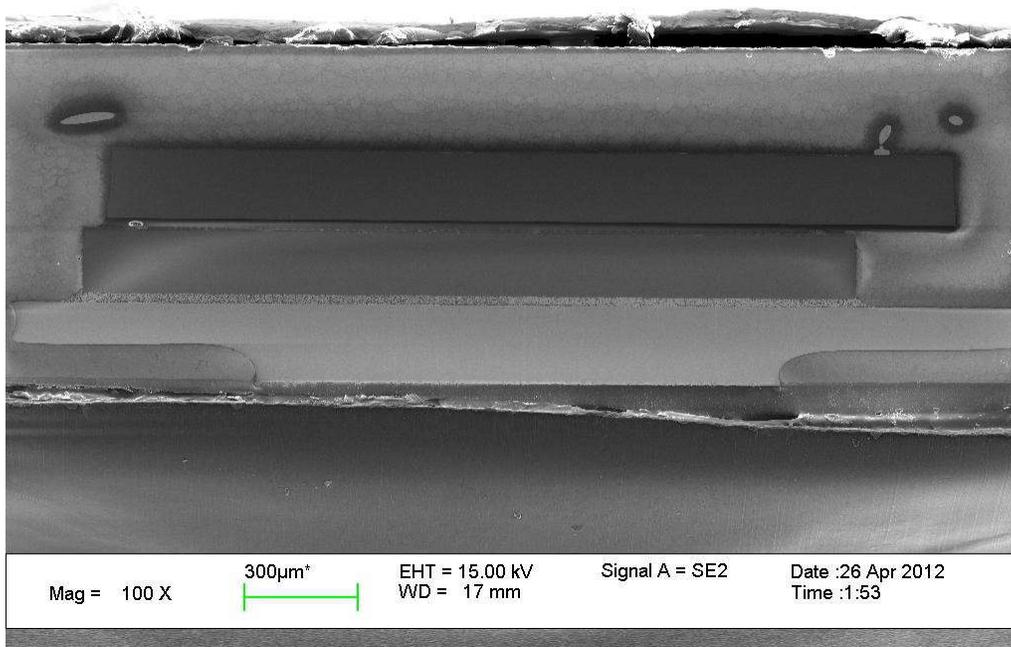


圖 19. TI 的 BQ40Z50-R2 電池管理 IC 在單一封裝中搭載了兩種矽晶技術。

多晶片封裝還可增加裝置中的矽密度。**圖 20** 展示如何透過堆疊多個晶片，使矽晶面積超出封裝的實體尺寸，進而使類比前端裝置中的可用通道數增加一倍。

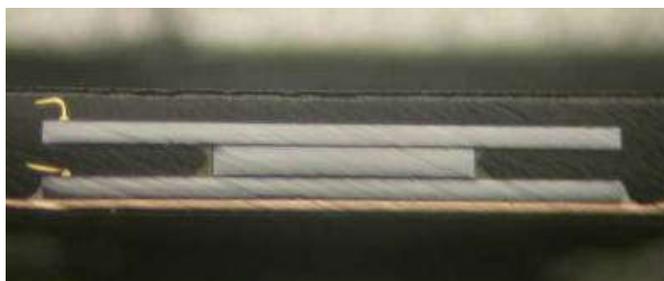


圖 20. 透過矽晶堆疊提升密度的多晶片類比前端封裝。

圖 21 展示了類比前端封裝的頂視圖，其中內含將每個晶片連接至每個引線的兩條導線。

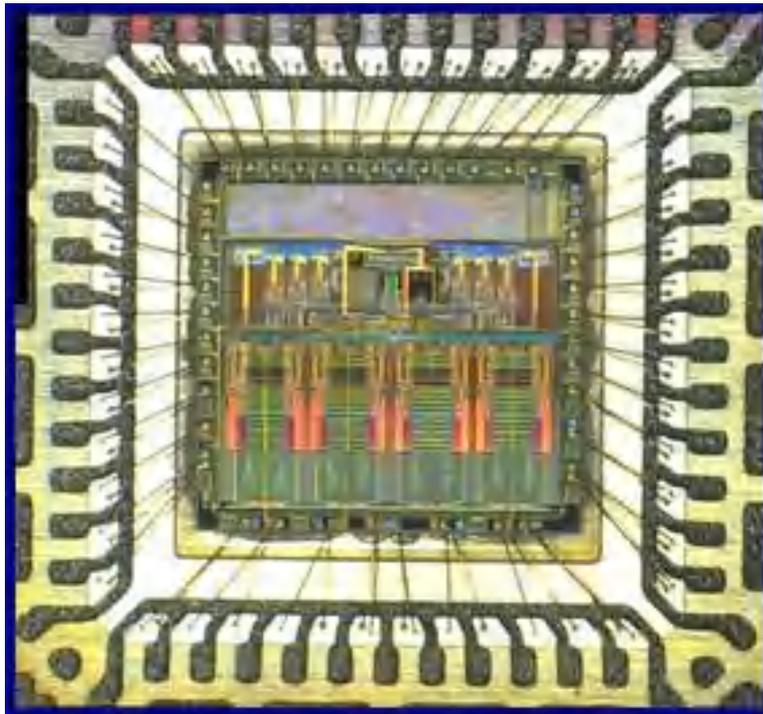


图 21. 类比前端封装的顶视图。

封装可靠性测试

可靠性會直接影響產品壽命、性能及整體系統成本。TI 實施**嚴格的可靠性测试**，並符合電子裝置工程聯合委員會 (JEDEC)、汽車電子協會 (AEC) 和合格製造商清單 (QML) 等業界標準，以在汽車、工廠自動化與航太等應用中提供長期一致運作的優質產品。

TI 在製造類比產品方面擁有深厚的專業知識，採用多種封装技術，可充分滿足不同市場和應用的需求。無論是針對極端溫度差異的汽車環境、工業工廠機器人或微型個人電子產品進行設計，設計工程師都需要能夠承受環境壓力的 IC 封装。TI 開發了可滿足嚴格設計和安全要求的封装，包括具有熱性能和長期可靠性的封装。

图 22 展示了數個正在進行高溫操作壽命測試的封裝。

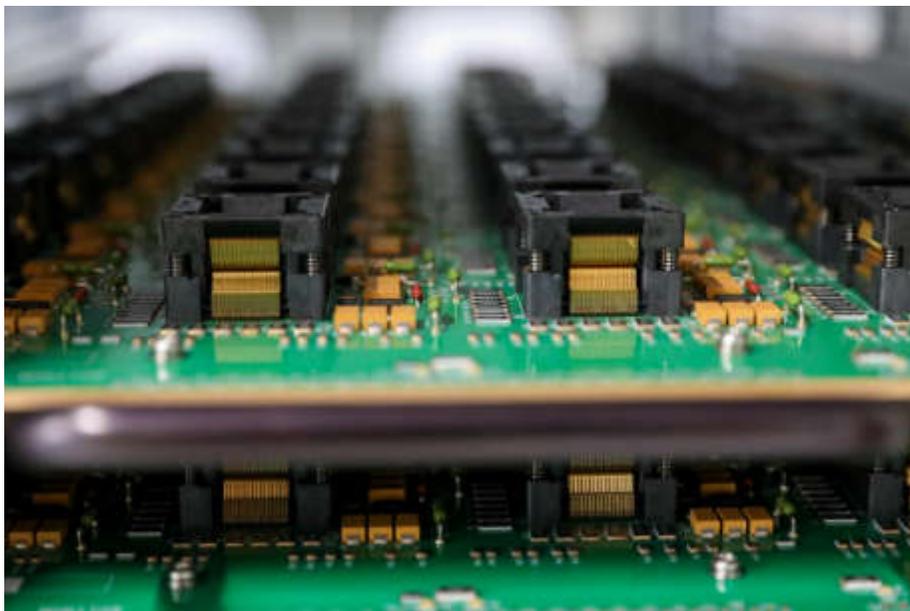


图 22. TI 的一個組裝與測試設施正在進行高溫測試，其中包括在電路板上的測試插座中對多個封裝進行高溫操作壽命測試。

航太級封裝

航太級裝置採用 QML 認證封裝設計，其中包括 QML V 類 (QML-V) 陶瓷和 QML P 類 (QML-P) 塑膠封裝，專為在太空極端條件下運作而設計。图 23 展示了 QML-V 陶瓷封裝和 QML-P 塑膠封裝。

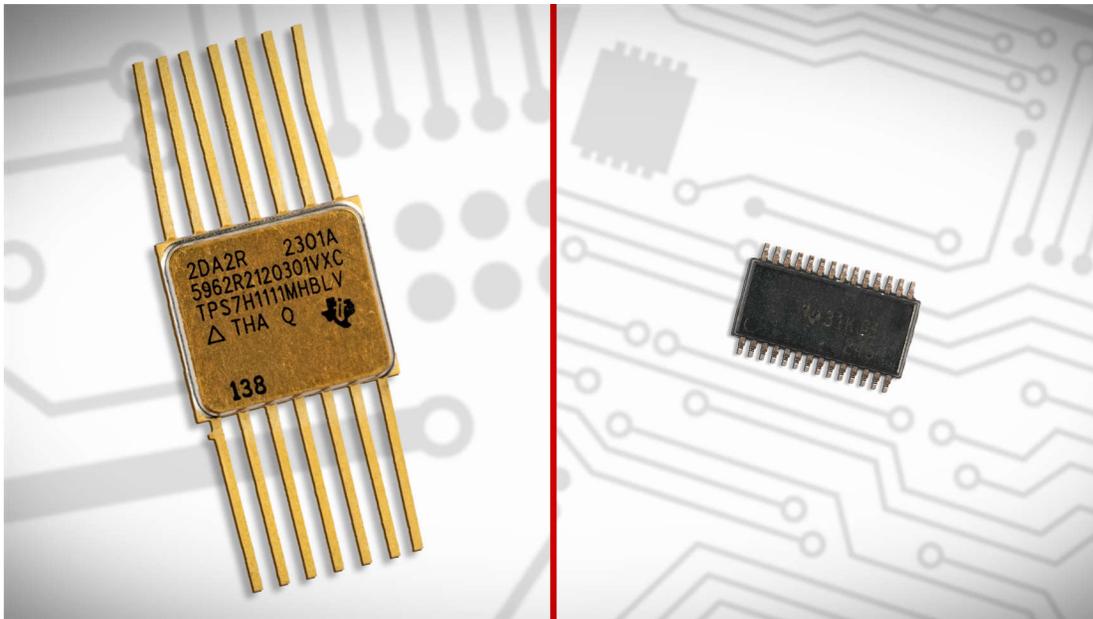


图 23. QML 封裝功能可讓 TI 銷售用於航太級設計的類比產品，其中包括 QML-V 陶瓷和 QML-P 塑膠封裝。

輻射強化技術（包括擴展預燒測試和逐批鑑定）使航太級組件能夠滿足 QML 認證的嚴格要求。图 24 展示了航太級封裝如何暴露在輻射下進行測試。

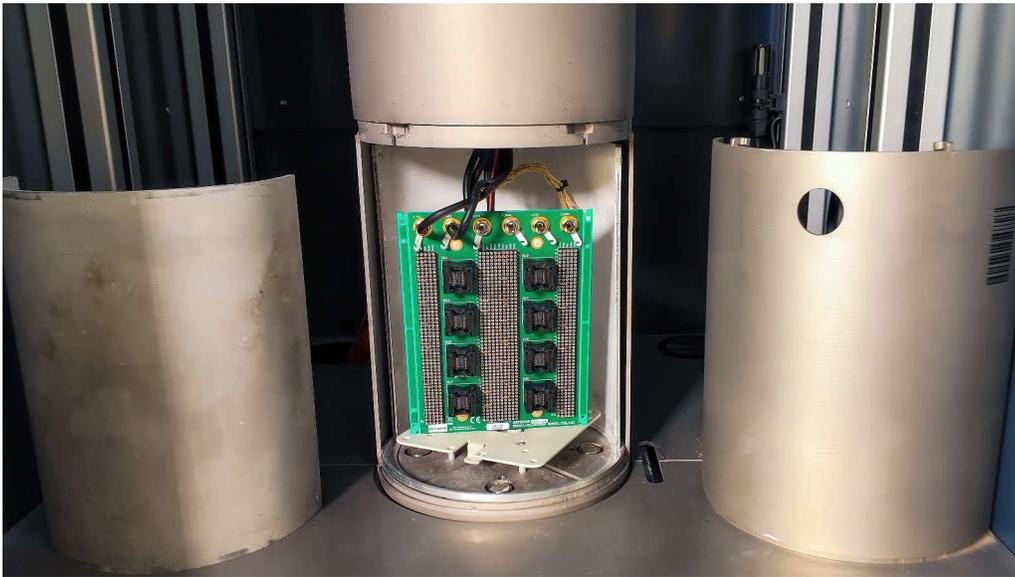


图 24. 高可靠性封装的辐射强化测试。

在考量哪些装置和封装可在特定应用中在 PCB 上发挥最佳性能时，请务必了解如何平衡可靠性要求。最终，产品和封装测试有助于 TI 准备产品并运送给世界各地的客户。图 25 展示了 TI 在将产品送往产品配送中心之前，在其设施中进行的最終测试。

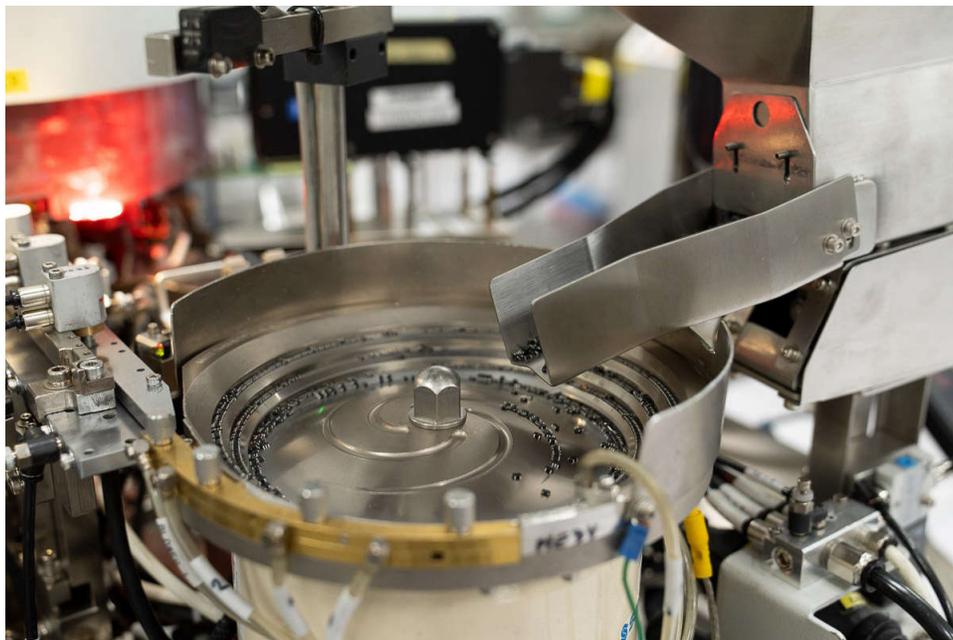


图 25. 在封装的最后一步，每项 TI 产品都要经过测试以准备运送。

結論

更小，更精巧的设计需求趋势将持续成长。类比封装的进步让工程师能够将更多功能整合至更小的外型尺寸中，同时维持高度的精密度和性能，增强使用者体验并创造新的设计可能性。能源和运算系统现在需要采用专门模具化合物封装的装置，这种装置封装可以承受超过 650V 的电压，并在长时间的高温、高湿和大偏压下保持高效运作。汽车系统、工业自动化和医疗

保健裝置皆仰賴更可靠的半導體解決方案，這些解決方案的封裝可以承受各種環境條件，例如惡劣條件、極端溫度、振動和電磁干擾。

TI 在內部製造和技術方面的投資讓公司能夠更充分掌控整個製造程序，同時降低成本。透過針對特定應用需求最佳化封裝解決方案，TI 可以探索新的設計方法和技術，同時實現最高等級的品質和可靠性，推動創新並滿足不斷變化的產業需求。

其他資源

- 尋找 TI [封裝](#)。
- 進一步了解 [我們的創新封裝方法](#)。
- 請閱讀公司部落格，[封裝的力量](#)。

重要聲明：本文所述德州儀器及其子公司相關產品與服務經根據 TI 標準銷售條款及條件。建議客戶在開出訂單前先取得 TI 產品及服務的最新完整資訊。TI 不負責應用協助、客戶的應用或產品設計、軟體效能或侵害專利等問題。其他任何公司產品或服務的相關發佈資訊不構成 TI 認可、保證或同意等表示。

HotRod™ and MagPack™ are trademarks of Texas Instruments.
所有商標均為其各自所有者的財產。

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated