基本運算放大器穩定性概覽

Jerry Madalvanos

Applications Engineer
Precision Signal Conditioning

運算放大器 (op amp) 電路最常見的問題之一就是穩定性。 在本文中,我將回答有關穩定性的三個重要問題:

- 可靠的設計需要多少相位裕度?
- 如何補償不穩定的電路?
- 有哪些直接投入解決方案可用於解決穩定性問題?

您需要多少相位裕度?

運算放大器迴路穩定性是透過相位裕度來衡量,也就是當輸出閉合迴路增益低於單位值時輸出訊號相移與 360 度的差值。每個運算放大器都存在固有的偏移 (例如主要極點),而額外的偏移則取決於放大器周圍的應用和元件。

不同的經驗法則建議 30、45 甚至 60 度的相位裕度,但您 真正需要多少才能確保可靠的性能?對於傳統的米勒補償 運算放大器,可以模擬典型的製程變異並觀察對相位裕度 的影響。

图 1 以 1MHz 單位增益頻寬且 Zo = 300Ω Ω,粗略估計運算放大器的開環增益 (AoI) 和輸出阻抗 (Zo)。隨著製程變異,米勒電容器 (C26) 的值可能會變化約 ±30%,而隨著溫度的變化還會變化約 ±30%。此變化的總誤差為 ±30% × ±30% (即 ±30% + ±9% 或 ±39% 變化)。由於米勒電容器的值會改變運算放大器 AoI 中主要極點的位置,而這種變化會顯著影響單位增益頻寬和相位裕度,這就是為什麼這些規格始終以典型值提供的原因,即使對於精密放大器和高速放大器也是如此。

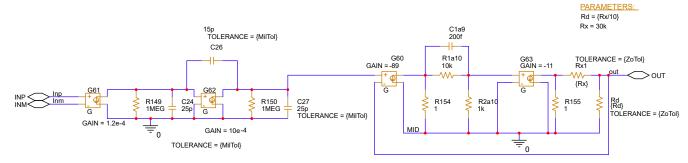


图1. TI 電路的開環增益和輸出阻抗 PSpice®

图 1 中的放大器以負載電阻和電容進行設定,因此回饋迴路具有 45 度的相位裕度。對迴路穩定性的主要因素 (米勒電容器、開環輸出阻抗和放大器周圍的被動裝置) 執行 Monte Carlo 分析,將可顯示製程變異和溫度的變化會如何影響電路相位裕度的估計。

图 2 繪製所產生的相位裕度。在此分析中,我分別對米勒電容器套用了 ±40% 的變化、Zo 為 ±15%、負載電容器為 ±10%,以及負載電阻器則為 ±5%。這些是米勒電容器和 Zo 的預期內部公差,以及許多通用應用的典型元件精密度。

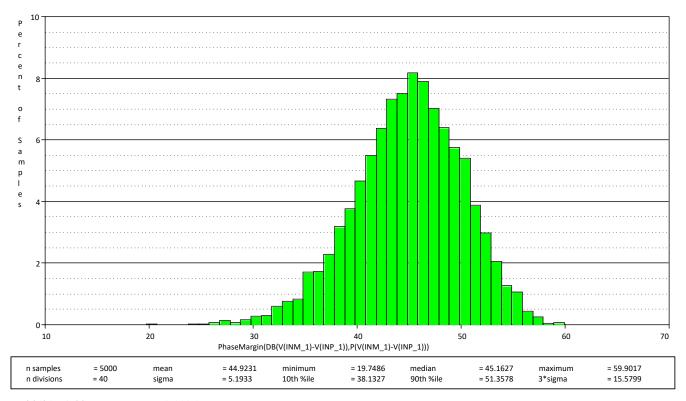


图 2. 針對估計的製程變異和溫度偏移進行了 5,000 次 Monte-Carlo 分析

在這個變化中,回饋迴路的相位裕度的最小相位裕度為 19 度,比 45 度偏移了 26 度。隨著製程變異和溫度的變化,如果電路的相位裕度約為 27 度,則電路將保持穩定,儘管 45 度能提供良好的瞬態性能和安定時間。相位裕度越接近 0 度,輸出逸出最終值的程度就越大,而且穩定到最終輸出值所需的時間也越長。45 度的相位裕度提供了足夠的設計公差,可在不影響安定時間或觀察過度過衝的情况下,允許相位裕度發生變化。

雖然這些模擬有助於了解米勒電容器變化對性能的影響, 但最終仍應由電路設計人員對其設計的性能負責。為了減 少計算強度,我們假設了許多理想的屬性,而模擬的準確 度則取決於所包含的非理想值。

補償方案

有時,為了電壓軌穩壓、類比數位轉換器的濾波電容或其他電路需求,無法減少運算放大器輸出上的電容器。在這種情況下,要如何達到適當的相位裕度?有多種補償機制可增加相位裕度,但在本文中,我將著重於兩種機制,如图 4 和图 3 所示:隔離電阻器 (Riso) 和 Riso 雙回饋。設計這些電路時,可能很難確定需要多大的 Riso 值來穩定回饋迴路。

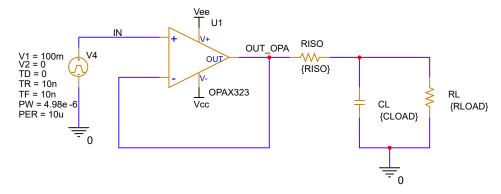


图 3. Riso 補償方案。

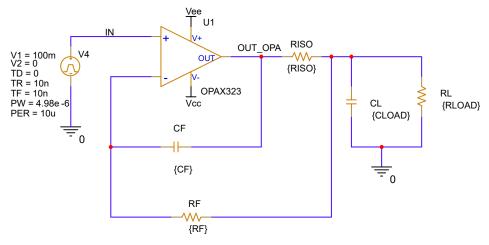


图 4. Riso 雙回饋方案。

Riso 是隔離負載電容所造成相位延遲的最簡單方法。此方案包含在回饋迴路與負載電容器之間放置電阻器。然而,其中一個缺點是當輸出具有負載電流時,DC 準確度會下降。DC 錯誤量將是隔離電阻器的值乘以輸出電流。

Riso 雙回饋補償方案可克服這種 DC 不準確度。電路可透過回饋電容器提供高頻路徑,以穩定回饋迴路,以及允許運算放大器補償隔離電阻器上 I×R 壓降的 DC 路徑。您可以透過數學方式,或嘗試不同的 Riso 值並查看穩定運作的位置進行模擬,來找到這些值。

現在讓我們嘗試使用數學分析和模擬結果的方法。

放大器迴路穩定性準確建模的兩個主要組成部分是開環增益和開環輸出阻抗。TI 的標準運算放大器巨集模型 Green-Williams-Lis (GWL) 模型可為 2016 年後推出的所有運算放大器準確地描述這些參數的特性。許多較常見的運算放大器,如 LM2904 及其較新版本 LM2904B,也有專為其建立的 GWL 巨集模型。SPICE 巨集模型的函式庫檔案包含

標頭,詳細說明了 SPICE 模型中準確反映的參數。如果對開環增益和開環輸出阻抗進行建模,模型的穩定性很可能會反映出矽晶的性能。

確保 SPICE 模型的準確度可讓您能分析電路的迴路穩定性,並以數學方式計算 Riso 的最佳值。確保 45 度相位裕度的 Riso 值應在回饋因數 (1/beta) 與放大器開環增益的交叉點處的回饋迴路中建立零點。為了獲得額外的保證,在開環增益為 20dB 的位置設定零點,即可看到回饋迴路中相對於零點的最大正相移。

補償	公式
大電容負載	
R _{ISO} (最低)	$R_{iSO} = \frac{1}{2 \pi f_{AOL Loaded} = 0 dB C_{LOAD}}$
R _{ISO}	$R_{iSO} = \frac{1}{2 \pi f_{AOL Loaded} = 20 dB C_{LOAD}}$

補償	公式
R _{ISO} 加雙回饋	$R_F \ge R_{ISO} 100$
	$\frac{R_F \ge R_{ISO} \ 100}{\frac{5 \times R_{ISO} \times C_L}{R_F}} \le C_F \le \frac{10 \times R_{ISO} \times C_L}{R_F}$

表 1. Riso 雙回饋隔離電阻器值和回饋元件的計算公式。

PSpice for TI 可讓您可設定、封存和分享模擬和方程式, 以供後續電路圖使用。由於 Riso 和 Riso 雙回饋的評估是 公式化的程序且易於重複,因此您可運用這些範本專案, 而無需記住四個常用運算放大器電路中 Riso 雙回饋電路的 Riso 或 RF/CF 計算公式的需求。只需下載 PSpice for TI 專案,放入您想要分析的運算放大器,並輸入完成需要穩 定的特定電路的參數,然後執行模擬即可找出您需要的 Riso 適當值。這些專案還可以補償因反相終端電容而不穩 定的電路,或具有極大回饋電阻器的電路。

電路類型	PSpice for TI 專案
緩衝放大器	https://www.ti.com/lit/zip/ sbomcj2
反相放大器	https://www.ti.com/lit/zip/ sbomcj0
非反向放大器	https://www.ti.com/lit/zip/ sbomci9
差動放大器	https://www.ti.com/lit/zip/ sbomcj1

直接投入解決方案

當您不需要額外補償電路或無法新增時,還有一個解決方案。TI的 OPA994 裝置系列具有特殊的補償結構,可以在電容負載下保持穩定,此架構之所以可行,是因為當輸出看到不同的電容負載時,裝置頻寬會隨之改變。無論您在輸出端放置何種電容器,將頻寬持續保持低於輸出阻抗和電容負載所引入的極點,都可維持放大器的穩定性。图 5 說明不同負載電容值在無外部補償電阻器情況下的相位裕度,取自 OPA994 產品規格書。

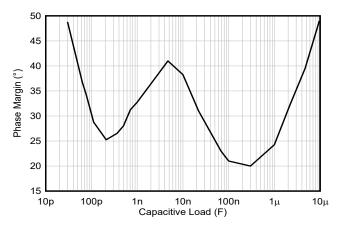


图 5. 單位增益下各種電容負載的相位裕度。

每個設計決策除了從中獲益外,還需付出相對的成本, OPA994 裝置系列也不例外。較複雜的設計會導致裝置變大,而成本也會比較簡單的裝置來得高。此外,這意味著裝置無法裝入 TI 的最小封裝,如 0.64mm² 超小外形無引線 (X2SON) 封裝。此設計目前僅適用雙極放大器,因此若您需要互補式金屬氧化半導體 (CMOS) 的低輸入偏壓電流,則此裝置的輸入偏壓電流可能過高。

雙極放大器具有許多與之相關的優點,其中包括雜訊更低、頻寬更高,且靜態電流也比 CMOS 裝置低。雙極與 CMOS 的完整權衡可以逐電路進行衡量 [1]。整體而言, OPA994 在許多情況下都可做為穩定性的直接投入解決方案。

結論

在初始設計階段中,主要的問題是隨著製程變異和溫度變化,需要多少相位裕度才足以提供可靠的性能。如果初始實作的相位裕度不足夠,可使用多種補償方案將相位裕度提升到可接受的程度。這些解決方案皆透過 PSpice for TI預先設定且易於使用的專案提供。最後,如果已在生產中的專案確實遇到穩定性問題,則請使用建議的直接投入解決方案。

參考資料

 Trade-Offs Between CMOS, JFET, and Bipolar Input Stage – Marek Lis

重要聲明:本文所述德州儀器及其子公司相關產品與服務經根據 TI 標準銷售條款及條件。建議客戶在開出訂單前先取得 TI 產品及服務的最新完整資訊。 TI 不負責應用協助、客戶的應用或產品設計、軟體效能或侵害專利等問題。其他任何公司產品或服務的相關發佈資訊不構成 TI 認可、保證或同意等表示。



IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to TI's Terms of Sale or other applicable terms available either on ti.com or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright © 2024, Texas Instruments Incorporated