

User's Guide

ADS9224REVM-PDK



Luis Chioye

Data Acquisition Products

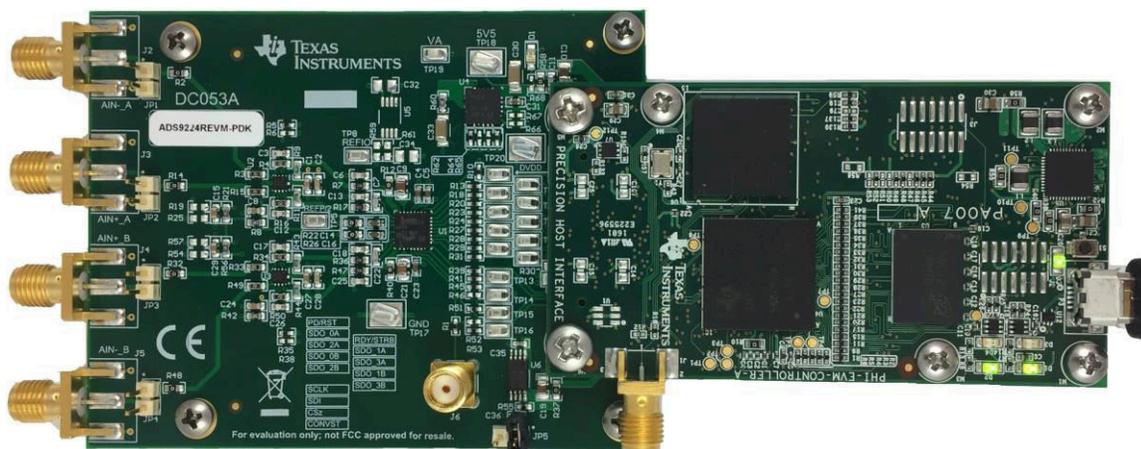
ABSTRACT

Dieses Benutzerhandbuch beschreibt die Eigenschaften, den Betrieb und die Verwendung des Leistungs-Demokits (Performance Demonstration Kit, PDK) für das Evaluierungsmodul (Evaluation Module, EVM) ADS9224R. Das EVM-PDK erleichtert die Evaluierung des [ADS9224R](#)-Bausteins durch Hardware-, Software- und Computerkonnektivität über eine Schnittstelle des universellen seriellen Busses (Universal Serial Bus, USB). In diesem Dokument sind die Begriffe Evaluierungsplatine, Evaluierungsmodul und EVM synonym für das ADS9224REVM-PDK. Dieses Benutzerhandbuch enthält vollständige Schaltkreisbeschreibungen, Schaltpläne und eine Materialliste.

Die folgenden Dokumente zu diesem Thema sind auf der Texas Instruments-Website unter www.ti.com verfügbar.

Zugehörige Dokumentation

Baustein	Literaturverzeichnisnummer
ADS9224R	SBAS876
THS4551	SBOS778
REF5025	SBOS410
TPS7A4700	SBVS204



Inhalt

1 Übersicht	4
1.1 Merkmale des ADS9224REVM-PDK.....	4
1.2 Merkmale des ADS9224REVM.....	4
2 Analoge Schnittstelle	5
2.1 Anschlüsse für Signalquelle.....	5
2.2 ADC-Differenzeingangs-Signaltreiber.....	5
2.2.1 Eingangssignalweg.....	6
2.3 ADS9224R Interne Referenz.....	7
3 Digitale Schnittstelle	7
3.1 multiSPI™ für ADC-Digital-E/A.....	7
4 Stromversorgungen	8
5 Einrichtung	9
5.1 Standard-Jumper-Einstellungen.....	9
5.2 Softwareinstallation für die grafische Benutzerschnittstelle (GUI) des EVM.....	10
6 Betrieb	13
6.1 Globale EVM-GUI-Einstellungen für ADC-Steuerung.....	14
6.2 Registerübersichts-Konfigurationstool.....	15
6.3 Zeitdomänen-Anzeigetool.....	16
6.4 Spektralanalysetool.....	17
6.5 Histogramm-Tool.....	18
7 ADS9224REVM Materialliste, Leiterplattenlayout und Schaltpläne	19
7.1 Materialliste.....	19
7.2 Leiterplattenlayout.....	23
7.3 Schaltpläne.....	26
8 Revisionsverlauf	28

Abbildungsverzeichnis

Abbildung 2-1. THS4551 Differenzeingangs-Treiberpfad.....	6
Abbildung 2-2. THS4551 Treiber des Volldifferenzverstärkers.....	6
Abbildung 5-1. ADS9224REVM-PDK-Jumper-Positionen.....	9
Abbildung 5-2. ADS9224R Prompts zur Softwareinstallation.....	10
Abbildung 5-3. Prompts des Installationsassistenten für Gerätetreiber.....	10
Abbildung 5-4. Installation der LabVIEW Run-Time Engine.....	11
Abbildung 5-5. ADS9224REVM-PDK-Ordner nach der Installation.....	12
Abbildung 6-1. Hardware-Einrichtung und LED-Indikatoren des EVM-PDK.....	13
Abbildung 6-2. Starten der EVM-GUI-Software.....	13
Abbildung 6-3. Globale Eingabeparameter für EVM-GUI.....	14
Abbildung 6-4. Registerübersichts-Konfiguration.....	15
Abbildung 6-5. Optionen des Zeitdomänen-Anzeigetools.....	16
Abbildung 6-6. Spektralanalysetool.....	17
Abbildung 6-7. Histogramm-Analyse-Tool.....	18
Abbildung 7-1. Oberstes Overlay der ADS9224REVM-Leiterplatte.....	23
Abbildung 7-2. ADS9224REVM-Leiterplatten-Schicht 1: Oberste Schicht.....	23
Abbildung 7-3. ADS9224REVM-Leiterplatten-Schicht 2: Masseplatte.....	24
Abbildung 7-4. ADS9224REVM-Leiterplatten-Schicht 3: Stromebenen.....	24
Abbildung 7-5. ADS9224REVM-Leiterplatten-Schicht 4: Untere Schicht.....	25
Abbildung 7-6. ADS9224REVM Schaltplan 1.....	26
Abbildung 7-7. ADS9224REVM Schaltplan 2.....	27

Tabellenverzeichnis

Tabelle 2-1. SMA-Analogschnittstellenverbindungen J2 bis J5.....	5
Tabelle 2-2. Beschreibungen der Stiftleiste JP1 bis JP4.....	5
Tabelle 3-1. SPI-Prüfpunkte.....	7
Tabelle 4-1. Prüfpunkte für Stromversorgungen.....	8
Tabelle 5-1. Standard-Jumper-Konfigurationen.....	9
Tabelle 6-1. Anforderungen an externe Quellen für die Bewertung des ADS9224R.....	17
Tabelle 7-1. ADS9224REVM-Materialliste.....	19

Marken

multiSPI™ is a trademark of Texas Instruments.

LabVIEW™ is a trademark of National Instruments.

multiSPI® is a registered trademark of Texas Instruments.

Windows® is a registered trademark of Microsoft Corporation.

All trademarks are the property of their respective owners.

1 Übersicht

Das ADS9224REVM-PDK ist eine Bewertungsplattform für den [ADS9224R](#), einen dualen, simultanen 16-Bit-Analog-Digital-Wandler (ADC) mit 3 MSPS und Volldifferenzeingang mit Iterationsregister (Successive Approximation Register, SAR). Der ADS9224R verfügt über eine erweiterte serielle multiSPI®-Digitalschnittstelle. Das Evaluierungskit enthält die ADS9224REVM-Platine und die *Präzisions-Host-Schnittstellen* (Precision Host Interface, PHI)-Controller-Platine, die der begleitenden Computersoftware die Kommunikation mit dem ADC über eine USB-Schnittstelle zur Datenerfassung und -Analyse ermöglicht.

Die ADS9224REVM-Platine enthält den ADS9224R-SAR-ADC, alle Peripherie-Analogschaltkreise und Komponenten, die erforderlich sind, um die optimale Leistung aus dem ADC zu extrahieren.

Die PHI-Platine erfüllt in erster Linie drei Funktionen:

- Bietet eine Kommunikationsschnittstelle vom EVM zum Computer über einen USB-Port
- Stellt die Digital-Eingangs- und Ausgangssignale bereit, die für die Kommunikation mit dem ADS9224R erforderlich sind
- Versorgt alle aktiven Schaltungen auf der ADS9224REVM-PDK-Platine mit Strom

Dieses Evaluierungskit enthält neben der ADS9224REVM- und PHI-Controller-Platine ein A-auf-Micro-B-USB-Kabel für die Verbindung mit einem Computer.

1.1 Merkmale des ADS9224REVM-PDK

Das ADS9224REVM-PDK hat folgende Merkmale:

- Enthält Hardware und Software, die für Diagnosetests sowie eine exakte Leistungsbewertung des ADS9224R-ADC erforderlich sind
- Wird über USB mit Strom versorgt, daher ist keine externe Stromversorgung erforderlich
- Ein PHI-Controller, der eine komfortable Kommunikationsschnittstelle zu jedem ADS9224R ADC über USB 2.0 (oder höher) für die Stromversorgung sowie digitale Ein- und Ausgänge bereitstellt
- Benutzerfreundliche Evaluierungssoftware für die 64-Bit-Betriebssysteme Windows® 7, 8 und 10
- Die Software-Suite enthält grafische Tools für Datenerfassung, Histogramm-Analyse, Spektralanalyse, Linearitätsanalyse und Referenzeinstellungsanalyse. Diese Suite bietet auch die Möglichkeit, Daten zur Nachbearbeitung in eine Textdatei zu exportieren.

1.2 Merkmale des ADS9224REVM

Das ADS9224REVM hat folgende Merkmale:

- Auf der Platine integrierte rauscharme Eingangstreiber für ADC-Volldifferenzverstärker mit geringer Verzerrung, optimiert für die ADC-Leistung
- Auf der Platine integrierter, extrem rauscharmer Regler mit geringem Dropout (Low Dropout, LDO) für hervorragende Regelung der Spannungsreferenz und aller Eingangstreiber für Volldifferenzverstärker, mit Betrieb an einzelner 5-V-Stromversorgung

2 Analoge Schnittstelle

Der ADS9224R ist ein zweikanaliger ADC mit simultaner Abtastung, der Volldifferenzeingänge unterstützt. Jeder Kanal des ADS9224R verwendet einen [THS4551](#)-Volldifferenzverstärker (Fully-Differential Amplifier, FDA) zur Ansteuerung der Differenzeingänge des ADC. In diesem Abschnitt werden Treiberdetails und Platinenverbindungen für eine differenzielle Signalquelle behandelt.

2.1 Anschlüsse für Signalquelle

Der ADS9224REVM ist für eine einfache Verbindung über eine Schnittstelle an mehrere analoge Quellen ausgelegt. SMA-Anschlüsse ermöglichen es dem EVM, Eingangssignale über Koaxialkabel zu verbinden. Darüber hinaus bieten die Anschlüsse JP1 bis JP4 eine komfortable Möglichkeit zum Verbinden von Eingangssignalen. Alle Analogeingänge werden vom THS4551 Highspeed-FDA gepuffert, um die ADS9224R ADC-Eingänge richtig anzusteuern.

Tabelle 2-1. SMA-Analogschnittstellenverbindungen J2 bis J5

Pin-Nummer	Signal	Beschreibung
J2	AIN-_A	Negativer CHA-Differenzeingang. Dieser SMA-Anschluss kann durch die Installation eines Shunts am JP1 für unsymmetrische Signale geerdet werden. 1 kΩ Eingangsimpedanz
J3	AIN+_A	Positiver CHA-Differenzeingang oder Eingang für unsymmetrische Signale. 1 kΩ Eingangsimpedanz
J4	AIN+_B	Positiver CHB-Differenzeingang oder Eingang für unsymmetrische Signale. 1 kΩ Eingangsimpedanz
J5	AIN-_B	Negativer CHB-Differenzeingang. Dieser SMA-Anschluss kann durch die Installation eines Shunts am JP4 für unsymmetrische Signale geerdet werden. 1 kΩ Eingangsimpedanz

Tabelle 2-2. Beschreibungen der Stiftleiste JP1 bis JP4

Pin-Nummer	Signal	Beschreibung
JP1.1	AIN-_A	Negativer CHA-Differenzeingang. Dieser SMA-Anschluss kann durch die Installation eines Shunts am JP1 für unsymmetrische Signale geerdet werden. 1 kΩ Eingangsimpedanz.
JP2.1	AIN+_A	Positiver CHA-Differenzeingang oder Eingang für unsymmetrische Signale. 1 kΩ Eingangsimpedanz.
JP3.1	AIN+_B	Positiver CHB-Differenzeingang oder Eingang für unsymmetrische Signale. 1 kΩ Eingangsimpedanz.
JP4.1	AIN-_B	Negativer CHB-Differenzeingang. Dieser SMA-Anschluss kann durch die Installation eines Shunts am JP4 für unsymmetrische Signale geerdet werden. 1 kΩ Eingangsimpedanz.

2.2 ADC-Differenzeingangs-Signaltreiber

Die Analogeingänge des ADS9224R-SAR-ADC haben keine hohe Impedanz, sondern stellen eine dynamische Last dar, wenn die Sample-and-Hold-Schalter geöffnet und geschlossen werden. Der Strombedarf des SAR-ADC-Eingangs steigt mit der Abtastrate. Somit stellt die Evaluierungsplatine den THS4551-FDA-Treiber bereit, der die ADC-Leistung bei maximaler Last und einem vollständigen Bausteindurchsatz von 3 MSPS beibehält.

2.2.1 Eingangssignalweg

Abbildung 2-1 zeigt den Signalweg für das an den Platineingängen angelegte Differenzsignal. Die Eingangsimpedanz der Platine beträgt 1 k Ω . Die gesamte Signalwegbandbreite wird durch den 1-k Ω -Widerstand und den 100-pF-Kondensator an der FDA-Rückkopplung auf 1,5 MHz begrenzt. Die beiden THS4551-FDAs steuern die ADS9224R-Differenzeingänge durch einen RC-Ladungsrückkopplungsfilter an. Diese Treiber stellen eine Quelle mit niedriger dynamischer Impedanz an den ADC-Eingängen bei vollem Durchsatz von 3 MS/PS bereit.

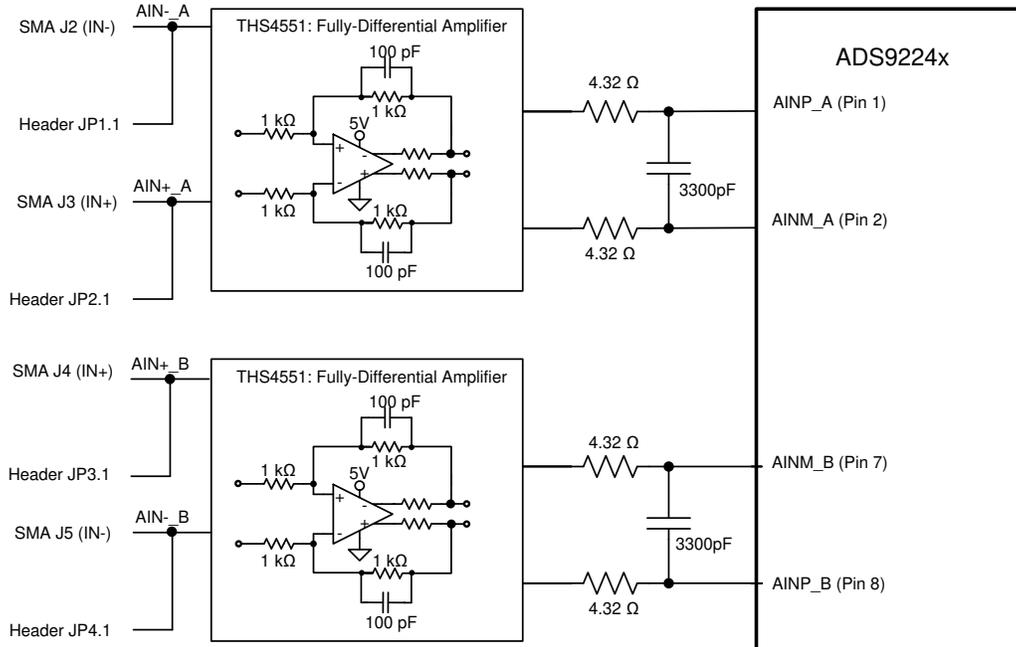


Abbildung 2-1. THS4551 Differenzeingangs-Treiberpfad

Das ADS924xREVM enthält zwei THS4551-FDAs zur Ansteuerung der ADC-Eingänge. Die FDAs verschieben das Signal auf den entsprechenden Pegel der Gleichtaktspannung. **Abbildung 2-2** zeigt den Schaltkreis eines Volldifferenzverstärkers. An die Eingänge des THS4551 wird ein Differenzeingangssignal mit einer Gleichtaktspannung von 0 V angelegt. Der FDA stellt mithilfe des FDA V_{OCM} -Eingangspins eine feste Gleichtaktspannung an den ADC-Eingängen her. Der ADS9224R enthält einen REF/2-Pufferausgangspin zum Einstellen der Gleichtaktspannung. Der Ausgang ADS9224R REF/2 ist an jeden THS4551- V_{OCM} -Eingangspin angeschlossen. Der THS4551 verschiebt das Signal auf die erforderliche Gleichtaktspannung von REF/2. Aufgrund der Spezifikation des THS4551-Ausgangshubes gegen Masse müssen entweder die Eingangssignale auf eine Differenzspannung von $\pm 3,876$ V Amplitude begrenzt werden, um eine Sättigung des Verstärkerausgangs zu vermeiden, oder die negative Versorgung muss unter Masse geführt werden (mit anderen Worten – 200 mV), um den Ausgangsbereich zu erweitern.

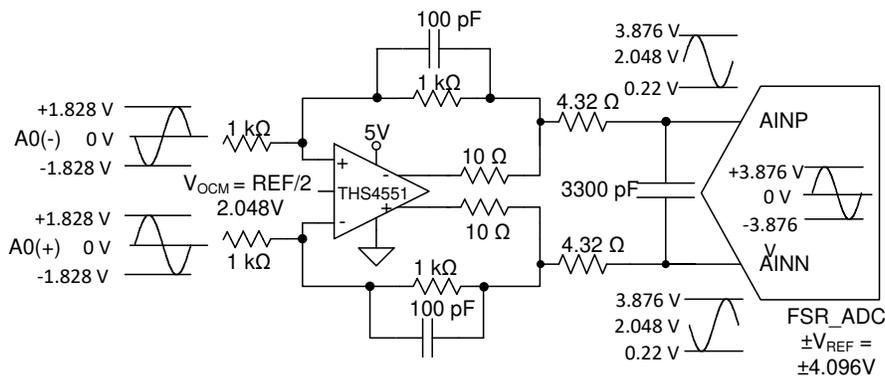


Abbildung 2-2. THS4551 Treiber des Volldifferenzverstärkers

2.3 ADS9224R Interne Referenz

Der ADS9224R-Baustein enthält eine interne 2,5-V-Bandabstandsreferenz und unabhängig abgestimmte Referenzpuffer für jeden ADC. Der interne Referenzausgangspin (REFOUT) wird mithilfe eines 1- μ F-Kondensators entkoppelt und kann an Prüfpunkt TP8 abgetastet werden. Die intern aufeinander abgestimmten Referenzpuffer liefern eine Verstärkung von 1,6384 V/V. Diese Referenzpuffer erzeugen eine hochpräzise Referenzspannung von 4,096 V für jeden ADC-Kanal an den Pins REFP_A und REFP_B. Diese Pins werden mit 10- μ F-Entkopplungskondensatoren entkoppelt. Zusätzlich steht am Prüfpunkt TP5 ein Mittenreferenzausgang (REFby2) zur Verfügung. Dieser interne REFby2-Puffer stellt eine Gleichtaktspannung für Eingangsverstärker bereit, welche die ADC-Eingänge ansteuern.

3 Digitale Schnittstelle

Wie in [Sektion 1](#) erwähnt, ist das EVM mit der PHI verbunden, die wiederum über die USB-Schnittstelle mit dem Computer kommuniziert. Auf dem EVM befinden sich zwei Bausteine, die mit der PHI kommunizieren: der ADS9224R ADC (über SPI oder multiSPI) und das EEPROM (über I²C). Im EEPROM sind die Informationen vorprogrammiert, die zur Konfiguration und Initialisierung der ADS9224REVM-PDK-Plattform erforderlich sind. Nach der Initialisierung der Hardware wird das EEPROM nicht mehr verwendet.

3.1 multiSPI™ für ADC-Digital-E/A

Das ADS9224REVM-PDK unterstützt mehrere Schnittstellenmodi, wie im [ADS9224R-Datenblatt](#) ausführlich beschrieben. Zusätzlich zu den Standard-SPI-Modi (Einfach-, Dual- und Vierfach-SDO-Leitungen) unterstützen die multiSPI-Modi Einzel- und Dual-Datenausgangsraten. Der PHI kann mit einem 3,3-V-Logikpegel betrieben werden und ist direkt mit den digitalen E/A-Leitungen des ADC verbunden. [Tabelle 3-1](#) listet die Prüfpunkte auf, die für die Prüfung der SPI-Pins sowohl im SPI- als auch im parallelen Byte-Modus verfügbar sind.

Tabelle 3-1. SPI-Prüfpunkte

Bezeichner	Signal	Beschreibung
TP1	RST	Asynchroner Reset; Active-Low.
TP2	READY/STR	Zeigt an, dass die Daten für die Datenerfassung bereit sind oder ein Stroboskop-Ausgang vorhanden ist.
TP3	SDO-0/0A	SPI-Modus: Datenausgang 0 für Kanal A.
		Paralleler Byte-Modus: niedrigstwertiges Bit (Least Significant Bit, LSB) aus dem Datenbyte.
TP4	SDO-1/1A	SPI-Modus: Datenausgang 1 für Kanal A.
		Paralleler Byte-Modus: LSB+1 aus dem Datenbyte.
TP6	SDO-2/2A	SPI-Modus: Datenausgang 2 für Kanal A.
		Paralleler Byte-Modus: LSB+2 aus dem Datenbyte.
TP7	SDO-3/3A	SPI-Modus: Datenausgang 3 für Kanal A.
		Paralleler Byte-Modus: LSB+3 aus dem Datenbyte.
TP9	SDO-4/0B	SPI-Modus: Datenausgang 4 für Kanal A.
		Paralleler Byte-Modus: LSB+4 aus dem Datenbyte.
TP10	SDO-5/1B	SPI-Modus: Datenausgang 5 für Kanal A.
		Paralleler Byte-Modus: LSB+5 aus dem Datenbyte.
TP11	SDO-6/2B	SPI-Modus: Datenausgang 6 für Kanal A.
		Paralleler Byte-Modus: LSB+6 aus dem Datenbyte.
TP12	SDO-7/3B	SPI-Modus: Datenausgang 7 für Kanal A.
		Paralleler Byte-Modus: MSB aus dem Datenbyte.
TP13	SCLK	Takteingangspin für die serielle Schnittstelle.
TP14	SDI	Serieller Daten-Eingangspin.
TP15	CS	Chip-Auswahl-Eingangspin; Active-Low.
TP16	CONVST	Eingangspin für Wandlungsstart.

4 Stromversorgungen

Der PHI-Controller bietet mehrere Stromversorgungsoptionen für das EVM, die von der USB-Stromversorgung des Computers abgeleitet werden.

Das EEPROM des ADS9224REVM verwendet eine direkt von der PHI erzeugte 3,3-V-Stromversorgung. Die ADC- und Analog-Eingangsschaltkreise werden durch den auf dem EVM integrierten [TPS7A4700](#) mit Strom versorgt. Der TPS7A4700 ist ein rauscharmer Linearregler, der die 5,5-V-Versorgung eines Schaltreglers auf der PHI verwendet, um einen weitaus saubereren 5,0-V-Ausgang zu erzeugen. Die 3,3-V-Versorgung des Digitalbereichs des ADC wird direkt von einem LDO-Regler auf der PHI bereitgestellt.

Die Stromversorgung für jede aktive Komponente des EVM wird mit einem Keramikkondensator in der Nähe dieser Komponente umgangen. Darüber hinaus verwendet das EVM-Layout dicke Leiterbahnen oder große Kupferfüllflächen, wo möglich, zwischen Bypass-Kondensatoren und ihren Lasten, um die Induktivität entlang des Laststrompfads zu minimieren.

Die LM7705-Ausgänge bieten eine Option von -230 mV zur Ansteuerung der negativen Versorgung (VS–) der Verstärker mit Volldifferenzeingang. Diese Option ermöglicht es, dass die Verstärkerausgänge vollständig zur Masse schwingen und ein Vollausschlag-Differenzsignal am ADC-Eingang erreichen. Konfigurieren Sie JP8 in der Position [1-2], um die -230 -mV-Versorgung für VS– zu verwenden. Wenn der gesamte Vollausschlagsbereich nicht benötigt wird, kann VS– mit der Masse verbunden werden, indem JP8 in der Position [2-3] konfiguriert wird. U8 kann durch Deinstallieren des Jumpers auf JP7 deaktiviert werden. [Tabelle 4-1](#) listet die relevanten Stromversorgungsprüfpunkte am EVM auf.

Tabelle 4-1. Prüfpunkte für Stromversorgungen

Bezeichner	Signal	Beschreibung
TP17	GND	EVM-Masse
TP18	LDO_IN_5V5	5,5-V-Versorgung vom PHI-EVM-Controller
TP19	VA	Analoge 5-V-Stromversorgung
TP20	DVDD	3,3-V-Digitalversorgung
TP21	VS–	Negative Versorgung für Verstärker mit Volldifferenzeingang

5 Einrichtung

In diesem Abschnitt werden die anfänglichen Hardware- und Software-Einrichtungsverfahren erläutert, die für den ordnungsgemäßen Betrieb des ADS9224xEVM-PDK durchgeführt werden müssen.

5.1 Standard-Jumper-Einstellungen

JP1-JP2 und JP3-JP4 werden verwendet, um differenzielle analoge Quellen mit Kanal-A- bzw. Kanal-B-Eingängen zu verbinden. Darüber hinaus können Shunts auf den Jumpers JP1 und JP4 verwendet werden, um die negativen Eingänge zu erden und unsymmetrische Signale zu unterstützen, wie in [Sektion 2.1](#) beschrieben.

Abbildung 5-1 zeigt die standardmäßigen werkseitigen Jumper-Positionen und -Einstellungen.

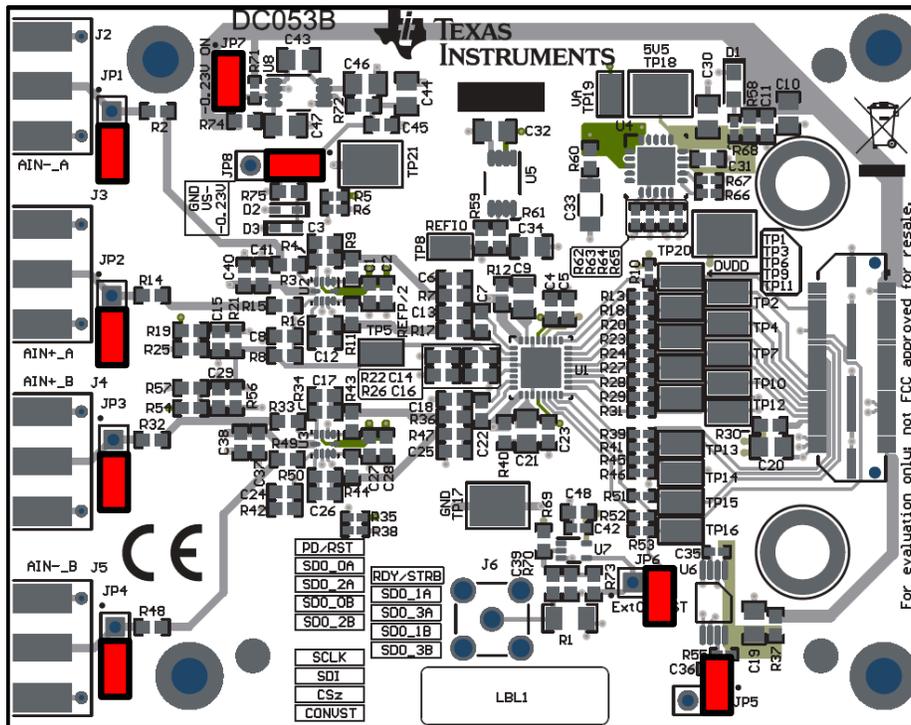


Abbildung 5-1. ADS9224REVM-PDK-Jumper-Positionen

Tabelle 5-1 erläutert die Funktionalität dieser Jumper und ihre Standardkonfigurationen.

Tabelle 5-1. Standard-Jumper-Konfigurationen

Bezeichner	Standardkonfiguration	Beschreibung
JP1	Offen	Negativer CHA-Differenzeingang. Dieser Pin kann durch einen Shunt von JP1 Pin 1 und JP1 Pin 2 für unsymmetrische Signale geerdet werden.
JP2	Offen	Positiver CHA-Differenzeingang oder Eingang für unsymmetrische Signale.
JP3	Offen	Negativer CHB-Differenzeingang. Dieser Pin kann durch einen Shunt von JP1 Pin 1 und JP1 Pin 2 für unsymmetrische Signale geerdet werden.
JP4	Offen	Positiver CHB-Differenzeingang oder Eingang für unsymmetrische Signale.
JP5	Offen	EEPROM-Schreibschutzfunktion (EEPROM, erneutes Schreiben deaktiviert).
JP6	Offen	Externes CONVST ist getrennt.
JP7	Installiert	Der Abschaltpin am U8 LDO ist deaktiviert.
JP8	1-2	Die negative Versorgung für Verstärker mit Voll-differenzeingang ist mit -230 mV verbunden.

5.2 Softwareinstallation für die grafische Benutzerschnittstelle (GUI) des EVM

Laden Sie die neueste Version des EVM GUI-Installationsprogramms aus dem Ordner *Tools and Software* des ADS9224R herunter und führen Sie das GUI-Installationsprogramm aus, um die EVM GUI-Software auf dem Benutzercomputer zu installieren.

NOTE

Deaktivieren Sie manuell alle auf dem Computer ausgeführte Antivirensoftware, bevor Sie das EVM GUI-Installationsprogramm auf die lokale Festplatte herunterladen. Andernfalls kann je nach Antivireneinstellungen eine Fehlermeldung erscheinen oder die Datei *installer.exe* gelöscht werden.

Akzeptieren Sie die Lizenzvereinbarungen und befolgen Sie die Anweisungen auf dem Bildschirm, um die Installation abzuschließen.

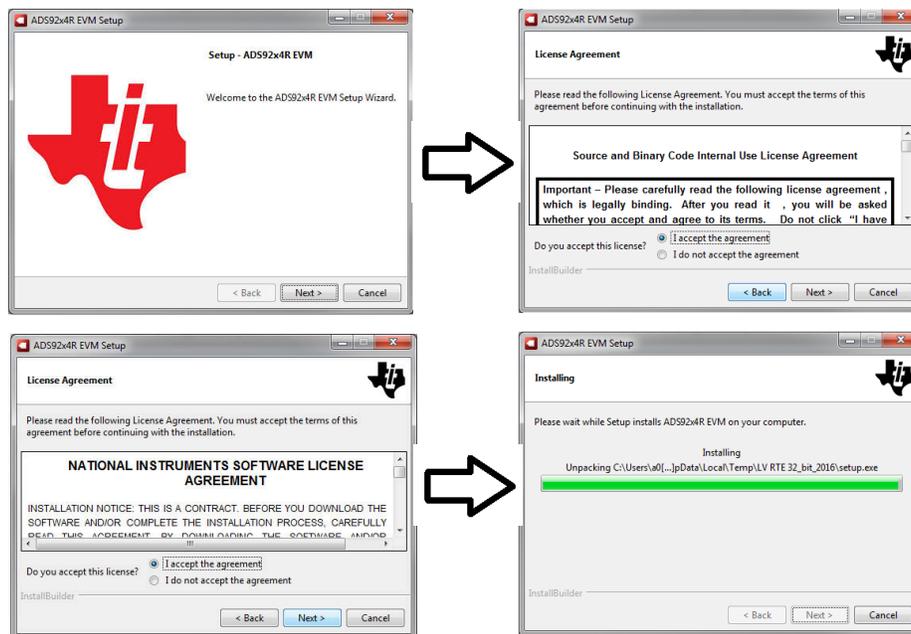


Abbildung 5-2. ADS9224R Prompts zur Softwareinstallation

Im Rahmen der ADS9224REVM GUI-Installation wird auf dem Bildschirm ein Prompt mit einer *Device Driver Installation* angezeigt. Klicken Sie auf *Next*, um fortzufahren.

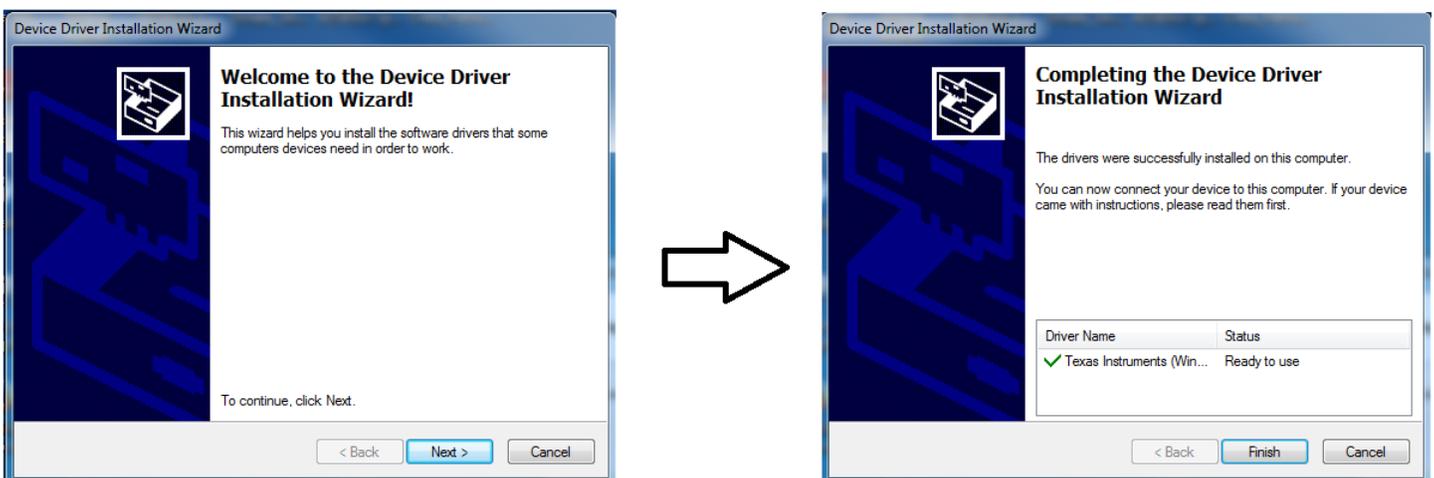


Abbildung 5-3. Prompts des Installationsassistenten für Gerätetreiber

NOTE

Möglicherweise wird auf dem Bildschirm eine Meldung angezeigt, dass Windows den Hersteller dieser Treibersoftware nicht überprüfen kann. Wählen Sie die Option *Install this driver software anyway* aus.

Für das ADS9224xEVM-PDK ist *LabVIEW™ Run-Time Engine* erforderlich. Falls noch nicht installiert, wird ein Prompt zur Installation dieser Software angezeigt.

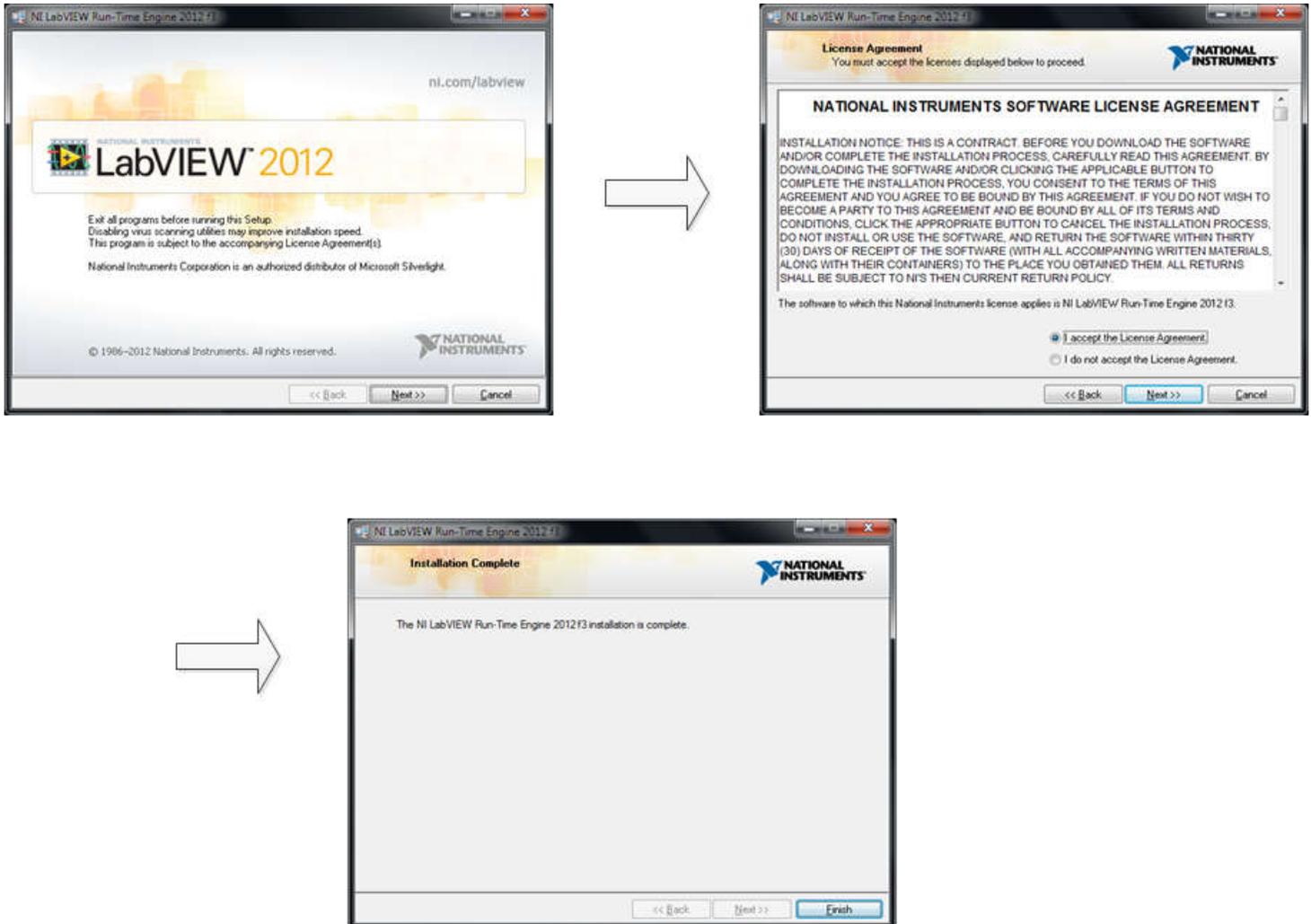


Abbildung 5-4. Installation der LabVIEW Run-Time Engine

Überprüfen Sie nach der Installation, ob `C:\Program Files (x86)\Texas Instruments\ADS9224REVM` wie in [Abbildung 5-5](#) gezeigt funktioniert.

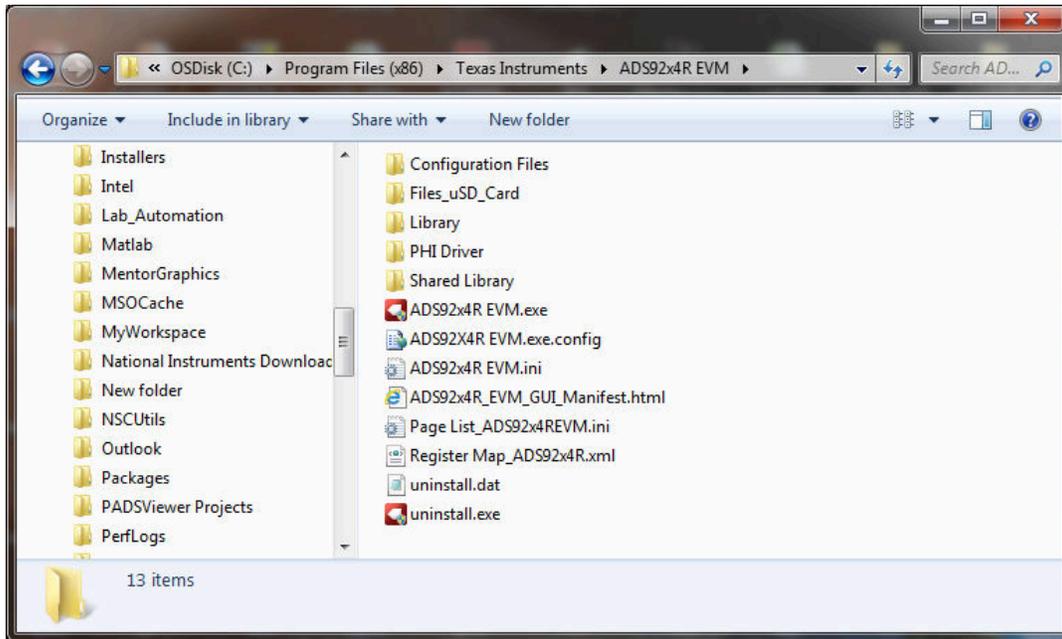


Abbildung 5-5. ADS9224REVM-PDK-Ordner nach der Installation

6 Betrieb

Die folgende Anweisung enthält eine Schritt-für-Schritt-Anleitung zum Anschließen des ADS9224REVM-PDK an den Computer und zum Evaluieren der Leistung des ADS9224R:

1. Verbinden Sie den ADS9224REVM mit der PHI, und bringen Sie die beiden Schrauben an, wie in [Abbildung 6-1](#) dargestellt.
2. Verbinden Sie die PHI mithilfe des mitgelieferten USB-Kabels mit dem Computer.
 - Die LED D5 an der PHI leuchtet auf, um anzuzeigen, dass die PHI eingeschaltet ist.
 - Die LEDs D1 und D2 an der PHI beginnen zu blinken, um anzuzeigen, dass die PHI gestartet wurde und mit dem PC kommuniziert.

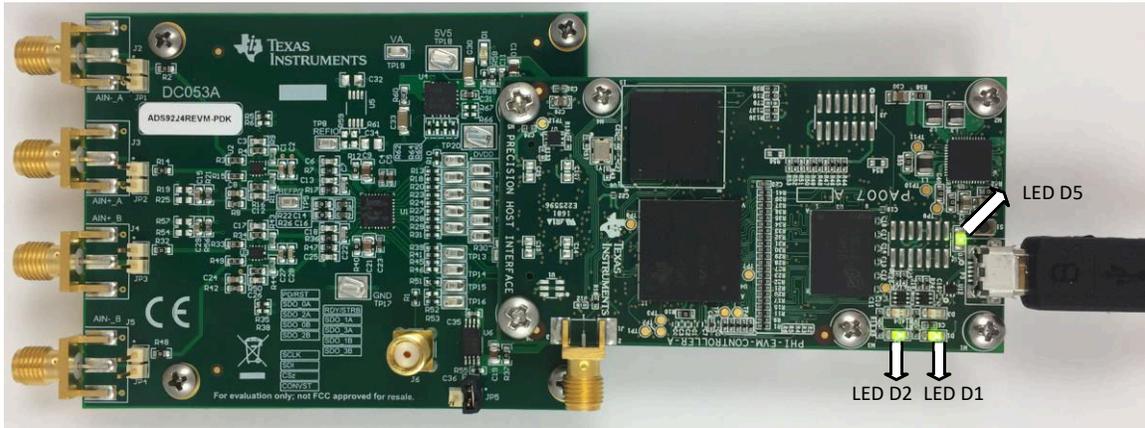


Abbildung 6-1. Hardware-Einrichtung und LED-Indikatoren des EVM-PDK

3. Doppelklicken Sie auf die Datei *ADS92x4R EVM.exe*, um die ADS9224REVM-PDK GUI-Software zu starten. [Abbildung 6-2](#) zeigt den Softwareordner des ADS9224REVM an.

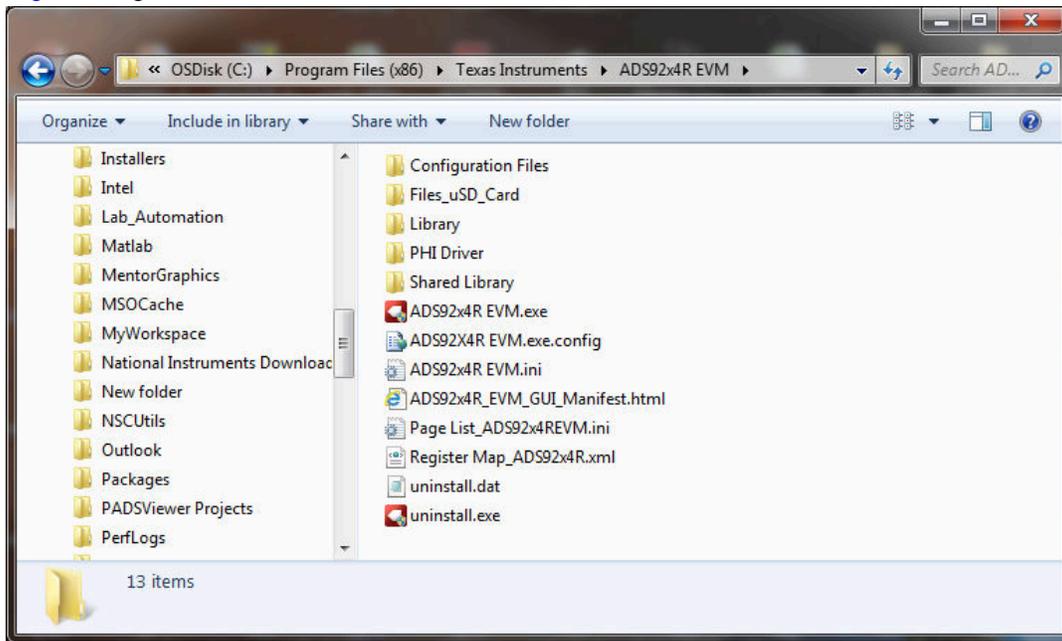


Abbildung 6-2. Starten der EVM-GUI-Software

6.1 Globale EVM-GUI-Einstellungen für ADC-Steuerung

Obwohl die EVM-GUI keinen direkten Zugriff auf die Ebenen und die Timing-Konfiguration der digitalen ADC-Schnittstelle ermöglicht, ermöglicht die EVM-GUI eine Steuerung praktisch aller Funktionen des ADS9224R auf hoher Ebene. Zu den verfügbaren Funktionen gehören Schnittstellenmodi, Abtastrate und Anzahl der zu erfassenden Muster.

Abbildung 6-3 stellt die Eingabeparameter und die Standardwerte der GUI dar, über welche die verschiedenen Funktionen des ADS9224R ausgeführt werden. Diese Einstellungen sind global und werden auf alle Seiten angewendet, die im Abschnitt *Pages* oben im linken Bereich aufgeführt sind.

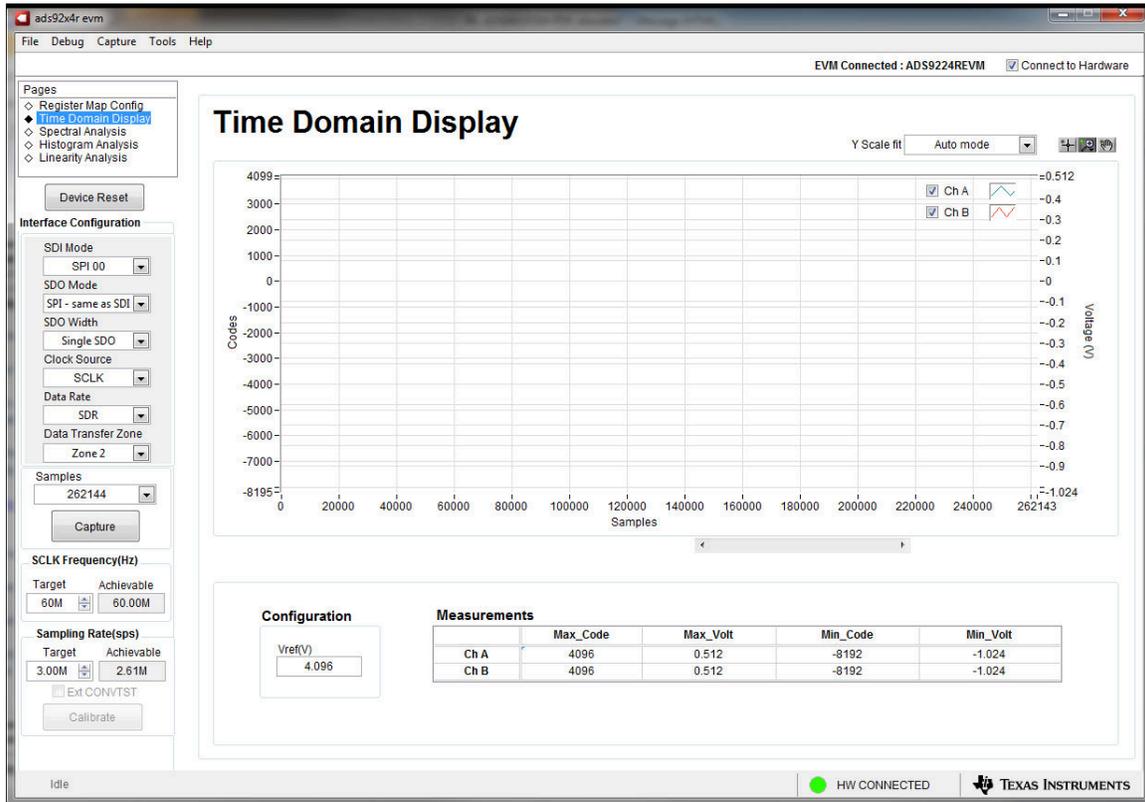


Abbildung 6-3. Globale Eingabeparameter für EVM-GUI

Die Host-Konfigurationsoptionen in diesem Bereich ermöglichen es dem Benutzer, aus verschiedenen SPI- und multiSPI-Host-Schnittstellenoptionen zu wählen, die auf dem ADS9224R verfügbar sind. Der Host kommuniziert immer mithilfe des Standard-SPI-Protokolls über die einzelne SDI-Lane mit dem ADS9224R, unabhängig vom für die Datenerfassung ausgewählten Modus.

Über die Dropdown-Felder unter dem Untermenü *Interface Configuration* kann der Benutzer das Datenerfassungsprotokoll auswählen. Im Dropdown-Menü *SDO Width* können Sie zwischen Einfach-, Dual- und Vierfach-SDO-Lanes wählen. Das Dropdown-Menü *SDO Mode* ermöglicht die Auswahl zwischen Standard-SPI- und multiSPI-Modi. Die ADS9224REVM-PDK-Software unterstützt einen maximalen Durchsatz von 3 MSPS bei Verwendung von Dual- und Vierfach-SDO-Lanes und einen maximalen Durchsatz von 2,61 MSPS bei Verwendung von Einfach-SDO-Lanes. Wählen Sie Dual- oder Vierfach-SDO-Lanes für einen maximalen Durchsatz von 3 MSPS.

Im SPI-Modus ermöglicht das Dropdown-Menü *SDI Mode* die Auswahl zwischen den vier SPI-Protokollkombinationen für CPOL und CPHA.

Im multiSPI-Modus ermöglicht im Dropdown-Menü *Data Rate* die Auswahl zwischen den Modi SDR und DDR. Detaillierte Beschreibungen dieser Modi finden Sie im [ADS9224R-Datenblatt](#). Das ausgewählte Datenerfassungsprotokoll wird im Anzeigefeld *Protocol Selected* zusammengefasst.

Wählen Sie in diesem Bereich *SCLK Frequency* und *Sampling Rate* aus. Geben Sie die angestrebten Werte für diese beiden Parameter ein, und die GUI berechnet unter Berücksichtigung der Timing-Beschränkungen des ausgewählten Bausteinprotokolls die bestmöglichen Werte.

Geben Sie eine SCLK-Sollfrequenz (in Hz) an, und die GUI versucht, diese Frequenz so nahe wie möglich zu erreichen, indem Sie die PHI-PLL-Einstellungen ändern. Die erreichbare Frequenz kann jedoch vom eingegebenen Sollwert abweichen. Entsprechend kann die Abtastrate des ADC durch Ändern des Arguments *Target Sampling Rate* (auch in Hz) angepasst werden. Die erzielbare ADC-Abtastrate kann vom Sollwert abhängig von der angewandten SCLK-Frequenz und dem ausgewählten *Device Mode* abweichen. Anschließend wird die nächstmögliche Übereinstimmung angezeigt. In diesem Bereich kann der Benutzer verschiedene verfügbare Einstellungen auf dem ADS9224R iterativ testen, bis die besten Einstellungen für das entsprechende Testszenario gefunden wurden.

Die Taste *Device Reset* dient als Master-Reset sowohl für das ADS9224REVM als auch für die GUI. Wenn die Taste gedrückt wird, wird der ADC auf die im [ADS9224R-Datenblatt](#) beschriebene Reset-Konfiguration zurückgesetzt. Die GUI aktualisiert auch die Schnittstellenkonfigurationseinstellungen und die Registerübersicht, um den Reset-Zustand des Bausteins widerzuspiegeln.

6.2 Registerübersichts-Konfigurationstool

Verwenden Sie das Registerübersichts-Konfigurationstool, um die Register des ADS9224R anzuzeigen und zu ändern. Um dieses Tool auszuwählen, klicken Sie auf das Optionsfeld *Register Map Config* im Abschnitt *Pages* oben im linken Bereich, wie in [Abbildung 6-4](#) dargestellt. Beim Einschalten entsprechen die Werte auf dieser Seite den Host-Konfigurationseinstellungen, die ADC-Abtastung mit der für den ADC angegebenen maximalen Abtastrate ermöglichen. Bearbeiten Sie die Registerwerte, indem Sie auf das entsprechende Wertefeld doppelklicken. Wenn sich die Änderung der Registerwerte auf die Schnittstellenmoduseinstellungen auswirkt, wird diese Änderung sofort im linken Bereich angezeigt. Die Auswirkungen von Änderungen des Registerwerts spiegeln sich auf dem ADS9224R-Baustein auf ADS9224REVM-PDK wider, basierend auf der Auswahl des *Update Mode*, wie in [Abbildung 6-4](#) beschrieben.

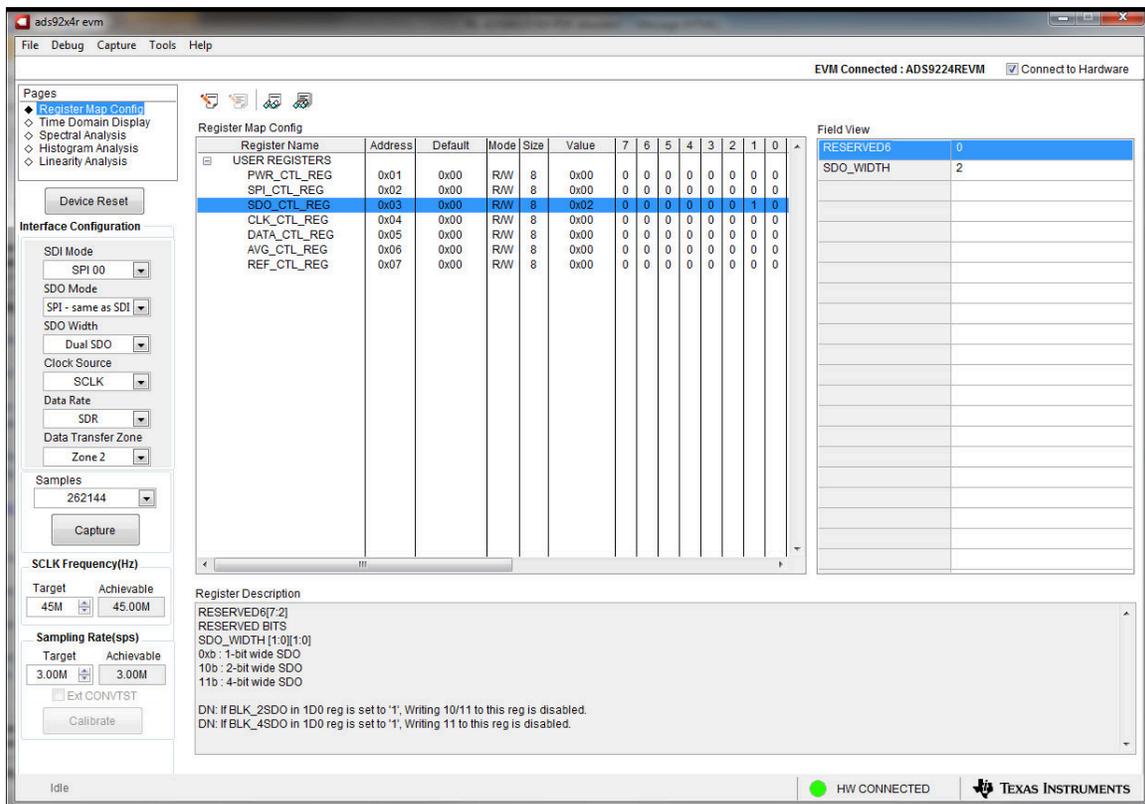


Abbildung 6-4. Registerübersichts-Konfiguration

6.3 Zeitdomänen-Anzeigetool

Das Zeitdomänen-Anzeigetool ermöglicht die Visualisierung der Antwort des ADC auf ein gegebenes Eingangssignal. Dieses Tool eignet sich sowohl zur Untersuchung des Verhaltens als auch zum Debuggen grober Probleme mit ADCs oder Antriebsschaltkreisen.

Um eine Erfassung der Daten der ausgewählten Anzahl von Mustern aus dem ADS9224R auszulösen, verwenden Sie gemäß den aktuellen Moduseinstellungen der Schnittstelle die Schaltfläche *Capture* im linken Bereich von [Abbildung 6-5](#). Die Musterindizes befinden sich auf der x-Achse. Die beiden y-Achsen zeigen die entsprechenden Ausgangscodes sowie die äquivalenten Analogspannungen basierend auf der vorgegebenen Referenzspannung. Um Daten von Kanal A (Ch A) oder Kanal B (Ch B) anzuzeigen, wählen Sie den entsprechenden Kanal aus, wie im Abschnitt oben rechts von [Abbildung 6-5](#) gezeigt. Durch Umschalten der Seiten auf eines der in den folgenden Abschnitten beschriebenen Analysetools werden Berechnungen ausgelöst, die mit demselben Datensatz durchgeführt werden.

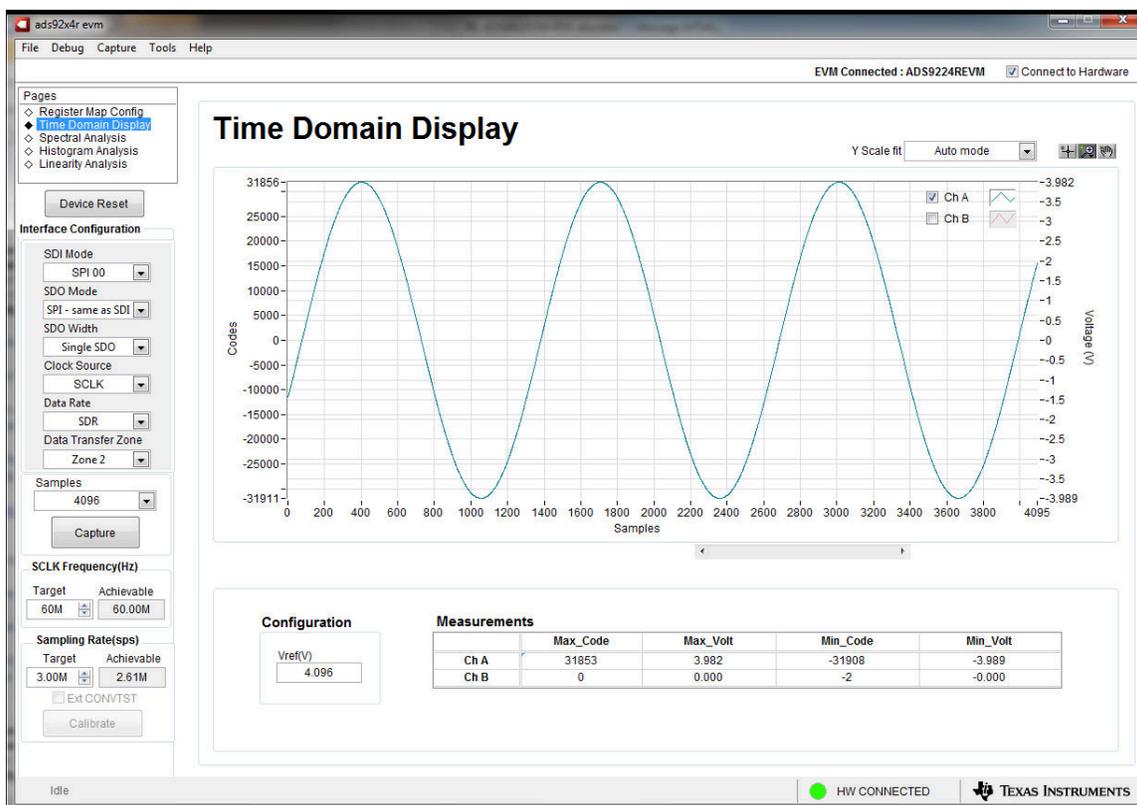


Abbildung 6-5. Optionen des Zeitdomänen-Anzeigetools

6.4 Spektralanalysetool

Das Spektralanalysetool bewertet die Dynamikleistung (SNR, THD, SFDR, SINAD und ENOB) des ADS9224R SAR-ADC. Die Evaluierung erfolgt durch sinusförmige Einzelton-Signale-FFT-Analyse unter Verwendung der Einstellungen eines Blackman-Harris-Fensters der siebten Ordnung. Mit der Fenstereinstellung *None* kann in Gleichstromeingängen nach Rauschspitzen-Überfrequenzen gesucht werden.

Für die Bewertung der Dynamikleistung muss die externe Differenzialquelle bessere Spezifikationen haben als der ADC. Die gemessene Systemleistung darf nicht durch die Leistung der Signalquelle eingeschränkt werden. Daher muss die externe Referenzquelle die in [Tabelle 6-1](#) genannten Anforderungen an die Quelle erfüllen.

Tabelle 6-1. Anforderungen an externe Quellen für die Bewertung des ADS9224R

Spezifikationsbeschreibung	Spezifikationswert
Signalfrequenz	Weniger als $f_s/2$
Typ der externen Quelle	Symmetrisch differenziell
Gleichtaktspannung der externen Quelle	0 V oder potenzialfrei
Quelldifferenzsignal (V_{PP} -Amplitude für $-0,5$ dBFS)	$\pm 3,875 V_P$ ODER $7,75 V_{PP}$
Maximales Rauschen	$20 \mu V_{RMS}$
Minimaler SNR-Wert	103,2 dB
Maximale THD	-120 dB

Für die 2-kHz-SNR- und ENOB-Evaluierung bei einem maximalen Durchsatz von 3 MSPS muss die Anzahl der Muster mindestens 65536 sein.

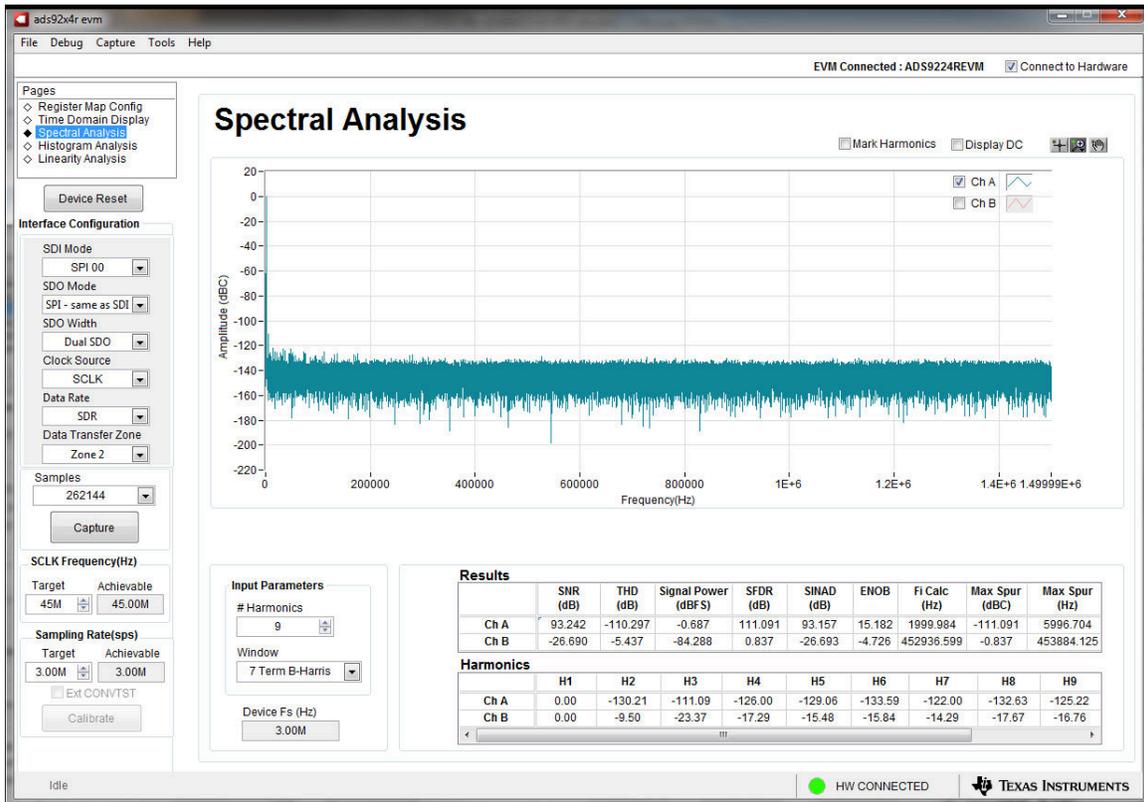


Abbildung 6-6. Spektralanalysetool

Schließlich enthält das FFT-Tool Fensteroptionen, die erforderlich sind, um die Auswirkungen nicht kohärenter Abtastung abzuschwächen (eine Diskussion, die über den Rahmen dieses Dokuments hinausgeht). Das Blackman-Harris-Fenster der siebten Ordnung ist die Standardoption und verfügt über einen ausreichenden Dynamikbereich, um die Frequenzkomponenten von ADCs bis zu 24 Bit aufzulösen. Die Option *None* entspricht der Nichtverwendung eines Fensters (oder der Verwendung eines rechteckigen Fensters) und wird nicht empfohlen.

6.5 Histogramm-Tool

Rauschen verschlechtert die ADC-Auflösung. Das Histogramm-Tool kann verwendet werden, um die *effektive Auflösung* zu schätzen. Die effektive Auflösung ist ein Indikator für die Anzahl der Bits der ADC-Auflösungsverluste, die durch das Rauschen verursacht werden, das von den verschiedenen mit dem ADC verbundenen Quellen beim Messen eines Gleichstromsignals erzeugt wird. Der kumulative Effekt der Rauschkopplung mit dem ADC-Ausgang von Quellen (z. B. den Eingangsantriebsschaltkreisen, des Referenz-Antriebsschaltkreises, der ADC-Stromversorgung und dem ADC) spiegelt sich in der Standardabweichung des ADC-Ausgangscode-Histogramms wider, das durch Mehrfachumwandlungen eines Gleichstromeingangs, der auf einen bestimmten Kanal angewendet wird, erzielt wird.

Das Histogramm eines Gleichstromeingangs wird angezeigt, wenn Sie auf die Schaltfläche *Capture* klicken, wie in [Abbildung 6-7](#) dargestellt:

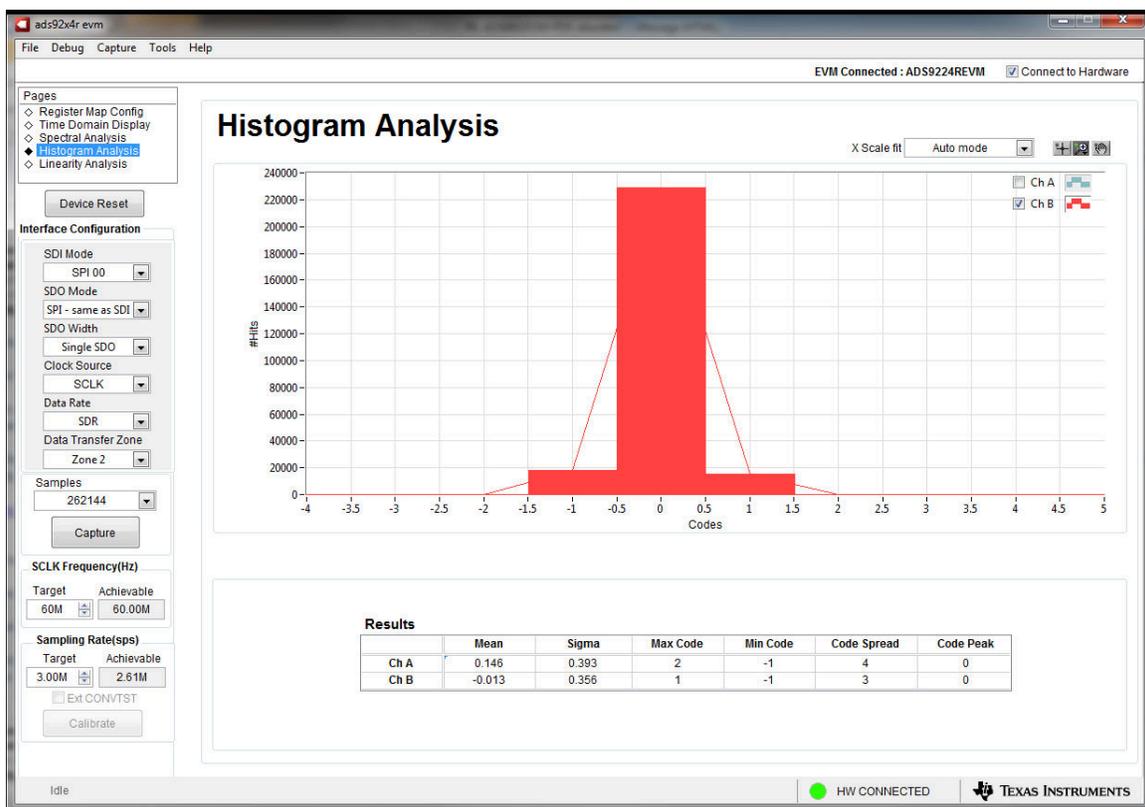


Abbildung 6-7. Histogramm-Analyse-Tool

7 ADS9224REVM Materialliste, Leiterplattenlayout und Schaltpläne

Dieser Abschnitt enthält die ADS9224REVM-Materialliste, das Leiterplattenlayout und die EVM-Schaltpläne.

7.1 Materialliste

In der folgenden Tabelle ist die ADS9224REVM-Materialliste aufgelistet.

Tabelle 7-1. ADS9224REVM-Materialliste

Bezeichner	Menge	Wert	Beschreibung	Gehäusereferenz	Teilenummer	Hersteller
!PCB1	1		Platine		DC053	Beliebig
C1, C8, C15, C24, C27, C29, C37, C39, C40	9	0.1uF	CAP, CERM, 0,1 uF, 16 V, +/-10 %, X7R, 0603	0603	885012206046	Würth Elektronik
C2, C28, C38, C41	4	0.01uF	CAP, CERM, 0,01 uF, 10 V, +/-10 %, X7R, 0603	0603	0603ZC103KAT2A	AVX
C3, C12, C17, C26	4	100pF	CAP, CERM, 100 pF, 50 V, +/-1 %, C0G/NP0, 0603	0603	06035A101FAT2A	AVX
C4, C5, C14, C16, C23, C31, C48	7	1uF	CAP, 1 uF, 25 V, ±10 %, X7R, 0603	0603	CL10B105KA8NNNC	Samsung
C6, C13, C18, C25	4	330pF	CAP, CERM, 330 pF, 50 V, +/-5 %, C0G/NP0, 0603	0603	C0603C331J5GACTU	Kemet
C7, C22	2	3300pF	CAP, CERM, 3300 pF, 50 V, +/-5 %, C0G/NP0, 0603	0603	GRM1885C1H332JA01D	MuRata
C9, C10, C19, C20, C21, C30, C47	7	10uF	CAP, CERM, 10 uF, 16 V, +/-10 %, X7R, 0805	0805	CL21B106KOQNNNE	Samsung Electro-Mechanics
C11	1	1000pF	CAP, CERM, 1000 pF, 50 V, +/-1 %, C0G/NP0, 0603	0603	GRM1885C1H102FA01J	Murata
C33	1	47uF	CAP, CERM, 47 uF, 25 V, +/-20 %, X5R, 1206_190	1206_190	C3216X5R1E476M160AC	TDK
C35, C36, C42	3	0.1uF	CAP, CERM, 0,1 uF, 16 V, +/-10 %, X7R, 0402	0402	GRM155R71C104KA88D	Murata
C43, C46	2	4.7uF	CAP, CERM, 4,7 uF, 16 V, +/-10 %, X5R, 0805	0805	CL21A475KOFNNNE	Samsung Electro-Mechanics
C44	1	22uF	CAP, CERM, 22 uF, 16 V, +/-10 %, X5R, 0805	0805	CL21A226KOQNNNE	Samsung Electro-Mechanics
C45	1	0.47uF	CAP, CERM, 0,47 uF, 16 V, +/-10 %, X5R, 0603	0603	GRM188R61C474KA93D	Murata
D1	1	Grün	LED, grün, SMD	LED_0805	APT2012LZGCK	Kingbright
D2, D3	2	75 V	Diode, schaltend, 75 V, 0,3 A, SOD-523F	SOD-523F	1N4148WT	Fairchild Semiconductor
H1, H2, H3, H4	4		MASCHINEN-ZYLINDERSCHRAUBE PHILLIPS 4-40	Maschinenschrau be, 4-40, 1/4 Zoll	PMSSS 440 0025 PH	B&F Fastener Supply

Tabelle 7-1. ADS9224REVM-Materialliste (Fortsetzung)

Bezeichner	Menge	Wert	Beschreibung	Gehäuserferenz	Teilenummer	Hersteller
H6, H7, H8, H9	4		Sechskant-Abstandsbolzen, Nr. 4-40, Aluminium, 1/4"	Aluminium- Sechskant- Abstandsbolzen, 1/4 Zoll	1891	Keystone
H10, H11	2		Maschinen-Zylinderschraube PHILLIPS M3		RM3X4MM 2701	APM HEXSEAL
H12, H13	2		RUNDER ABSTANDSBOLZEN M3 STAHL 5 MM	RUNDER ABSTANDSBOLZ EN M3 STAHL 5 MM	9774050360R	Würth Elektronik
J1	1		Stiftleiste (ummantelt), 19,7 mil, 30x2, Gold, SMT	Stiftleiste (ummantelt), 19,7 mil, 30x2, SMT	QTH-030-01-L-D-A	Samtec
J2, J3, J4, J5	4		Anschluss, Beendigung des SMA-Starts, 50 Ohm, SMT	Beendigung des SMA-Starts	142-0701-801	Cinch Connectivity
J6	1		SMA, gerade Leiterplattenbuchse, Druckguss, 50 Ohm, TH	SMA, gerade Leiterplattenbuchse, Druckguss, TH	5-1814832-1	TE Connectivity
JP1, JP2, JP3, JP4, JP5, JP6, JP7	7		Stiftleiste, 100 mil, 2x1, Gold, TH	Stiftleiste, 100 mil, 2x1, TH	HTSW-102-07-G-S	Samtec
JP8	1		Stiftleiste, 100 mil, 3x1, Gold, TH	Stiftleiste, 100 mil, 3x1, TH	HTSW-103-07-G-S	Samtec
LBL1	1		Thermotransfer-bedruckbare Etiketten, 0,650" B x 0,200" H – 10.000 pro Rolle	Leiterplattenbezeichnung 0,650 x 0,200 Zoll	THT-14-423-10	Brady
R1	1	49,9	RES, 49,9, 1 %, 0,25 W, 1206	1206	RC1206FR-0749R9L	Yageo America
R2, R12, R14, R22, R26, R32, R40, R48, R74	9	0	RES, 0, 1 %, 0,1 W, AEC-Q200 Güte 0, 0603	0603	RMCF0603ZT0R00	Stackpole Electronics Inc
R3, R4, R15, R16, R33, R34, R49, R50	8	1.00k	RES, 1,00 k, 0,1 %, 0,1 W, 0603	0603	RT0603BRD071KL	Yageo America

Tabelle 7-1. ADS9224REVM-Materialliste (Fortsetzung)

Bezeichnung	Menge	Wert	Beschreibung	Gehäuserferenz	Teilenummer	Hersteller
R5, R10, R35, R55, R68, R71	6	10.0k	RES, 10,0 k, 1 %, 0,1 W, 0402	0402	ERJ-2RKF1002X	Panasonic
R7, R17, R36, R47	4	4,32	RES, 4,32, 1 %, 0,1 W, AEC-Q200 Güte 0, 0603	0603	CRCW06034R32FKEA	Vishay-Dale
R8, R21, R42, R56	4	100	RES, 100, 1 %, 0,1 W, 0603	0603	RC0603FR-07100RL	Yageo America
R9, R11, R43, R44	4	10,0	RES, 10,0, 0,1 %, 0,1 W, 0603	0603	TNPW060310R0BEEA	Vishay-Dale
R13, R18, R20, R23, R24, R27, R28, R29, R31, R39, R41, R45, R51, R53	14	0	RES, 0, 5 %, 0,1 W, AEC-Q200 Güte 0, 0402	0402	ERJ-2GE0R00X	Panasonic
R30	1	5,11	RES, 5,11, 1 %, 0,1 W, AEC-Q200 Güte 0, 0603	0603	CRCW06035R11FKEA	Vishay-Dale
R37	1	0	RES, 0, 5 %, 0,1 W, AEC-Q200 Güte 0, 0603	0603	ERJ-3GEY0R00V	Panasonic
R58, R72, R75	3	0	RES, 0, 5 %, 0,1 W, 0603	0603	ERJ-3GEY0R00V	Panasonic
R60	1	0,1	RES, 0,1, 1 %, 0,1 W, 0603	0603	ERJ-3RSFR10V	Panasonic
R62, R65	2	0	RES, 0, 5 %, 0,063 W, 0402	0402	ERJ-2GE0R00X	Panasonic
R69	1	1.24k	RES, 1,24 k, 1 %, 0,1 W, 0603	0603	RC0603FR-071K24L	Yageo
R70	1	1.00k	RES, 1,00 k, 1 %, 0,1 W, 0603	0603	ERJ-3EKF1001V	Panasonic
SH-J1, SH-J2, SH-J3, SH-J4, SH-J5, SH-J6, SH-J7, SH-J8	8		Shunt, 100 mil, vergoldet, schwarz	Shunt 2 Pos. 100 mil	881545-2	TE Connectivity
TP1, TP2, TP3, TP4, TP5, TP6, TP7, TP8, TP9, TP10, TP11, TP12, TP13, TP14, TP15, TP16, TP19	17		Prüfpunkt, Miniatur, SMT	Testpoint_Keyston e_Minature	5015	Keystone
TP17, TP18, TP20, TP21	4		Prüfpunkt, kompakt, SMT	Testpoint_Keyston e_Compact	5016	Keystone

Tabelle 7-1. ADS9224REVM-Materialliste (Fortsetzung)

Bezeichner	Menge	Wert	Beschreibung	Gehäuserferenz	Teilenummer	Hersteller
U1	1		Simultan abtastender Dual-SAR-ADC mit niedriger Latenz, RHB0032E (VQFN-32)	RHB0032E	ADS9224RRHB	Texas Instruments
U2, U3	2		Rauscharmer, präziser Vollandifferenzverstärker, 150 MHz, RUN0010A (WQFN-10)	RUN0010A	THS4551IRUNR	Texas Instruments
U4	1		LDO-Spannungsregler für HF-Anwendungen, 36 V, 1 A, 4,17 μ VRMS, RGW0020A (VQFN-20)	RGW0020A	TPS7A4700RGWR	Texas Instruments
U6	1		I2C-BUS-EEPROM (2-Draht), TSSOP-B8	TSSOP-8	BR24G32FVT-3AGE2	Rohm
U7	1		Schmitt-Auslöser-Einzelinverter, DCK0005A (SOT-SC70-5)	DCK0005A	SN74LVC1G14DCKT	Texas Instruments
U8	1		Rauscharmer negativer Vorspannungsgenerator, 8-poliger Mini-SOIC, Pb-frei	DGK0008A	LM7705MM/NOPB	Texas Instruments
C32	0	1 μ F	CAP, CERM, 1 μ F, 10 V, +/-10 %, X7R, 0805	0805	0805ZC105KAT2A	AVX
C34	0	10 μ F	CAP, CERM, 10 μ F, 16 V, +/-10 %, X7R, 0805	0805	CL21B106KQNNNE	Samsung Electro-Mechanics
FID1, FID2, FID3	0		Messmarke. Es gibt nichts zu kaufen oder zu montieren.	k. A.	k. A.	k. A.
H5	0		Kabel, USB-A auf Micro-USB-B, 1 m		102-1092-BL-00100	CnC Tech
R6, R38	0	10.0k	RES, 10,0 k, 1 %, 0,1 W, 0402	0402	ERJ-2RKF1002X	Panasonic
R19, R25, R54, R57	0	100k	RES, 100 k, 0,1 %, 0,1 W, 0603	0603	RT0603BRD07100KL	Yageo America
R46, R52	0	0	RES, 0, 5 %, 0,1 W, AEC-Q200 Güte 0, 0402	0402	ERJ-2GE0R00X	Panasonic
R59	0	1.00k	RES, 1,00 k, 1 %, 0,1 W, AEC-Q200 Güte 0, 0603	0603	CRCW06031K00FKEA	Vishay-Dale
R61	0	0,22	RES, 0,22, 1 %, 0,1 W, 0603	0603	ERJ-3RQFR22V	Panasonic
R63, R64, R66, R67	0	0	RES, 0, 5 %, 0,063 W, 0402	0402	ERJ-2GE0R00X	Panasonic
R73	0	0	RES, 0, 1 %, 0,1 W, AEC-Q200 Güte 0, 0603	0603	RMCF0603ZT0R00	Stackpole Electronics Inc
U5	0		Reihenspannungsreferenz, 3 μ Vpp/V Rauschen, 3 ppm/°C Drift-Präzision, DGK0008A (VSSOP-8)	DGK0008A	REF5025AIDGKR	Texas Instruments

7.2 Leiterplattenlayout

Abbildung 7-1 bis Abbildung 7-5 veranschaulichen das EVM-Leiterplattenlayout.

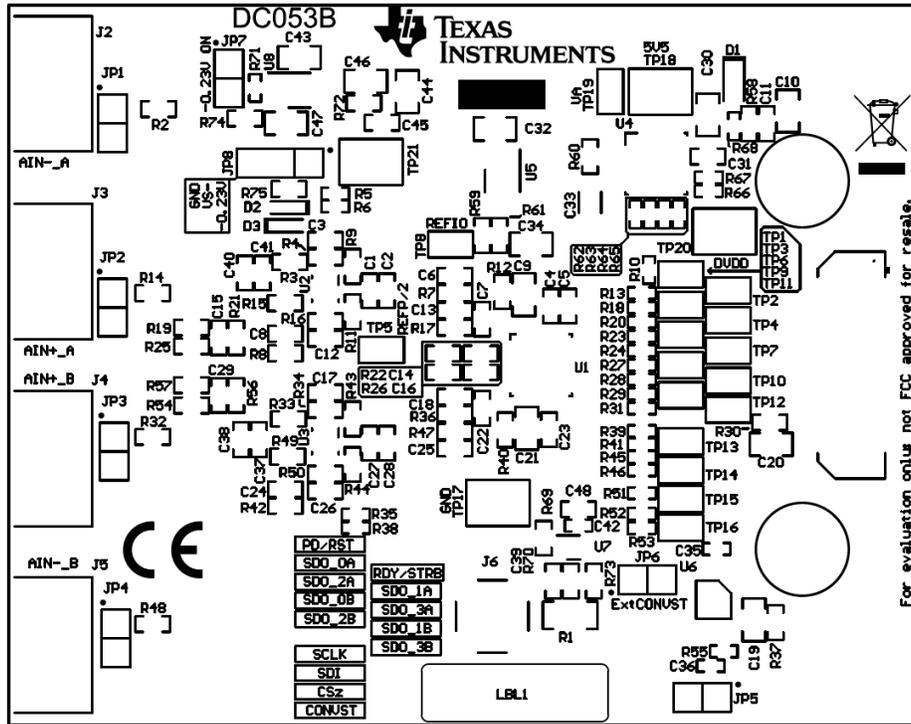


Abbildung 7-1. Oberstes Overlay der ADS9224REVM-Leiterplatte

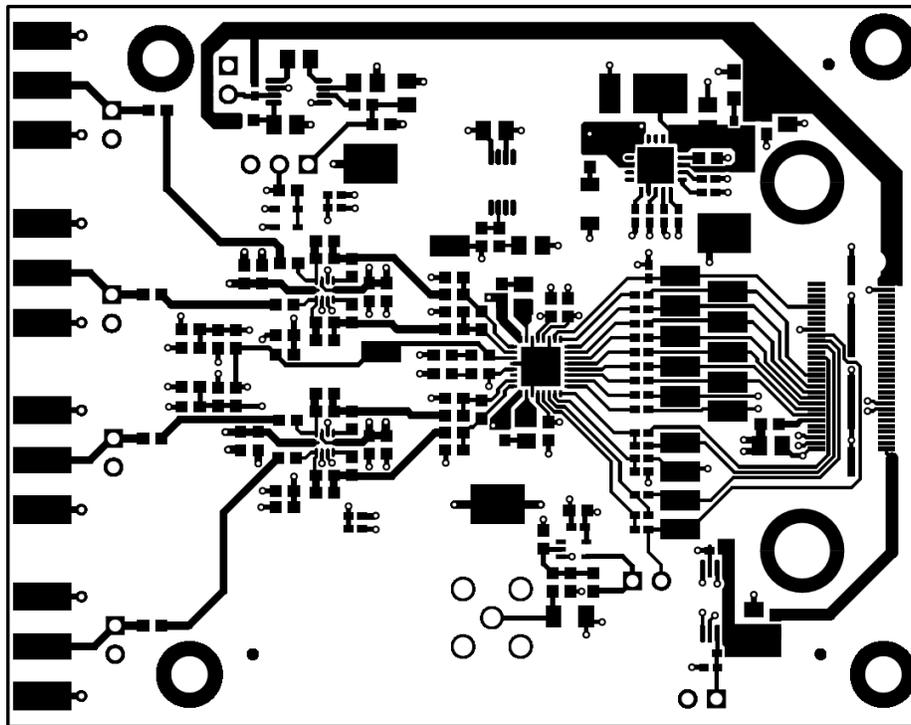


Abbildung 7-2. ADS9224REVM-Leiterplatten-Schicht 1: Oberste Schicht

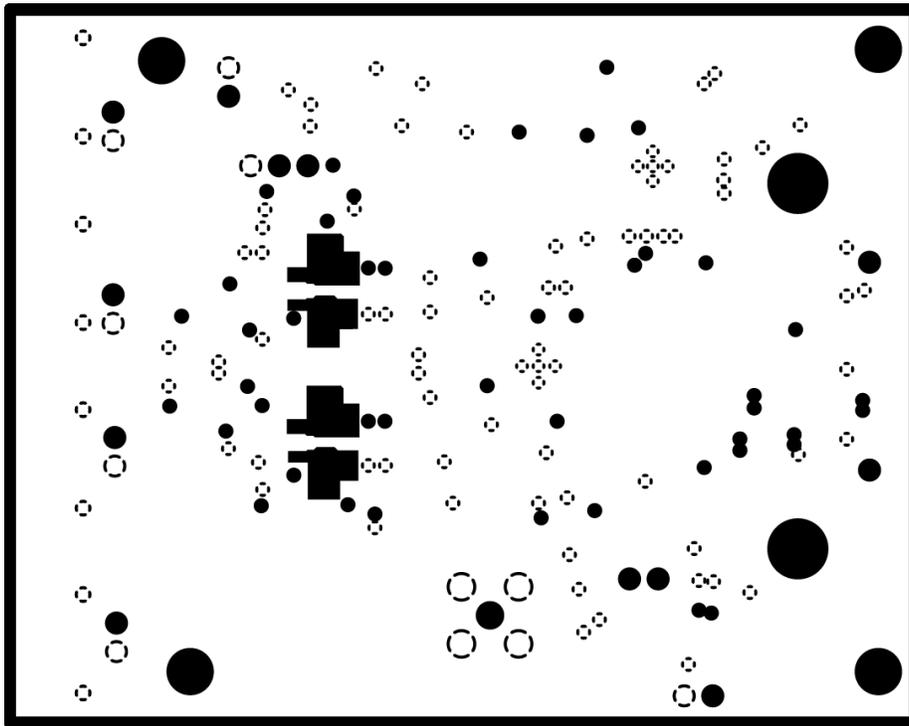


Abbildung 7-3. ADS9224REVM-Leiterplatten-Schicht 2: Masseplatte

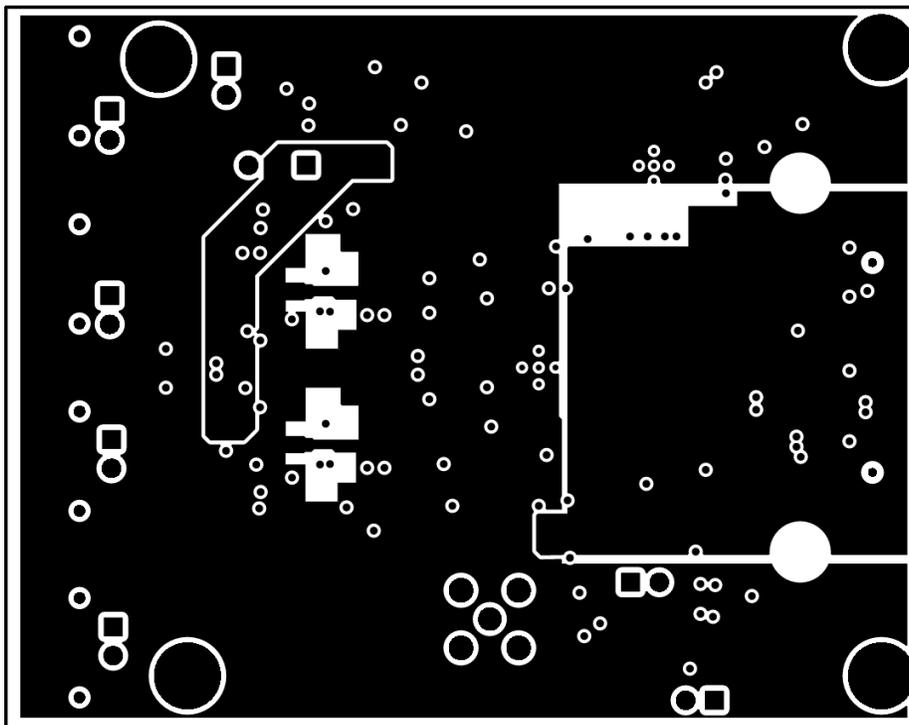


Abbildung 7-4. ADS9224REVM-Leiterplatten-Schicht 3: Stromebenen

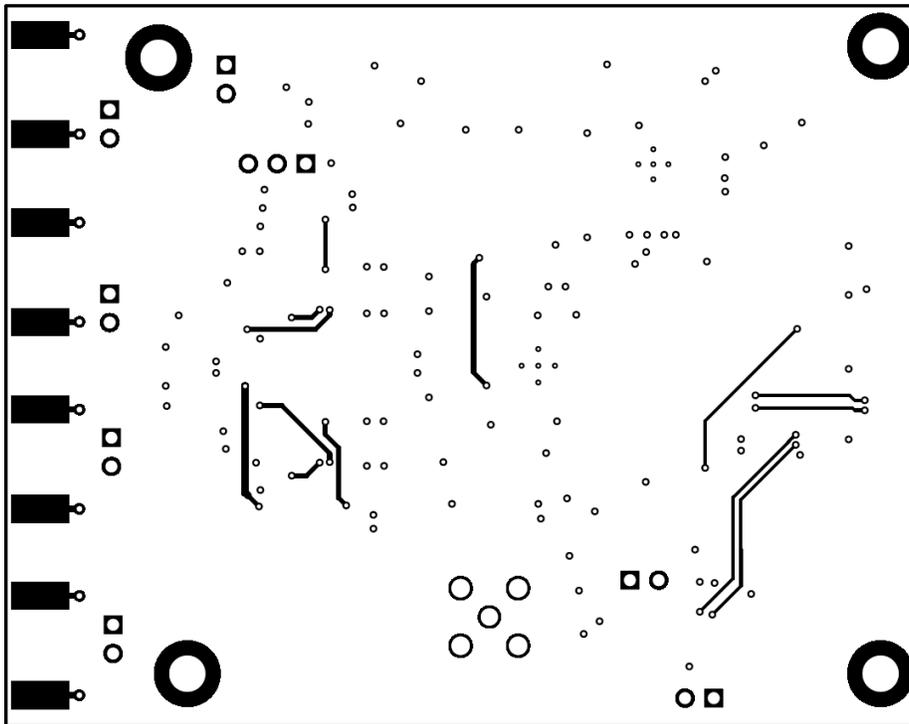


Abbildung 7-5. ADS9224REVM-Leiterplatten-Schicht 4: Untere Schicht

7.3 Schaltpläne

Abbildung 7-6 und Abbildung 7-7 veranschaulichen die EVM-Schaltpläne.

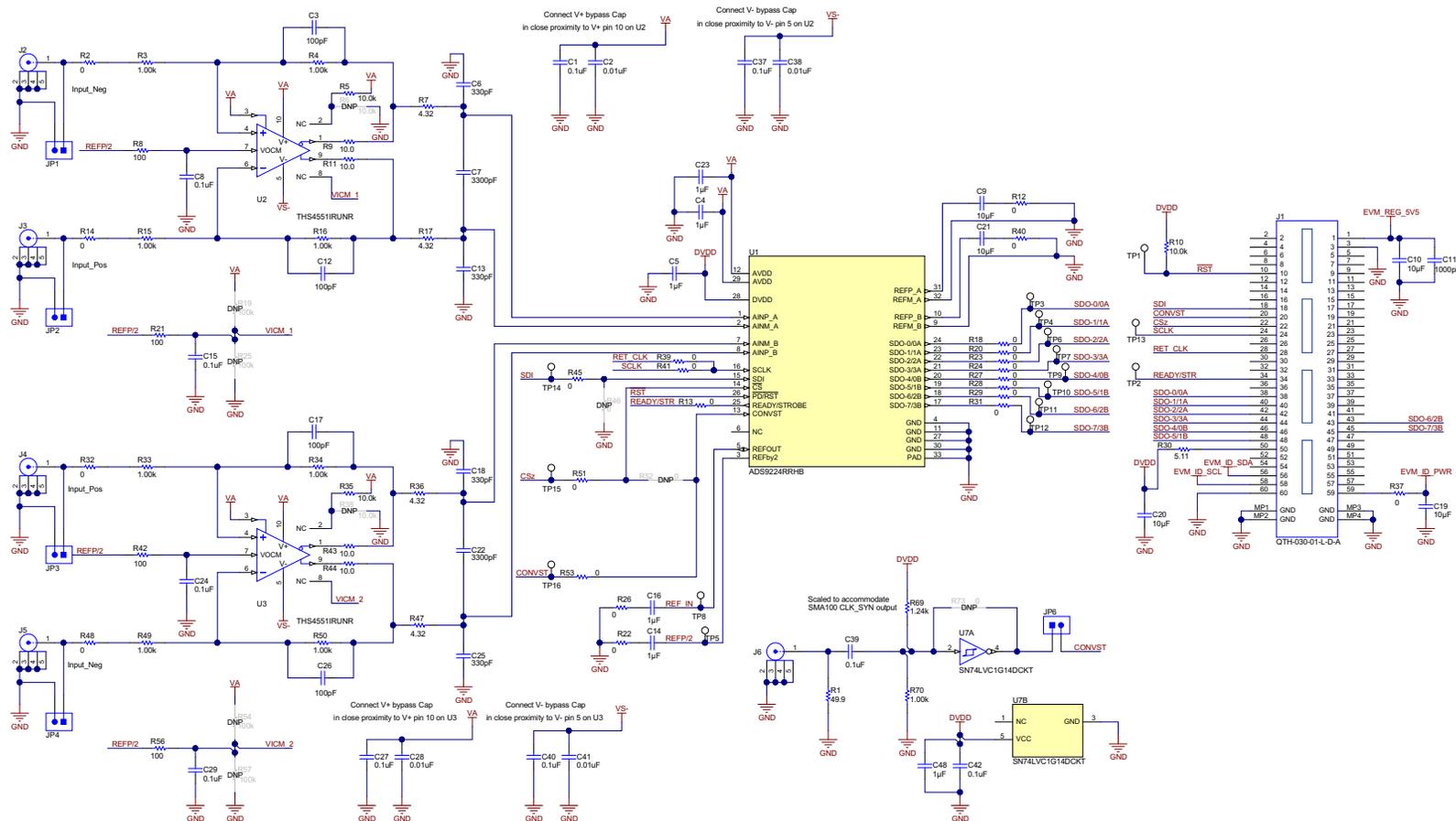
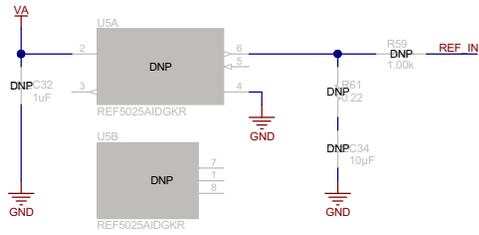
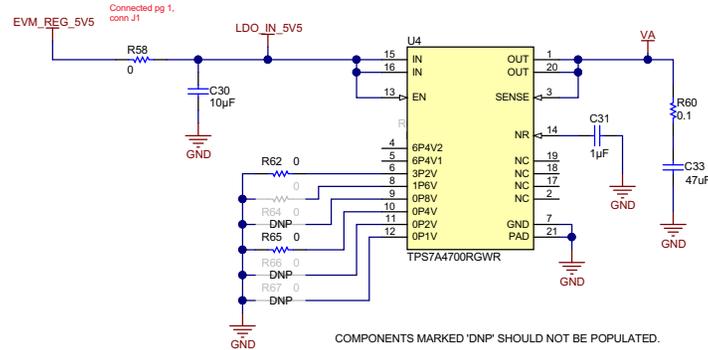


Abbildung 7-6. ADS9224REVM Schaltplan 1

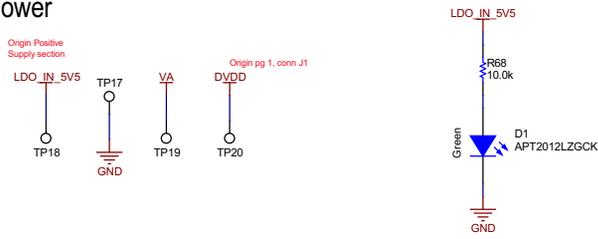
REFERENCE (Not populated for ADS9224R variant):



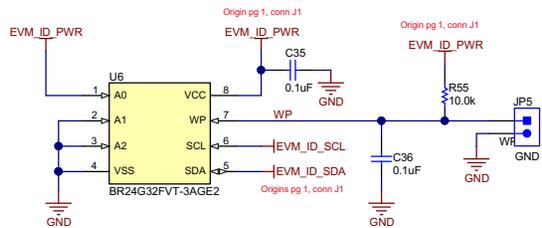
Positive Supply



Power



EEPROM



FDA NEGATIVE SUPPLY

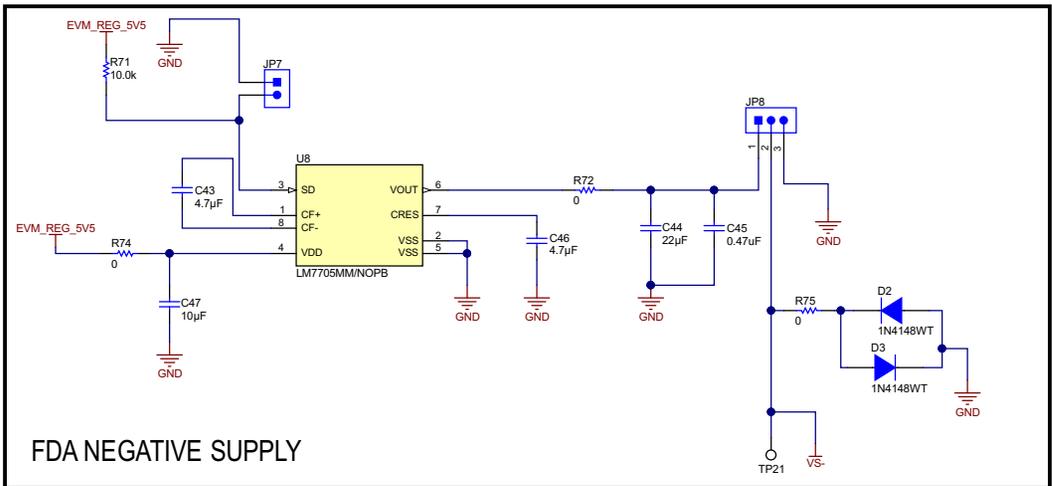


Abbildung 7-7. ADS9224REVM Schaltplan 2

8 Revisionsverlauf

NOTE: Page numbers for previous revisions may differ from page numbers in the current version.

Changes from Revision A (June 2019) to Revision B (March 2025) Page

- Nummerierungsformat für Tabellen, Abbildungen und Querverweise im gesamten Dokument aktualisiert..... 1

Changes from Revision * (July 2018) to Revision A (June 2019) Page

- Tabelle J2, J4 und J5 in *SMA-Analogschnittstellenverbindungen J2 bis J5* geändert.....5
- Tabelle *Beschreibung der Stiftleiste JP1 bis JP4* geändert..... 5
- Diskussion darüber geändert, wie das Eingangssignal im Abschnitt *Eingangssignalweg* begrenzt werden muss..... 6
- REFby2-Diskussion hinzugefügt und Prüfpunkt TP8 zur Diskussion von REFOUT im Abschnitt *ADS9224R Interne Referenz* hinzugefügt..... 7
- Tabelle *SPI-Prüfpunkte* zum Abschnitt *multiSPI™ für ADC-Digital-E/A* hinzugefügt.....7
- Letzter Absatz und die Tabelle *Stromversorgungsprüfpunkte* wurden zum Abschnitt *Stromversorgungen* hinzugefügt..... 8
- *Shunts können auf den Jumpers JP2 verwendet werden* wurde im Abschnitt *Standard-Jumper-Einstellungen* in *Shunts können auf den Jumpers JP1 verwendet werden* geändert.....9
- Zeilen für JP6, JP7 und JP8 zur Tabelle *Standard-Jumper-Konfigurationen* hinzugefügt.....9
- Spezifikationswerte wurden für die Tabelle *Signalfrequenz* und *Quellendifferenzialsignal* in *Anforderungen an externe Quellen zur Evaluierung des ADS9224R* geändert..... 17
- Tabelle *ADS9224EVM-Materialliste* geändert.....19
- Geänderte Abbildungen der *Schaltpläne*26

WICHTIGER HINWEIS UND HAFTUNGSAUSSCHLUSS

TI STELLT TECHNISCHE UND ZUVERLÄSSIGKEITSDATEN (EINSCHLIESSLICH DATENBLÄTTER), DESIGNRESSOURCEN (EINSCHLIESSLICH REFERENZDESIGNS), ANWENDUNGS- ODER ANDERE DESIGNBERATUNG, WEB-TOOLS, SICHERHEITSMITTELSYSTEME UND ANDERE RESSOURCEN „WIE BESEHEN“ UND MIT ALLEN FEHLERN ZUR VERFÜGUNG, UND SCHLIESST ALLE AUSDRÜCKLICHEN UND STILLSCHWEIGENDEN GEWÄHRLEISTUNGEN AUS, EINSCHLIESSLICH UND OHNE EINSCHRÄNKUNG ALLER STILLSCHWEIGENDEN GEWÄHRLEISTUNGEN DER MARKTGÄNGIGKEIT, DER EIGNUNG FÜR EINEN BESTIMMTEN ZWECK ODER DER NICHTVERLETZUNG VON RECHTEN.

Diese Ressourcen sind für qualifizierte Entwickler gedacht, die mit TI-Produkten entwickeln. Sie allein sind verantwortlich für (1) die Auswahl der geeigneten TI Produkte für Ihre Anwendung, (2) das Design, die Validierung und den Test Ihrer Anwendung und (3) die Sicherstellung, dass Ihre Anwendung die geltenden Normen sowie alle anderen Sicherheits-, regulatorischen und sonstigen Vorgaben erfüllt.

Diese Ressourcen können jederzeit und ohne Vorankündigung geändert werden. Sie erhalten von TI die Erlaubnis, diese Ressourcen ausschließlich für die Entwicklung von Anwendungen mit den in der Ressource beschriebenen TI-Produkten zu verwenden. Jede andere Vervielfältigung und Darstellung dieser Ressourcen ist untersagt. Es wird keine Lizenz für andere Rechte am geistigen Eigentum von TI oder an Rechten am geistigen Eigentum Dritter gewährt. TI übernimmt keine Verantwortung für und Sie schützen TI und seine Vertreter gegen Ansprüche, Schäden, Kosten, Verluste und Verbindlichkeiten, die sich aus Ihrer Nutzung dieser Ressourcen ergeben.

Produkte von TI werden gemäß den [Verkaufsbedingungen von TI](#) oder anderen geltenden Bedingungen bereitgestellt, die entweder auf [ti.com](#) verfügbar sind oder in Verbindung mit diesen TI-Produkten bereitgestellt werden. Durch die Bereitstellung dieser Ressourcen durch TI werden die geltenden Garantien oder Gewährleistungsausschlüsse von TI für TI-Produkte weder erweitert noch verändert.

TI widerspricht allen zusätzlichen oder abweichenden Bedingungen, die Sie möglicherweise vorgeschlagen haben, und lehnt sie ab.

Postanschrift: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025 Texas Instruments Incorporated

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated