

# 협대역 정합 고속 RF ADC에 대한 새로운 방식

Rob Reeder

Application Engineer  
High-speed data converters

광대역 샘플링(1GHz~2GHz 이상)이 필요하지 않은 애플리케이션의 경우 ADC(아날로그-디지털 컨버터)용 발룬 또는 변압기 프런트 엔드 회로를 사용하여 수백 메가헤르츠 대역만 필요한 NB(협대역) 정합을 설계하는 것은 어려울 수 있습니다. 이 문제는 최신 통신 또는 레이더 시스템에서 디지털화되어 디지털 도메인에서 신호 처리를 수행하는 높은 중간 주파수를 가진 시스템에서 더 커집니다.

이 문서에서는 많은 시뮬레이션 다운타임 없이 ADC를 극 대화하는 간단한 프로세스에 대해 설명합니다. 몇 가지 간 단한 단계로 이 프로세스는 ADC의 정격 대역폭 내에 있는 한 어떤 베이스밴드 또는 중간 주파수 구간에서도 수백 메가헤르츠의 BW(대역폭)를 확보할 수 있습니다.

## ADC 및 발룬 선택

올바른 유형의 ADC를 선택하고 궁극적으로 프론트 엔드 개발 방식을 결정할 때는 애플리케이션 요구 사항을 미리 이해하는 것이 매우 중요합니다. 정의된 샘플링 속도, 채널 수, 디지털 출력 인터페이스 유형 및 사용하거나 애플리케이션에 필요한 유용한 내부 디지털 기능이 있다고 가정해 보겠습니다. 이 협대역 프론트 엔드 예제 전체에서는 ADC3669 컨버터를 사용합니다.

시작하려면 먼저 선택한 ADC의 아날로그 입력 특성을 이해해야 합니다. 컨버터 데이터 시트의 아날로그 입력 매개 변수 섹션으로 스크롤하면 사양 표에 지정된 병렬  $R||C$ 를 확인할 수 있습니다. 그렇지 않은 경우 간소화된 아날로그 입력 모델이 있는지 확인합니다. 마지막 옵션으로 일반적으로 제품의 웹페이지에 나열된 ADC의 S 매개 변수를 사용합니다. 예를 들어 ADC3669 데이터 시트에는 저항 ( $R=100\Omega$ ) 및 커패시터 ( $C=1.85\text{pF}$  총합) 차동 임피던스 단자가 있는 모델 입력이 나열되어 있습니다. 그림 1을 참조하세요.

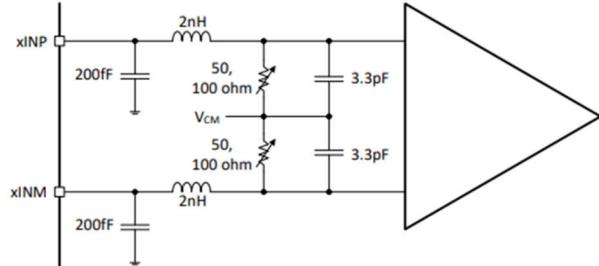


그림 1. ADC3669 데이터 시트의 아날로그 입력 모델

다음 단계는 ADC에 적합한 변압기나 발룬을 선택하는 것입니다. 여기에는 공급업체 간 RL(반사 손실), 삽입 손실, 위상 및 크기 불균형 등의 사양을 비교하는 것이 포함됩니다. 이러한 매개 변수가 데이터 시트에 지정되지 않은 경우 제조업체에 문의하거나 VNA(벡터 네트워크 분석기)를 사용하여 측정합니다.

표준 플러스 결합 변압기 또는 발룬 중에서 선택하는 것은 BW 요구 사항에 따라 달라집니다. 표준 변압기는 1GHz 미만인 경우가 많지만 발룬은 훨씬 더 높은 BW를 달성할 수 있습니다. 참고 자료 [1]에서는 변압기와 발룬 매개 변수 및 ADC 요구 사항에 대해 자세히 설명합니다.

NB 정합의 경우 이 예에서는 마지막 구성 요소가 션트로 들어가는 RCL(저항-커패시터-인덕터) 정합을 사용합니다. 매칭 패드 및 토플로지에 대한 자세한 내용은 그림 2 및 참고 자료 [2] 및 [3]을 참조하세요. 애플리케이션 요구 사항을 수집하고 이해하면 프론트 엔드 BW 및 발룬을 선택할 수 있습니다. 이 예를 위해 ADC3669 평가 모듈(EVM)에서 사용되는 이전 예제에서 이 발룬의 기능을 측정하고 이해한 후 1:2의 임피던스 비율과 3GHz의 BW를 가진 Mini-Circuits의 TCM2-33WX+ 발룬을 선택했습니다. TCM2-33WX+는 ADC의 최대 눈금 입력 범위에 도달하기 위해 비교적 낮은 입력 구동이 요구됩니다.

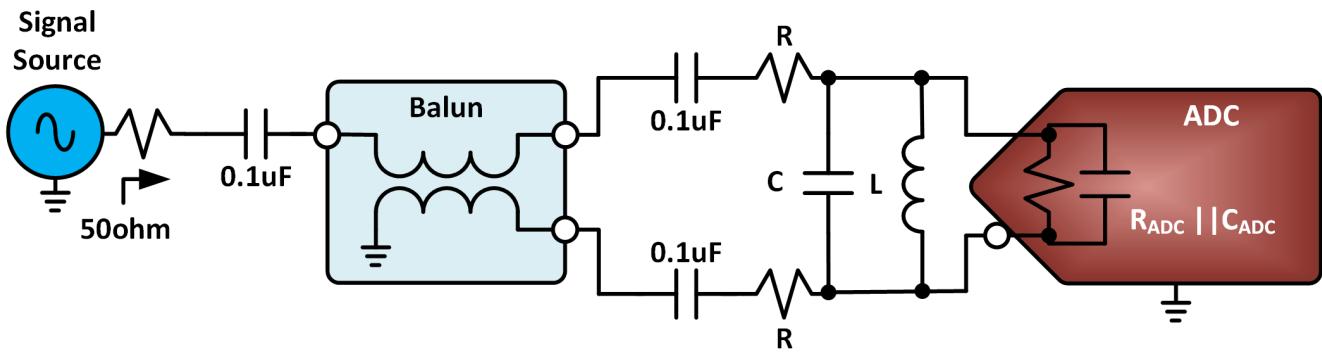


그림 2. 프론트 엔드 인터페이스 및 부품 배치

## R 값 구하기

RCL 정합을 수행하려면 먼저 프론트 엔드의 R 값을 결정합니다. 발룬의 1차와 2차 사이에서 종단을 분할할 수 있지만, 이 예에서는 필요한 부품 수를 최소화하기 위해 발룬의 2차만 종단시킵니다. 애플리케이션 및 신호 체인 라인업에 따라 발룬의 1차 및 2차에서의 분할 종단이 더 합리적일 수 있습니다.

아래와 같이 계산을 통해 발룬의 2차에 필요한 차동 종단을 완료하는 R 값을 구할 수 있습니다. 이 발룬은 1:2 임피던스 비율이므로 2차 차동 종단은 이론적으로  $100\Omega$ 을 기준으로 설정합니다. 발룬에는 주파수에 따라 변하는 손실과 기생이 있습니다. 따라서 계산을 시작하고 더 적절한 R 값 종단을 얻으려면 지정된 중심 주파수(이 예에서는 940MHz)에서 발룬의 RL 수치를 사용하여 부하로의 최적화된 신호 전력 전송을 위해 발룬을 올바르게 정합시켜야 하는 특성 임피던스( $Z_0$ )를 계산합니다.

이 예에서는 선택한 발룬의 2차 종단을 계산하는 방법을 보여줍니다. TCM2-33WX+ 데이터 시트에서는 940MHz에서  $-16.3\text{dB}$ 로 지정되어 있습니다. 이 값을 사용해 발룬 2차 기준 특성 임피던스를 계산합니다(방정식 1).

$$RL = -16.3\text{dB at } 940\text{MHz} = 20\log\left(\frac{50-Z_0}{50+Z_0}\right) = 10^{\left(\frac{-16.3}{20}\right)} = \left(\frac{50-Z_0}{50+Z_0}\right) \quad (1)$$

따라서  $Z_0$ 는  $36.72\Omega$ (1차 임피던스)입니다.

이상적인 1:2 임피던스 발룬에서 2차의  $100\Omega$ 은 1차의  $50\Omega$ 과 같아야 합니다. 그림 3을 참조하세요. 그러나 계산에서 볼 수 있듯이 실제로는 그렇지 않습니다. 1차에 다시 반사된 실제 임피던스를 확인하려면 이전 단계에서 찾을

수 있는  $Z_0$  값을 사용하여 역계산을 통해 2차측의 적절한 종단을 구합니다(방정식 2).

$$\frac{Z(\text{Primary Reflected})}{Z(\text{Secondary Ideal})} = \frac{Z(\text{Primary Ideal})}{Z(\text{Secondary Reflected})} \quad (2)$$

$\left(\frac{36.72}{100}\right) = \left(\frac{50}{X}\right)$  따라서  $\frac{36.72}{100} = \frac{50}{X}$ 입니다. 여기서 X의 값은  $136.1\Omega$ 입니다.

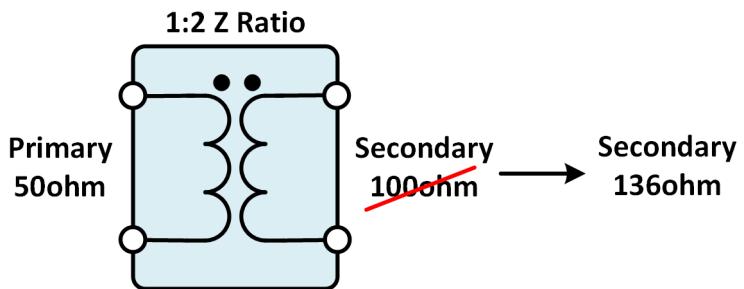


그림 3. 1:2 임피던스 발룬 또는 변압기

발룬에는 이 주파수에서 모델링되지 않은 손실이 존재하기 때문에  $136\Omega$  2차 종단은 이러한 손실을 보상하는 데 도움이 되고 2차에서 시작할 수 있도록 더 나은 종단 값을 제공하여 이 특정 중간 중심 주파수에서 올바른 임피던스를 발룬의 1차에 다시 반사합니다. 적절한 임피던스 정합을 통해 1차에 더 가까운  $50\Omega$  정합을 달성하여 소스에서 전송되는 최대 신호 전력을 산출할 수 있습니다.

$136\Omega$ 의 2차 종단은 등가 종단을 의미합니다. ADC 내부적으로  $100\Omega$  차동 종단이 구현되어 있으므로 2차의 각 측에 하나의 직렬  $33\Omega$  저항을 배치합니다. 그림 2를 다시 확인하세요. 이제 필요한 R 값을 구했습니다.

940MHz에서  $-16\text{dB}$  RL을 사용하면 더 작은 저항 값을 사용하거나 완전히 제거할 수 있습니다. 그러나 ADC의 내부 차동 임피던스의 허용 오차 범위는 프로세스 변형에서  $\pm 10\%$ 이므로 설계에 저항을 유지하는 것이 좋습니다. 발룬의 RL도 허용 오차를 가집니다. 940MHz에서 ADC의 S 매개 변수 값을 자세히 살펴볼 때 알 수 있듯이 소량의 추가 저항을 더하면 전체 임피던스를 더 정확하게 유지하는데 도움이 됩니다.

## L 값 구하기

다음 단계는 ADC의 내부 C를 "공진"하여 정합에 대한 등가 션트 인덕터 또는 L 값을 구하는 것입니다. 이 값을 선택 하려면 먼저 두 가지 방법 중 하나를 사용하여 ADC의 내부 C 값을 찾습니다.

- 데이터 시트(그림 1)에 제공된 ADC 모델을 사용하여 총 기생 내부 프론트 앤드 커파시턴스 또는 C 값을 구합니다. 이는 약  $1.85\text{pF}$ 으로 추정됩니다.
- ADC3669 웹페이지의 S 매개 변수를 사용합니다. 참고 자료 [4]를 참조하세요.

두 번째 방식은 940MHz에서 볼 수 있는 용량 값이 첫 번째 방식(모델의 C 값이 ADC 입력 BW의 전체 범위를 포함함)

보다 더 절대적이기 때문에, 관심 주파수에서 더 정확한 용량 수치를 제공합니다. 장단점을 이해하기 위해 두 가지 방식을 검토해 보겠습니다.

두 방법 모두 아이디어는 단순히 두 개의 리액턴스 소자를 동등하게 설정하는 것입니다(방정식 3).

$$X_C = \frac{1}{(2\pi \times f \times C)} \quad \text{and} \quad X_L = 2\pi \times f \times L \quad (3)$$

그런 다음 f를 NB 애플리케이션의 공진 중심 주파수로 설정합니다. 예를 들어, 여기서는 940MHz를 사용하겠습니다.

첫 번째 방법에서 f가 940MHz이면

$$\frac{1}{(2\pi \times 940M \times 1.85p)} = 2\pi \times 940M \times L \quad (4)$$

L 값은  $15.5\text{nH}$ 입니다.

두 번째 방법에서는 940MHz에서의 C 값을 구하기 위해 S 매개 변수를 사용하여 시뮬레이터에 플롯해야 합니다. 그림 4를 참조하세요.

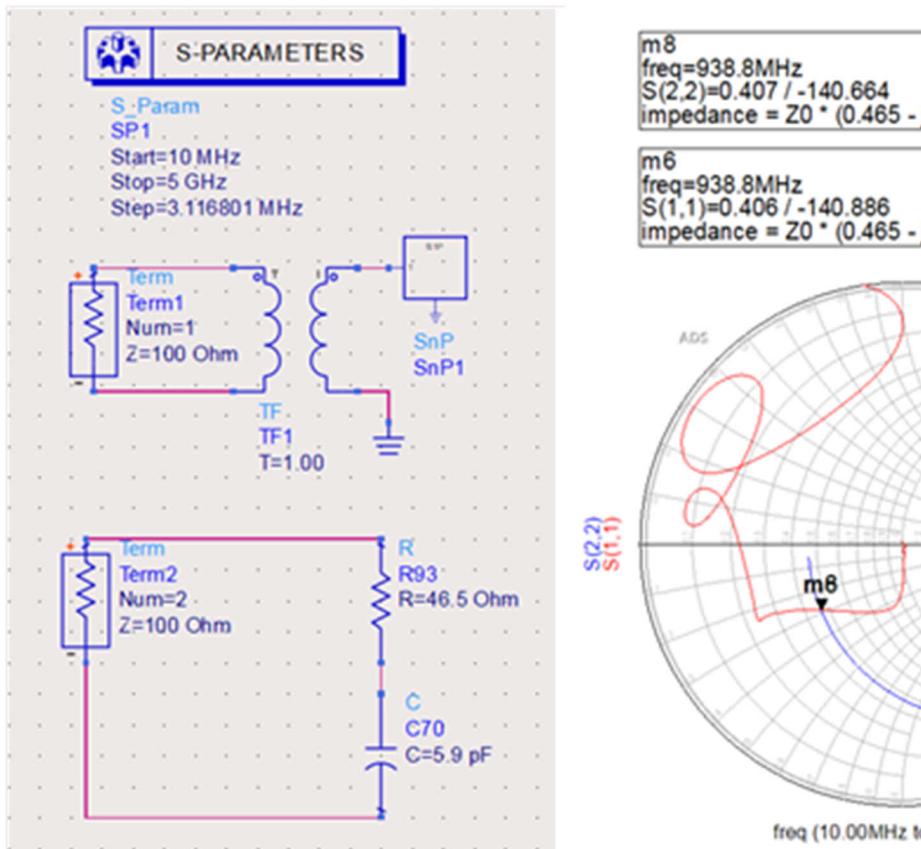


그림 4. 940MHz에서 ADC3669 아날로그 입력의 스미스 선도 플롯

두 번째 방법은 좀 더 복잡합니다. 스미스 선도에서 직렬  $R + jX_c$  구성의 S 매개 변수를 플롯합니다.  $R + jX_c$ 는  $R$ 과  $X_c$ 가 병렬( $R||X_c$ )이 되도록 병렬 변환되어야 합니다. 그림 5 및 방정식 4를 참조하세요.

$$Impedance = Z_o \times (R + jX_c) \text{ or } 100 \times (0.465 - j0.287) = 46.5 - j28.7 \quad (5)$$

방정식 5를 사용하여 병렬 변환을 구합니다.

$$R_p = \left( \frac{46.5^2 + -28.7^2}{46.5} \right) = 64.2\Omega \quad (6)$$

이전 섹션에서  $R$  값을 설정하는 데 사용된 두 개의 높은 33Ω 저항을 상기해 보면 발룬에서 볼 수 있는 총 저항 종단은 130.2Ω이 되며, 이는  $R$  값이 더 작거나 전혀 없을 때 발룬에서 이상적으로 확인할 수 있는 100Ω 차동에 더 가깝습니다.

다음으로, 940MHz에서 병렬 커패시터 값을 구합니다. 방정식 6을 참조하세요.

$$C_p = \frac{\frac{-28.7}{2}}{\frac{\pi}{(-28.7 \times 10^6)}} = 1.62pF \quad (7)$$

이제 적절한 션트  $L$  값을 찾기 위해 위와 동일한 방정식을 사용합니다.  $f$ 가 940MHz이고  $C$ 가 1.62pF이면

$$\frac{1}{(2\pi \times 940M \times 1.62p)} = 2\pi \times 940M \times L \quad \text{입니다. } L \text{ 값은 } 18.1nH \text{입니다.}$$

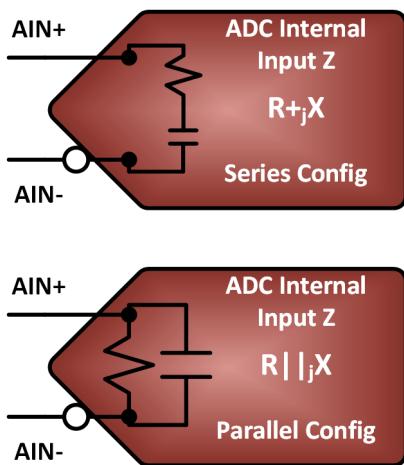


그림 5. ADC 내부 R 및 C 직렬-병렬 그림

위의 두 가지 방법에서 확인할 수 있는 이 두 C 값(예: 1.85pF 및 1.62pF)은 비슷한 크기이므로 레이아웃에 따라 추가되는 내부 유도 L 기생과 외부 L 기생을 고려해야 합니다.

그림 6에 나와 있는 것처럼 TCM2-33WX+ 발룬 및 ADC3669의 S 매개 변수를 사용하는 ADS 시뮬레이터 패키지의 전체 프론트 엔드를 시뮬레이션할 수도 있습니다. 그림 7에 표시된 시뮬레이션 결과는 매우 양호한 RL(<-15dB)을 보여주며, 이는 18nH가 940MHz에서 잘 정합된다는 것을 나타냅니다.

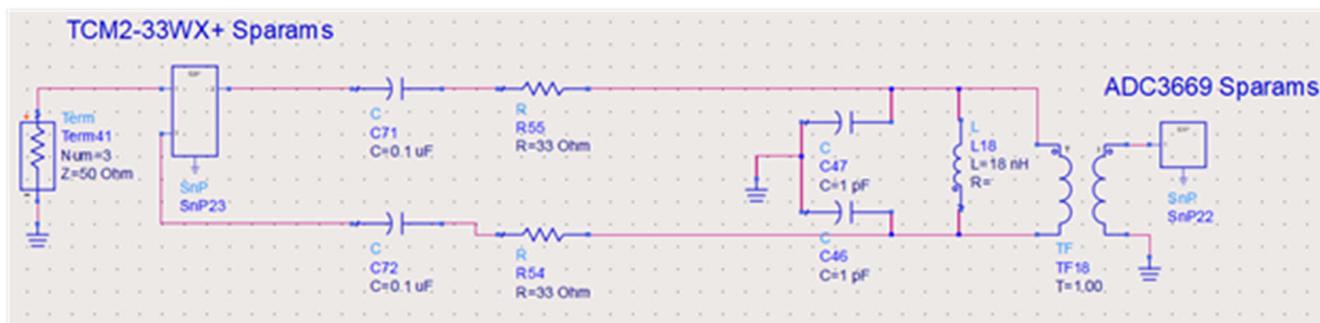


그림 6. 18nH 션트 정합을 지원하는 ADS 시뮬레이션 프론트 엔드 목업

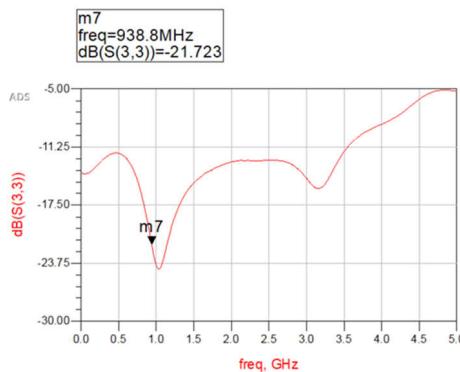


그림 7. 18nH 션트 정합 응답의 시뮬레이션된 RL(S11) 플롯

다음으로, 시뮬레이션된 결과를 실험실의 일부 측정 데이터와 비교해 보겠습니다. 그림 8에서는 ADC3669 EVM을 사용하여 통과 대역 평탄도 응답을 측정하기 위한 프론트 엔드 정합을 구현하는 방법을 보여줍니다. 공진 지점이 중앙에 위치하지만 정합이 예상보다 약간 더 광대역입니다. 시뮬레이션이 부적절할 수 있는 부분입니다. 3D 전자기 시뮬레이션 솔버는 시뮬레이션과 실험실 측정 간에 1:1에 더 가까운 정합을 얻기 위해 모든 보드 기생을 캡처할 수 있습

니다. 그러나 밝혀야 할 몇 가지 2차 및 3차의 미묘한 차이가 있습니다. 다음으로, 션트 C를 추가하여 RCL 리액턴스 정합을 완료함으로써 예상대로 실험실 측정값을 더 좋게 만들 것입니다.

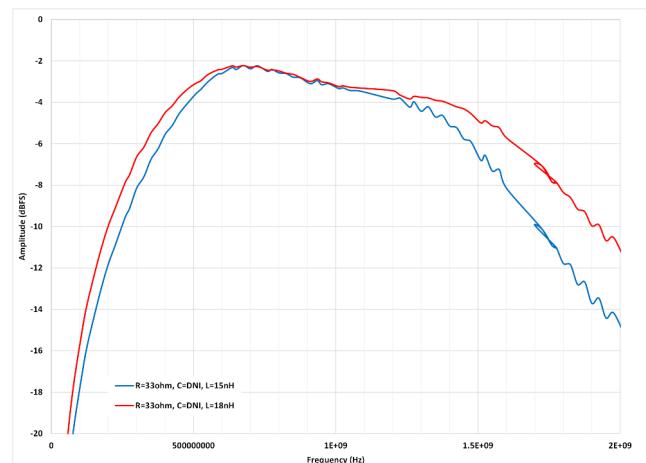


그림 8. L 값이 적용된 통과 대역 평탄도 스윕

## C 값 구하기

협대역 너비 정합을 더 개선하려면(즉, 더 좁게 만들기) 그림 2의 RCL 리액턴스 정합에 마지막 구성 요소를 추가합니다. C 단자를 인덕터와 병렬로 배치하여 LC 탱크를 만듭니다. 18nH의 인덕터를 배치하여 ADC의 내부 커패시턴스를 방지한 후 프론트 엔드 정합에 커패시턴스를 다시 추가하는 것은 직관적이지 않은 것처럼 보이지만 필터 정합을 강화합니다. LC 탱크를 완성하기 위해 병렬 C 값을 구하려면 방정식 7을 사용합니다.

$$f_o = \frac{1}{(2\pi \times \sqrt{LC})} \text{ or } 940\text{MHz} = \frac{1}{(2\pi \times \sqrt{18n \times C})} \quad (8)$$

C 값은 1.6pF입니다.

이 값(1.6pF 커패시터 또는 가장 가까운 표준 값)을 프론트 엔드 설계에 적용하고 통과 대역 BW 스윕을 다시 실행하겠습니다. 그림 9를 참조하세요.

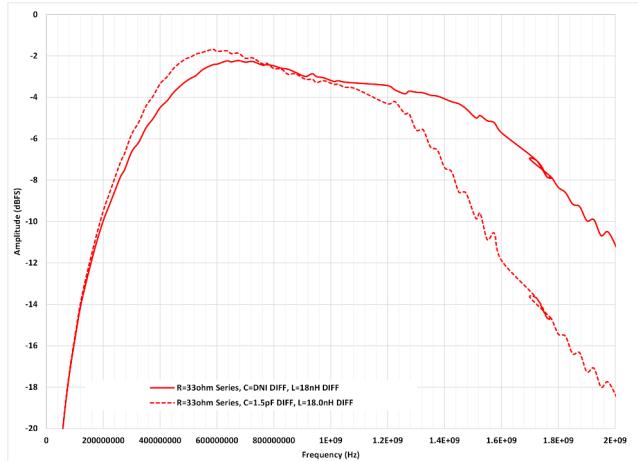


그림 9. L 및 C 값이 적용된 통과 대역 평탄도 스윕

보시다시피 18nH 인덕터와 병렬로 추가 1.5pF 커패시터를 추가하여 LC 탱크를 만들어도 정합이 크게 개선되거나 실제로 더 좁아지는 않습니다(파선 곡선 참조).

LC 탱크 방법은 작동하지만 몇 가지 고려 사항이 있습니다. 외부 L 값(18nH)을 구하여 내부 C를 제거하는 것은 도움이 되지만 최종 솔루션이라고 하지는 못할 수 있습니다. 이를 정확하게 구현하려면 훨씬 더 큰 C 값을 사용하여 내부 및 외부 C 기생을 충분히 상쇄할 수 있도록 더 큰 C 값이 필요합니다. 발룬과 트레이스 기생 그리고 샘플 스위치

가 빠르게 열리고 닫힐 때 본질적으로 동적인 ADC 내부 샘플링 커패시터의 영향을 상쇄해야 합니다.

9.1pF과 같은 더 큰 C 값을 선택하고 방정식 7을 다시 사용하여 L 값을 다시 구하겠습니다.

$$f_o = \frac{1}{(2\pi \times \sqrt{LC})} \text{ or } 940\text{MHz} = \frac{1}{(2\pi \times \sqrt{L \times 9.1p})} \quad (9)$$

L 값은 3nH입니다.

프론트 엔드 설계에 이 값을 적용할 경우, 통과 대역 BW 스윕을 다시 실행한 결과를 그림 10에서 볼 수 있습니다.

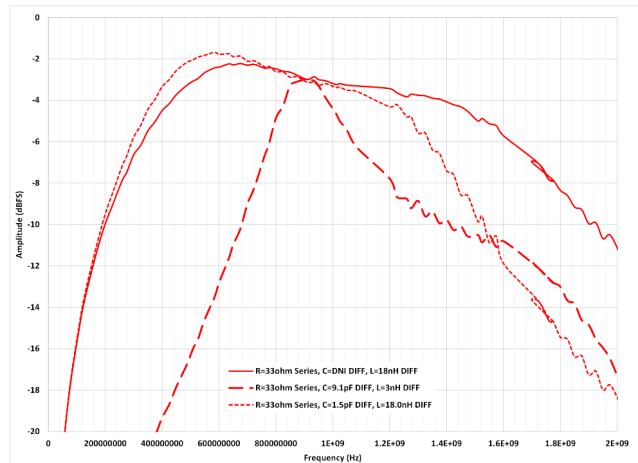


그림 10. 새 L 및 C 값이 적용된 통과 대역 평탄도 스윕

보시다시피 NB 정합 응답을 더욱 개선하기 위해 외부 C 값을 증가시켜 대역폭 정합을 350MHz 폭(두꺼운 점선 곡선)으로 좁혔을 때 상당한 개선이 나타납니다. 일반적으로 전체 ADC 내부 샘플링 네트워크를 기준으로 C 값의 두 배 이상을 사용하는 것이 좋은 출발점이 됩니다. 이 값을 외부에 추가하면 선택한 대역에서 RL이 더욱 개선됩니다.

그런 다음 L 값, C 값 또는 두 값을 모두 조정하여 애플리케이션 요구에 맞게 정합에 필요한 BW를 넓히거나 좁히거나 이동할 수 있습니다. 레이아웃, 발룬 및 ADC 입력 모델에 대해 이러한 값을 반드시 고려해야 합니다. 모든 기생 요소의 미세한 차이를 시뮬레이션으로 완전히 반영할 수 없기 때문에, 정합을 정확하게 판단하려면 일부 실증적 경험이 필요할 수 있습니다.

그림 11에서는 940MHz 대역에서 ADC 성능을 추가로 확인하기 위해 NB 애플리케이션 예제에서 수집된 SNR(신호

대 잡음 비율)과 2차 및 3차 고조파(HD2, HD3)를 보여줍니다.

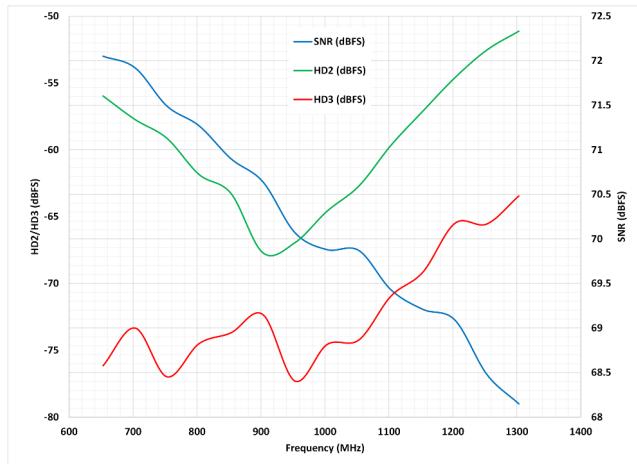


그림 11. SNR, HD2 및 HD3의 AC 성능과 NB 정합 주파수 범위의 결과

940MHz의 아날로그 입력 중심 주파수는 ADC 데이터시트 측정 사양을 약간 벗어납니다. 수집된 값들은 SNR, HD2, HD3 등 모든 측정에서 올바른 추세를 따르지만, 이 ADC의 경우 입력 RLO이 940MHz 이상에서 더 악화될수록 성능 저하가 계속 발생합니다.

## 결론

특정 고속 RF 샘플링 ADC로의 협대역 정합 애플리케이션을 개발할 때 시뮬레이터 전문가가 될 필요는 없습니다. 이 NB 정합 방식은 RF 신호 체인에서 업스트림 필터링을 강화하는 데 사용할 수 있습니다. 먼저, 선택한 발룬의 데이터시트에 기재된 반환 손실 값을 사용하여 NB 정합 작업의 저항 부분을 해결하면 입력 프론트 엔드 네트워크의 반환 손실을 개선하는 데 도움이 됩니다. 다음으로, 사양 표에 지정된 ADC의 S 매개 변수, 데이터시트 입력 모델 또는 집중 소자 R||C 값을 관심 주파수 대역에서 NB 정합의 시작 점으로 사용합니다. 발룬 및 PCB 레이아웃은 정합을 완료하는 데 필요한 패시브 부품에 기여함에 유의합니다. 이러한 요소를 시작점으로 고려해야 합니다.

약간의 시뮬레이션과 간단한 계산만으로 설계 방향을 잡고 차세대 고속 RF 컨버터 설계를 바로 가속화할 수 있습니다.

## 참고 자료

1. Reeder, Rob. "액티브 및 패시브 고속/RF A/D 컨버터 프론트 엔드 비교" 텍사스 인스트루먼트 애플리케이션 노트, 문서 번호 SLAAET1, 2025년 3월.
2. Reeder, Rob. "3dB: 손실 감소 네트워크 패드가 RF ADC에서 잘 작동하는 이유" 텍사스 인스트루먼트 애플리케이션 노트, 문서 번호 SLVAG01, 2025년 2월.
3. Reeder, Rob 및 Luke Allen. "고속 A/D 컨버터 아날로그 입력 프론트 엔드 패시브 정합의 기교" 텍사스 인스트루먼트 애플리케이션 노트, 문서 번호 SBAA665, 2024년 12월.
4. 텍사스 인스트루먼트, n.d. **ADC3669 평가 모듈**. 2025년 9월 23일 액세스함.
5. "ADC3668, ADC3669 듀얼 채널, 16비트 250MSPS 및 500MSPS 아날로그-디지털 컨버터" 텍사스 인스트루먼트 데이터 시트, 문서 번호 SBASAL3B, 2024년 9월, 2025년 6월 수정함.
6. "TCM2-33WX+ 표면 실장 RF 변압기" 미니 회로 데이터 시트, 문서 번호 ECO-013812.
7. Keysight Technologies. 날짜 미확인 **ADS(고급 설계 시스템) 시장 선도 회로 설계 및 시뮬레이션 소프트웨어**. 2025년 9월 23일 액세스함

모든 상표는 해당 소유자의 자산입니다.

## 중요 알림 및 고지 사항

TI는 기술 및 신뢰성 데이터(데이터시트 포함), 디자인 리소스(레퍼런스 디자인 포함), 애플리케이션 또는 기타 디자인 조언, 웹 도구, 안전 정보 및 기타 리소스를 "있는 그대로" 제공하며 상업성, 특정 목적 적합성 또는 제3자 지적 재산권 비침해에 대한 뮤시적 보증을 포함하여(그러나 이에 국한되지 않음) 모든 명시적 또는 뮤시적으로 모든 보증을 부인합니다.

이러한 리소스는 TI 제품을 사용하는 속련된 개발자에게 적합합니다. (1) 애플리케이션에 대해 적절한 TI 제품을 선택하고, (2) 애플리케이션을 설계, 검증, 테스트하고, (3) 애플리케이션이 해당 표준 및 기타 안전, 보안 또는 기타 요구 사항을 충족하도록 보장하는 것은 전적으로 귀하의 책임입니다.

이러한 리소스는 예고 없이 변경될 수 있습니다. TI는 리소스에 설명된 TI 제품을 사용하는 애플리케이션의 개발에만 이러한 리소스를 사용할 수 있는 권한을 부여합니다. 이러한 리소스의 기타 복제 및 표시는 금지됩니다. 다른 모든 TI 지적 재산권 또는 타사 지적 재산권에 대한 라이선스가 부여되지 않습니다. TI는 이러한 리소스의 사용으로 인해 발생하는 모든 청구, 손해, 비용, 손실 및 책임에 대해 책임을 지지 않으며 귀하는 TI와 그 대리인을 완전히 면책해야 합니다.

TI의 제품은 [TI의 판매 약관](#), [TI의 일반 품질 지침](#) 또는 [ti.com](#) 이나 해당 TI 제품과 함께 제공되는 기타 조건의 적용을 받습니다. TI가 이러한 리소스를 제공한다고 해서 TI 제품에 대한 TI의 해당 보증 또는 보증 부인 정보가 확장 또는 기타의 방법으로 변경되지 않습니다. TI가 명시적으로 제품을 사용자 정의 또는 고객 정의용으로 지정하지 않는 한, TI 제품은 범용의 표준 카탈로그 장치입니다.

TI는 사용자가 제안할 수 있는 어떠한 추가적이거나 상이한 조건도 반대하며 이를 거부합니다.

Copyright © 2025, Texas Instruments Incorporated

최종 업데이트: 2025/10/25

## IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATASHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you fully indemnify TI and its representatives against any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#), [TI's General Quality Guidelines](#), or other applicable terms available either on [ti.com](#) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products. Unless TI explicitly designates a product as custom or customer-specified, TI products are standard, catalog, general purpose devices.

TI objects to and rejects any additional or different terms you may propose.

Copyright © 2025, Texas Instruments Incorporated

Last updated 10/2025