

EVM User's Guide: TPS65214EVM

TPS65214 評価基板



説明

TPS65214EVM は、TPS65214 パワー マネージメント IC (PMIC) を評価するためのセットアップを迅速に実施し、PMIC との組み合わせでレジスタ レベルまでこのデバイスを把握するのに役立つ設計を採用しています。この評価基板 (EVM) は、ヘッダーやジャンパーを使用して設定を変更できる構成になっています。また、USB-C® ポートを備えており、USB から I²C へのオンボード変換アダプタと共に、オンボードの MSP432 を介したデバイスとの通信が簡単に行えます。

設計を開始

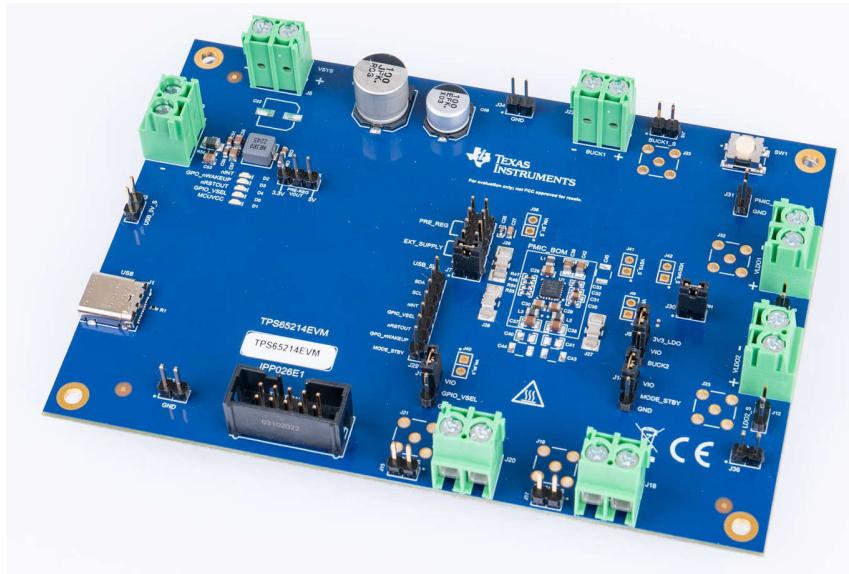
1. [TPS65214EVM のご注文](#)
2. 提供されたリンクをクリックすると、ブラウザでオンラインで利用するための GUI にアクセスするか、デスクトップ版を直接ダウンロードできます。[TPS65214-GUI](#)
3. 評価基板キットに付属している USB-A から USB-C への変換ケーブル、または外部 USB2ANY インターフェイスアダプタを使用して、評価基板ハードウェアをホスト コンピュータに接続し、基板に入力電源を供給して I²C 通信を有効にします。

特長

- GUI に対応しており、デバイスのレジスタの読み書き、レジスタ データの表示やエクスポートが可能
- I²C 通信のための USB-A と USB-C との接続
- I²C 通信のための USB2ANY インターフェイスをサポート

アプリケーション

- 電化製品
- ビル セキュリティ
- EV 充電インフラ
- 防火システム
- HMI
- HVAC
- 産業用 PC
- 消費電力が低い産業用 MPU (AM62L など)
- 光モジュール
- メディカル モニタと診断
- PLC
- スマート メーター
- 試験および測定機器
- ビデオ監視



TPS65214EVM

1 評価基板の概要

1.1 はじめに

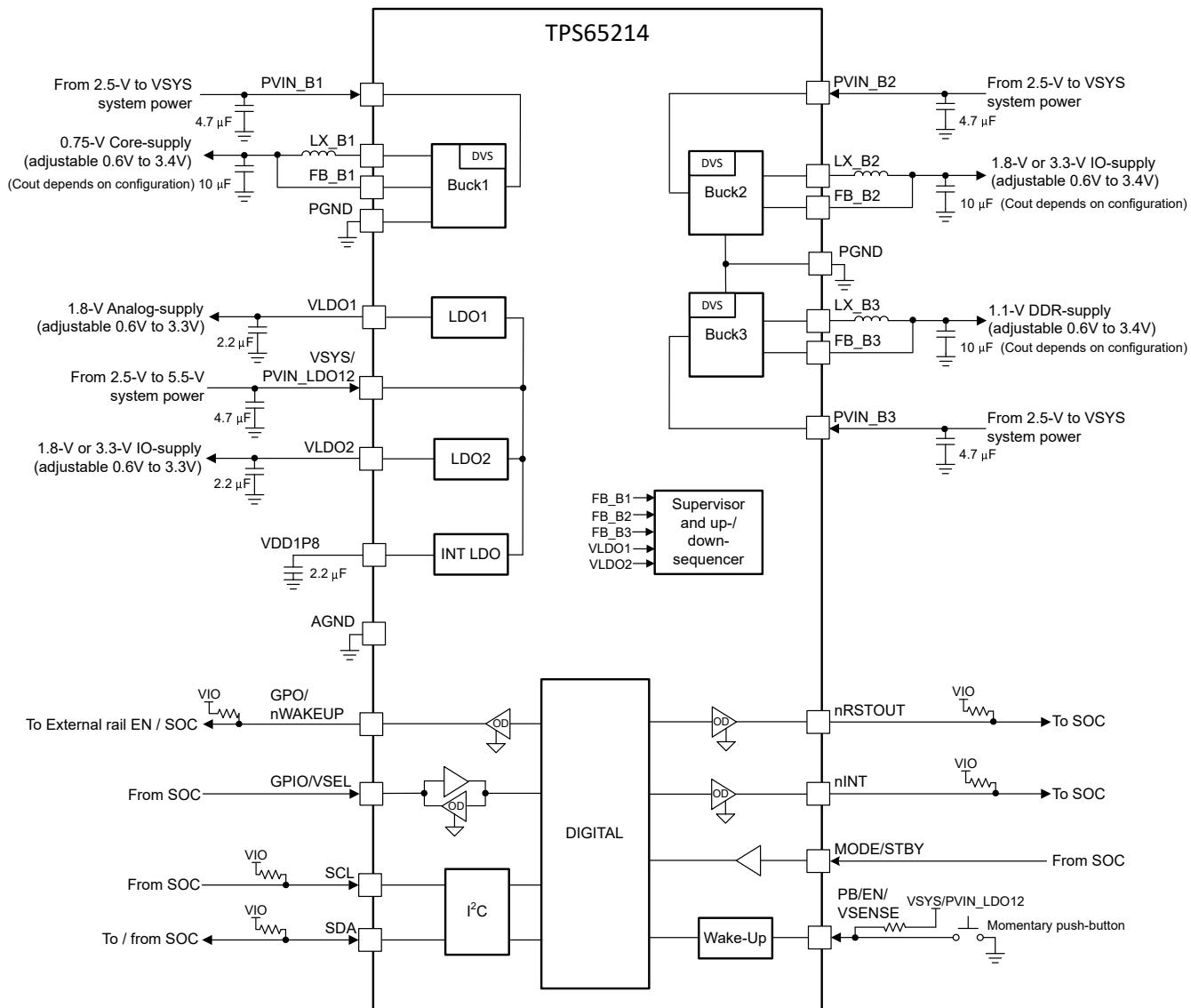
このユーザー ガイドでは、TPS65214 評価基板 (EVM) の特性、動作、および使用方法について説明します。

TPS65214EVM は、パワーマネジメント IC (PMIC) である TPS65214 の性能と機能を評価するための完全な組み立て済みプラットフォームです。この評価基板 (EVM) には、USB から I²C へのオンボード変換アダプタ、電源端子、すべての DC レギュレータの入出力に対応する複数のジャンパ、さらに一般的な測定向けの複数のテスト ポイントを実装しています。

1.2 キットの内容

- TPS65214EVM ボード
- USB-A から USB-C への変換ケーブル

1.3 仕様



Copyright © 2023, Texas Instruments Incorporated

図 1-1. TPS65214 の機能ブロック図

1.4 製品情報

TPS65214 は、携帯機器および据置型機器 アプリケーションに搭載されている、さまざまな SoC に電源を供給するよう設計されたパワー マネージメント IC (PMIC) です。このデバイスは、-40°C ~ +105°C の周囲温度範囲で特性が規定済みのため、多様な産業用途に最適な PMIC です。このデバイスには、3 つの同期整流式降圧 DC/DC コンバータと 2 つのリニア レギュレータが搭載されています。

1.5 注意事項



注意

使用前にユーザー ガイドをお読みください。



注意

高温面。触れるとやけどの原因になることがあります。触れないでください。

2 ハードウェア

2.1 要件

このセクションでは、評価基板 (EVM) の動作に必要な最小ハードウェア要件を示します。

評価基板: TPS65214 評価ボード

ホストコンピュータ: 評価基板ソフトウェアを使用するには、使用可能な USB ポートを備えたコンピュータが必要です。この評価基板ソフトウェアはコンピュータ上で動作し、USB-C ポートまたは USB2ANY インターフェイス経由で評価基板と通信します。

電源: 5V を供給できる入力電圧源

2.2 TPS65214 リソースの概要

TPS65214 PMIC には複数のアナログおよびデジタルリソースがあり、さまざまなプロセッサ、FPGA、SoC への電力供給のために構成できます。[表 2-1](#) と [表 2-2](#) に、アナログレールの主な電気的仕様、可能な電源構成、各レギュレータのプログラマブル機能をいくつかまとめています。

表 2-1. TPS65214 の電力リソース

	Buck1	Buck 2 および 3	LDO1	LDO2
入力電圧範囲	2.5V ~ 5.5V	2.5V ~ 5.5V	1.4V ~ 5.5V	1.4V ~ 5.5V
出力電圧範囲	0.6V ~ 3.4V	0.6V ~ 3.4V	0.6V ~ 3.3V	0.6V ~ 3.3V
動作電流	最大 2A	最大 1A	300mA	500mA
電流制限	5.7A ~ 6.9A	3.9A ~ 4.7A	600A ~ 900mA	400A ~ 900mA
ステータス監視	UV、NEG_OC、OC、SCG、RV	UV、NEG_OC、OC、SCG、RV	UV、OC、SCG、RV	UV、OC、SCG、RV
レール構成	降圧コンバータ	降圧コンバータ	LDO、ロードスイッチ	LDO、ロードスイッチ
短絡スレッショルド (SCG)	220mV ~ 300mV	220mV ~ 300mV	220mV ~ 300mV	220mV ~ 300mV

2.2.1 TPS65214 マルチファンクションピン

TPS65214 マルチファンクションピン

TPS65214 には 3 つのマルチファンクションピンがあり、機能の用途に応じて構成できます。[表 2-2](#) に、これらの各ピンで利用可能な機能と、これらの機能の設定および動作方法を示します。

注

MODE/RESET または MODE/STBY のうち、MODE として構成できるのは、いずれか 1 つのピンのみです。両方が MODE に構成されている場合、MODE/RESET が優先され、MODE/STBY は無視されます。

表 2-2. TPS65214 マルチファンクション ピン

ピン名	ピン構成	動作
GPIO/VSEL	GPIO GENERAL_CONFIG レジスタ内の GPIO_CONFIG ビットにより、入力または出力として構成できます。	詳細な動作については、『 TPS65214 ARM Cortex プロセッサ用統合パワー マネージメント IC データシート 』の「GPIOとして構成された GPIO/VSEL」セクションを参照してください。
	VSEL ピン レベルを使用して、MFP_1_CONFIG レジスタの VSEL_RAIL ビットによって Buck1 または Buck3 の出力電圧を設定します。	詳細な動作については、『 TPS65214 ARM Cortex プロセッサ用統合パワー マネージメント IC データシート 』の「VSELとして構成された GPIO/VSEL」セクションを参照してください。
モード/スタンバイ	モード 降圧コンバータを強制的に PWM に設定するか、PFM モードでの自動移行を許可します。	ピンの状態によって、降圧コンバータのスイッチング モードが決まります。
	STBY デバイスを低消費電力モードに設定します。	選択したレールを無効にします。ピンを t _{DEGLITCH_MFP} より長い時間、Low にアサートします。モードとスタンバイの両方を組み合わせることができます。レベル センシティブです。
GPO/nWAKEUP	GPO 外部レールのシーケンス制御に使用される汎用出力	パワーアップおよびパワーダウン シーケンスを構成できるほか、GENERAL_CONFIG レジスタの GPO_EN ビットによって制御することもできます。
	nWAKEUP 電源投入イベントを示すためのホストへの信号です。	ピンは、デバイスが初期化状態を終了するまで Low に保持されます。極性は設定できません。

2.3 EVM の構成

以下のセクションでは、TPS65214EVM を一般的な実験用に構成する方法の概要を示します。

TPS65214EVM を次のように構成します。

- 「電源電圧の設定」に示されているジャンパを使用して、想定されるアプリケーション用にレギュレータ入力電源レールを構成します。
- 「マルチファンクション ピンの設定」に示されているモード構成の説明を使用して、マルチファンクション ピンを外部から構成します。SD または DDR 電圧の選択で選択するレギュレータのデフォルト構成は、個々の NVM 構成ごとに異なる可能性があることに注意してください（極性は構成可能）。
- アプリケーションをサポートする電源に VSYS を接続し、電源を有効にします。TPS6521401 の標準的な供給電源は 5V です。
- 最初の電源検出 (FSD) 用に構成された TPS65214 バージョンを使用する場合、5V 電源が VSYS に接続されるとすぐにパワーアップ シーケンスが実行されます。

2.3.1 EVM のデフォルト構成

このセクションでは、TPS6521401 PMIC にプログラムされたデフォルト構成について説明します。

TPS65214EVM には、TPS65214 デバイス ファミリの注文可能な型番の 1 つである TPS6521401 PMIC が実装されています。表 2-3 に、PMIC の性能を評価するために使用できるデフォルトのジャンパ構成を示します。参照用に、評価基板上の出力電圧とジャンパの位置を図 2-1 に示します。この情報は、TPS6521401EVM でプログラムされたデフォルト構成に基づいています。この評価基板は、その他の TPS65214 バリエントの評価に使用できます。PMIC を再構成または別の注文可能なものに交換した場合は、必要に応じて外付け受動部品とジャンパ構成を変更してください。

再構成可能な設定および関連する I_C レジスタの詳細については、『[TPS65214 ARM Cortex プロセッサ用統合パワー マネージメント IC データシート](#)』および『[TPS6521401 テクニカル リファレンス マニュアル](#)』(TRM) を参照してください。

TPS65214EVM は、PMIC ファミリの潜在的な用途のいくつかを実証できる設計を採用しています。この評価基板は、TPS65214x デバイスと比べて機能が制限されています。

表 2-3. TPS65214EVM のデフォルトのジャンパ構成

	ヘッダー		ジャンパのデフォルト位置
電源電圧設定	J6, J7	PRE_REG/EXT_SUPPLY/ USB_V	VSYS 入力からの外部電源でシステム電圧を供給するよう に設定
	J25	PRE-REG VOUT	プリレギュレータが 3.3V を出力するように設定
VIO 電圧設定	J8	VIO	外部 3.3V LDO で VIO に電力を供給するように設定
	J30	EXT_LDO_VIN	VSYS で外部 3.3V LDO を供給するように設定
マルチファンクション ピンの設定	J11	GPIO_VSEL	High = オン (デフォルトの評価基板構成) Low = オフ
	J14	MODE_STBY	High = アクティブ状態 (デフォルトの評価基板構成) Low = スタンバイ状態

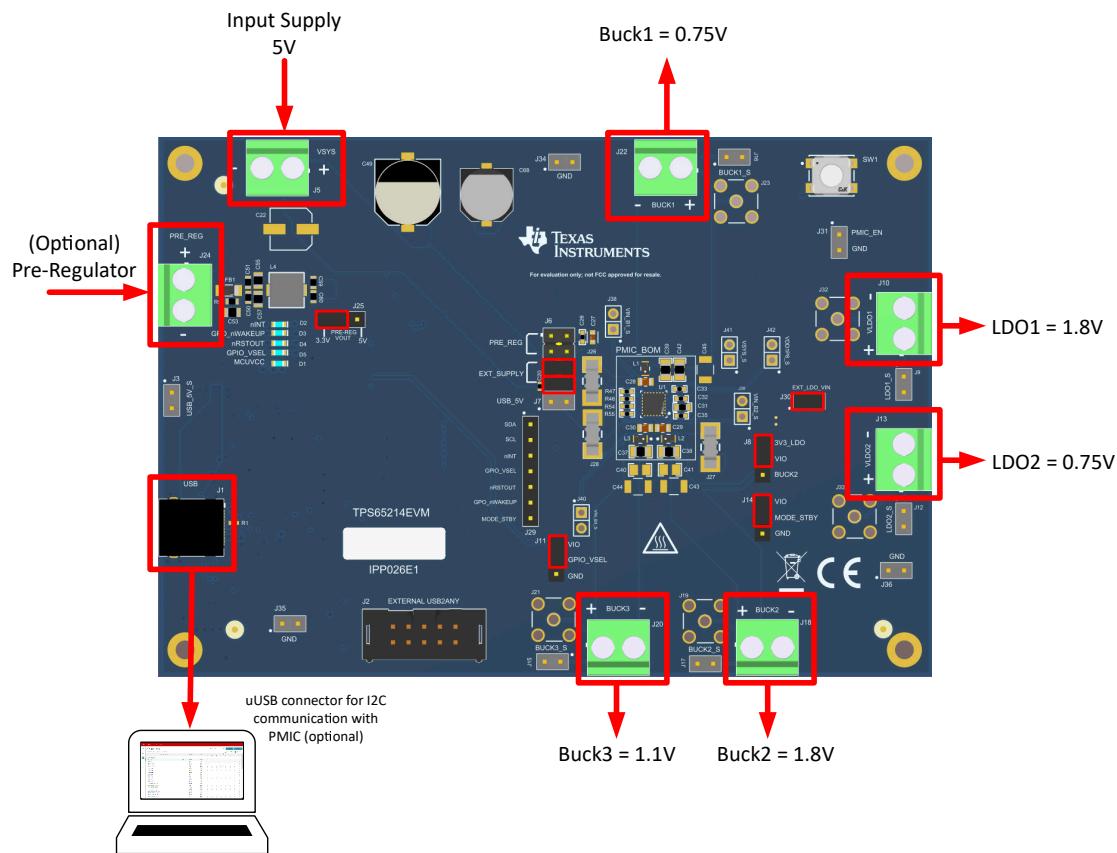


図 2-1. TPS65214EVM のデフォルト構成

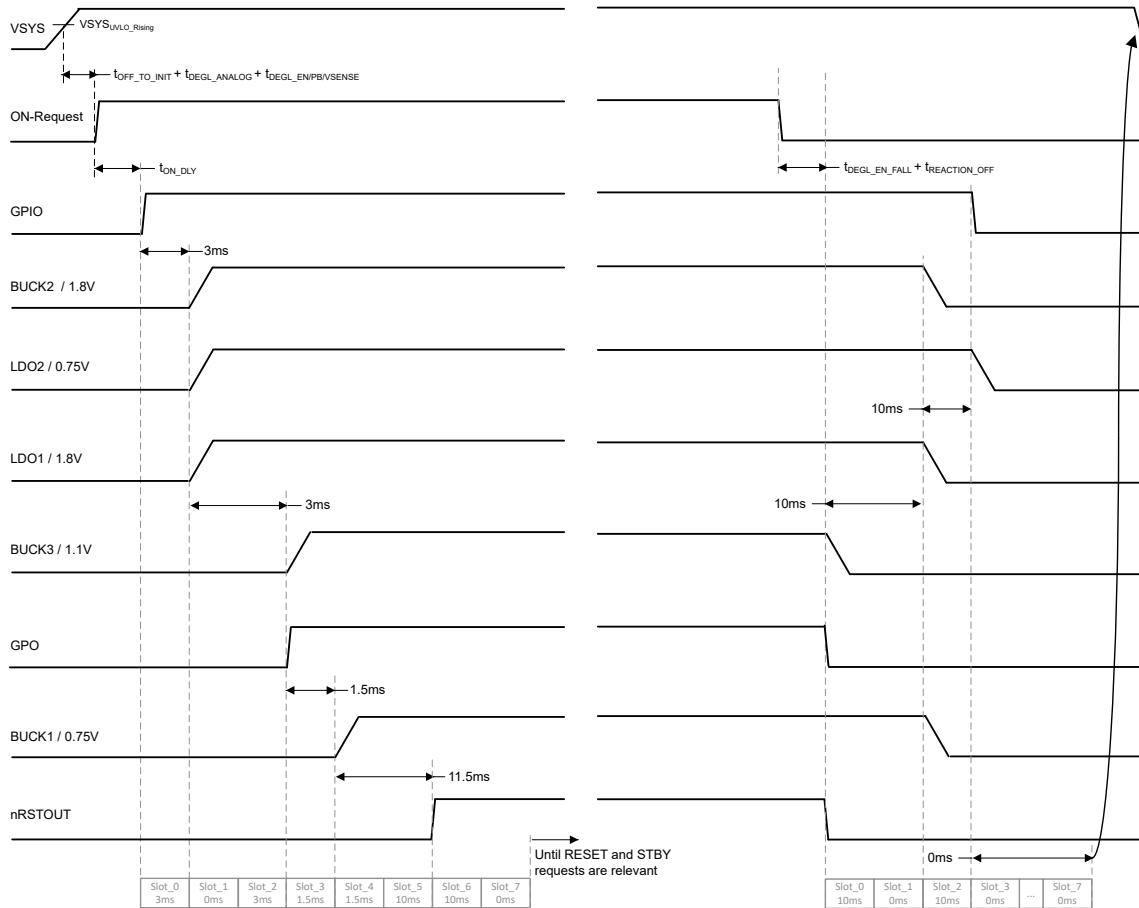


図 2-2. TPS6521401 のパワー シーケンス

2.3.2 構成ヘッダー

TPS65214EVM は、いくつかの電源レールの入力電源を変更するために使用できる複数のヘッダーを搭載しています。PCB には、マルチファンクション ピンを使用して PMIC の特定の機能を変更できるヘッダーも搭載されています。[表 2-4](#) に、すべてのヘッダーと、各選択で想定される構成を示します。参考として、ヘッダーの位置と構成オプションを [図 2-3](#) に示します。

表 2-4. TPS65214 構成ヘッダー

	ヘッダーネーム	説明	構成
J6	PRE_REG/EXT_SUPPLY	VSYS 入力ソース選択	J6-1, J6-3 VSYS は、PRE-REG 出力から供給 (3.3V/5V)
			J6-5, J6-7 VSYS は VSYS 入力 (J5) の外部電源から供給
J7	USB_5V	VSYS 入力ソース選択	J7-1 VSYS は USB 入力から供給
J8	VIO	VIO ソース選択	J8-1 VIO は外部 3.3V LDO から供給
			J8-3 VIO は BUCK2 から供給 出力
J11	GPIO_VSEL	GPIO/VSEL ピンの High/Low の選択	J11-1 GPIO/VSEL ピンを High に設定。その影響は、GPIO または VSEL としての構成によって異なります
			J11-3 GPIO/VSEL ピンを Low に設定。その影響は、GPIO または VSEL としての構成によって異なります
J14	MODE_STBY	MODE/STBY ピンの High/Low の選択	J14-3 MODE/STBY ピンを High に設定。影響は、MODE、STBY、またはその両方としての構成によって異なります
			J14-1 MODE/STBY ピンを Low に設定。影響は、MODE、STBY、またはその両方としての構成によって異なります

表 2-4. TPS65214 構成ヘッダー (続き)

	ヘッダー名	説明	構成
J30	EXT_LDO_VIN	外部 3.3V LDO 入力	VSYS から供給される外部 LDO
J31	PMIC_EN	PMIC イネーブル	EN/PB/VSENSE が EN として構成されている場合の PMIC イネーブルピン

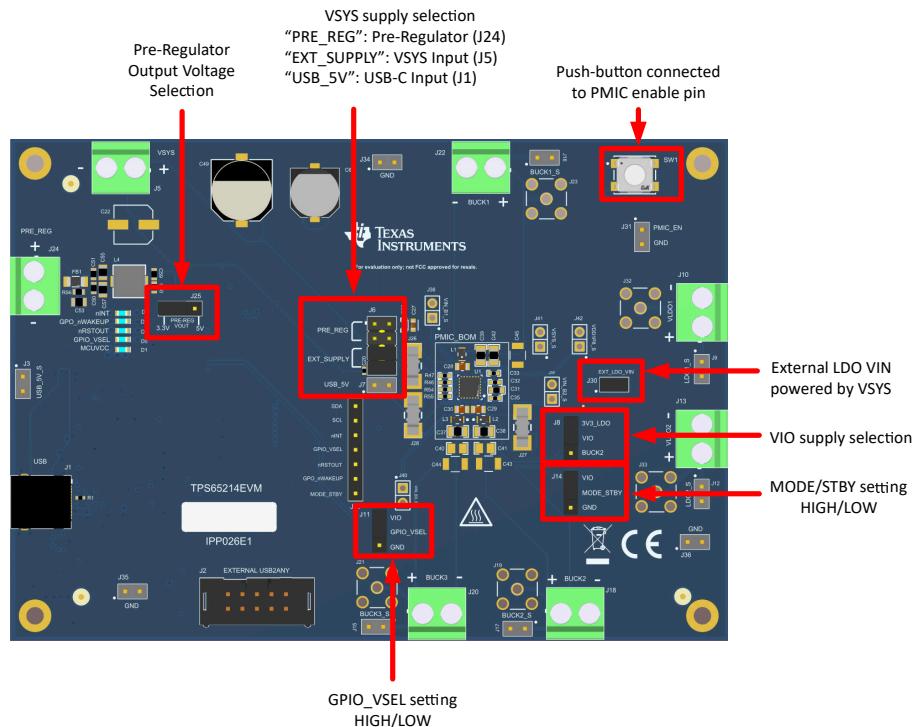


図 2-3. TPS65214EVM ヘッダー構成

2.3.3 テストポイント

この評価基板 (EVM) には、電圧と電流センスの測定用テストポイントとして利用できる追加のヘッダーが含まれています。テストポイントへのパターン割り当てを、表 2-5 に示します。

表 2-5. TPS65214 評価基板テストポイント

	ヘッダー名	関連付けられたパターン
J3	USB_5V_S	USB 入力センス
		GND
J9	LDO1_S	LDO1 出力センス
		GND
J12	LDO2_S	LDO2 出力センス
		GND
J15	BUCK3_S	BUCK3 出力センス
		GND
J16	BUCK1_S	Buck1 出力センス
		GND
J17	BUCK2_S	BUCK2 出力センス
		GND
J34	GND	GND 接続

表 2-5. TPS65214 評価基板テスト ポイント (続き)

	ヘッダーノ	関連付けられたパターン
J35	GND	GND 接続
J36	GND	GND 接続

3 ソフトウェア

3.1 グラフィカル ユーザー インターフェイス (GUI)

TPS65214-GUI は、ブラウザ内で、またはスタンドアロン アプリケーションとして使用できます。このソフトウェアを使用すると、オンボードの MSP432 を介した USB2ANY、または外部の USB2ANY インターフェイス アダプタを使用して、I₂C 経由でデバイスとのシンプルな通信を実施できます。このセクションでは、GUI のインストールとセットアップ プロセスの詳細について説明します。この評価基板 (EVM) は、ソフトウェアを使用せずに起動および動作できることに注意してください。

このセクションでは、テキサス インスツルメンツの **TPS65214 グラフィカル ユーザー インターフェイス (GUI)** ツールの使用方法と機能について説明します。

3.1.1 はじめに

「はじめに」には、次の手順が記載されています。

1. Gallery 内で GUI を検索する
2. 必要なソフトウェアをダウンロードする
 - a. TI Cloud Agent を使用して Web ブラウザから GUI を実行する
 - b. GUI のオフライン コピー
3. GUI の起動

3.1.1.1 GUI の検索

PMIC GUI は、Chrome™ または Firefox™ と互換性のある GUI Composer をベースにしています。このドキュメントでは Chrome Web ブラウザを推奨し、デモに使用します。PMIC GUI は、Microsoft Edge™ とも互換性があります。GUI は、[TI DevTools ページ](#)の TI 開発ツールから入手できます。図 3-1 で青色で強調表示されている「ツール」タブから Gallery に移動することが、Gallery に入れる 1 つの方法です。

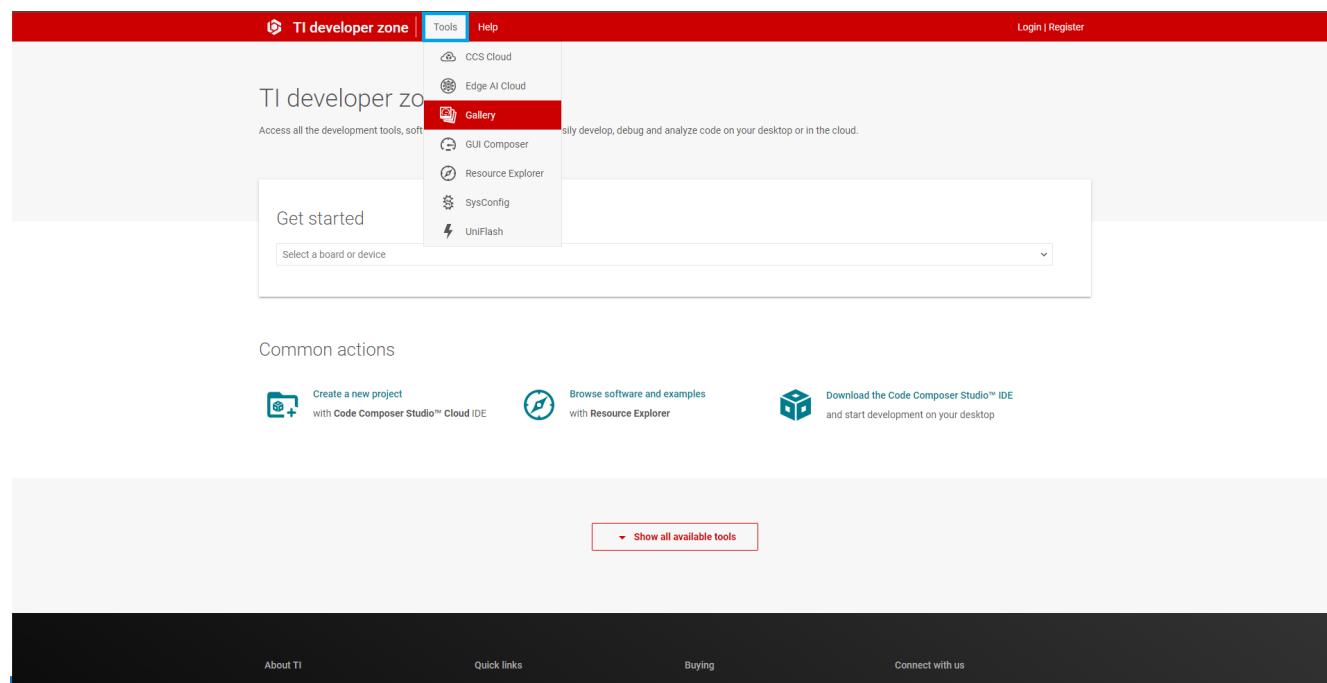


図 3-1. GUI Composer Gallery

Gallery で、検索バーを使用して「TPS65214-GUI」と入力し、図 3-2 に示すように TPS65214-GUI パネルを見つけます。

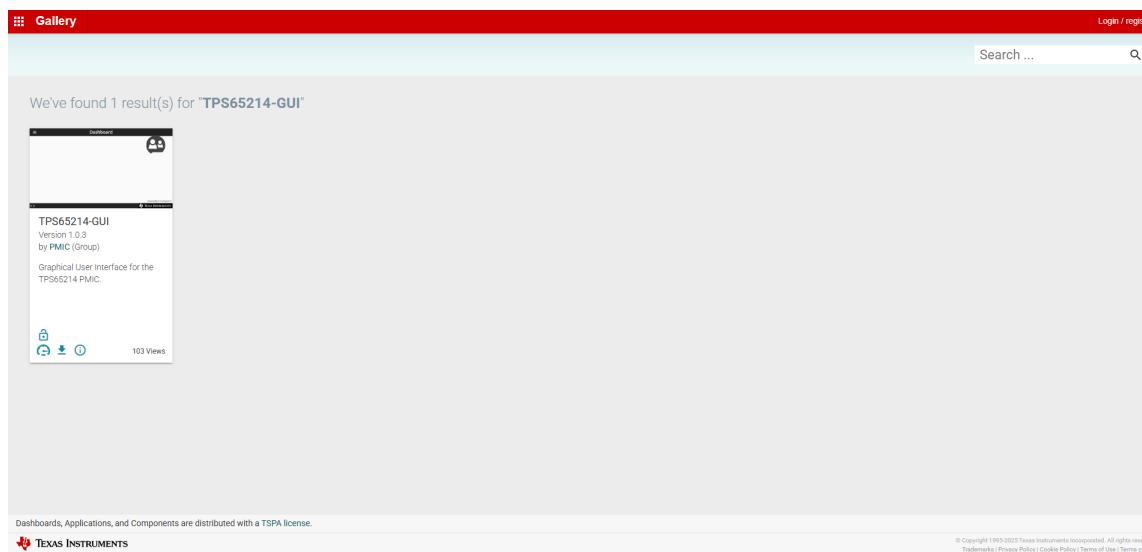


図 3-2. Gallery で PMIC GUI を見つける

3.1.1.2 必要なソフトウェアのダウンロード

PMIC パネルから、スタンドアロン GUI と GUI Composer Runtime の両方が利用できます。TI Cloud Agent を使用すると、Web ブラウザ経由で GUI を実行できますが、GUI を実行するにはインターネット接続が必要です。対照的に、スタンドアロン GUI ではサイズは大きくなりますが、インターネット接続は必要ありません。

ダウンロード オプションは、ダウンロード アイコンにカーソルを置くと、図 3-3 に示すようにポップアップ ウィンドウに表示されます。上の 3 つのオプションでは、適切なオペレーティング システム向けのスタンドアロン ダウンロードが提供されます。下の 3 つは GUI Composer Runtime 用です。

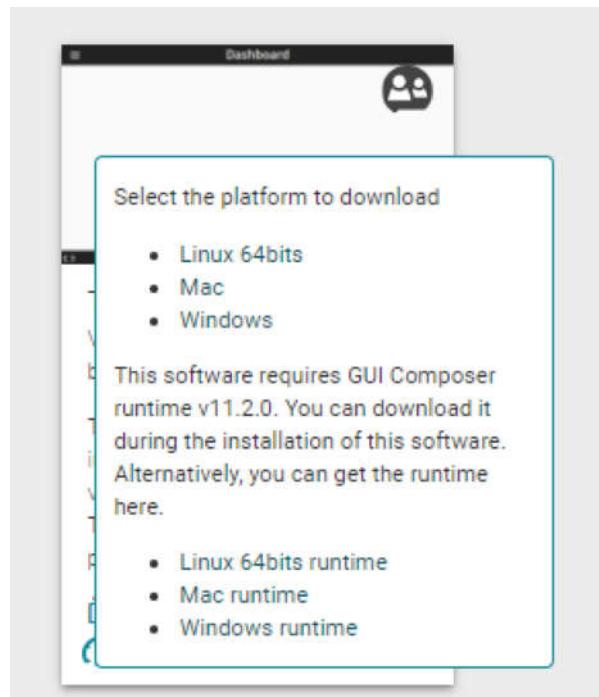


図 3-3. GUI ソフトウェア ダウンロード オプション

3.1.1.3 GUI の起動

適切なソフトウェアをダウンロードした後、PC アプリケーションからローカルで GUI を起動するか、Gallery を使用して TI Cloud から GUI を起動します。GUI の TI Cloud バージョンを使用するには、図 3-4 に示すパネル内の、ダウンロードアイコンや情報アイコンに関連付けられていない任意の場所をクリックします。



図 3-4. Gallery 内の GUI パネル

図 3-5 に、PC アプリケーションの例を示します。

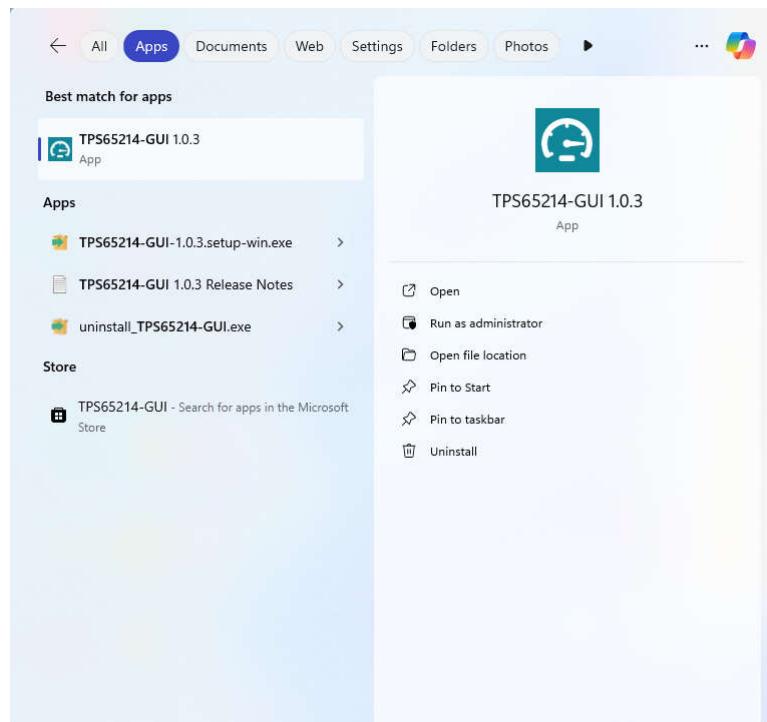


図 3-5. PMIC GUI デスクトップ アプリケーション

3.1.1.4 評価基板 (EVM) への接続

図 3-6 に示すホームページが GUI に表示されます。ホームページに表示されるボタンを使用して、以後のセクションで説明されている他の GUI ページに移動できます。GUI ページは、GUI インターフェイスの左側にも表示されます。

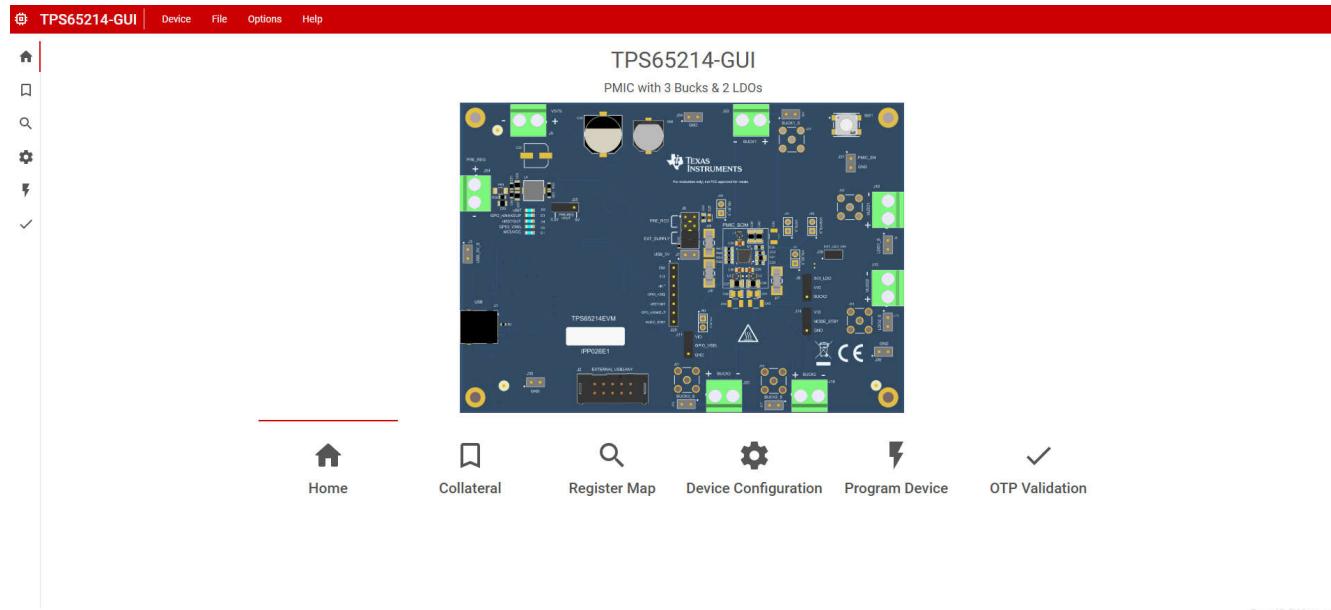


図 3-6. GUI ホーム ページ

3.1.2 「Collateral」(関連資料) ページ

図 3-7 に示す関連資料ページには、TPS65214 PMIC デバイスの機能ブロック図が記載されています。

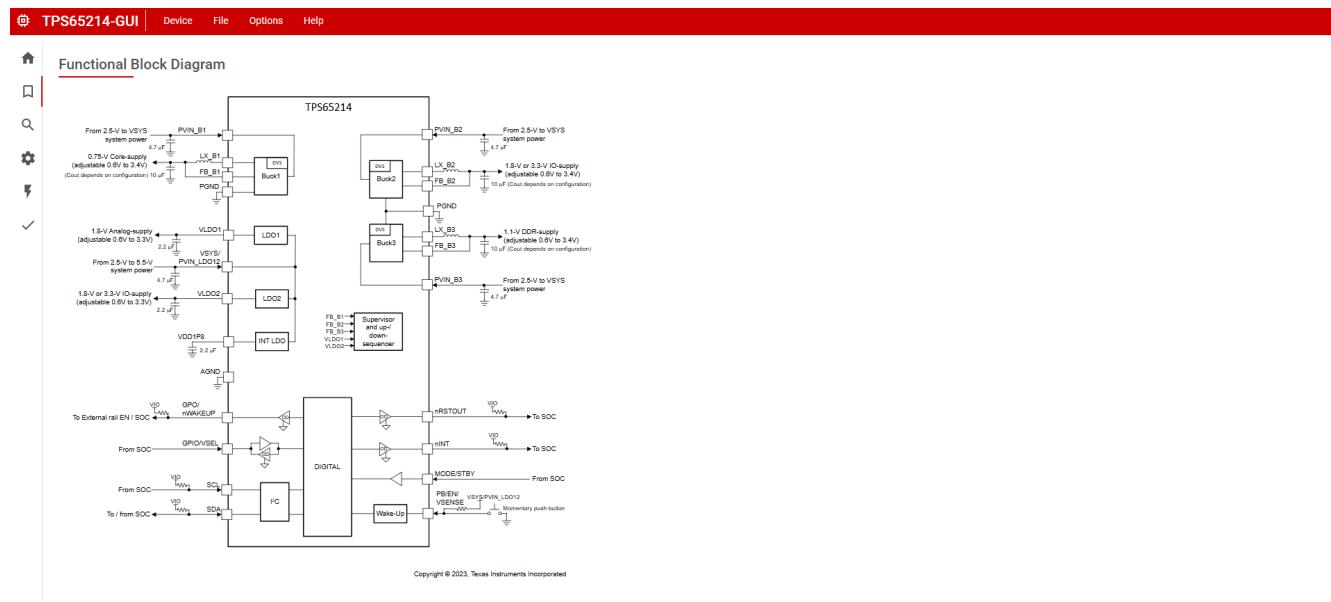


図 3-7. 「Collateral」(関連資料) ページ

3.1.3 レジスタ マップ ページ

レジスタ マップ ページ (図 3-8 を参照) には、構成に使用可能な各種のレジスタが示されており、PMIC レジスタに対する直接読み取りおよび書き込みを行うために使用します。レジスタの読み取りと書き込みは、個別に実行することも、すべてを一度に実行することもできます。「すべてのレジスタを読み取る」ボタンの隣にあるドロップダウン メニューを使用して、自動読み取り機能を有効にし、自動読み取りのタイミングを選択します。ページの上部にある検索バーを使用して、レジスタを名前またはアドレスで検索します。

検索バーの下にある最初の 3 列は、各レジスタの名前を示し、その後に 16 進数のアドレスとデータ値が表示されます。ビット列には各レジスタのビット値が含まれており、ページ上部の「すべてのレジスタを読み取る」ボタンの下にある「ビットを表示」ボックスのチェックを解除することで非表示にできます。このセクションのビットをダブルクリックすると、ビット値が変更されます。

ページの右側の「フィールド ビュー」セクションには、それぞれの制御ブロックによってグループ化されたレジスタ ビットが示されています。ビットフィールド ラベルの横にある疑問符アイコンを選択すると、展開ビューにビットフィールドの詳細が表示されます。また、ビット列の対応するビット ボックスが黄色でハイライト表示されます。各フィールドには名前があり、各ボックスの上部に青色のテキストで示されています。検索バーを使用してフィールド名を検索するには、検索バーの右側にある「ビットフィールドを検索」ボックスをオンにします。

即時書き込みモード (ページの右上にあるトグル オプション) では、フィールド ビューの変更、ビットの変更、16 進数値の変更を行なうたびに個別のレジスタが即座に書き込まれるため、書き込みボタンはグレー表示になります。遅延書き込みモードでは、「レジスタを書き込み」または「すべてのレジスタを書き込み」ボタンが選択されるまで、单一のレジスタまたはすべてのレジスタの書き込みが延期されます。

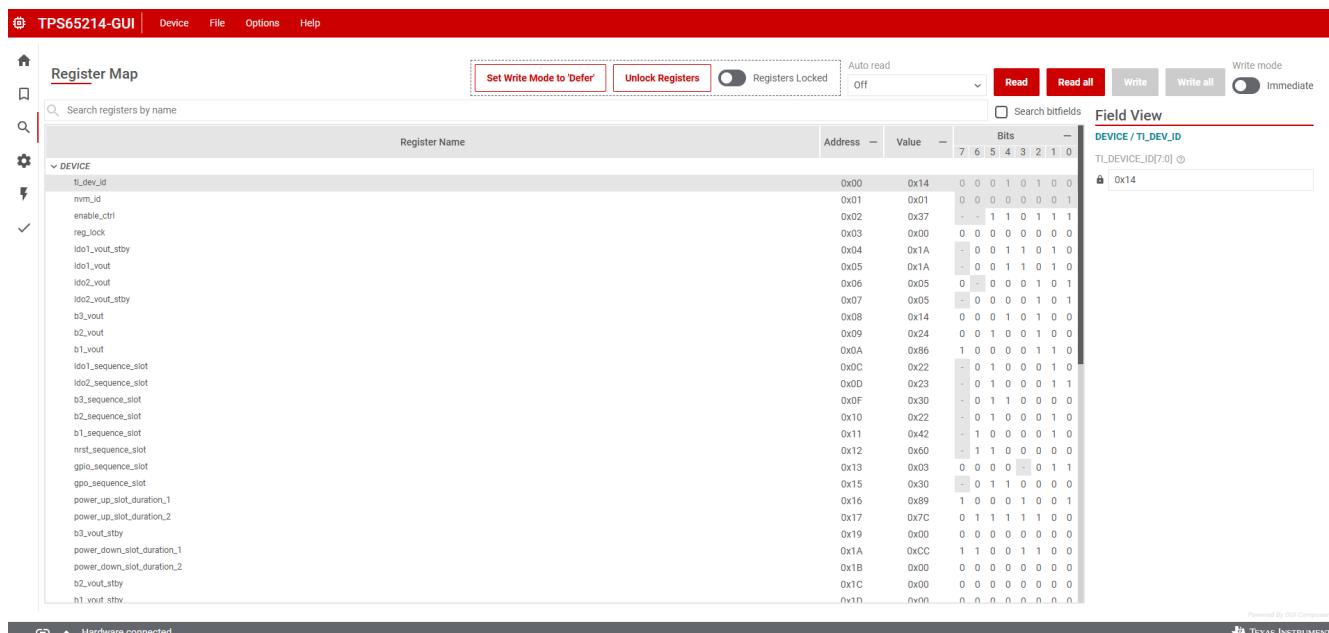


図 3-8. レジスタ マップ ページ

注

読み取り専用レジスタはグレー表示され、書き込み試行を禁止するためにロックされます。予約済みレジスタのビットはダッシュマークとして表示されます。

3.1.4 デバイス構成ページ

デバイス構成ページは、GUI のメイン機能であり、図 3-9 に示すように PMIC の構成可能性を示しています。このページでは、レジスタ フィールドは使用事例に応じてグループ化され、各ブロックによって PMIC のどの部分が制御されるかを示すラベルが付けられています。

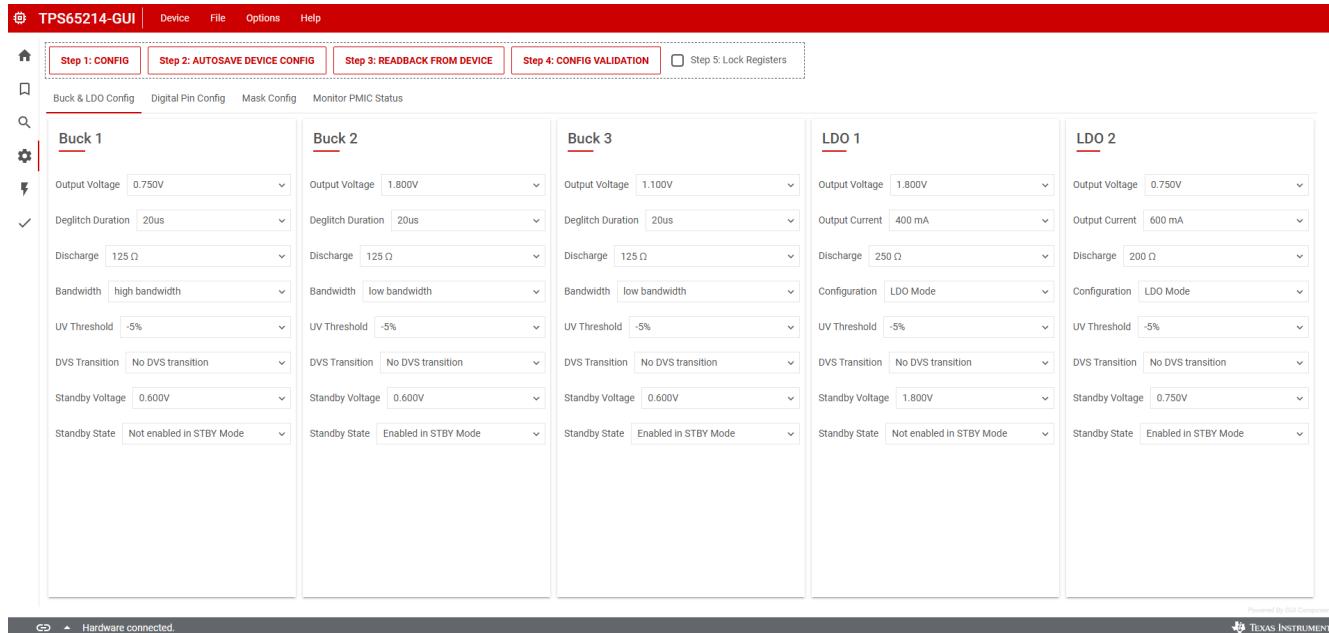


図 3-9. デバイス構成ページ

3.1.4.1 構成フィールド

レジスタ設定はデバイス構成ページで変更でき、「レジスタ マップ」ページで指定されたレジスタ書き込みモード(即時書き込みまたは遅延書き込み)に従います。

「降圧およびLDO 構成」タブには、PMIC の各電源レールのレジスタ設定が保持されます。LDO の負荷スイッチおよびバイパス モードの詳細については、『[TPS65214 ARM Cortex プロセッサ向け統合型パワー マネージメント IC データシート](#)』を参照してください。

「デジタルピン構成」タブは、イネーブル構成およびデジタル I/O ピンの設定を制御するために使用します。マルチファンクション ピンの詳細については、『[TPS65214 ARM Cortex プロセッサ向け統合型パワー マネージメント IC データシート](#)』を参照してください。

「マスク構成」タブを使用すると、低電圧、温度、割り込み信号のマスキングを含む PMIC 保護機能の異常検出出力を制御できます。

「PMIC のステータスを監視」タブには、電源レールのイネーブルと割り込みを表示する読み取り専用ステータス レジスターのコレクションがあり、デジタル LED として表示されます。このセクションでは、PMIC とその動作状態について迅速な視覚的フィードバックを提供します。

3.1.4.2 カスタム構成の作成とロード

NVM 構成ページでは、NVM 構成を開発するためのハードウェアは必要ありません。実際のデバイスとの接続は、ターゲット デバイスにアップロードしようとする場合にのみ必要です。

レジスタを目的の構成に設定したら、画面上部にある「ファイル」タブを探し、構成ファイルの形式を選択します(図 3-10 を参照)。レジスタ構成を CSV(カンマ区切り値)、JSON (JavaScript™ Object Notation)、または TXT(plain text) ファイル形式で保存します。次に、「レジスタ マップを保存」オプションを使用して、保存された構成を選択した形式でダウンロードします。

既存の構成を NVM にロードするには、「レジスタ マップをロード」オプションを使用して構成ファイルを指定します。受け入れられる構成ファイルの形式の例として、既存のレジスタ マップを保存するか、「OTP 検証」タブからデバイス OTP ファイルをダウンロードしてください。

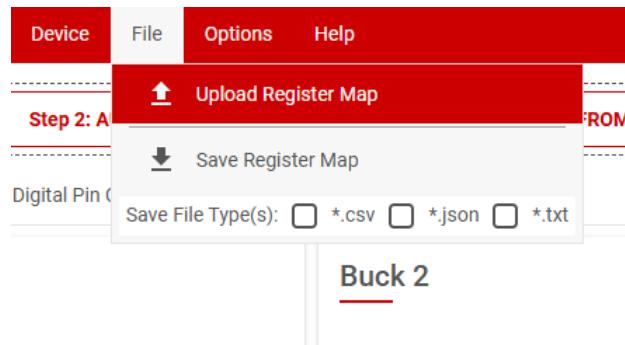


図 3-10. レジスタ オプションの保存およびロード

3.1.5 NVM プログラミング ページ

NVM プログラミング ページを使用すると、デバイスの NVM メモリを再プログラムして、デフォルトのレジスタ設定を変更できます。このページには、図 3-11 に示すボタンに対応する 4 つの主な機能が含まれています。最初の 2 つのステップ (I2C オフ要求と I2C 通信有効化) は、初期化状態 (PMIC レールがオフ) の PMIC を再プログラミングする場合にのみ必要です。

- 「I2C オフ要求」ボタンは、I2C を介してオフ要求をトリガし、PMIC を初期化状態へ移行させます。
- 「I2C 通信有効化」ボタンを使用すると、初期化状態での I2C 通信が有効になります。
 - I2C 通信が有効になったら、ユーザーは NVM 構成ページにアクセスして目的のレジスタ設定を選択するか、「ファイル」タブのオプションを使用して、事前構成された JSON または CSV ファイルをロードできます。
- 「NVM プログラミング」ボタンは、選択したレジスタ設定を NVM にプログラムします。
- 「NVM プログラミングの検証」ボタンは、NVM の内容を読み取り、選択したレジスタ設定と比較します。結果 (PASS または FAIL) は、レジスタ 0x34 のフィールド 7 CUST_NVM_VERIFY_ERR に保存されます。

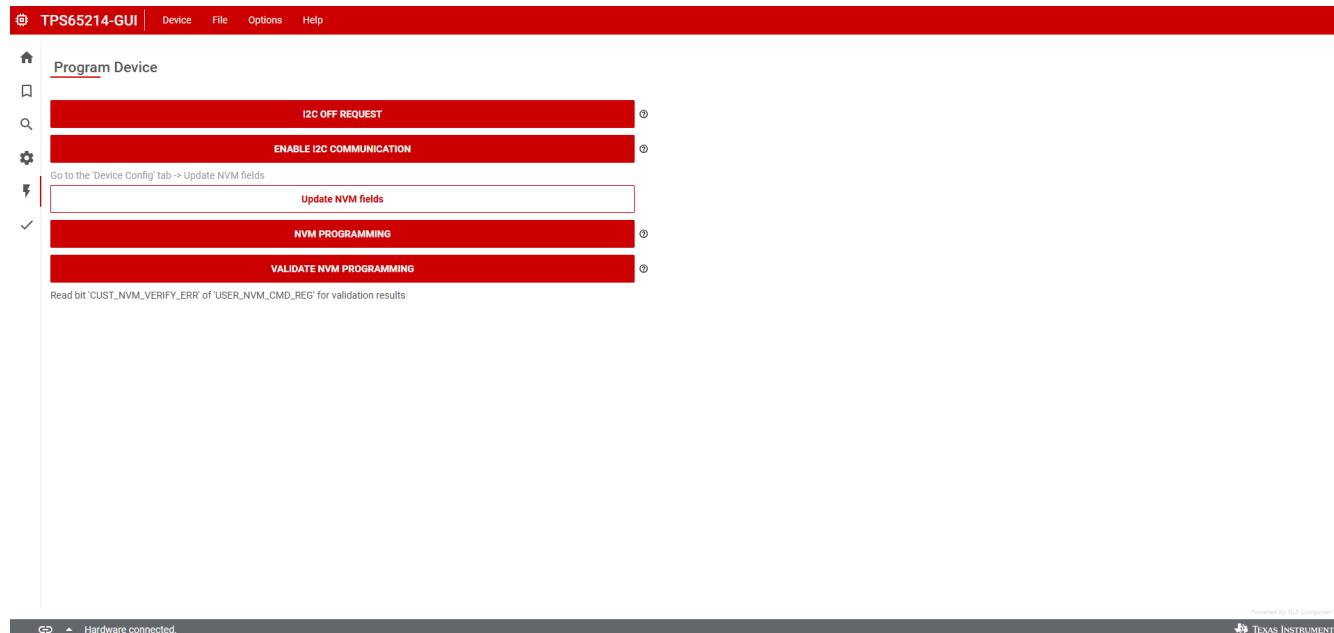


図 3-11. NVM プログラミング ページ

3.1.6 追加機能

GUI インターフェイスの上部にある「オプション」タブで、「シリアル ポート」を選択して、評価基板とコンピュータの接続に関する情報を表示できます。

3.1.7 USB2ANY を使用して評価基板を接続する

最初に、『[USB2ANY インターフェイスアダプタ ユーザー ガイド](#)』を参照し、USB2ANY アダプタに適切なファームウェアとコンポーネントが搭載されていることを確認します。アダプタのピン機能に関する追加情報は、このドキュメントに記載されています。

USB2ANY アダプタを使用して評価基板をコンピュータに接続するには、10 ピンリボンケーブルを評価基板の USB2ANY と J2 ヘッダーに接続します。リボンケーブルは両端にキー加工が施されており、すべてのピンが正しく接続されるようになっています。USB2ANY の反対側から伸びている USB ケーブルをコンピュータに接続します。コンピュータに接続されると、GUI は USB2ANY を自動的に検出します。

4 ハードウェア設計ファイル

4.1 TPS65214EVM の回路図

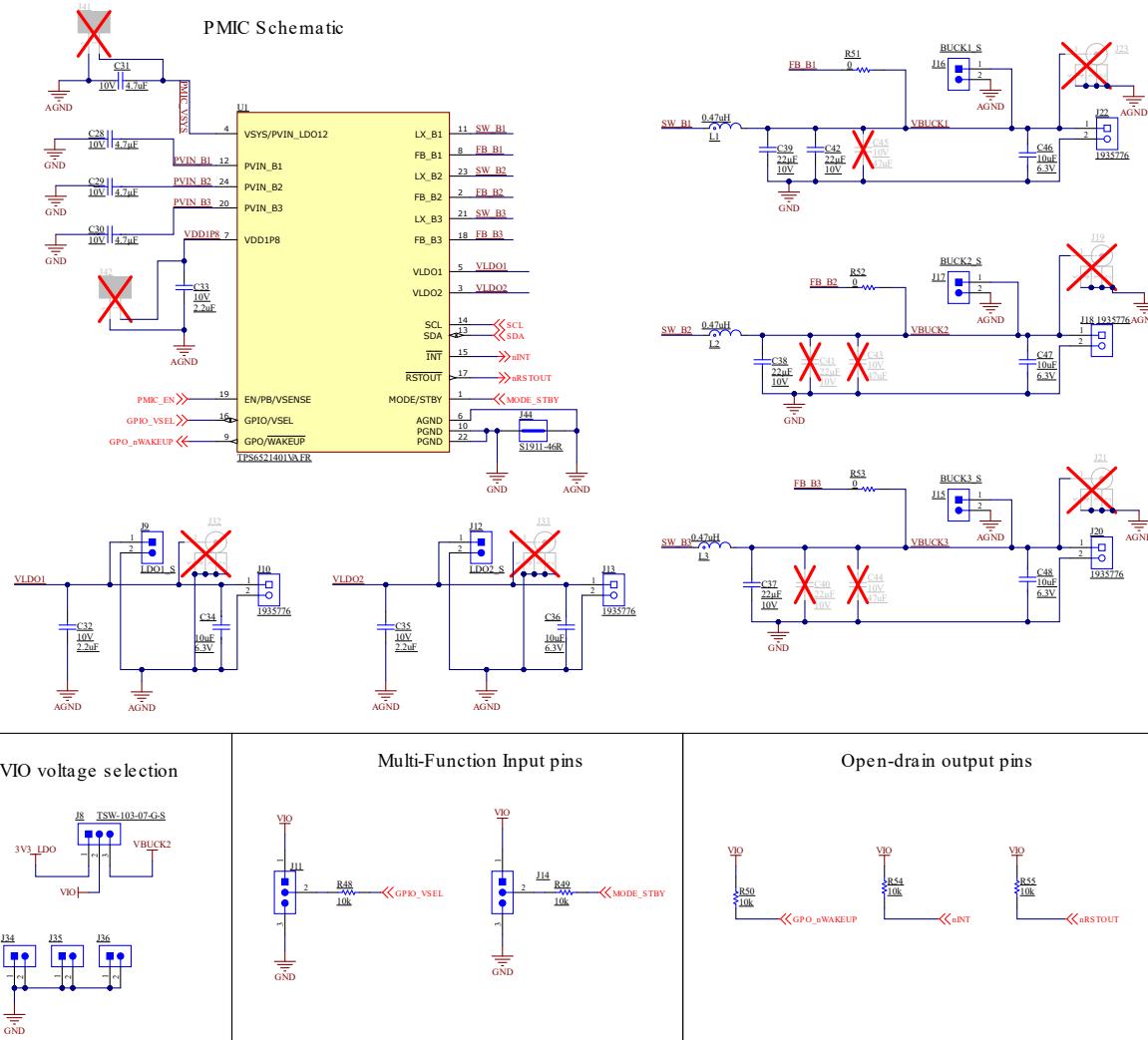
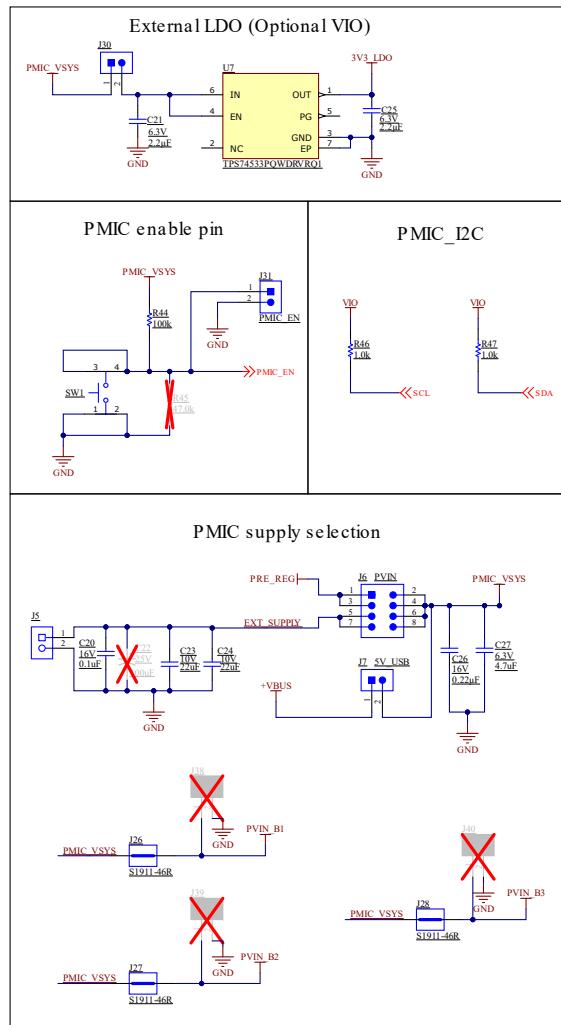


図 4-1. TPS65214EVM 回路図ページ 1

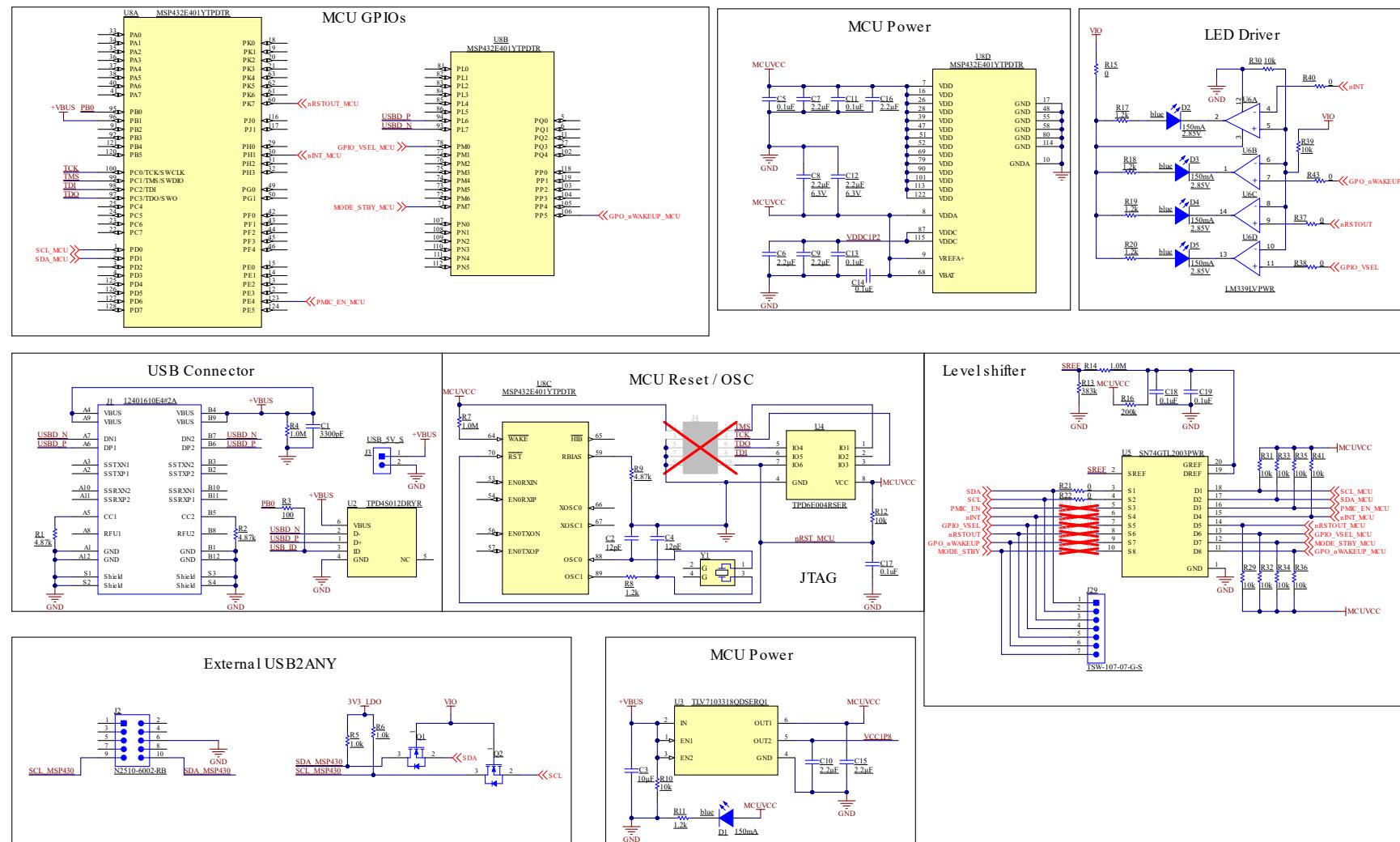


図 4-2. TPS65214EVM 回路図ページ 2

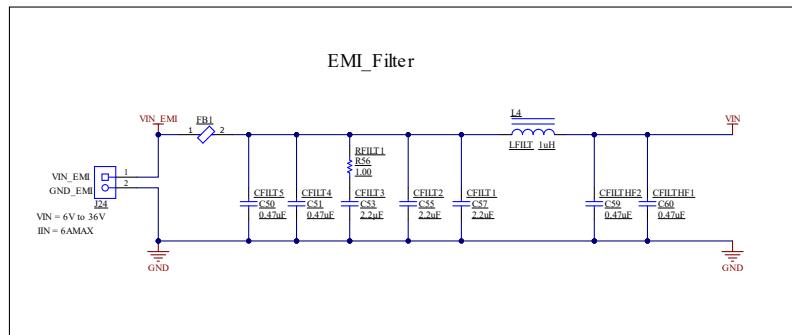
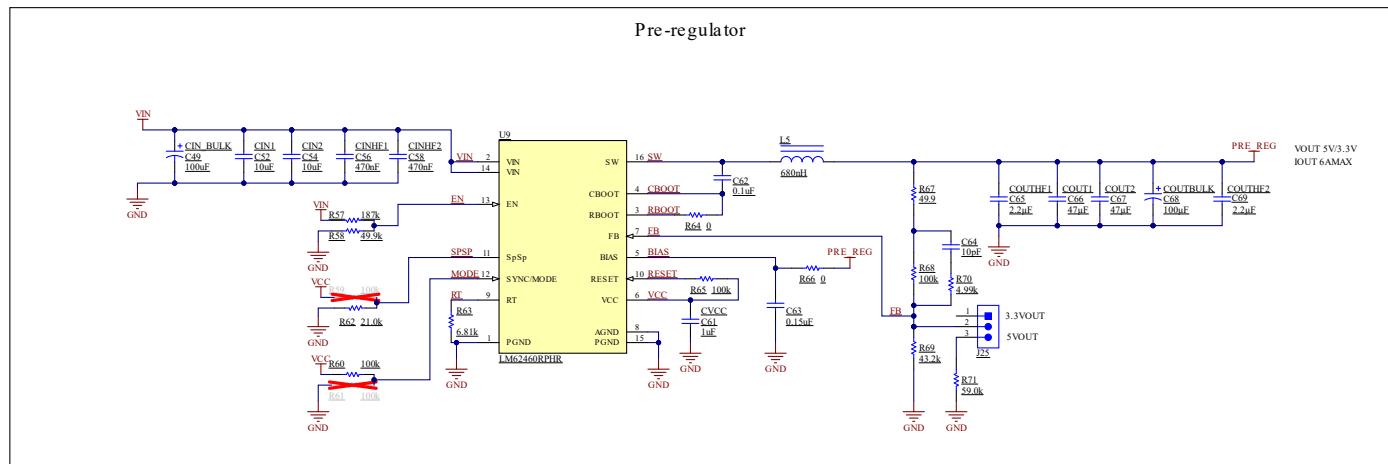


図 4-3. TPS65214EVM 回路図ページ 3

4.2 TPS65214EVM PCB レイヤ

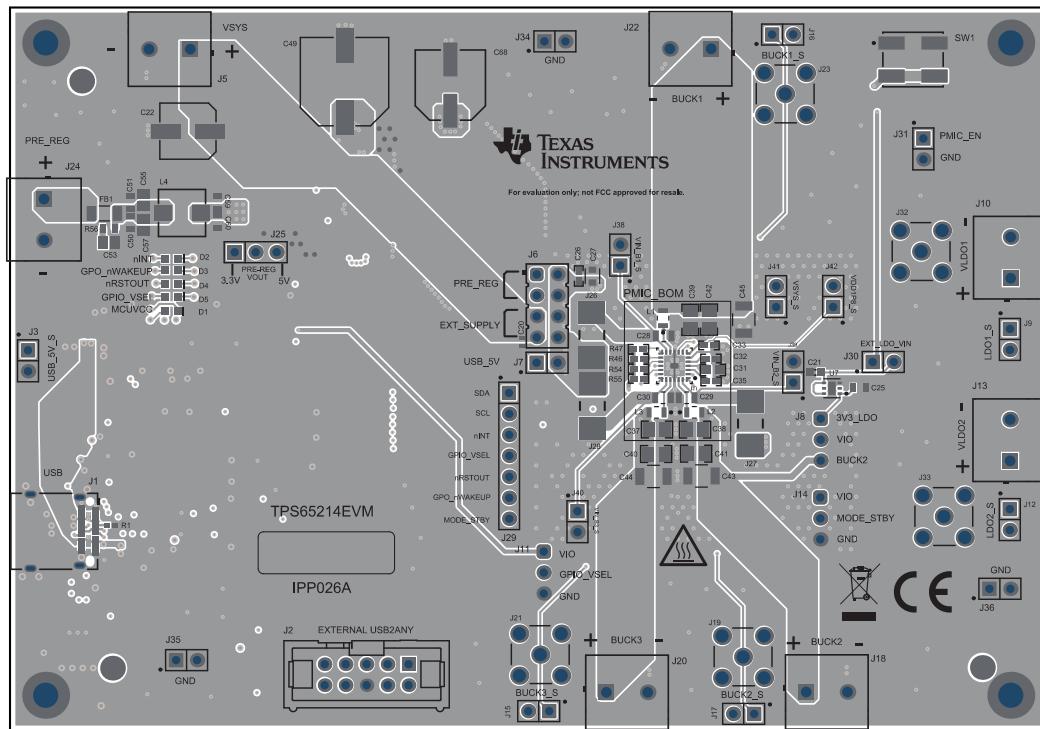


図 4-4. TPS65214EVM 最上層

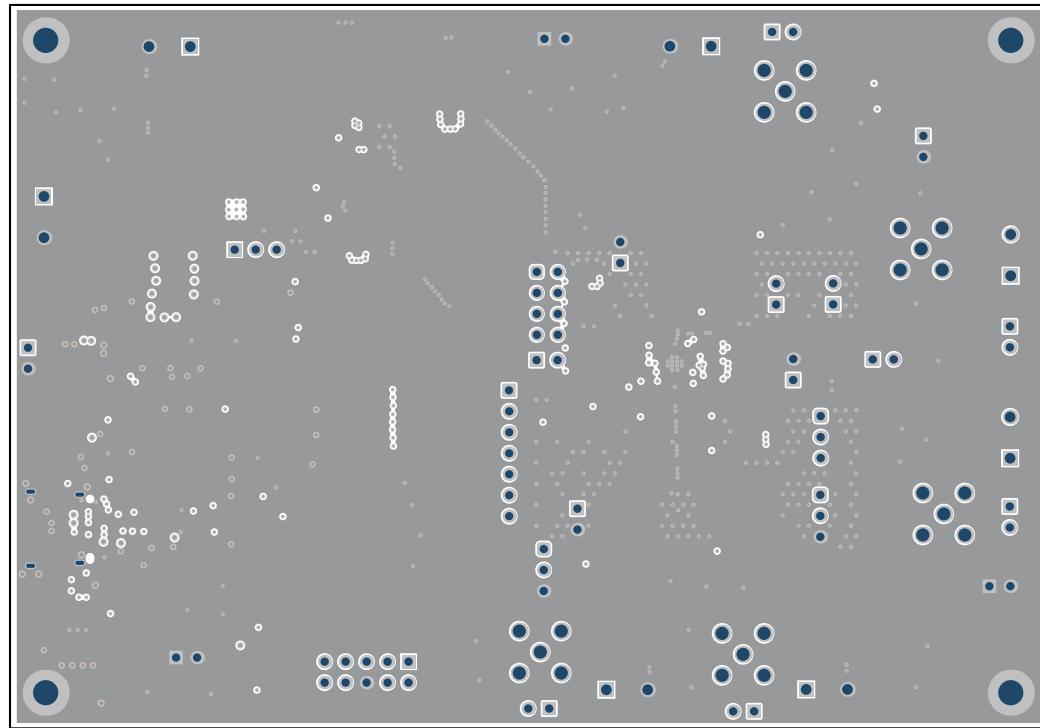


図 4-5. TPS65214EVM グランド層 1

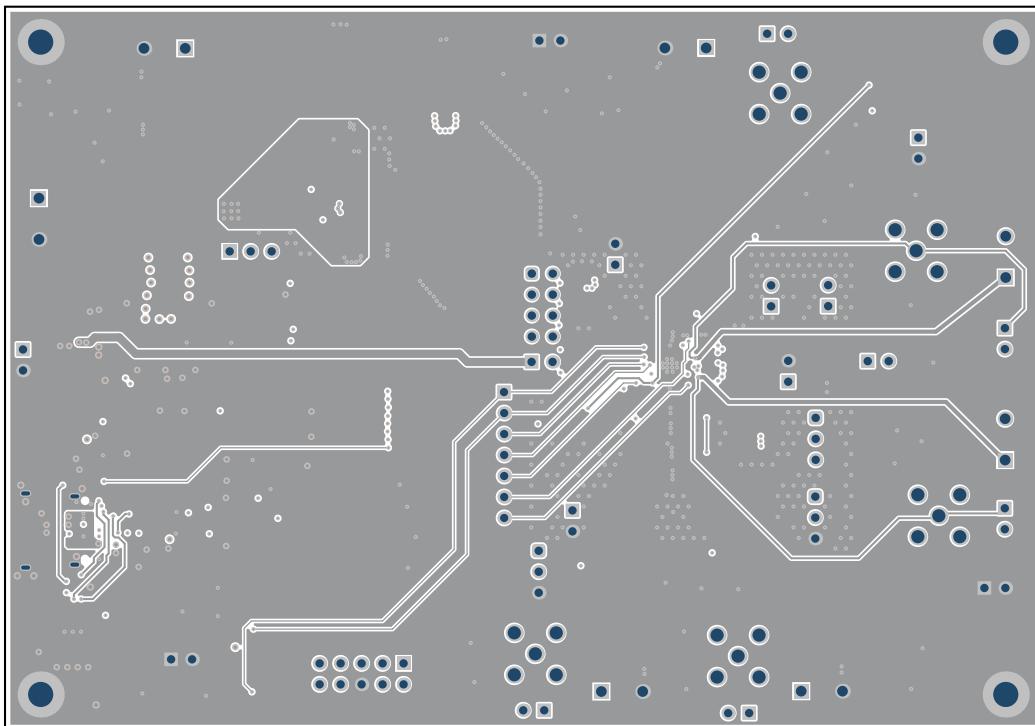


図 4-6. TPS65214EVM 信号層 1

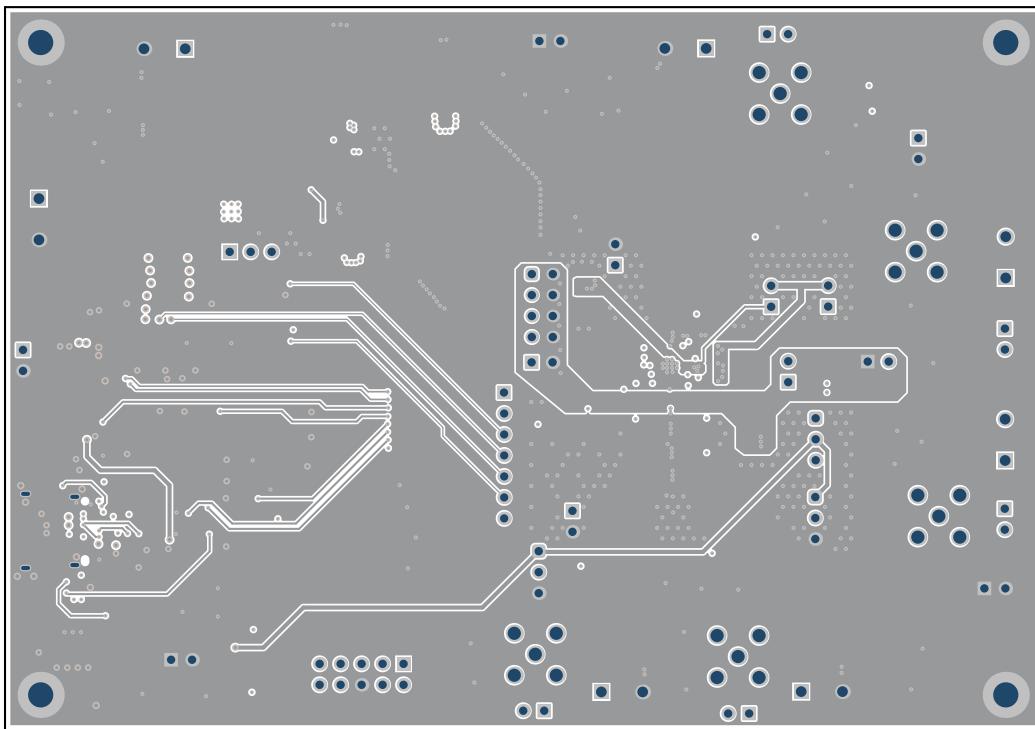


図 4-7. TPS65214EVM 信号層 2

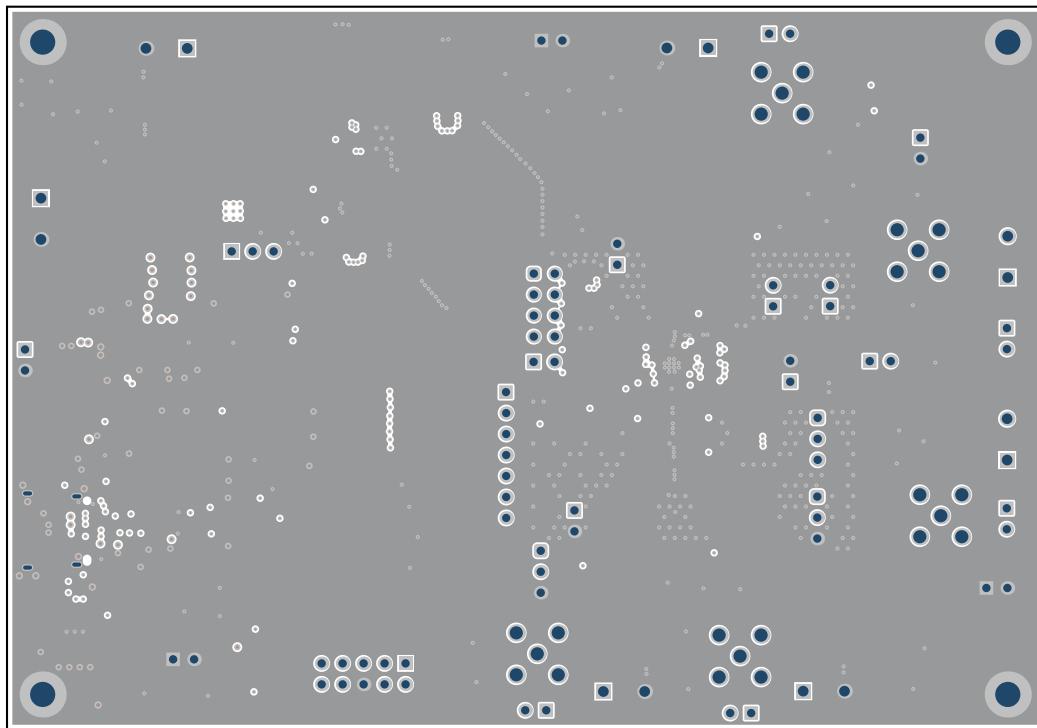


図 4-8. TPS65214EVM グランド層 2

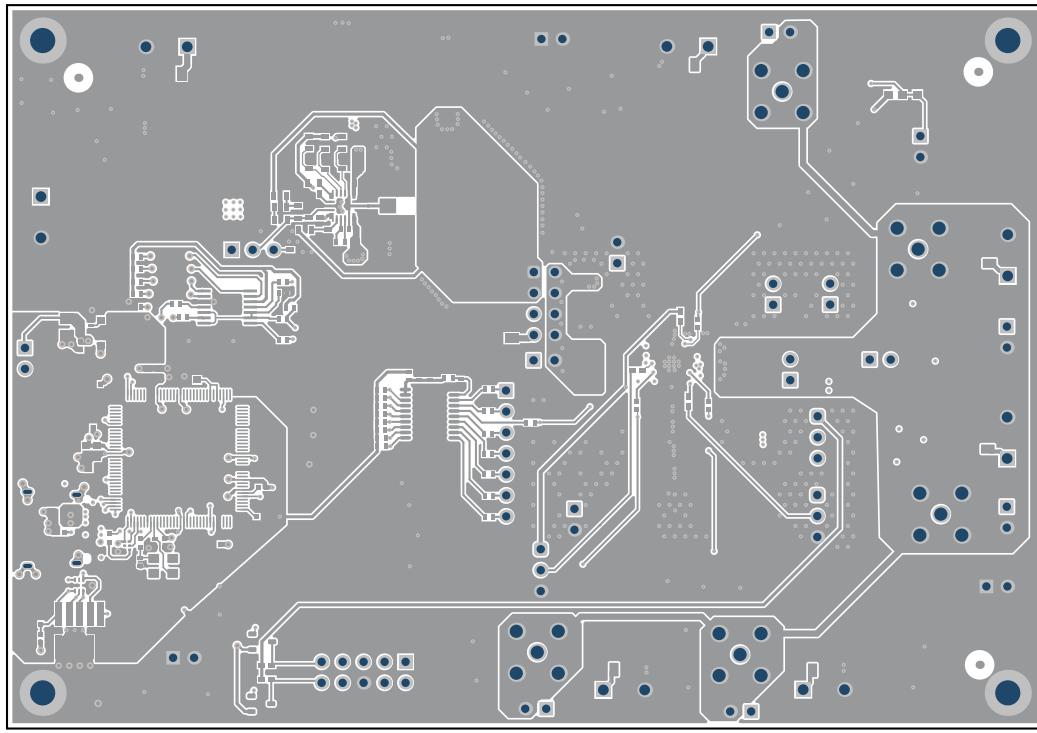


図 4-9. TPS65214EVM 最下層

4.3 部品表

表 4-1. 部品表

記号	数量	説明	パッケージ記号	部品番号	メーカー
C1	1	コンデンサ、セラミック、3300pF、50V、 ±10%、X7R、0603	603	C0603C332K5RACTU	Kemet
C2、C4	2	コンデンサ、セラミック、12pF、50V、±5%、 C0G/NP0、AEC-Q200 グレード 1、0402	402	CGA2B2C0G1H120J050BA	TDK
C3	1	コンデンサ、セラミック、10uF、10V、 ±10%、X7R、0805	805	GCM21BR71A106KE22L	MuRata
C5、C11、C13、C14、C17、 C18、C19、C20	8	コンデンサ、セラミック、0.1uF、16V、 ±10%、X7R、0402	402	GCM155R71C104KA55D	MuRata
C6、C7、C8、C9、C10、 C12、C15、C16、C21、C25	10	コンデンサ、セラミック、2.2uF、6.3V、 ±10%、X7R、AEC-Q200 グレード 1、0603	603	GCM188R70J225KE22D	MuRata
C23、C24	2	コンデンサ、セラミック、22uF、10V、 ±10%、X7R、AEC-Q200 グレード 1、1206	1206	GCM31CR71A226KE02L	MuRata
C26	1	コンデンサ、セラミック、0.22μF、16V、 ±10%、X7R、AEC-Q200 グレード 1、0402	402	GCM155R71C224KE02D	MuRata
C27	1	マルチレイヤ セラミック コンデンサ、 4.7uF、6.3VDC、10%、SMD、紙 T/R	603	GCJ188C70J475KE02J	Murata (村田製作所)
C28、C29、C30	3	汎用チップ マルチレイヤ セラミック コンデ ンサ、0805、4.7uF、X7R、15%、10%、 10V	805	GRM21BR71A475KE51L	Murata (村田製作所)
C31	1	コンデンサ、セラミック、4.7uF、10V、 ±10%、X7S、0603	603	C1608X7S1A475K080AC	TDK
C32、C33、C35	3	コンデンサ、セラミック、2.2uF、10V、 ±10%、X7S、0402	402	C1005X7S1A225K050BC	TDK
C34、C36、C46、C47、C48	5	セラミック コンデンサ、10uF、6.3V、X7R、 ±10%、SMD、1206、+125°C、エンボス T/R	1206	CL31B106KQHNFNE	Samsung
C37、C38、C39、C42	4	コンデンサ、セラミック、22uF、10V、 ±20%、X7R、0805	805	GRM21BZ71A226ME15L	MuRata
C49	1	コンデンサ、アルミ、100uF、63V、±20%、 0.35Ω、AEC-Q200 グレード 2、SMD	SMT ラジアル G	EEE-FK1J101P	Panasonic
C50、C51、C59、C60	4	コンデンサ、セラミック、0.47uF、50V、 ±10%、X7R、AEC-Q200 グレード 1、0603	603	CGA3E3X7R1H474K080AE	TDK
C52、C54	2	コンデンサ、セラミック、10uF、50V、 ±10%、X5R、1210	1210	C3225X5R1H106K250AB	TDK
C53、C55、C57	3	コンデンサ、セラミック、2.2uF、50V、 ±10%、X7R、AEC-Q200 グレード 1、0805	805	CGA4J3X7R1H225K125AB	TDK

表 4-1. 部品表 (続き)

記号	数量	説明	パッケージ記号	部品番号	メーカー
C56、C58	2	コンデンサ、セラミック、0.47uF、50V、±10%、X7R、AEC-Q200 グレード 1、0603	603	CGA3E3X7R1H474K080AB	TDK
C61	1	コンデンサ、セラミック、1uF、16V、±20%、X7R、AEC-Q200 グレード 1、0603	603	GCM188R71C105MA64D	MuRata
C62	1	コンデンサ、セラミック、0.1uF、50V、±10%、X7R、AEC-Q200 グレード 1、0402	402	CGA2B3X7R1H104K050BB	TDK
C63	1	コンデンサ、セラミック、0.15uF、50V、±10%、X7R、AEC-Q200 グレード 1、0603	603	CGA3E3X7R1H154K080AB	TDK
C64	1	コンデンサ、セラミック、10pF、50V、±5%、C0G/NP0、AEC-Q200 グレード 1、0603	603	CGA3E2C0G1H100D080AA	TDK
C65、C69	2	コンデンサ、セラミック、2.2μF、10V、±10%、X7R、AEC-Q200 グレード 1、0603	603	GRM188R71A225KE15J	MuRata
C66、C67	2	コンデンサ、セラミック、47μF、10V、±10%、X7S、AEC-Q200 グレード 1、1210	1210	GCM32EC71A476KE02K	MuRata
C68	1	コンデンサ、アルミ、100μF、16V、±20%、AEC-Q200 グレード 3、SMD	D8xL6.2mm	EEE-1CA101AP	Panasonic
D1、D2、D3、D4、D5	5	LED、青、SMD	青 0603 LED	LB Q39G-L2N2-35-1	OSRAM
FB1	1	チップ フェライトビーズ、1206、120Ω(25%)、6A	1206	BLM31KN121SZ1L	Murata (村田製作所)
H1、H2、H3、H4	4	バンボン、半球、0.44 x 0.20、クリア	透明なバンボン	SJ-5303 (CLEAR)	3M
J1	1	レセプタクル、0.5mm、USB Type C、R/A、SMT	レセプタクル、0.5mm、USB Type C、R/A、SMT	12401610E#2A	Amphenol Canada
J2	1	ヘッダ (シールド付き)、100mil、5x2、金、TH	5x2 シュラウド ヘッダー	N2510-6002-RB	3M
J3、J7、J9、J12、J15、J16、J17、J30、J31、J34、J35、J36	12	ヘッダ、100mil、2x1、金、TH	ヘッダ、100mil、2x1、TH	HTSW-102-07G-S	Samtec
J5、J10、J13、J18、J20、J22、J24	7	端子台、2 x 1、5mm、緑、TH	端子台、2 x 1、5mm、TH	1935776	Phoenix Contact
J6	1	ヘッダ、2.54mm、4x2、金、TH	ヘッダ、2.54mm、4x2、TH	TSW-104-08L-D	Samtec
J8、J11、J14	3	ヘッダ、100mil、3x1、金、TH	3x1 ヘッダー	TSW-103-07G-S	Samtec
J25	1	ヘッダ、100mil、3x1、金、TH	PBC03SAAN	PBC03SAAN	Sullins Connector Solutions
J26、J27、J28、J44	4	ジャンパ TIN SMD	6.85x0.97x2.51mm	S1911-46R	Harwin
J29	1	ヘッダ、100mil、7x1、金、TH	7x1 ヘッダー	TSW-107-07G-S	Samtec
L1、L2、L3	3	薄膜パワーインダクタ、0.47uH、20%、4.5A、29mΩ、0805	805	TFM201208BLE-R47MTCF	TDK

表 4-1. 部品表 (続き)

記号	数量	説明	パッケージ記号	部品番号	メーカー
L4	1	インダクタ、巻線、1uH、7.3A、0.013Ω、SMD	5.7x2.8x5.2mm	74437336010	Wurth Elektronik
L5	1	680nH シールド付きモールド インダクタ、8A、12mΩ、最大 2 端子 SMD	SMD2	7.44373E+11	ウルトエレクトロニクス
LBL1	1		PCB ラベル 0.650x 0.200 インチ	THT-14-423-10	Brady
Q1、Q2	2	MOSFET、N-CH、50V、0.22A、SOT-23	SOT-23	BSS138	Fairchild Semiconductor
R1、R2、R9	3	RES、4.87k、1%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW04024K87FKED	Vishay-Dale
R3	1	RES、0.5%、0.063W、AEC-Q200 グレード 100、0402	402	CRCW0402100RJNED	Vishay-Dale
R4、R7、R14	3	RES、1.0M、5%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW04021M00JNED	Vishay-Dale
R5、R6、R46、R47	4	RES、1.0k、5%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW04021K00JNED	Vishay-Dale
R8、R11、R17、R18、R19、R20	6	RES、1.2k、5%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW04021K20JNED	Vishay-Dale
R10、R12、R29、R30、R31、R32、R33、R34、R35、R36、R39、R41、R48、R49、R50、R54、R55	17	RES、10k、5%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW040210K0JNED	Vishay-Dale
R13	1	RES、383k、1%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW0402383KFKED	Vishay-Dale
R15、R21、R22、R37、R38、R40、R43、R51、R52、R53、R64	11	RES、0.5%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW04020000Z0ED	Vishay-Dale
R16	1	RES、200k、5%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW0402200KJNED	Vishay-Dale
R44、R60、R65、R68	4	RES、100k、1%、0.1W、AEC-Q200 グレード 0、0603	603	CRCW0603100KFKEA	Vishay-Dale
R56	1	RES、0.1%、0.1W、AEC-Q200 グレード 1.00、0603	603	CRCW06031R00FKEA	Vishay-Dale
R57	1	RES、187k、1%、0.1W、0603	603	RC0603FR-07187KL	Yageo
R58	1	RES、49.9k、1%、0.1W、AEC-Q200 グレード 0、0603	603	CRCW060349K9FKEA	Vishay-Dale
R62	1	RES、21.0k、1%、0.1W、AEC-Q200 グレード 0、0603	603	CRCW060321K0FKEA	Vishay-Dale

表 4-1. 部品表 (続き)

記号	数量	説明	パッケージ記号	部品番号	メーカー
R63	1	RES, 6.81k, 1%, 0.1W, AEC-Q200 グレード 0, 0603	603	CRCW06036K81FKEA	Vishay-Dale
R66	1	RES, 0, 1%, 0.1W, AEC-Q200 グレード 0, 0603	603	RMCF0603ZT0R00	Stackpole Electronics Inc
R67	1	RES, 0, 1%, 0.1W, AEC-Q200 グレード 49.9, 0603	603	CRCW060349R9FKEA	Vishay-Dale
R69	1	RES, 43.2k, 1%, 0.1W, AEC-Q200 グレード 0, 0603	603	CRCW060343K2FKEA	Vishay-Dale
R70	1	RES, 4.99k, 1%, 0.1W, AEC-Q200 グレード 0, 0603	603	CRCW06034K99FKEA	Vishay-Dale
R71	1	RES, 59.0k, 1%, 0.1W, AEC-Q200 グレード 0, 0603	603	CRCW060359K0FKEA	Vishay-Dale
SH-J1, SH-J2, SH-J3, SH-J4, SH-J5, SH-J6, SH-J7	7	シャント、100mil、フラッシュ ゴールド、黒	クローズド トップ 100mil シャント	SPC02SYAN	Sullins Connector Solutions
SW1	1	タクティル スイッチ N.O.SPST、丸型ボタン、J ベンド、32VAC、32VDC、1VA、100000 サイクル、3N、SMD、チューブ / T/R	SMT_SW_7MM1_6MM3	KT11P3JM34LFS	C&K 部品
U1	1	ARM Cortex® 低消費電力プロセッサおよび FPGA 向け統合型パワー マネージメント IC	WQFN-HR24	TPS6521401VAFR	テキサス・インスツルメンツ
U2	1	パワー クランプ搭載、4 チャンネル USB ESD ソリューション、DRY0006A (USON-6)	DRY0006A	TPD4S012DRYR	テキサス・インスツルメンツ
U3	1	車載カタログ、デュアル、200mA、低静止電流 (IQ) 低ドロップアウト レギュレータ、ポートアブル デバイス用、DSE0006A (WSON-6)	DSE0006A	TLV7103318QDSERQ1	テキサス・インスツルメンツ
U4	1	低容量、6 チャンネル +/-15kV ESD 保護アレイ、高速データインターフェイス向け、RSE0008A (UQFN-8)	RSE0008A	TPD6E004RSER	テキサス・インスツルメンツ
U5	1	8 ビット、双方向、低電圧レベル シフタ、PW0020A (TSSOP-20)	PW0020A	SN74GTL2003PWR	テキサス・インスツルメンツ
U6	1	クワッド、低電圧、レール ツー レール コンバレータ、オープンドレイン出力、TSSOP14	TSSOP14	LM339LVPWR	テキサス・インスツルメンツ
U7	1	リニア電圧レギュレータ IC、1 出力、500mA、6-WSON (2x2)	WSON6	TPS74533PQWDRVRQ1	テキサス・インスツルメンツ

表 4-1. 部品表 (続き)

記号	数量	説明	パッケージ記号	部品番号	メーカー
U8	1	MSP432E401YTPDT、PDT0128A (TQFP-128)	PDT0128A	MSP432E401YTPDTR	テキサス・インスツルメンツ
U9	1	LM62460RPHR、RPH0016A (VQFN-HR-16)	RPH0016A	LM62460RPHR	テキサス・インスツルメンツ
Y1	1	水晶振動子、25MHz、20ppm、AEC-Q200 グレード1、SMD	2.5x3.2mm	ECS-250-12-33Q-JES-TR	ECS Inc.
C22	0	コンデンサ、ポリマー ハイブリッド、100uF、25V、±20%、30Ω、6.3x7.7 SMD	6.3x7.7	EEHZC1E101XP	Panasonic
C40、C41	0	コンデンサ、セラミック、22uF、10V、±20%、X7R、0805	805	GRM21BZ71A226ME15L	MuRata
C43、C44、C45	0	47μF±20% 10V セラミック コンデンサ X7R 1210 (3225 メートル法)	1210	GRM32ER71A476ME15L	Murata (村田製作所)
J4	0	ヘッダー (シュラウド付き)、1.27mm、5x2、金、SMT	1.27mm、5x2、SMT	FTSH-105-01F-DV-K	Samtec
J19、J21、J23、J32、J33	0	SMA ジャック、ストレート、50Ω、金、TH	TH、5 リード、本体 7x7mm	SMA-J-P-H-ST-TH1	Samtec
J38、J39、J40、J41、J42	0	ヘッダ、100mil、2x1、金、TH	ヘッダ、100mil、2x1、TH	HTSW-102-07G-S	Samtec
R23、R24、R25、R26、R27、R28	0	RES、0、5%、0.063W、AEC-Q200 グレード0、0402	402	CRCW04020000Z0ED	Vishay-Dale
R45	0	RES、47.0k、1%、0.1W、AEC-Q200 グレード0、0603	603	CRCW060347K0FKEA	Vishay-Dale
R59、R61	0	RES、100k、1%、0.1W、AEC-Q200 グレード0、0603	603	CRCW0603100KFKEA	Vishay-Dale

5 追加情報

5.1 商標

Chrome™ is a trademark of Google.

Firefox™ is a trademark of Mozilla.

Microsoft Edge™ is a trademark of Microsoft.

JavaScript™ is a trademark of Oracle Corporation.

USB-C® is a registered trademark of USB Implementers Forum.

すべての商標は、それぞれの所有者に帰属します。

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (July 2025) to Revision B (November 2025)	Page
• TPS65214 マルチファンクション ピンを「TPS65214 マルチファンクション ピン」セクションに移動.....	4
• 概略回路図を更新.....	18
• PCB レイヤの画像を更新.....	21
• 部品表を更新.....	24

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月