

User's Guide

ADS9224REVM-PDK



Luis Chioye

Data Acquisition Products

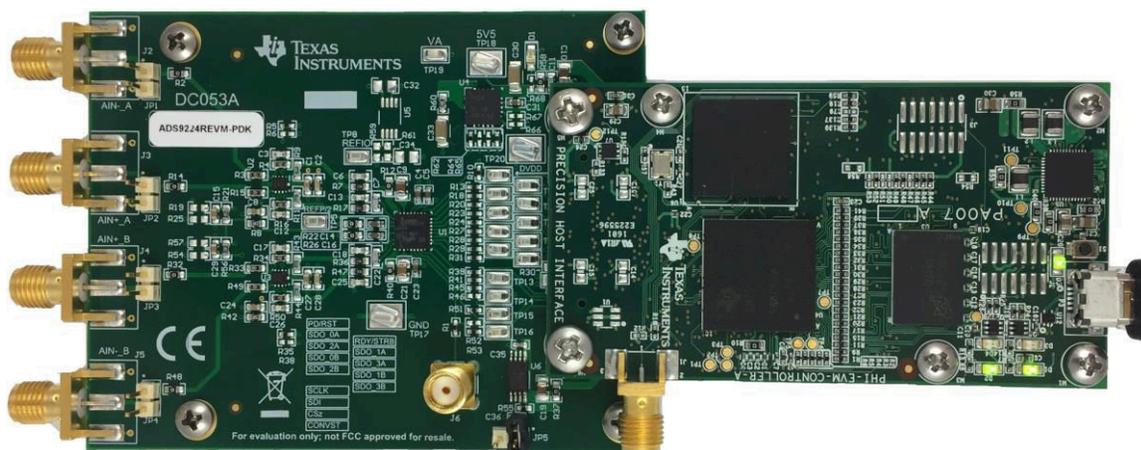
概要

このユーザーガイドには、ADS9224R 評価基板 (EVM) のパフォーマンス デモ キット (PDK) の特性、動作、使用方法が掲載されています。この EVM-PDK を採用すると、USB (ユニバーサル シリアル バス) インターフェイス経由で、ハードウェア、ソフトウェア、コンピュータとの接続性に関する ADS9224R デバイスの評価を容易に実行できます。このドキュメント全体を通して、評価ボード、評価基板、EVM という用語は ADS9224REVM-PDK と同じものです。このユーザーガイドには、包括的な回路説明、回路図、部品表が掲載されています。

以下の関連するドキュメントは、テキサス インストルメンツの Web サイト (www.ti.com) から入手できます。

関連資料

デバイス	資料番号
ADS9224R	SBAS876
THS4551	SBOS778
REF5025	SBOS410
TPS7A4700	SBVS204



目次

1 概要	5
1.1 ADS9224REVM-PDK の特長.....	5
1.2 ADS9224REVM の特長.....	5
2 アナログ インターフェイス	6
2.1 信号ソース用コネクタ.....	6
2.2 ADC 差動入力信号ドライバ.....	6
2.2.1 入力信号パス.....	7
2.3 ADS9224R 内部リファレンス.....	8
3 デジタル インターフェイス	8
3.1 ADC デジタル IO の multiSPI™.....	8
4 電源	9
5 構成	10
5.1 デフォルトのジャンパ設定.....	10
5.2 EVM グラフィカル ユーザー インターフェイス (GUI) ソフトウェアのインストール.....	11
6 動作	14
6.1 EVM GUI グローバル設定による ADC 制御.....	15
6.2 レジスタ マップ構成ツール.....	16
6.3 時間ドメイン表示ツール.....	17
6.4 スペクトル分析ツール.....	18
6.5 ヒストグラム ツール.....	19
7 ADS9224REVM の部品表、PCB レイアウト、および回路図	20
7.1 部品表 (BOM).....	20
7.2 PCB レイアウト.....	24
7.3 回路図.....	27
8 改訂履歴	29

図の一覧

図 2-1. THS4551 の差動入力駆動パス.....	7
図 2-2. THS4551 完全差動アンプドライバ.....	7
図 5-1. ADS9224REVM-PDK のジャンパ位置.....	10
図 5-2. ADS9224R ソフトウェア インストールのプロンプト.....	11
図 5-3. デバイスドライバのインストール ウィザードのプロンプト.....	11
図 5-4. LabVIEW ランタイム エンジンインストール.....	12
図 5-5. インストール後の ADS9224REVM-PDK フォルダ.....	13
図 6-1. EVM-PDK ハードウェア セットアップおよび LED インジケータ.....	14
図 6-2. EVM GUI ソフトウェアの起動.....	14
図 6-3. EVM GUI グローバル入力パラメータ.....	15
図 6-4. レジスタ マップ構成.....	16
図 6-5. 時間ドメイン表示ツールオプション.....	17
図 6-6. スペクトル分析ツール.....	18
図 6-7. ヒストグラム分析ツール.....	19
図 7-1. ADS9224REVM の PCB 上面オーバーレイ.....	24
図 7-2. ADS9224REVM PCB レイア 1: 上層.....	24
図 7-3. ADS9224REVM PCB レイア 2: GND プレーン.....	25
図 7-4. ADS9224REVM PCB レイア 3: 電源プレーン.....	25
図 7-5. ADS9224REVM PCB レイア 4: 下層.....	26
図 7-6. ADS9224REVM の回路図 1.....	27
図 7-7. ADS9224REVM の回路図 2.....	28

表の一覧

表 2-1. J2 から J5 への SMA アナログ インターフェイス接続.....	6
表 2-2. JP1 ~ JP4 のヘッダの説明.....	6
表 3-1. SPI テストポイント.....	8
表 4-1. 電源テストポイント.....	9
表 5-1. デフォルトのジャンパ構成.....	10

表 6-1. ADS9224R の評価用外部ソース要件.....	18
表 7-1. ADS9224REVM 部品表.....	20

商標

multiSPI™ is a trademark of Texas Instruments.

LabVIEW™ is a trademark of National Instruments.

multiSPI® is a registered trademark of Texas Instruments.

Windows® is a registered trademark of Microsoft Corporation.

すべての商標は、それぞれの所有者に帰属します。

1 概要

ADS9224REVM-PDK は、デュアル同時サンプリング、16 ビット、3MSPS、完全差動入力 of 逐次比較型 (SAR) A/D コンバータ (ADC) である **ADS9224R** 向けの評価プラットフォームです。**ADS9224R** は、拡張シリアル multiSPI® デジタル インターフェイスを搭載しています。この評価キットは、**ADS9224REVM** ボードと **高精度ホスト インターフェイス (PHI)** コントローラ ボードを採用しており、後者のボードと付属のコンピュータソフトウェアを組み合わせると、**USB** インターフェイスを使用して **ADC** との通信を実施し、データのキャプチャや分析を進めることができます。

ADS9224REVM ボードは、**ADS9224R SAR ADC**、すべてのペリフェラル向けアナログ回路、**ADC** から最適な性能を引き出すために必要な部品を搭載しています。

PHI ボードは、主に以下の 3 つの機能を果たします。

- **USB** ポート経由で **EVM (評価基板)** からコンピュータへの通信インターフェイスを実現する
- **ADS9224R** との通信に必要なデジタル入出力信号を提供する
- **ADS9224REVM-PDK** ボード上のすべてのアクティブ回路に電力を供給する

この評価キットには、**ADS9224REVM** と **PHI** コントローラ ボードに加えて、コンピュータに接続するための **USB A** から **micro-B** への変換ケーブルが付属しています。

1.1 ADS9224REVM-PDK の特長

ADS9224REVM-PDK の主な特長を以下に示します。

- **ADS9224R ADC** の診断テストや高精度の性能評価に必要なハードウェアとソフトウェアが付属
- **USB** パワーに対応し、外部電源が不要
- **PHI** コントローラは、**ADS9224R ADC** との便利な通信インターフェイスとして機能し、**USB 2.0** (またはそれ以降) 経由で電力供給とデジタル入出力を実現します。
- **Windows® 7、8、10** の **64 ビット オペレーティング システム** に対応した使いやすい評価ソフトウェア
- このソフトウェア スイートには、データ キャプチャ、ヒストグラム分析、スペクトル分析、線形性分析、リファレンス設定分析を行うためのグラフィカル ツールが付属しています。また、このスイートには後処理のためにデータをテキスト ファイルにエクスポートする機能を備えています。

1.2 ADS9224REVM の特長

ADS9224REVM の主な特長を以下に示します。

- 低ノイズ、低歪みのオンボード **ADC** 完全差動アンプの入力ドライバは、**ADC** の性能を満たすように最適化済みです
- オンボードの超低ノイズ、低ドロップアウト (**LDO**) のレギュレータで、電圧リファレンスとすべての完全差動アンプ入力ドライバの優れた **5V** 単一電源レギュレーションを実現します

2 アナログ インターフェイス

ADS9224R は、完全差動入力をサポートするデュアル チャンネル、同時サンプリング ADC です。ADS9224R の各チャンネルでは、THS4551 完全差動アンプ (FDA) を使用して ADC の差動入力を駆動します。このセクションでは、差動信号ソースのドライバの詳細とボード接続について説明します。

2.1 信号ソース用コネクタ

ADS9224REVM は、複数のアナログ ソースとのインターフェイスを容易に確立できる設計を採用しています。SMA コネクタを活用して、この評価基板は同軸ケーブル経由で入力信号を接続することができます。また、ヘッダ コネクタ JP1 ~ JP4 を使用することで、入力信号を簡単に接続できます。ADS9224R ADC 入力を適切に駆動するために、すべてのアナログ入力は THS4551 高速 FDA によってバッファされます。

表 2-1. J2 から J5 への SMA アナログ インターフェイス接続

ピン番号	信号	概要
J2	AIN-_A	チャンネル A の負の差動入力。この SMA コネクタは、JP1 にシングルエンド信号用のシャントを取り付けることで接地できます。 1k Ω の入力インピーダンス
J3	AIN+_A	チャンネル A の正の差動入力またはシングルエンド信号用入力。 1k Ω の入力インピーダンス
J4	AIN+_B	チャンネル B の正の差動入力またはシングルエンド信号用入力。 1k Ω の入力インピーダンス
J5	AIN-_B	チャンネル B の負の差動入力。この SMA コネクタは、JP4 にシングルエンド信号用のシャントを取り付けることで接地できます。 1k Ω の入力インピーダンス

表 2-2. JP1 ~ JP4 のヘッダの説明

ピン番号	信号	概要
JP1.1	AIN-_A	チャンネル A の負の差動入力。この SMA コネクタは、JP1 にシングルエンド信号用のシャントを取り付けることで接地できます。 1k Ω の入力インピーダンス。
JP2.1	AIN+_A	チャンネル A の正の差動入力またはシングルエンド信号用入力。 1k Ω の入力インピーダンス。
JP3.1	AIN+_B	チャンネル B の正の差動入力またはシングルエンド信号用入力。 1k Ω の入力インピーダンス。
JP4.1	AIN-_B	チャンネル B の負の差動入力。この SMA コネクタは、JP4 にシングルエンド信号用のシャントを取り付けることで接地できます。 1k Ω の入力インピーダンス。

2.2 ADC 差動入力信号ドライバ

ADS9224R SAR ADC のアナログ入力は、ハイインピーダンスではなく、サンプル / ホールド スイッチの開閉に伴う動的負荷を示します。SAR ADC 入力の電流需要は、サンプリング レートの関数に従って増加します。このため、評価ボードが提供する THS4551 FDA ドライバは、3MSPS のフル デバイス スループットで最大負荷の ADC 性能を維持します。

2.2.1 入力信号パス

図 2-1 に、基板入力に印加された差動信号の信号パスを示します。基板の入力インピーダンスは $1\text{k}\Omega$ です。信号パス全体の帯域幅は、 $1\text{k}\Omega$ 抵抗と FDA フィードバックの 100pF コンデンサにより 1.5MHz に制限されます。2 つの THS4551 FDA は、RC 電荷キックバックフィルタを経由して ADS9224R 差動入力を駆動します。これらのドライバは、 3MSPS のフルスループットで、ADC 入力でダイナミックインピーダンスの低いソースを実現します。

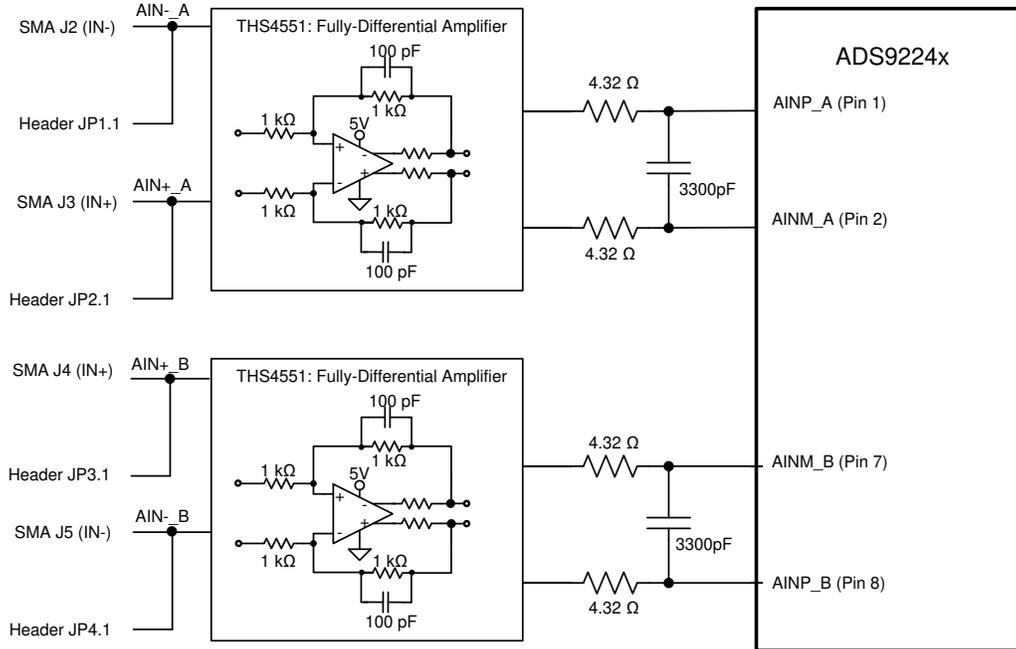


図 2-1. THS4551 の差動入力駆動パス

ADS92x4REVM は 2 つの THS4551 FDA を内蔵しており、ADC 入力を駆動します。FDA は信号を適切な同相電圧レベルにシフトします。図 2-2 に、完全差動アンプの回路を示します。THS4551 の入力には、同相電圧 0V の差動入力信号が印加されます。FDA は、FDA V_{OCM} 入力ピンを使用して、ADC 入力に固定同相電圧を確立します。ADS9224R には、同相電圧を設定するための REF / 2 バッファ出力ピンが組み込まれています。ADS9224R REF / 2 出力は、各 THS4551 の V_{OCM} 入力ピンに接続されています。THS4551 は信号を、必要な同相電圧である REF / 2 にシフトします。THS4551 の出力レンジ仕様が GND までのため、アンプの出力が飽和しないように入力信号を振幅 $\pm 3.876\text{V}$ の差動電圧に制限するか、出力範囲が拡大するように負電源を GND よりも低い (たとえば -200mV) の設定で駆動する必要があります。

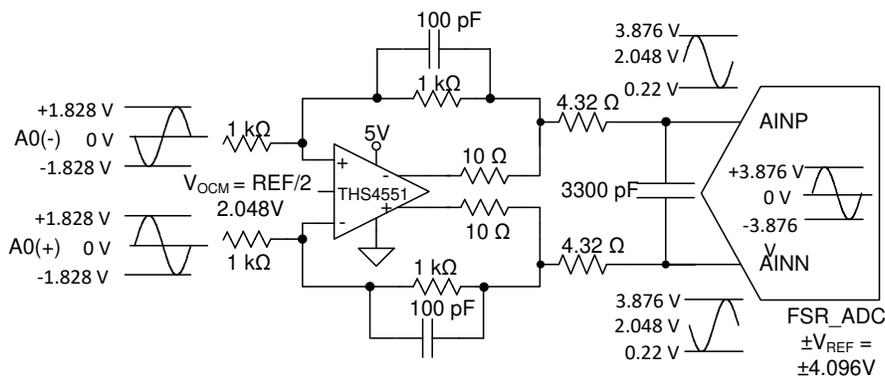


図 2-2. THS4551 完全差動アンプドライバ

2.3 ADS9224R 内部リファレンス

ADS9224R デバイスは、内部 2.5V バンドギャップ リファレンスと、各 ADC に対して独立してマッチングされたリファレンスバッファを内蔵しています。内部リファレンス出力ピン (REFOUT) は、1 μ F コンデンサでデカップリングされており、テストポイント TP8 でプローブできます。内部マッチングされたリファレンス バッファにより、1.6384V/V のゲインが得られます。これらのリファレンス バッファは、REFP_A ピンおよび REFP_B ピンの各 ADC チャンネルに、高精度の 4.096V リファレンス電圧を生成します。これらのピンは、10 μ F デカップリング コンデンサによってデカップリングされています。また、中間リファレンス出力 (REFby2) は、テストポイント TP5 で利用できます。この内部 REFby2 バッファは、ADC 入力を駆動する入力アンプに同相電圧を供給します。

3 デジタル インターフェイス

セクション 1 に記載したように、評価基板は PHI とのインターフェイスであり、PHI は USB インターフェイスを使用してコンピュータと通信します。評価基板上には、PHI と通信するデバイスとして、ADS9224R ADC (SPI または multiSPI 経由) と EEPROM (I²C 経由) の 2 つがあります。この EEPROM は、ADS9224REVM-PDK プラットフォームの構成と初期化に必要な情報が事前プログラミングされた状態で出荷されます。ハードウェアが初期化されると、EEPROM は使用されなくなります。

3.1 ADC デジタル IO の multiSPI™

ADS9224REVM-PDK は、『ADS9224R データシート』に記載されているように、複数のインターフェイス モードをサポートしています。標準の SPI モード (シングル、デュアル、クワッド SDO ライン) に加えて、multiSPI モードはシングルおよびデュアル データの出力レートにも対応しています。PHI は 3.3V ロジックレベルで動作でき、ADC のデジタル I/O ラインに直接接続されます。表 3-1 に、SPI モードとパラレル バイト モードの両方で SPI ピンのプローブに使用できるテストポイントを示します。

表 3-1. SPI テストポイント

記号	信号	概要
TP1	RST	非同期リセット、アクティブ Low
TP2	READY / STR	データ キャプチャ用のデータ準備完了またはストロブ出力を示します。
TP3	SDO-0/0A	SPI モード: チャンネル A のデータ出力 0。
		パラレル バイト モード: データ バイトの最下位ビット (LSB)。
TP4	SDO-1/1A	SPI モード: チャンネル A のデータ出力 1。
		パラレル バイト モード: データ バイトの LSB+1。
TP6	SDO-2/2A	SPI モード: チャンネル A のデータ出力 2。
		パラレル バイト モード: データ バイトの LSB+2。
TP7	SDO-3/3A	SPI モード: チャンネル A のデータ出力 3。
		パラレル バイト モード: データ バイトの LSB+3。
TP9	SDO-4 / 0B	SPI モード: チャンネル A のデータ出力 4。
		パラレル バイト モード: データ バイトの LSB+4。
TP10	SDO-5 / 1B	SPI モード: チャンネル A のデータ出力 5。
		パラレル バイト モード: データ バイトの LSB+5。
TP11	SDO-6 / 2B	SPI モード: チャンネル A のデータ出力 6。
		パラレル バイト モード: データ バイトの LSB+6。
TP12	SDO-7 / 3B	SPI モード: チャンネル A のデータ出力 7。
		パラレル バイト モード: データ バイトからの MSB。
TP13	SCLK	シリアル インターフェースのクロック入力ピン。
TP14	SDI	シリアル データ入力ピン。
TP15	CS	チップ セレクト入力ピン、アクティブ Low
TP16	CONVST	変換開始入力ピン。

4 電源

PHI コントローラは、コンピュータの USB 電源を元にした、評価基板向けの複数の電源オプションを提供します。

ADS9224REVM 上の EEPROM は、PHI によって直接生成された 3.3V 電源を使用します。ADC とアナログ入力駆動回路は、評価基板の **TPS7A4700** から電力を供給します。**TPS7A4700** は低ノイズリニアレギュレータで、PHI 上のスイッチングレギュレータから出力された 5.5V 電源を使用して、よりクリーンな 5.0V 出力を生成します。ADC のデジタルセクションへの 3.3V 電源は、PHI 上の LDO レギュレータによって直接供給されます。

評価基板上の各アクティブ部品の電源は、その部品の近くに配置したセラミックコンデンサを使用してバイパスされます。加えて、評価基板のレイアウトは、負荷電流経路上のインダクタンスを最小化するために、可能な場合はバイパスコンデンサとその負荷の間に、太いパターンや大きな銅充填領域を使用しています。

LM7705 は -230mV オプションを出力し、完全差動入力アンプの負電源 (VS-) を駆動します。このオプションを使用すると、アンプの出力をグランドまでスイングし、ADC 入力でフルスケールの差動信号を実現できます。JP8 を [1-2] の位置に構成し、VS- に -230mV 電源を使用します。フルスケールレンジ全体を必要としない場合は、JP8 を [2-3] の位置に構成することで VS- を GND に接続できます。U8 は、JP7 のジャンパを取り外すことで無効にできます。表 4-1 に、評価基板の関連する電源テストポイントを示します。

表 4-1. 電源テストポイント

記号	信号	概要
TP17	GND	EVM グランド
TP18	LDO_IN_5V5	PHI EVM コントローラからの 5.5V 電源
TP19	VA	5-V アナログ電源
TP20	DVDD	3.3V デジタル電源
TP21	VS-	完全差動入力アンプの負電源

5 構成

このセクションでは、ADS9224xEVM-PDK を適切に動作させるために完了する必要がある初期ハードウェアおよびソフトウェアの設定手順について説明します。

5.1 デフォルトのジャンパ設定

JP1-JP2 および JP3-JP4 は、差動アナログ ソースをそれぞれチャンネル A およびチャンネル B 入力に接続するために使われます。また、ジャンパ JP1 と JP4 にシャントを使用することで、負入力をグラウンドに接続し、シングルエンド信号に対応できます (セクション 2.1 を参照)。

図 5-1 に、出荷時のデフォルトのジャンパの位置と設定を示します。

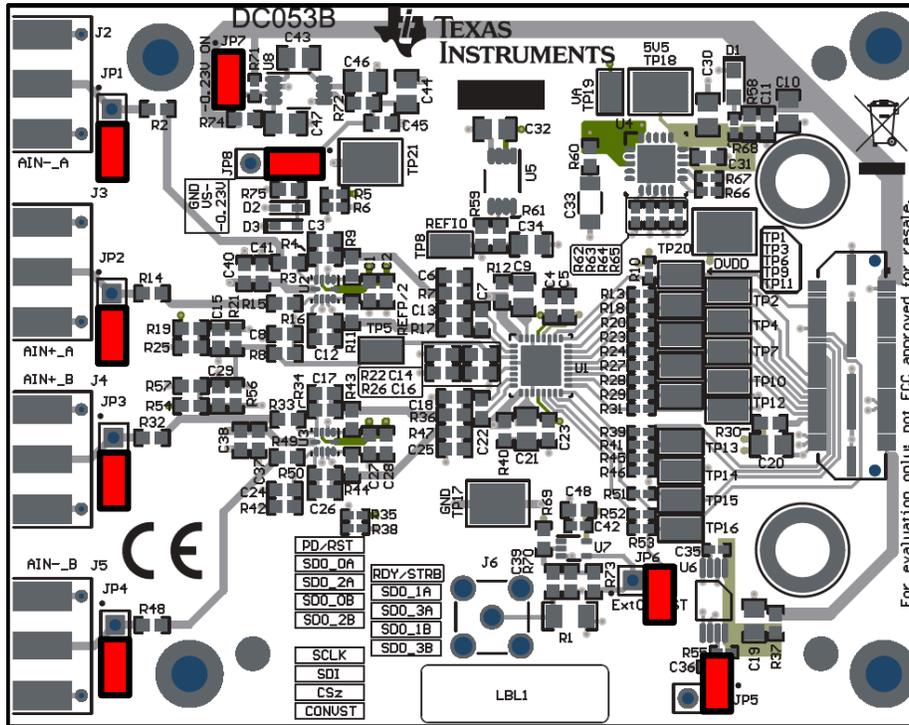


図 5-1. ADS9224REVM-PDK のジャンパ位置

これらの各ジャンパの機能と、それぞれのデフォルトの構成を、表 5-1 に示します。

表 5-1. デフォルトのジャンパ構成

記号	デフォルト構成	概要
JP1	オープン	チャンネル A の負の差動入力。シングルエンド信号用に JP1 ピン 1 と JP1 ピン 2 をシャントすることで、このピンをグラウンドに接続できます。
JP2	オープン	チャンネル A の正の差動入力またはシングルエンド信号用入力。
JP3	オープン	チャンネル B の負の差動入力。シングルエンド信号用に JP3 ピン 1 と JP3 ピン 2 をシャントすることで、このピンをグラウンドに接続できます。
JP4	オープン	チャンネル B の正の差動入力またはシングルエンド信号用入力。
JP5	オープン	EEPROM 書き込み保護機能 (EEPROM 書き換え無効)。
JP6	オープン	外部 CONVST は切断されています。
JP7	インストール済み	U8 LDO のシャットダウンピンは無効化されています。
JP8	1-2	完全差動入力アンプの負電源は -230mV に接続されています。

5.2 EVM グラフィカル ユーザー インターフェイス (GUI) ソフトウェアのインストール

EVM GUI インストーラの最新バージョンを ADS9224R の「*Tools and Software*」(ツールとソフトウェア) フォルダからダウンロードし、GUI インストーラを実行してユーザーのコンピュータに EVM GUI ソフトウェアをインストールします。

注

EVM GUI インストーラをローカル ハードディスクにダウンロードする前に、コンピュータで実行されているアンチウイルスソフトウェアを手動で無効にします。そうしないと、アンチウイルス設定によっては、エラーメッセージが表示されるか、*installer.exe* ファイルが削除される場合があります。

ライセンス契約に同意し、画面の指示に従ってインストールを完了します。

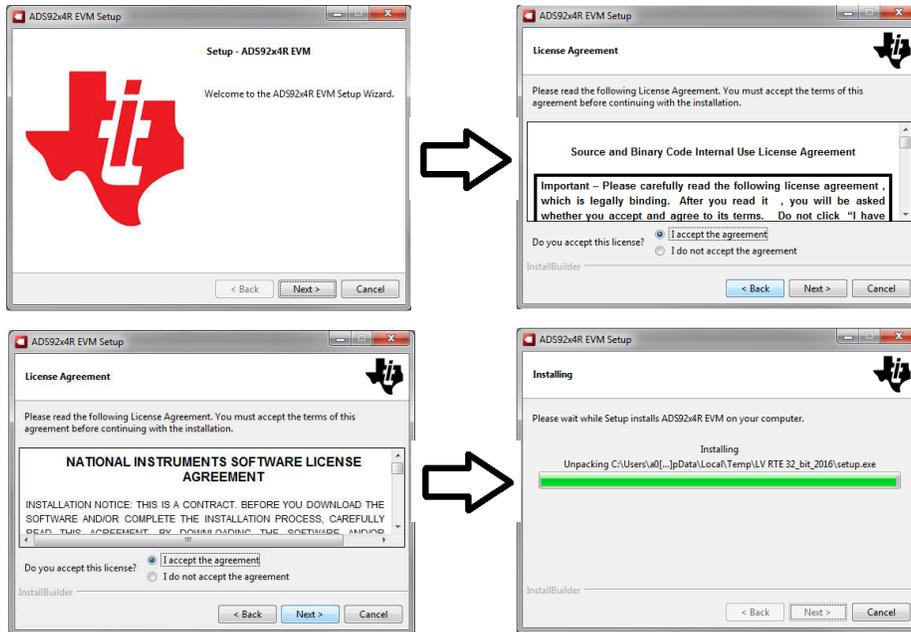


図 5-2. ADS9224R ソフトウェア インストールのプロンプト

ADS9224REVM GUI インストールの一部として、デバイスドライバのインストールを示すプロンプトが画面に表示されます。続行するには、「Next」(次へ)をクリックします。

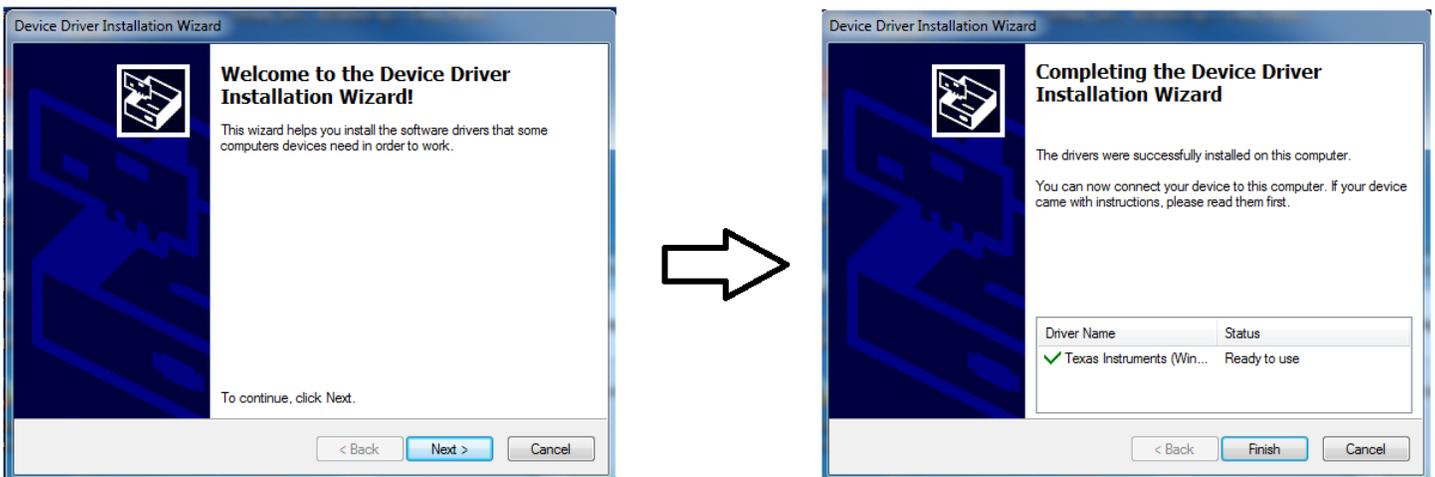


図 5-3. デバイスドライバのインストール ウィザードのプロンプト

注

画面に、Windows がこのドライバ ソフトウェアの発行者を確認できないという通知が表示されることがあります。「*Install this driver software anyway*」を選択します。

ADS9224xEVM-PDK には *LabVIEW™* ランタイム エンジンが必要で、まだインストールされていない場合は、このソフトウェアのインストールを求めるメッセージが表示されます。

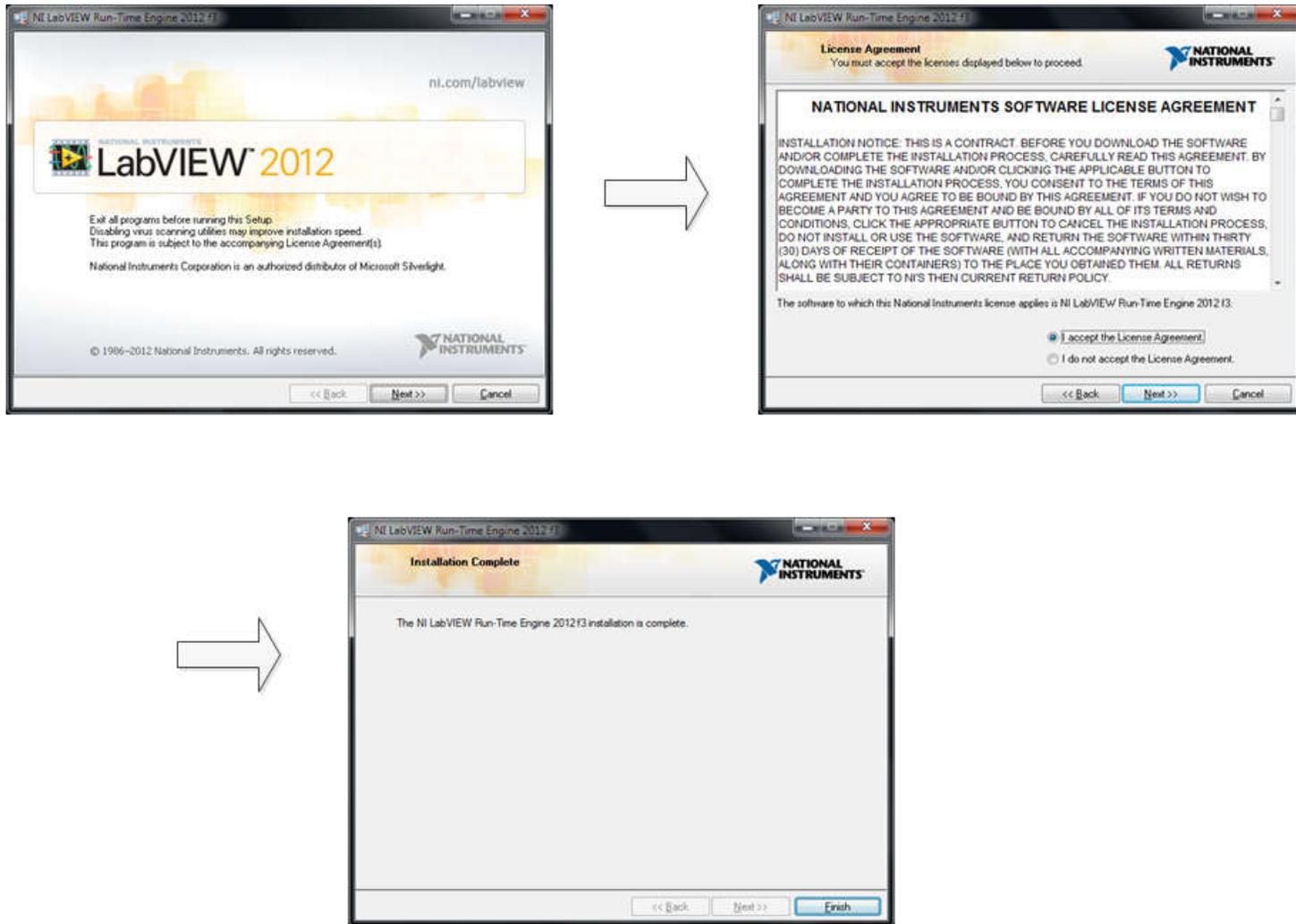


図 5-4. LabVIEW ランタイム エンジンのインストール

これらのインストール後、[図 5-5](#) に示すように、`C:\Program Files (x86)\Texas Instruments\ADS9224REVM` が表示されることを確認します。

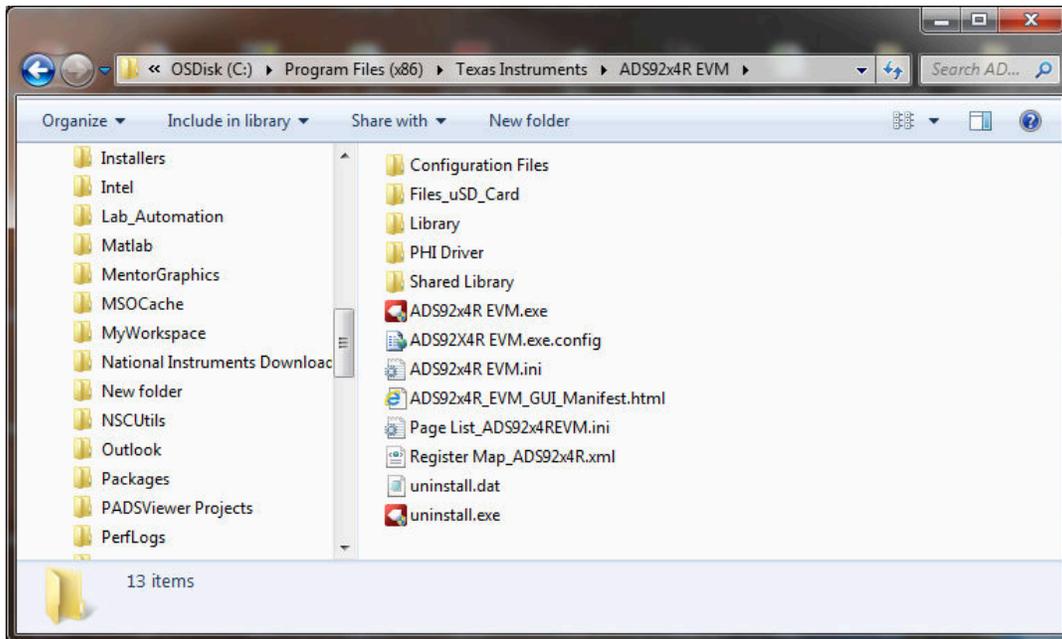


図 5-5. インストール後の ADS9224REVM-PDK フォルダ

6 動作

以下の手順は、ADS9224REVM-PDK をコンピュータに接続し、ADS9224R の性能を評価するためのステップバイステップのガイドです。

1. 図 6-1 に示すように、ADS9224REVM を PHI に接続して、2 本のねじを取り付けます。
2. 付属の USB ケーブルを使用して、PHI をコンピュータに接続します。
 - PHI の LED D5 が点灯し、PHI が電源オンになっていることを示します。
 - PHI の LED D1 および D2 が点滅を始め、PHI が起動し PC と通信していることを示します。

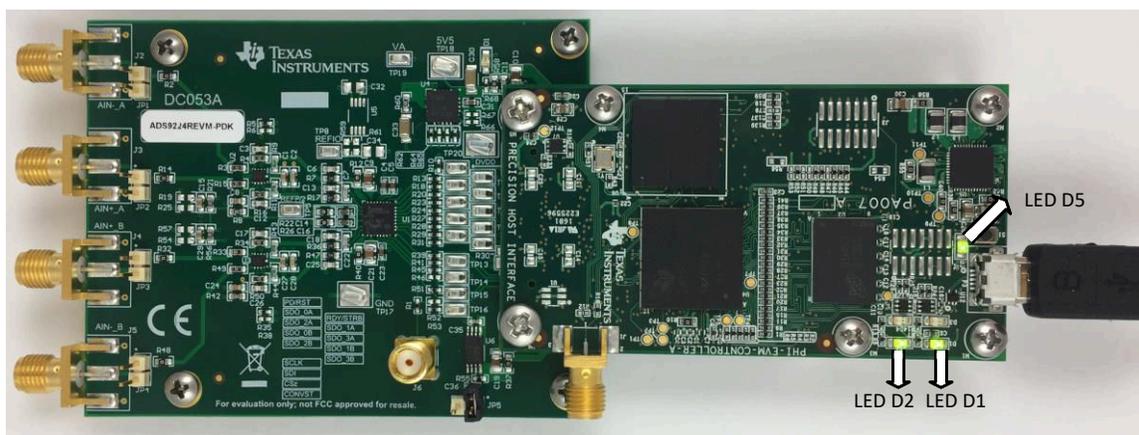


図 6-1. EVM-PDK ハードウェア セットアップおよび LED インジケータ

3. ADS92x4R EVM.exe のファイルをダブルクリックし、ADS9224REVM-PDK GUI ソフトウェアを起動します。図 6-2 に ADS9224REVM ソフトウェア フォルダを示します。

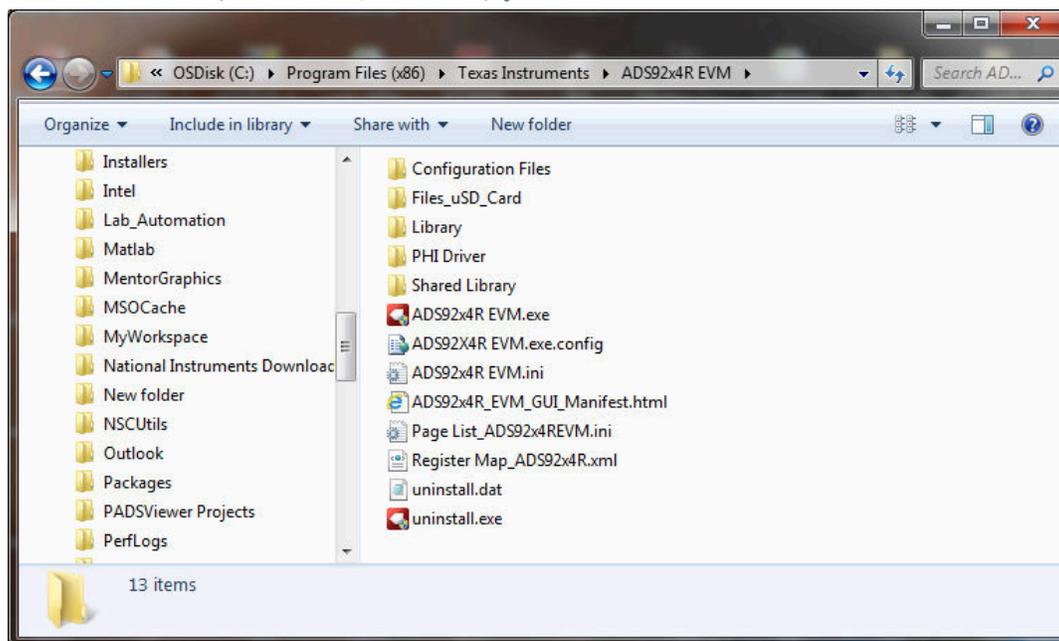


図 6-2. EVM GUI ソフトウェアの起動

6.1 EVM GUI グローバル設定による ADC 制御

EVM GUI では、ADC デジタル インターフェイスのレベルやタイミング構成に直接アクセスすることはできませんが、EVM GUI を使用すると、ADS9224R の事実上すべての機能に対して高度な制御が可能です。使用できる機能には、インターフェイス モード、サンプリング レート、キャプチャするサンプル数があります。

図 6-3 に、GUI の入力パラメータとデフォルト値を示します。これらを使用して、ADS9224R の各種機能を実行できます。これらの設定はグローバルであり、左ペインの上部にある「Pages」(ページ) セクションにリストされているすべてのページに適用されます。

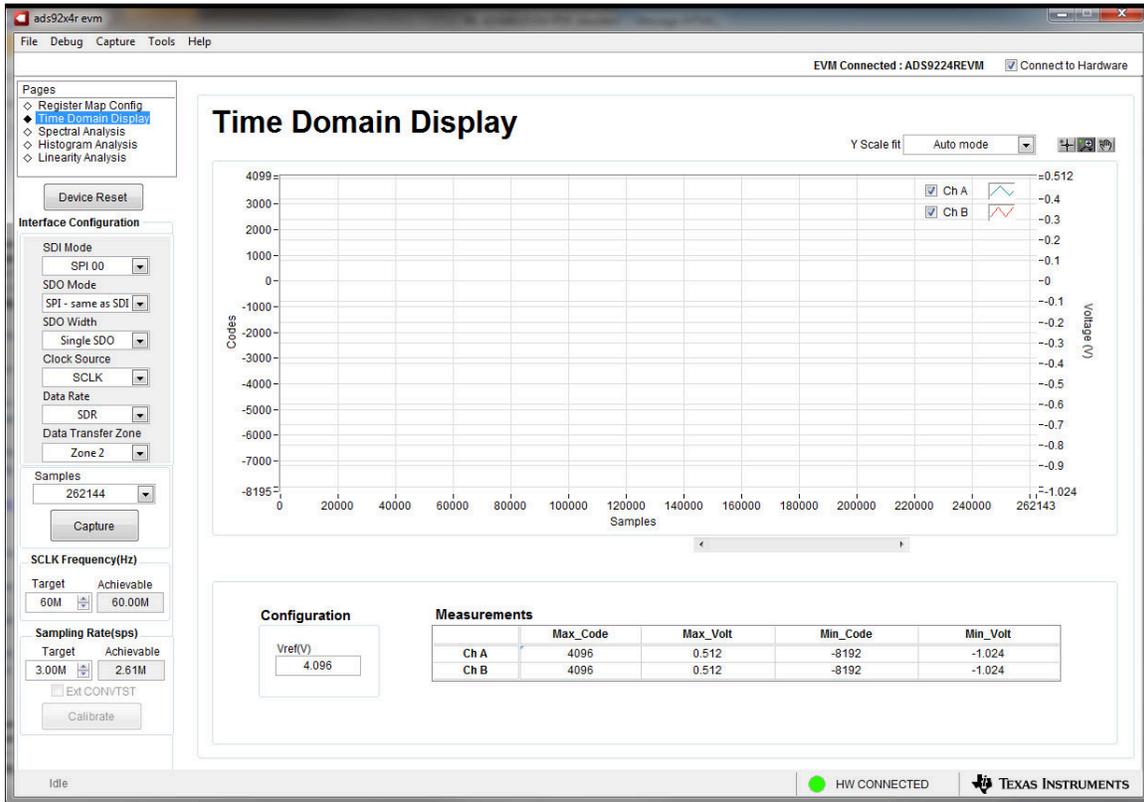


図 6-3. EVM GUI グローバル入力パラメータ

このペインのホスト構成オプションを使用すると、ADS9224R で使用可能な各種の SPI および multiSPI ホスト インターフェイス オプションから選択できます。ホストは、データ キャプチャ用に選択したモードに関係なく、単一の SDI レーンで標準の SPI プロトコルを使用して ADS9224R と常に通信します。

「Interface Configuration」(インターフェイス構成) サブメニューのドロップダウン ボックスを使用して、データ キャプチャ プロトコルを選択できます。「SDO Width」(SDO 幅) ドロップダウン メニューでは、シングル、デュアル、およびクワッド SDO レーンを選択できます。「SDO Mode」(SDO モード) ドロップダウン メニューでは、標準 SPI モードと multiSPI モードを選択できます。ADS9224REVM-PDK ソフトウェアは、デュアルおよびクワッド SDO レーンを使用する場合は 3MSPS の最大スループット、シングル SDO レーンを使用する場合は 2.61MSPS の最大スループットをサポートします。最大スループットを 3MSPS にするには、デュアルまたはクワッド SDO レーンを選択します。

SPI モードでは、「SDI Mode」(SDI モード) ドロップダウン メニューを使用して、CPOL と CPHA の 4 つの SPI プロトコルの組み合わせから選択できます。

multiSPI モードでは、「Data Rate」(データレート) ドロップダウン メニューで SDR モードまたは DDR モードを選択できます。各モードの詳細な説明については、『ADS9224R データシート』を参照してください。選択したデータ キャプチャ プロトコルが、「Protocol Selected」(選択したプロトコル) インジケータ ボックスに要約されます。

このペインで「SCLK Frequency」(SCLK 周波数)と「Sampling Rate」(サンプリングレート)を選択します。これら2つのパラメータに目標値を入力すると、選択したデバイスプロトコルのタイミング制約を考慮して、実現できる最適な値がGUIによって計算されます。

ターゲット SCLK 周波数 (Hz) を指定します。GUI は、PHI PLL 設定を変更することで、可能な限りこの周波数に一致させようとします。ただし、達成可能な周波数は、入力された目標値と異なる場合があります。同様に、**Target Sampling Rate** (目標サンプリングレート) 引数 (Hz) を変更することで、ADC のサンプリングレートを調整できます。実現可能な ADC サンプリングレートは、印加される SCLK 周波数および選択された デバイス モードによって、目標値と異なる場合があります。次に、最も近い達成可能な一致が表示されます。したがって、このペインを使用すると、対応するテストシナリオに最適な設定が見つかるまで、ADS9224R で使用可能な各種設定を反復的にテストできます。

「Device Reset」(デバイスリセット) ボタンは、ADS9224REVM と GUI の両方に対するマスタリセットとして機能します。ボタンが押されると、ADC は『ADS9224R データシート』に記載されているリセット構成にリセットされます。また、GUI はインターフェイス構成設定とレジスタ マップを更新し、デバイスのリセット状態を反映します。

6.2 レジスタ マップ構成ツール

ADS9224R のレジスタを表示および変更するには、レジスタ マップ構成ツールを使用します。このツールを選択するには、左ペインの上部にある「Pages」(ページ) セクションにある「Register Map Config」(レジスタ マップ構成) ラジオ ボタンをクリックします (図 6-4 を参照)。電源投入時、このページの値は、ADC に対して指定された最大サンプリングレートで ADC サンプリングを有効にするホスト構成設定に対応します。対応する値フィールドをダブルクリックして、レジスタ値を編集します。インターフェイスモード設定がレジスタ値の変更の影響を受ける場合、この変更は直ちに左ペインに反映されます。レジスタ値の変更の影響は、図 6-4 で説明されているように、更新モードの選択に基づいて ADS9224R デバイスの ADS9224REVM-PDK に反映されます。

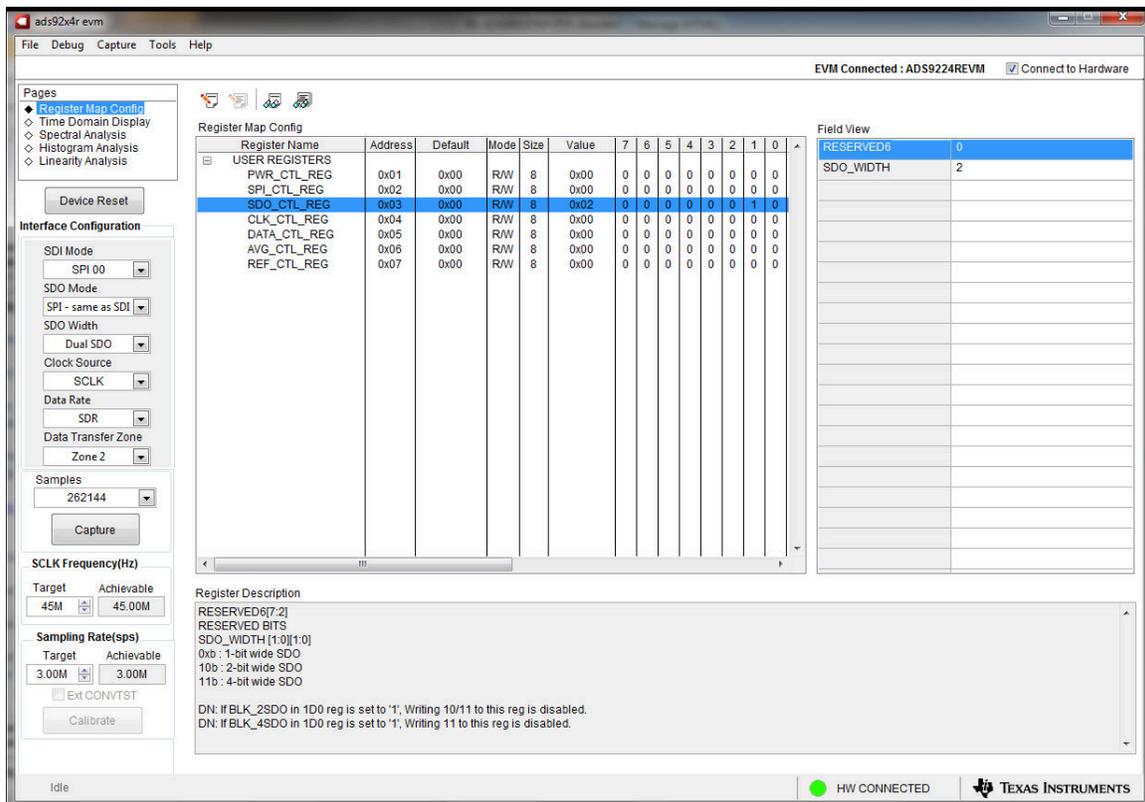


図 6-4. レジスタ マップ構成

6.3 時間ドメイン表示ツール

時間ドメイン表示ツールを使用すると、特定の入力信号に対する ADC の応答を視覚化できます。このツールは、動作の検討、ADC や駆動回路の重大な問題のデバッグの両方に役立ちます。

現在のインターフェイス モードの設定に従って、ADS9224R から選択した数のサンプルのデータのキャプチャをトリガするには、[図 6-5](#) の左ペインに表示される「Capture」(キャプチャ) ボタンを使用します。サンプル インデックスは x 軸上にあります。2 つの y 軸に、対応する出力コードと、指定されたリファレンス電圧に基づく等価アナログ電圧が表示されます。チャンネル A (Ch A) データまたはチャンネル B (Ch B) データを表示するには、[図 6-5](#) の右上のセクションに示すように、適切なチャンネルを選択します。以降のセクションで説明されているいずれかの分析ツールにページを切り替えると、同じデータセットに対して計算が実行されます。

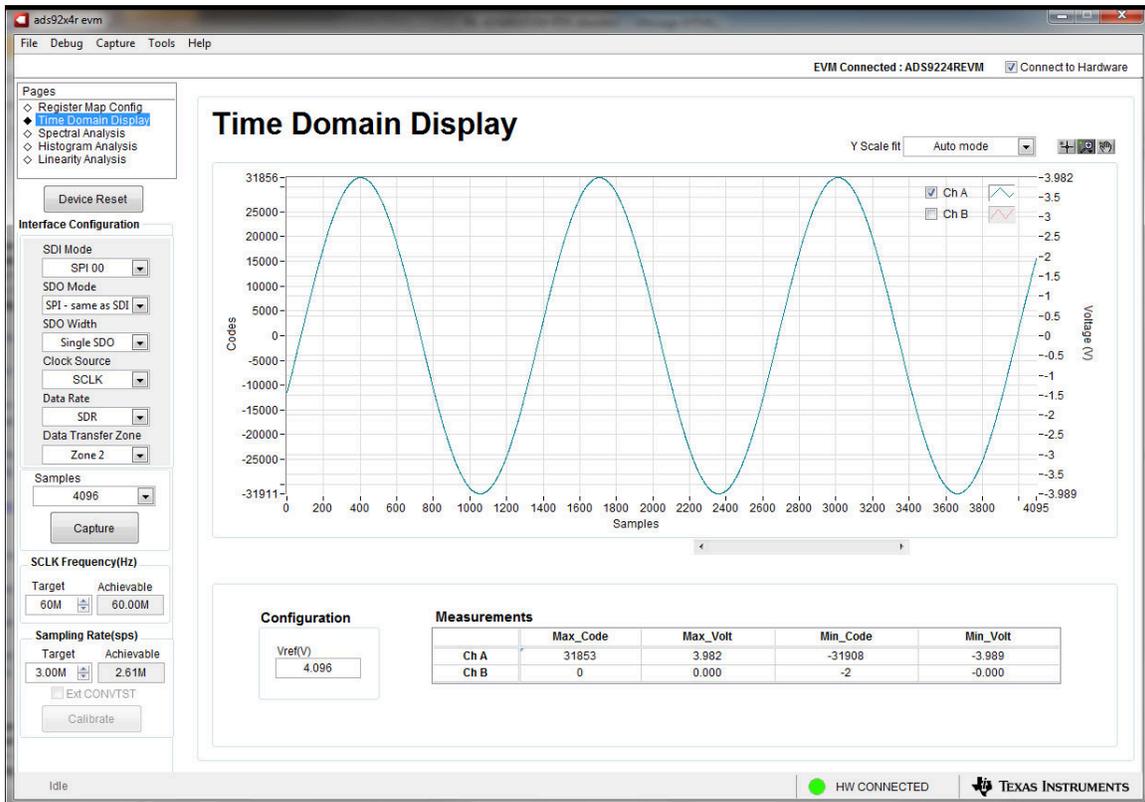


図 6-5. 時間ドメイン表示ツールオプション

6.4 スペクトル分析ツール

スペクトル解析ツールを使用すると、ADS9224R 逐次比較型 (SAR) ADC のダイナミック性能 (SNR、THD、SFDR、SINAD、ENOB) を評価できます。評価は、7 項 Blackman-Harris ウィンドウ設定を使用して、シングルトーン正弦波信号 FFT 解析により実行します。「None」(なし) のウィンドウ設定は、DC 入力の全周波数帯域のノイズ スプリアスを検索するために使用できます。

ダイナミック性能を評価するには、外部差動ソースの仕様が ADC より良好である必要があります。測定されるシステム性能が、信号ソースの性能によって制限されないようにする必要があります。したがって、外部基準電圧ソースは、表 6-1 に記載されているソース要件を満たす必要があります。

表 6-1. ADS9224R の評価用外部ソース要件

仕様の説明	仕様値
信号周波数	$f_S / 2$ を下回る値
外部ソース タイプ	平衡差動型
外部ソースの同相電圧	0V またはフローティング
ソース差動信号 (-0.5dBFS での V_{PP} 振幅)	$\pm 3.875V_P$ または $7.75V_{PP}$
最大ノイズ	$20\mu V_{RMS}$
最小 SNR	103.2 dB
最大 THD	-120 dB

最大スループット 3MSPS で 2KHz の SNR および ENOB を評価するには、サンプル数が 65,536 以上である必要があります。

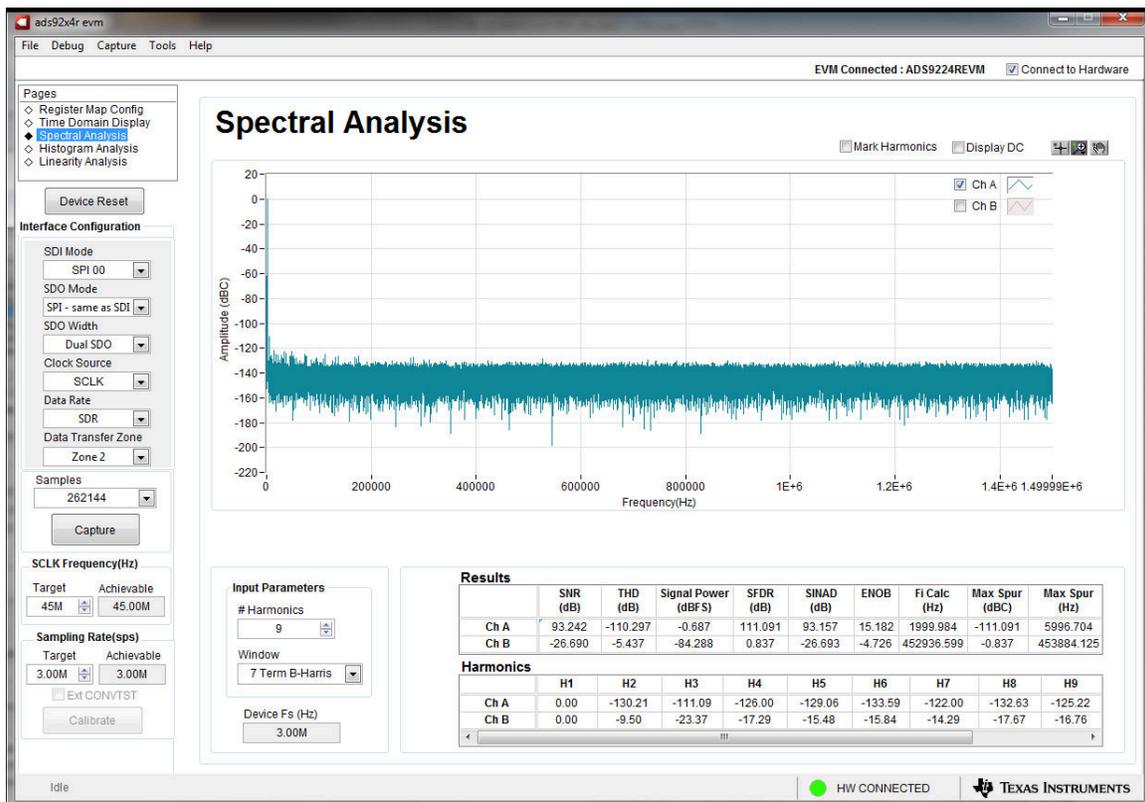


図 6-6. スペクトル分析ツール

最後に、FFT ツールには、非コヒーレント サンプリングの影響を軽減するために必要なウィンドウ処理オプションが含まれています (詳細な説明はこのドキュメントの範囲外で)。7 項 **Blackman Harris** ウィンドウはデフォルトのオプションであり、最大 24 ビットの ADC の周波数成分を分解するのに十分なダイナミックレンジがあります。「None」(なし) のオプションは、ウィンドウを使用しない場合 (または長方形のウィンドウを使用する場合) に対応しており、推奨されません。

6.5 ヒストグラム ツール

ノイズが原因で、ADC の分解能は低下します。ヒストグラム ツールを使用して、有効分解能を推定できます。有効分解能は、DC 信号を測定するときに ADC に接続されるさまざまなソースによって発生するノイズに起因する ADC 分解能損失のビット数を示したものです。ソース (入力駆動回路、リファレンス駆動回路、ADC 電源、ADC など) からの ADC 出力へのノイズ結合の累積影響は、特定のチャンネルに印加される DC 入力を複数変換することで得られる ADC 出力コード ヒストグラムの標準偏差に反映されます。

図 6-7 に示すように、「Capture」(キャプチャ) ボタンをクリックすると DC 入力に対応するヒストグラムが表示されます。

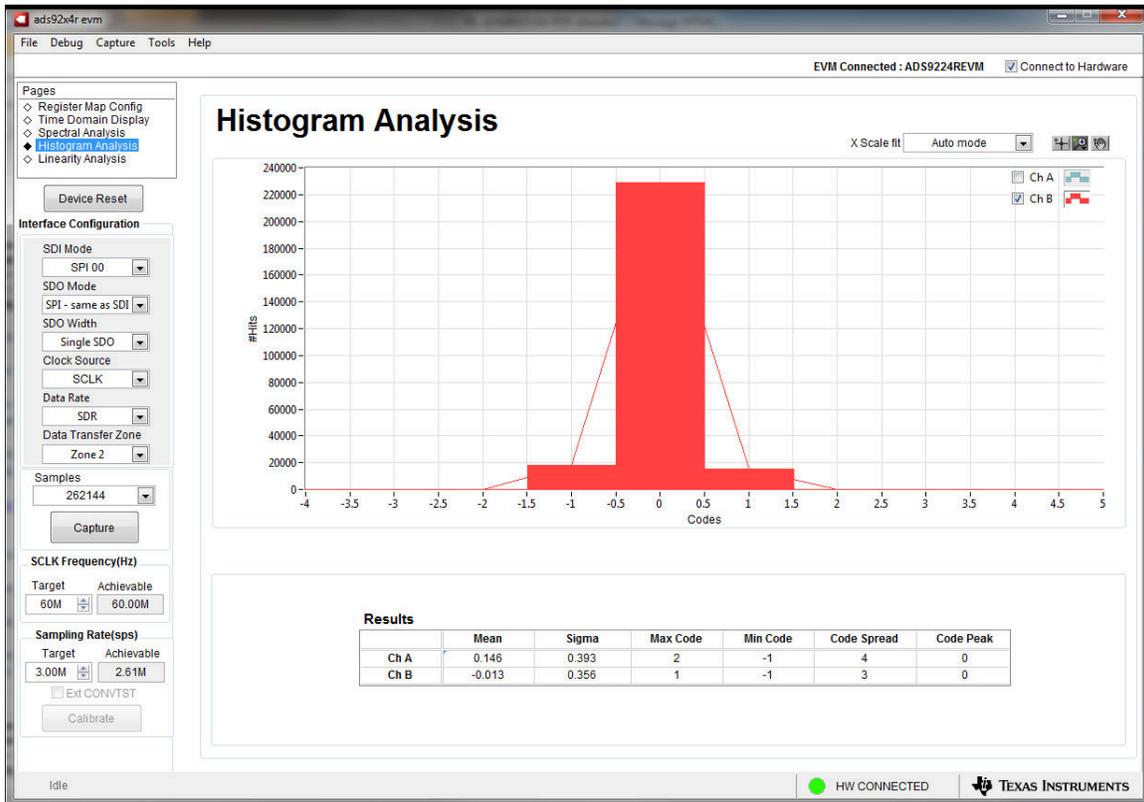


図 6-7. ヒストグラム分析ツール

7 ADS9224REVM の部品表、PCB レイアウト、および回路図

このセクションには、ADS9224REVM の部品表、PCB レイアウト、評価基板の回路図が掲載されています。

7.1 部品表 (BOM)

次の表に、ADS9224REVM の部品表を示します。

表 7-1. ADS9224REVM 部品表

記号	数量	値	概要	パッケージ記号	部品番号	メーカー
!PCB1	1		プリント基板		DC053	任意
C1, C8, C15, C24, C27, C29, C37, C39, C40	9	0.1uF	コンデンサ、セラミック、0.1μF、16V、±10%、X7R、0603	0603	885012206046	Wurth Elektronik
C2, C28, C38, C41	4	0.01uF	コンデンサ、セラミック、0.01uF、10V、±10%、X7R、0603	0603	0603ZC103KAT2A	AVX
C3, C12, C17, C26	4	100pF	コンデンサ、セラミック、100pF、50V、±1%、C0G/NP0、0603	0603	06035A101FAT2A	AVX
C4,C5,C14,C16,C 23,C31,C48	7	1uF	コンデンサ、1uF、25V、±10%、X7R、0603	0603	CL10B105KA8NNNC	Samsung
C6, C13, C18, C25	4	330pF	コンデンサ、セラミック、330pF、50V、±5%、C0G/NP0、0603	0603	C0603C331J5GACTU	Kemet
C7, C22	2	3300pF	コンデンサ、セラミック、3300pF、50V、±5%、C0G/NP0、0603	0603	GRM1885C1H332JA01D	MuRata
C9, C10, C19, C20, C21, C30, C47	7	10uF	コンデンサ、セラミック、10μF、16V、±10%、X7R、0805	0805	CL21B106K0QNNNE	Samsung Electro-Mechanics
C11	1	1000pF	コンデンサ、セラミック、1000pF、50V、±1%、C0G/NP0、0603	0603	GRM1885C1H102FA01J	MuRata
C33	1	47uF	コンデンサ、セラミック、47uF、25V、±20%、X5R、1206_190	1206_190	C3216X5R1E476M160AC	TDK
C35, C36, C42	3	0.1uF	コンデンサ、セラミック、0.1μF、16V、±10%、X7R、0402	0402	GRM155R71C104KA88D	MuRata
C43, C46	2	4.7uF	コンデンサ、セラミック、4.7μF、16V、±10%、X5R、0805	0805	CL21A475K0FNNNE	Samsung Electro-Mechanics
C44	1	22uF	コンデンサ、セラミック、22μF、16V、±10%、X5R、0805	0805	CL21A226K0QNNNE	Samsung Electro-Mechanics
C45	1	0.47uF	コンデンサ、セラミック、0.47uF、16V、±10%、X5R、0603	0603	GRM188R61C474KA93D	MuRata
D1	1	緑	LED、緑、SMD	LED_0805	APT2012LZGCK	Kingbright

表 7-1. ADS9224REVM 部品表 (続き)

記号	数量	値	概要	パッケージ記号	部品番号	メーカー
D2, D3	2	75V	ダイオード、スイッチング、75V、0.3A、SOD-523F	SOD-523F	1N4148WT	Fairchild Semiconductor
H1、H2、H3、H4	4		ナベ小ねじ、十字ねじ 4-40	小ねじ、4-40、1/4 インチ	PMSSS 440 0025 PH	B&F Fastener Supply
H6、H7、H8、H9	4		六角スタンドオフ、#4-40、アルミニウム、1/4 インチ	1/4 インチ、アルミ ニウム、六角スタン ドオフ	1891	Keystone
H10、H11	2		ナベ小ねじ、十字ねじ M3		RM3X4MM 2701	APM HEXSEAL
H12、H13	2		丸型スタンドオフ M3 スチール 5mm	丸型スタンドオフ M3 スチール 5mm	9774050360R	Wurth Elektronik
J1	1		ヘッダ (シールド付き)、19.7mil、30x2、金、SMT	ヘッダ (シールド付 き)、19.7mil、 30x2、SMT	QTH-030-01-L-D-A	Samtec
J2、J3、J4、J5	4		コネクタ、エンド ローンチ SMA、50Ω、SMT	エンド ローンチ SMA	142-0701-801	Cinch の接続
J6	1		SMA ストレート PCB ソケット、ダイ キャスト、50Ω、TH	SMA ストレート PCB ソケット、ダイ キャスト、TH	5-1814832-1	TE の接続
JP1、JP2、JP3、 JP4、JP5、JP6、 JP7	7		ヘッダ、100mil、2x1、金、TH	ヘッダ、100mil、 2x1、TH	HTSW-102-07-G-S	Samtec
JP8	1		ヘッダ、100mil、3x1、金、TH	ヘッダ、100mil、 3x1、TH	HTSW-103-07-G-S	Samtec
LBL1	1		熱転写プリンタブル ラベル、幅 0.650 インチ x 高さ 0.200 インチ、ロールあたり 10,000	PCB ラベル 0.650 x 0.200 インチ	THT-14-423-10	Brady
R1	1	49.9	RES、49.9、1%、0.25W、1206	1206	RC1206FR-0749R9L	Yageo America
R2、R12、R14、 R22、R26、R32、 R40、R48、R74	9	0	RES、0、1%、0.1W、AEC-Q200 グレード 0、0603	0603	RMCF0603ZT0R00	Stackpole Electronics Inc
R3、R4、R15、 R16、R33、R34、 R49、R50	8	1.00k	RES、1.00k、0.1%、0.1W、0603	0603	RT0603BRD071KL	Yageo America

表 7-1. ADS9224REVM 部品表 (続き)

記号	数量	値	概要	パッケージ記号	部品番号	メーカー
R5, R10, R35, R55, R68, R71	6	10.0k	RES, 10.0k, 1%, 0.1W, 0402	0402	ERJ-2RKF1002X	Panasonic
R7, R17, R36, R47	4	4.32	RES, 4.32, 1%, 0.1W, AEC-Q200 グレード 0, 0603	0603	CRCW06034R32FKEA	Vishay-Dale
R8, R21, R42, R56	4	100	RES, 100, 1%, 0.1W, 0603	0603	RC0603FR-07100RL	Yageo America
R9, R11, R43, R44	4	10.0	RES, 10.0, 0.1%, 0.1W, 0603	0603	TNPW060310R0BEEA	Vishay-Dale
R13, R18, R20, R23, R24, R27, R28, R29, R31, R39, R41, R45, R51, R53	14	0	RES, 0, 5%, 0.1W, AEC-Q200 グレード 0, 0402	0402	ERJ-2GE0R00X	Panasonic
R30	1	5.11	RES, 5.11, 1%, 0.1W, AEC-Q200 グレード 0, 0603	0603	CRCW06035R11FKEA	Vishay-Dale
R37	1	0	RES, 0, 5%, 0.1W, AEC-Q200 グレード 0, 0603	0603	ERJ-3GEY0R00V	Panasonic
R58, R72, R75	3	0	RES, 0, 5%, 0.1W, 0603	0603	ERJ-3GEY0R00V	Panasonic
R60	1	0.1	RES, 0.1, 1%, 0.1W, 0603	0603	ERJ-3RSFR10V	Panasonic
R62, R65	2	0	RES, 0, 5%, 0.063W, 0402	0402	ERJ-2GE0R00X	Panasonic
R69	1	1.24k	RES, 1.24k, 1%, 0.1W, 0603	0603	RC0603FR-071K24L	Yageo
R70	1	1.00k	RES, 1.00k, 1%, 0.1W, 0603	0603	ERJ-3EKF1001V	Panasonic
SH-J1, SH-J2, SH-J3, SH-J4, SH-J5, SH-J6, SH-J7, SH-J8	8		ジャント, 100mil, 金メッキ, 黒	ジャント 2 位置 100mil	881545-2	TE の接続
TP1, TP2, TP3, TP4, TP5, TP6, TP7, TP8, TP9, TP10, TP11, TP12, TP13, TP14, TP15, TP16, TP19	17		テスト ポイント, ミニチュア, SMT	Testpoint_Keystone_Miniature	5015	Keystone

表 7-1. ADS9224REVM 部品表 (続き)

記号	数量	値	概要	パッケージ記号	部品番号	メーカー
TP17、TP18、 TP20、TP21	4		テストポイント、コンパクト、SMT	Testpoint_Keystone_Compact	5016	Keystone
U1	1		デュアル、低レイテンシ、同時サンプリング SAR ADC、RHB0032E (VQFN-32)	RHB0032E	ADS9224RRHB	テキサス・インスツルメンツ
U2、U3	2		低ノイズ、高精度、150MHz、完全差動アンプ、RUN0010A (WQFN-10)	RUN0010A	THS4551IRUNR	テキサス・インスツルメンツ
U4	1		36V、1A、4.17uVRMS、RF LDO 電圧レギュレータ、RGW0020A (VQFN-20)	RGW0020A	TPS7A4700RGWR	テキサス・インスツルメンツ
U6	1		I2C BUS EEPROM (2 線式)、TSSOP-B8	TSSOP-8	BR24G32FVT-3AGE2	Rohm
U7	1		シングル シュミットトリガ インバータ、DCK0005A (SOT-SC70-5)	DCK0005A	SN74LVC1G14DCKT	テキサス・インスツルメンツ
U8	1		低ノイズ負バイアス ジェネレータ、8 ピン ミニ SOP、鉛フリー	DGK0008A	LM7705MM/NOPB	テキサス・インスツルメンツ
C32	0	1uF	コンデンサ、セラミック、1uF、10V、±10%、X7R、0805	0805	0805ZC105KAT2A	AVX
C34	0	10uF	コンデンサ、セラミック、10uF、16V、±10%、X7R、0805	0805	CL21B106KQNNNE	Samsung Electro-Mechanics
FID1、FID2、FID3	0		フィジューショナル マーク。購入または取り付け不要。	該当なし	該当なし	該当なし
H5	0		ケーブル、USB-A から micro USB-B、1m		102-1092-BL-00100	CnC Tech
R6、R38	0	10.0k	RES、10.0k、1%、0.1W、0402	0402	ERJ-2RKF1002X	Panasonic
R19、R25、R54、 R57	0	100k	RES、100k、0.1%、0.1W、0603	0603	RT0603BRD07100KL	Yageo America
R46、R52	0	0	RES、0、5%、0.1W、AEC-Q200 グレード 0、0402	0402	ERJ-2GE0R00X	Panasonic
R59	0	1.00k	抵抗、1.00k、1%、0.1W、AEC-Q200 グレード 0、0603	0603	CRCW06031K00FKEA	Vishay-Dale
R61	0	0.22	RES、0.22、1%、0.1W、0603	0603	ERJ-3RQFR22V	Panasonic
R63、R64、R66、 R67	0	0	RES、0、5%、0.063W、0402	0402	ERJ-2GE0R00X	Panasonic
R73	0	0	RES、0、1%、0.1W、AEC-Q200 グレード 0、0603	0603	RMCF0603ZT0R00	Stackpole Electronics Inc
U5	0		3uVpp/V ノイズ、3ppm/°C ドリフト、高精度シリーズ電圧リファレンス、DGK0008A (VSSOP-8)	DGK0008A	REF5025AIDGKR	テキサス・インスツルメンツ

7.2 PCB レイアウト

図 7-1 ~ 図 7-5 に評価基板の PCB レイアウトを示します。

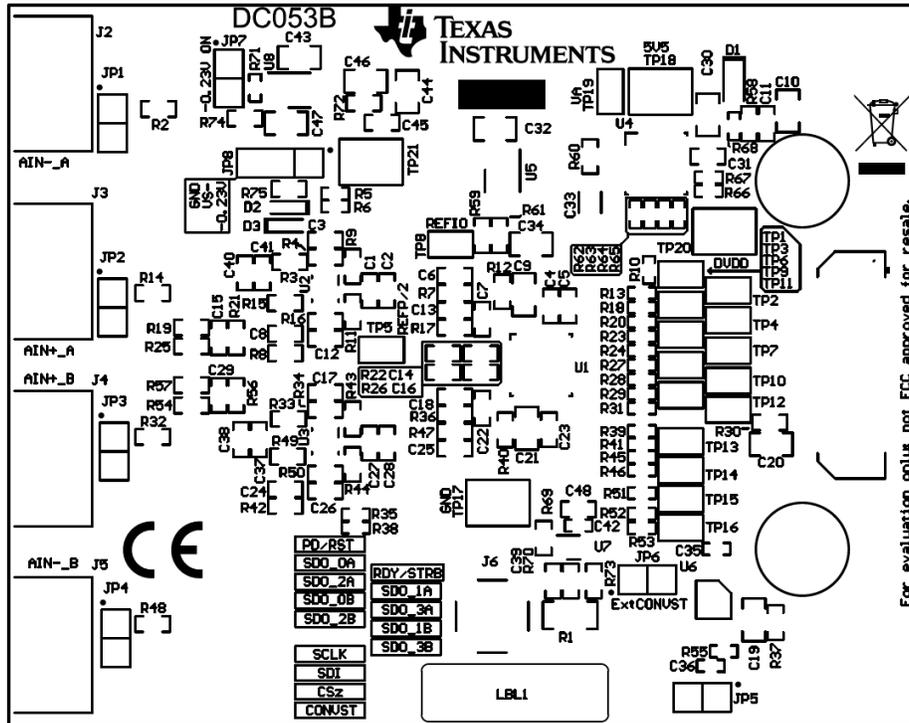


図 7-1. ADS9224REVM の PCB 上面オーバーレイ

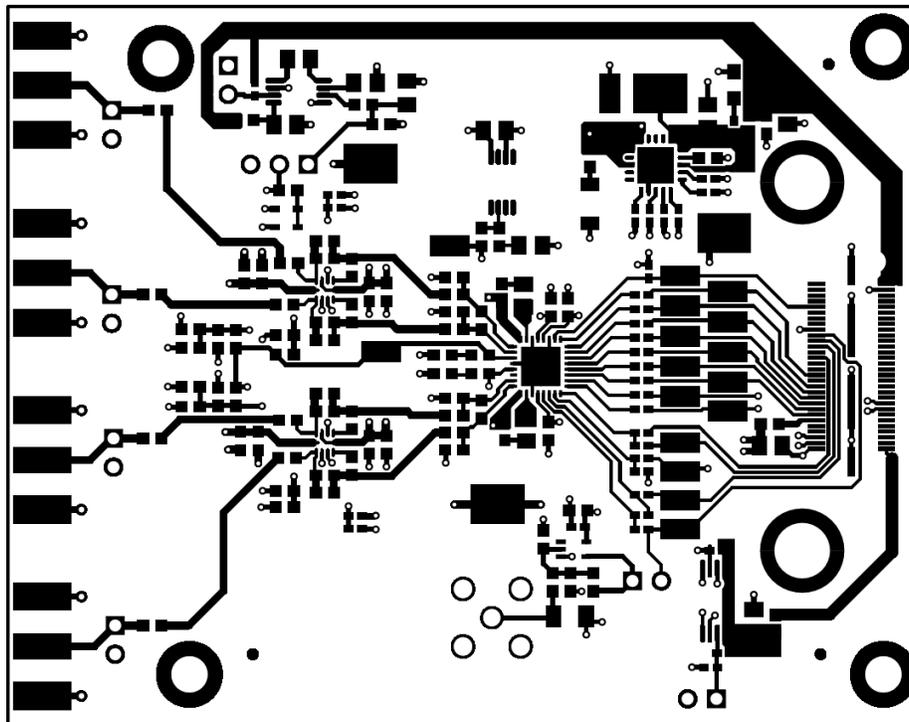


図 7-2. ADS9224REVM PCB レイヤ 1: 上層

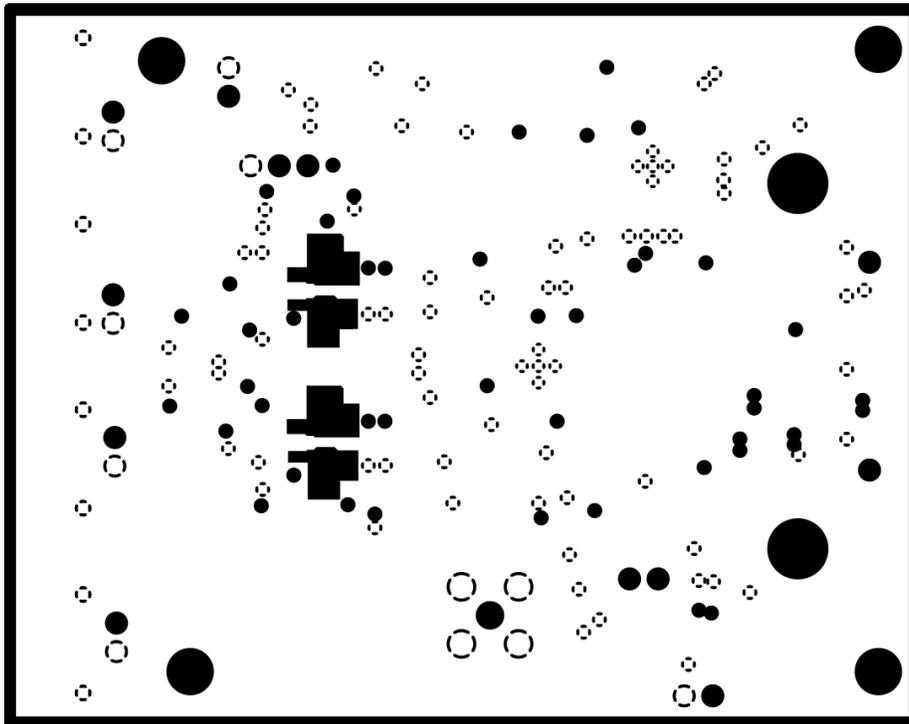


図 7-3. ADS9224REVM PCB レイヤ 2: GND プレーン

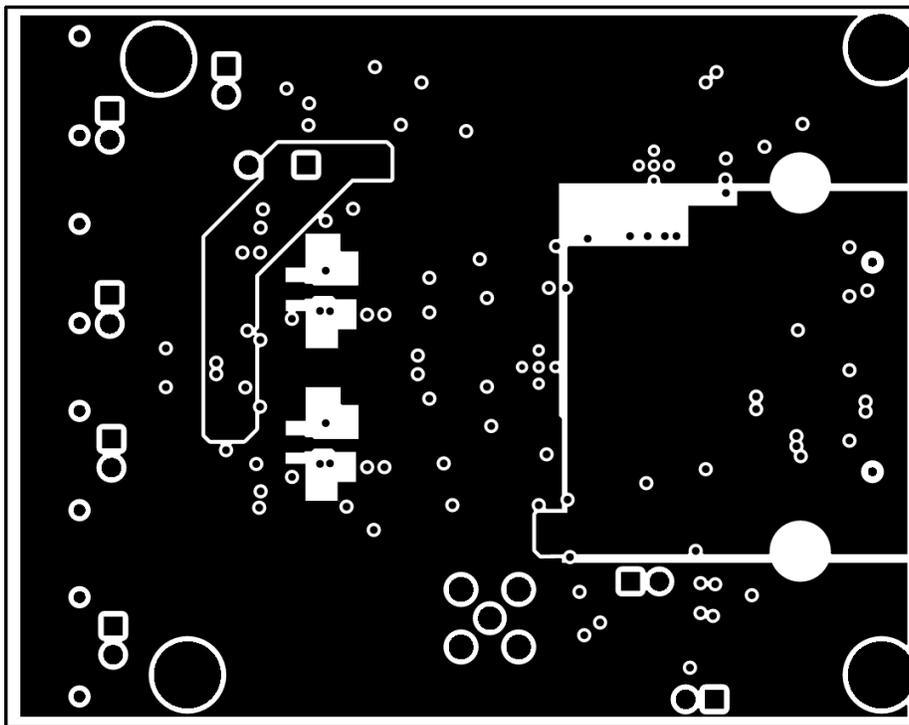


図 7-4. ADS9224REVM PCB レイヤ 3: 電源プレーン

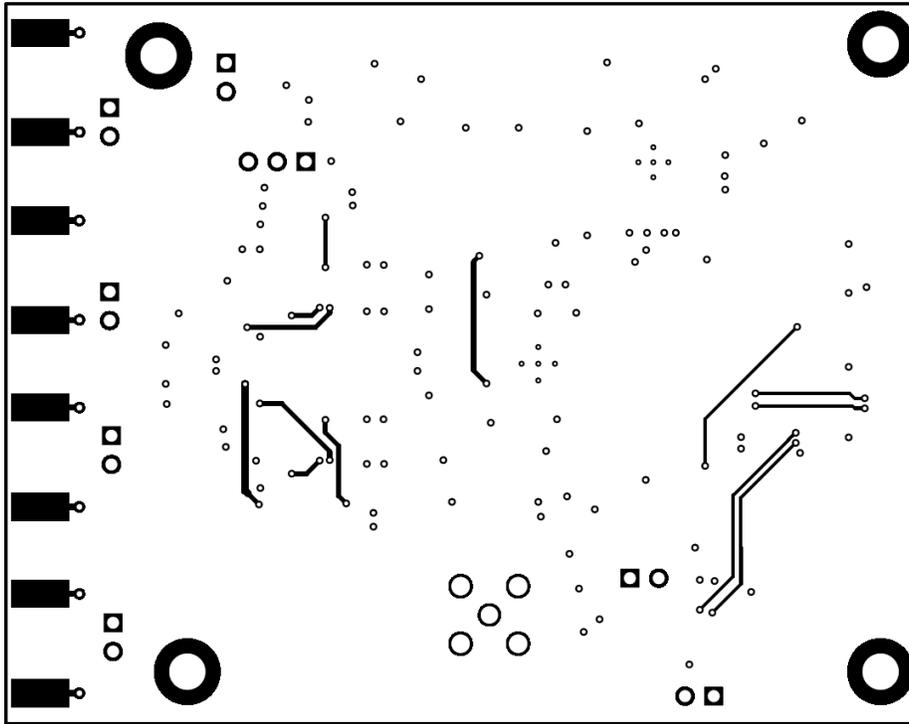


図 7-5. ADS9224REVM PCB レイヤ 4: 下層

7.3 回路図

図 7-6 および 図 7-7 に、評価基板の回路図を示します。

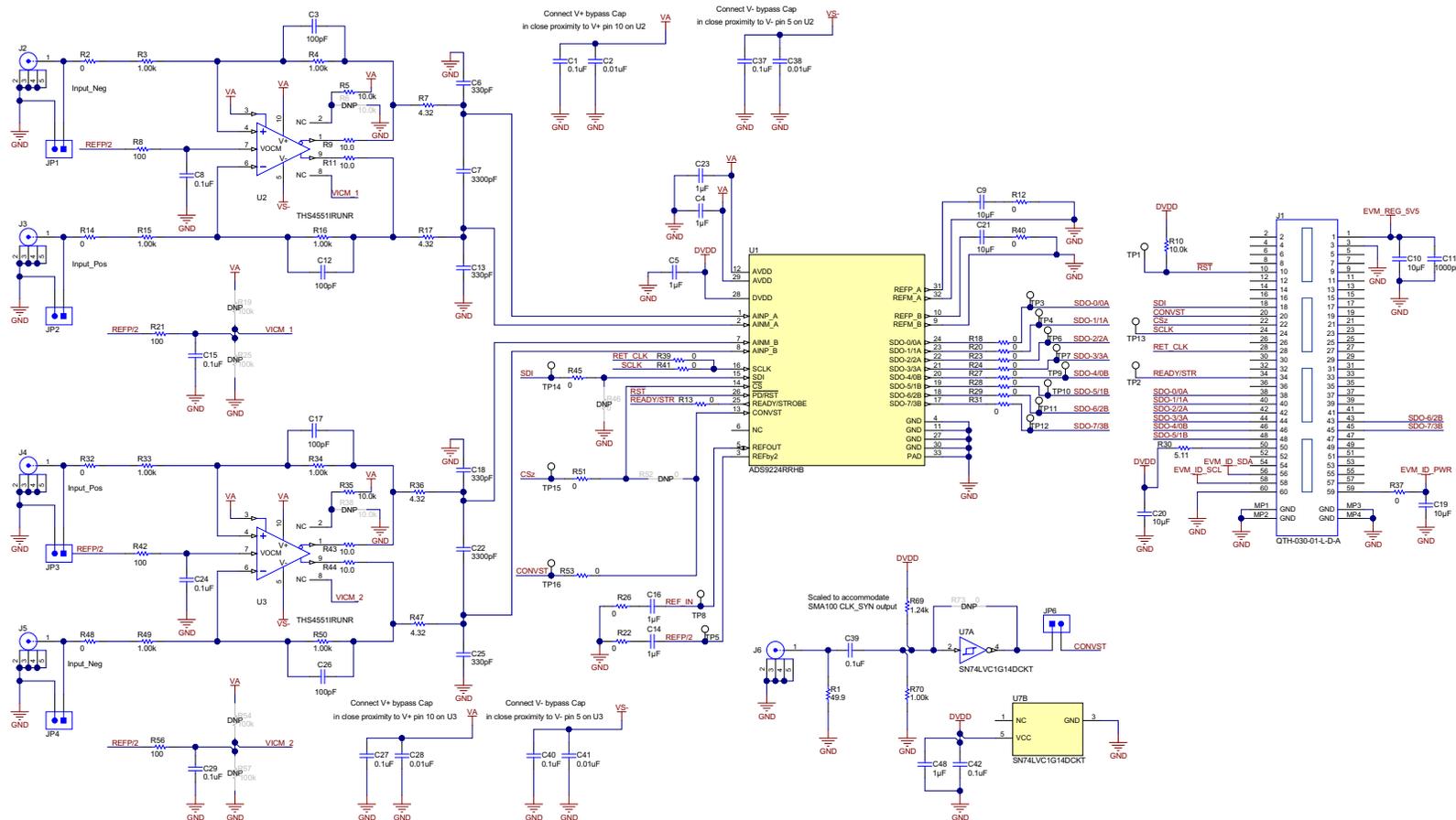
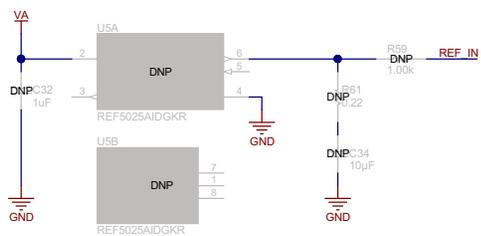
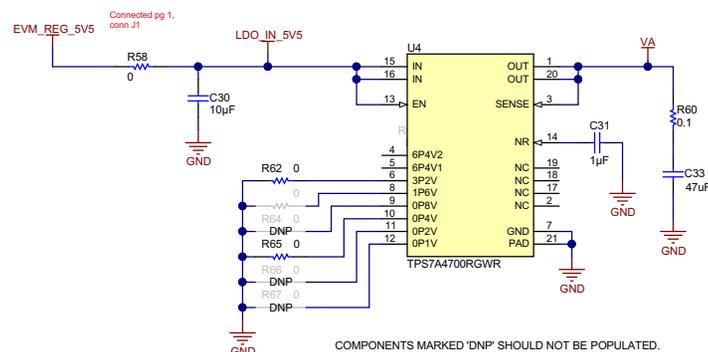


図 7-6. ADS9224REVM の回路図 1

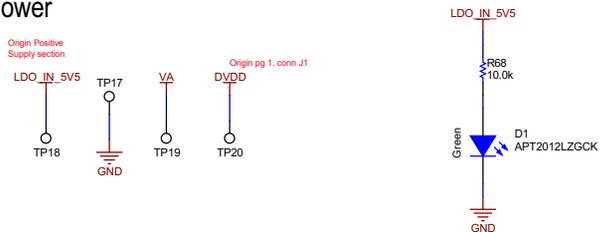
REFERENCE (Not populated for ADS9224R variant):



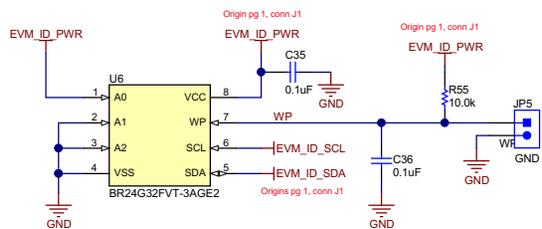
Positive Supply



Power



EEPROM



FDA NEGATIVE SUPPLY

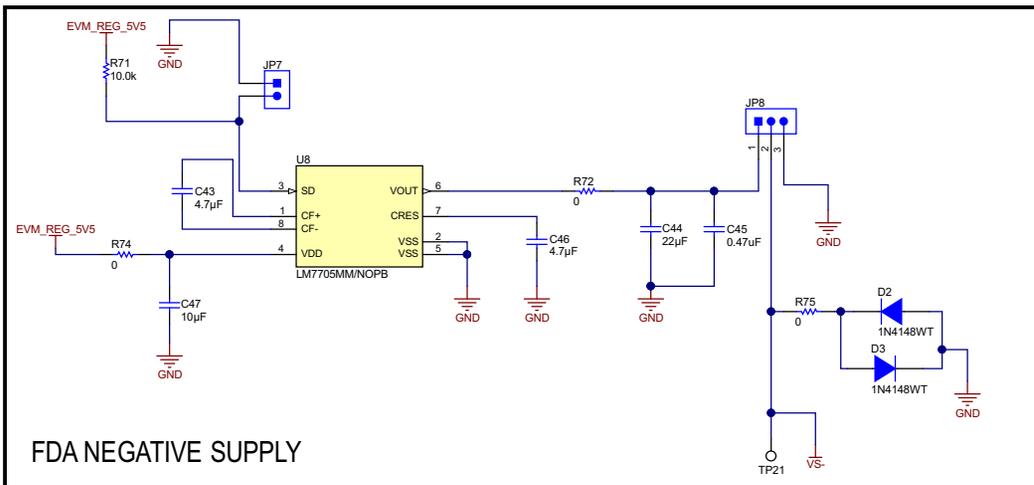


図 7-7. ADS9224REVM の回路図 2

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (June 2019) to Revision B (March 2025) Page

- ドキュメント全体にわたって表、図、相互参照の採番方法を更新..... 1

Changes from Revision * (July 2018) to Revision A (June 2019) Page

- 「J2 から J5 への SMA アナログ インターフェイス接続」の表で J2、J4、J5 を変更..... 6
- 「JP1 ~ JP4 のヘッダの説明」の表を変更..... 6
- 「入力信号パス」セクションで入力信号を制限する方法の説明を変更..... 7
- 「ADS9224R 内部リファレンス」セクションの REFOUT の説明に REFby2 の説明を追加し、テストポイント TP8 を追加..... 8
- 「ADC デジタル IO の multiSPI™」セクションに「SPI テストポイント」の表を追加..... 8
- 「電源」セクションに最後の段落と「電源テストポイント」の表を追加..... 9
- 「デフォルトのジャンパ設定」セクションで「ジャンパ JP2 にシャントを使用」から「ジャンパ JP1 にシャントを使用」に変更..... 10
- 「デフォルトのジャンパ構成」表に JP6、JP7、JP8 の行を追加..... 10
- 「ADS9224R の評価のための外部ソース要件」表で、信号周波数とソース差動信号の仕様値を変更..... 18
- ADS9224EVM 部品表の変更..... 20
- 回路図の図を変更..... 27

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、ます。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated