

Design Guide: TIDA-010958

耐放射線特性、デュアル位相、Versal® FPGA 電源のリファレンスデザイン



概要

TIDA-010958 は、耐放射線特性の同期整流降圧電源のリファレンスデザインであり、AMD® Versal® AI Core XQRVC1902 のコアレールを想定しています。この設計は、12V の入力での動作用に最適化されており、0.8V の出力電圧と最大 80A の出力電流を生成します。このコンパクトな電源設計は、FPGA の厳しい許容誤差要件を満たしながら、大電流を供給します。この電源設計は、Versal® AI Core XQRVC1902 と組み合わせることで、さまざまなミッションを実行するために必要な精度、信頼性、効率を衛星に提供します。TIDA-010958 には耐放射線特性デバイスがあり、受動部品は入手可能な場合、MIL 規格の MIL-STD-55681 (または等価の製品) に準拠しています。それ以外の場合は、等価の値と部品サイズが置き換えられました。

リソース

TIDA-010958	デザインフォルダ
TPS7H6023-SP	プロダクトフォルダ
TPS7H5004-SP	プロダクトフォルダ



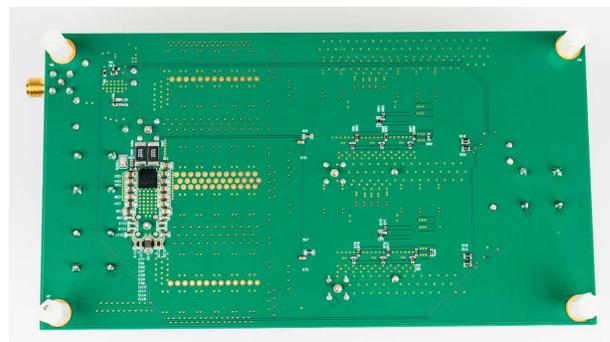
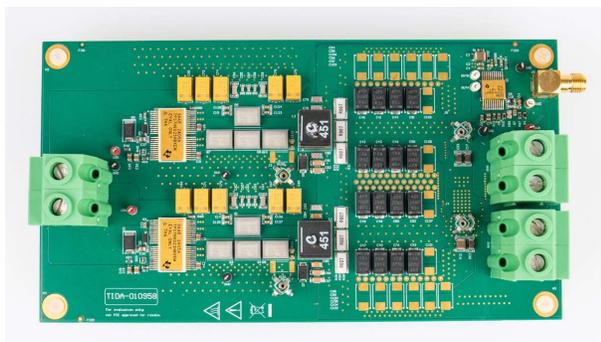
テキサス・インスツルメンツの™ E2E サポートエキスパートにお問い合わせください。

特長

- 放射線性能: 100krad / 75MeV
- 宇宙ベースのアプリケーションに対応する公称 12V DC 入力
- 最大 80A の負荷電流
- 278kHz のスイッチング周波数
- パッケージされた GaN アセンブリ
- 基板寸法: 126.7mm × 61.2mm
- AMD® Versal® AI Core XQRVC1902 のコアレール電圧への電力供給を目的として設計

アプリケーション

- 通信ペイロード
- レーダー画像処理ペイロード
- 光学画像処理ペイロード
- 衛星用電源システム (EPS)



1 システムの説明

TIDA-010958 リファレンス デザインは、TPS7H5004-SP、パルス幅変調 (PWM) コントローラ、TPS7H6023-SP ゲートドライバを使用して、同期整流降圧コンバータを作成しています。この設計は、大電流 FPGA の設計を意図して、特に AMD Versal™ AI Core XQRVC1902 のコア レールのレギュレーション要件を満たすために、12V レールを 0.8V レールに変換します。単一の TPS7H5004-SP が、同期整流降圧コンバータの FET をスイッチングする 2 つの異なる TPS7H6023-SP デバイスに PWM 出力を供給することで、出力側で電圧と電流を供給します。各出力段は 40A を供給し、合計で最大 80A です。各ゲートドライバは、1 つのハイサイド FET と 3 つのローサイド FET を駆動します。このリファレンス デザインは、宇宙グレードの GaN FET と 1 つの GaN ゲートドライバを使用しています。

2 システム概要

2.1 ブロック図

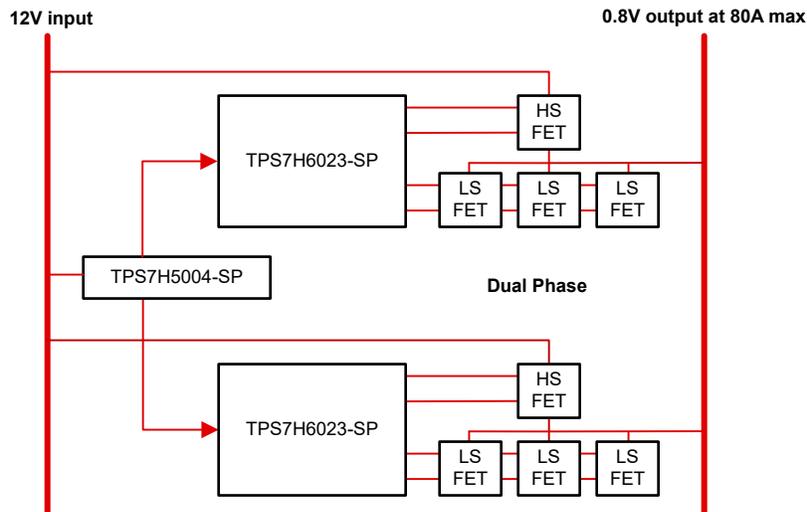


図 2-1. TIDA-010958 のブロック図

2.2 設計上の考慮事項

表 2-1. 電圧と電流の要件

パラメータ	仕様
入力電圧	12V
出力電圧	0.8V
最大負荷電流	80A
スイッチング周波数	278kHz

2.2.1 スwitching周波数

スイッチング周波数に関して、効率と帯域幅の間にはさまざまなトレードオフがあります。スイッチング周波数が高いほど帯域幅は広がりますが、効率は低いスイッチング周波数より低くなります。要件に基づくと、デバイスの最大スイッチング周波数は 381kHz です。本デバイスの最大スイッチング周波数に近づかないように、本デバイスのスイッチング周波数は 278kHz に設定しました。スイッチング周波数は、『[TPS7H5004-SP 放射線耐性保証 1.3A、2.5A](#)、[ハーフブリッジ GaN FET ゲートドライバ](#)』データシートの式で設定します。スイッチング周波数は各位相で 278kHz です。

2.2.2 設計サイズ

この設計でのもう 1 つの重要な検討事項は、優れた効率を達成しながら、小型の設計サイズを製作することでした。一般的に、よりコンパクトな設計では冷却スペースが少なく、放熱の問題が発生し、性能の低下につながります。さらに、部品を互いに近づけて配置すると、信号干渉が発生し、配線の精度を高める必要が生じる可能性があります。この設計では、妥当な効率を維持しながら小型サイズの設計を優先事項としていました。

2.2.3 ゲート抵抗

各相にある 3 個のローサイド FET のゲート抵抗を 0 に設定しました。これは、デバイスをできるだけ高速にスイッチングさせ、電流パスの追加抵抗によって効率に影響を与えないようにするためです。

2.2.4 出力リップル

Versal FPGA コア レール要件の厳しい制限に合わせてデバイスの出力リップルを最適化するために、ESR が $5\text{m}\Omega$ のタンタル コンデンサをそれぞれ選択しました。この設計は、位相ごとに 8 個のタンタル コンデンサで構成され、合計 16 個の出力タンタル コンデンサとなります。

2.2.5 FET の配置

ハイサイド FET の推奨配置は、すべてのローサイド FET の間で直接センターに配置することです。この設計では 3 個のローサイド FET を使用するので、ハイサイド FET を中間ローサイド FET のすぐ上に配置します。特定の FET 配置の背後にある意図は、スイッチ ノードのリングングの可能性を減らすために、シングル ハイサイド GaN FET との間で平衡な帰路を確保することです。

2.3 主な使用製品

以下のセクションでは、このリファレンス デザインで使用される PWM コントローラとゲートドライバ IC の主な特長について説明します。

2.3.1 TPS7H5004-SP

TPS7H500x-SP ファミリの高速放射線耐性保証 PWM コントローラ。本コントローラは、宇宙用途を対象とした DC/DC コンバータトポロジの設計に役立つ多くの機能を備えています。このコントローラは $0.613\text{V} +0.7\%/ -1\%$ の精度を持つ内部リファレンスを備えており、最大 2MHz のスイッチング周波数を構成できます。各デバイスは、プログラム可能なスロープ補償およびソフト スタート機能を備えています。

TPS7H500x-SP シリーズは、SYNC ピン経由で外部クロックを使用して、またはユーザーがプログラムした周波数で内部クロックを使用して駆動できます。本コントローラ ファミリでは、スイッチング出力、同期整流機能、デッド タイム (固定または設定可能)、立ち上がりエッジブランク時間 (固定または設定可能)、デューティ サイクル制限値をユーザーが選択できます。TPS7H500x-SP シリーズの各デバイスは、22 ピン CFP セラミック パッケージと 24 ピン TSSOP プラスチック パッケージの両方で供給されます。

2.3.2 TPS7H6023-SP

TPS7H60x3-SP シリーズの放射線耐性保証 (RHA) 窒化ガリウム (GaN) 電界効果トランジスタ (FET) ゲートドライバは、高周波数で高効率のアプリケーション向けに設計されています。このシリーズは、TPS7H6003-SP (200V 定格)、TPS7H6013-SP (60V 定格)、TPS7H6023-SP (22V 定格) で構成されています。本ドライバは調整可能なデッド タイム機能、 30ns の小さい伝搬遅延、 5.5ns のハイサイド / ローサイド マッチングを特長としています。また、これらの部品はハイサイド / ローサイド LDO を内蔵しており、電源電圧にかかわらず 5V の駆動電圧を保証します。TPS7H60x3-SP ドライバには分割ゲート出力があり、出力のターンオンとターンオフの強度を別々に調整可能な柔軟性があります。

TPS7H60x3-SP ドライバには、独立入力モード (IIM) と PWM モードの 2 つの制御入力モードがあります。IIM では、各出力が専用の入力によって制御されます。PWM モードでは、単一の入力から 2 つの補完的な出力信号が生成され、ユーザーは各エッジについてデッド タイムを調整できます。

また、ゲートドライバは、独立入力モードでユーザーが構成可能な入力インターロックを提供し、アンチシュート スルー保護を実現します。入力インターロックにより、両方の入力が同時にオンになると、両方の出力をオンにすることはできません。ユーザーは独立入力モードでこの保護をイネーブルまたはディセーブルにするオプションを利用できるため、ドライバをさまざまなコンバータ構成で使用できます。このドライバは、ハーフブリッジとデュアル ローサイドの両方のコンバータアプリケーションでも使用できます。

このデバイスは、TPS7H60x5-SEP および TPS7H60x5-SP としてプラスチック パッケージでも供給されます。

3 ハードウェア、テスト要件、およびテスト結果

3.1 ハードウェア要件

- TIDA-010958 リファレンス デザイン ボード
- DC 電源 (12V および 10A)
- 電子負荷 (80A)
- マルチメータ
- オシロスコープ

3.2 テスト設定

電源を入力端子ブロックに接続し、GND と 12V の接続を適切なスロットに配置します。この基板の入力電流は最大で約 10A です。そのため、電源の定格が 12V で 10A を扱えることを確認してください。GND ケーブルを GND とラベルの付いた端子に、出力ケーブルを 0V8 とラベルの付いた端子に配置して、電子負荷を出力端子ブロックに接続します。負荷を 80A に上げます。

3.3 テスト結果

3.3.1 効率グラフ

図 3-1 と図 3-2 に、TIDA-010958 の効率と電力損失のグラフをそれぞれ示します。

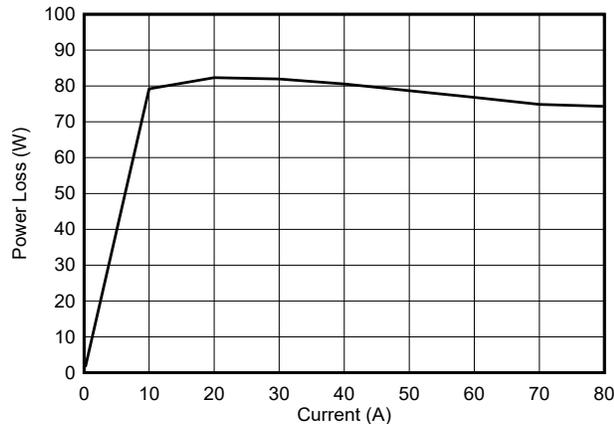


図 3-1. TIDA-010958 の効率、
12V 入力、0.8V 出力

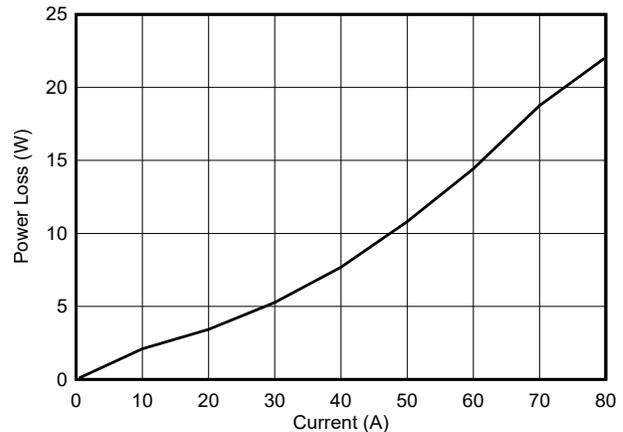


図 3-2. TIDA-010958 の電力損失、
12V 入力、0.8V 出力

3.3.2 ボード線図

図 3-3 に、TIDA-010958 のボード線図を示します。

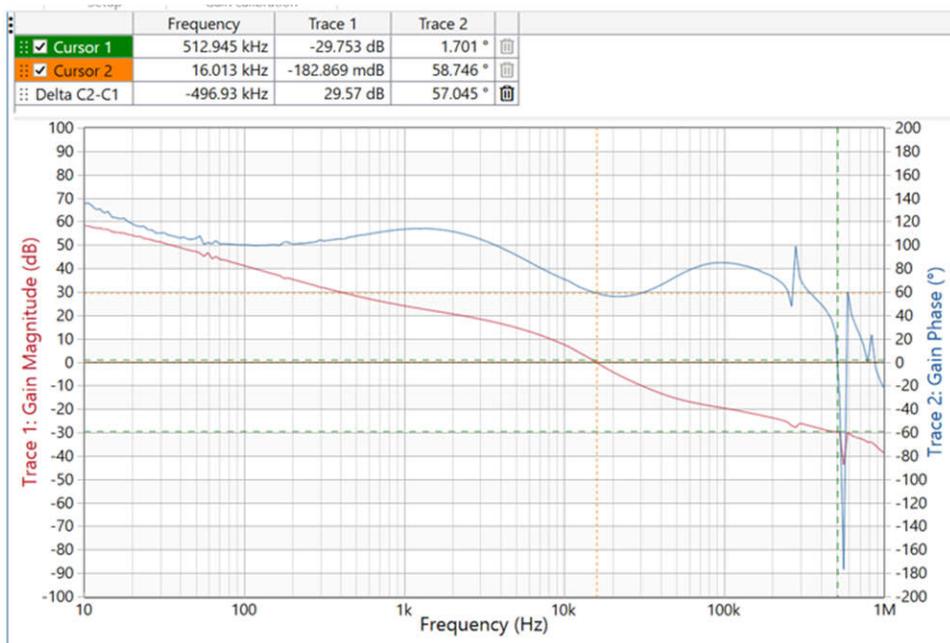


図 3-3. 12V 入力、0.8V 出力、帯域幅 = 10Hz、位相マージン = 58.7 度

3.3.3 スイッチング

図 3-5 に、テストコネクタを使用して測定した TIDA-010958 のスイッチング動作を示します。

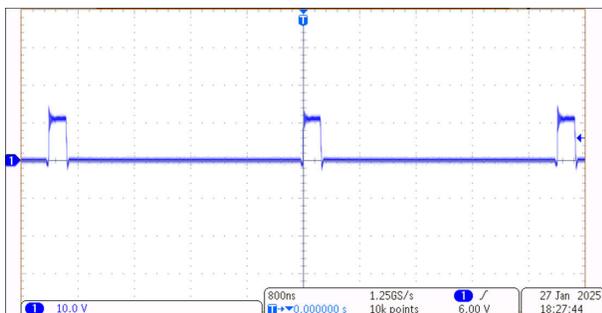


図 3-4. スイッチ ノードの拡大図

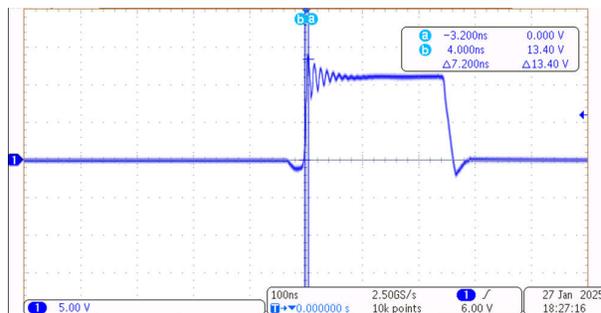


図 3-5. 278kHz のスイッチング周波数

3.3.4 出力リップル

図 3-6 に、TIDA-010958 の出力電圧リップルの波形を示します。出力リップルは、テスト コネクタを使用して測定しています。

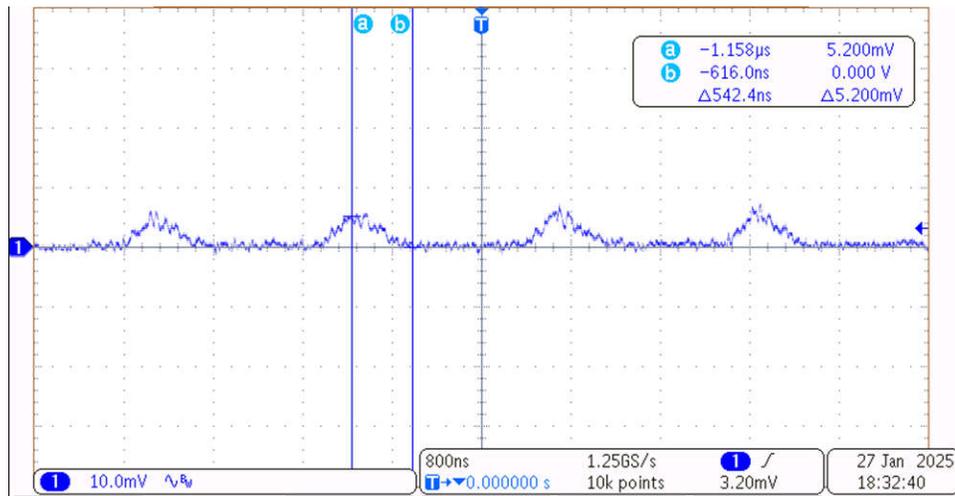


図 3-6. 出力電圧リップル (AC 結合) で測定されたピークツーピークの 5.2mV

3.3.5 ゲート信号

図 3-7 と図 3-8 に、ローサイド ゲートの立ち上がり時間とハイサイド ゲートの立ち上がり時間をそれぞれ示します。

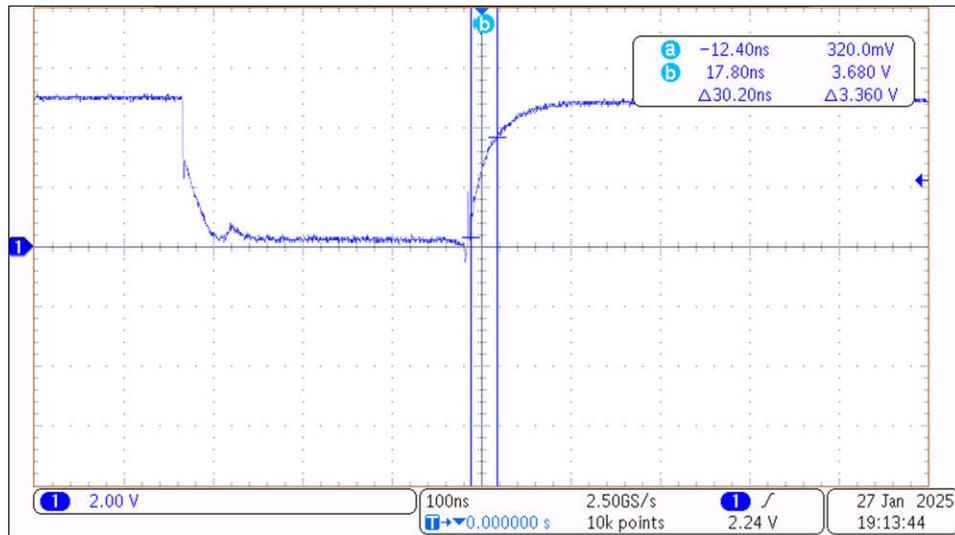


図 3-7. ローサイド ゲートの立ち上がり時間

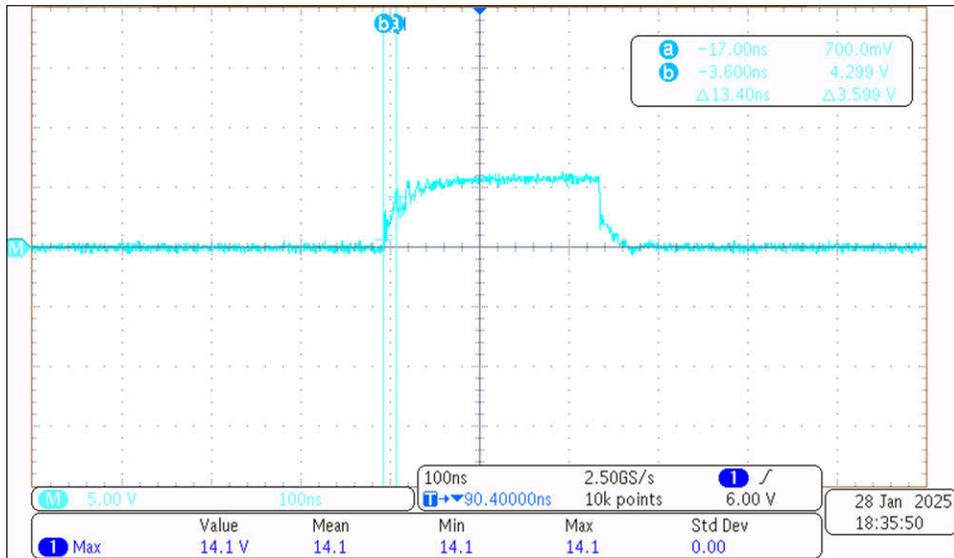


図 3-8. ハイサイド ゲートの立ち上がり時間

3.3.6 スタートアップシーケンス

図 3-9 に、TIDA-010958 のスタートアップ動作を示します。

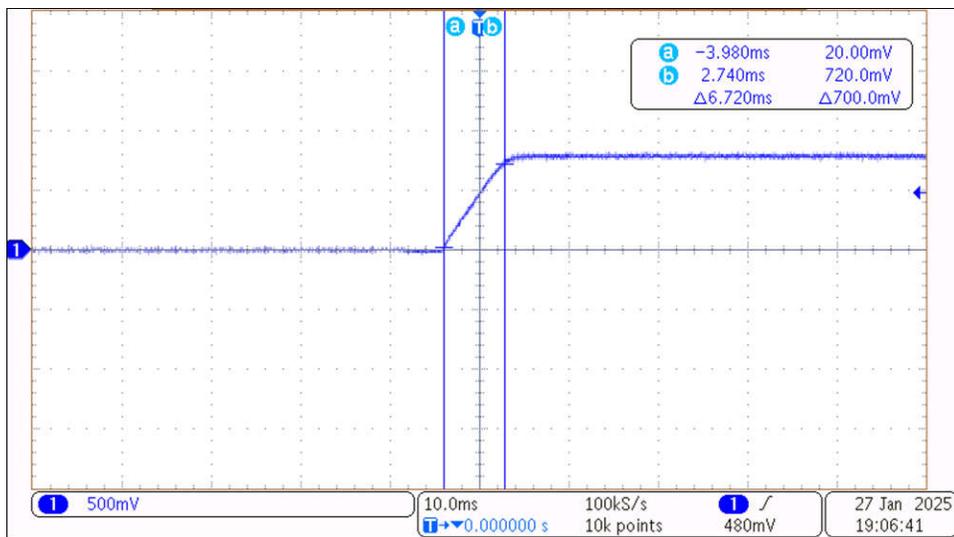


図 3-9. 12V 入力、0V 出力、無負荷

3.3.7 負荷過渡

図 3-12 に、0.8V、10A から 30A、30A から 10A の負荷ステップでの負荷過渡時の TIDA-0109458 の動作を示します。

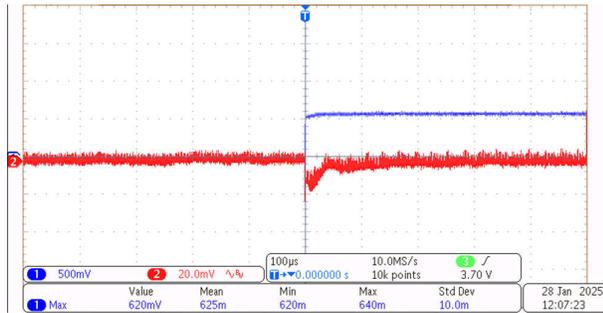


図 3-10. 10A ~ 30A の負荷ステップ

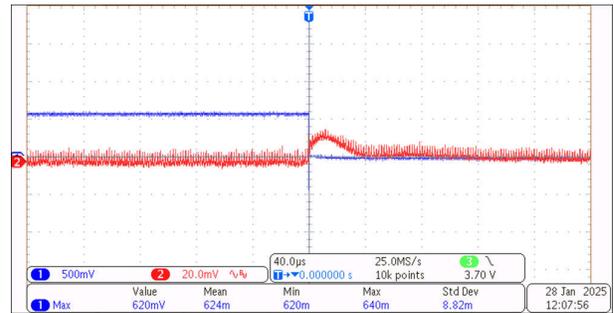


図 3-11. 30A ~ 10A の負荷ステップ

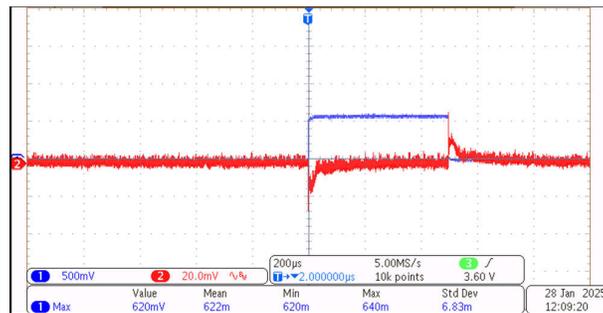


図 3-12. 12V 入力、CH1:AC 結合の出力電圧、20mV/div。CH2:出力電流

3.3.8 熱画像

図 3-13、図 3-14、図 3-15 に、さまざまな負荷電流における各電流で 1 分後の TIDA-010958 基板上面の放熱性能を示します。

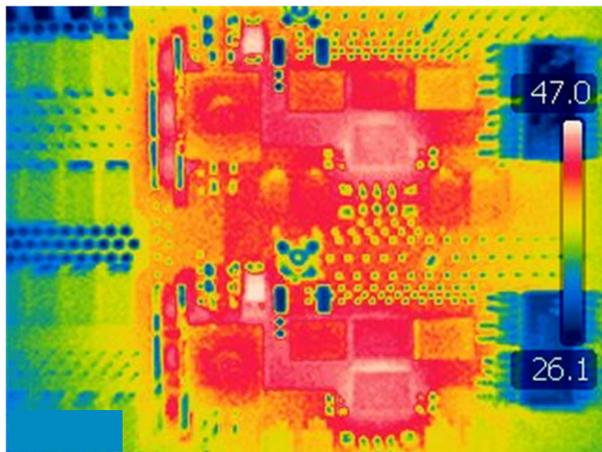


図 3-13. 上面図、12V 入力、
0.8V 出力 (30A)

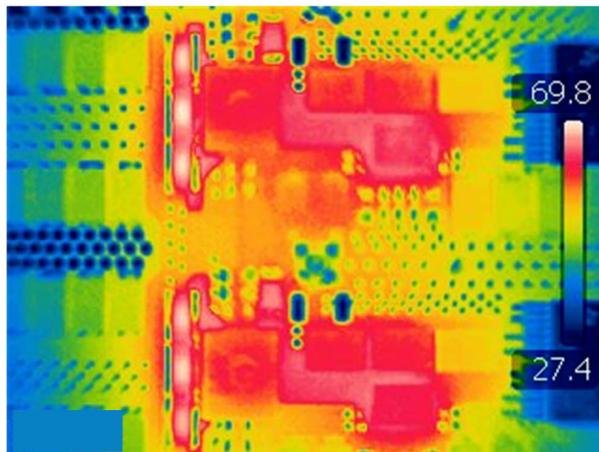


図 3-14. 上面図、12V 入力、
0.8V 出力 (60A)

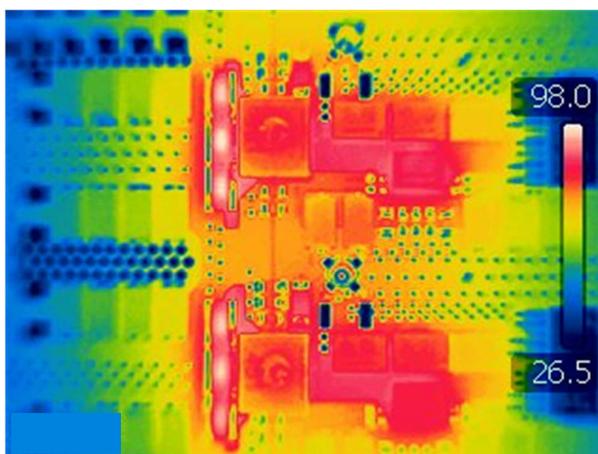


図 3-15. 上面図、12V 入力、
0.8V 出力 (80A)

4 設計とドキュメントのサポート

4.1 デザイン ファイル

4.1.1 回路図

回路図をダウンロードするには、[TIDA-010958](#) のデザイン ファイルを参照してください。

4.1.2 BOM

部品表 (BOM) をダウンロードするには、[TIDA-010958](#) のデザイン ファイルを参照してください。

4.2 ツール

ツール

[POWERSTAGE-DESIGNER \(電力 最も一般的に使用されるスイッチ モード電源向けの Power Stage Designer™ 段設計ツール\)](#) ソフトウェア ツール

4.3 ドキュメントのサポート

1. テキサス インスツルメンツ、[『TPS7H500x-SP 放射線耐性保証、2MHz、電流モード PWM コントローラ』データシート](#)
2. テキサス インスツルメンツ、[『TPS7H60x3-SP 放射線耐性保証、1.3A、2.5A、ハーフブリッジ GaN FET ゲートドライバ』データシート](#)

4.4 サポート・リソース

テキサス・インスツルメンツ [E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

4.5 商標

テキサス・インスツルメンツの™, Power Stage Designer™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

AMD® is a registered trademark of Advanced Micro Devices, Inc.

Versal® is a registered trademark of Xilinx, Inc.

すべての商標は、それぞれの所有者に帰属します。

5 著者について

BHAVIKA KAGATHI はテキサス インスツルメンツのシステム エンジニアで、宇宙向けシステム設計の開発を担当しています。Bhavika は 2023 年から テキサス・インスツルメンツに勤務しています。イリノイ大学アーバナ - シャンペーン校で理学士およびバイオエンジニアリングの修士の学位を取得しています。

6 改訂履歴

Changes from Revision * (February 2025) to Revision A (March 2025)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• 図 3-14 と図 3-15 の画像を入れ替えました。.....	9

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、ます。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated