

EVM User's Guide: LMX2624SPEVM LMX2695SEPEVM LMX2824EPEVM

LMX2624-SP、LMX2695-SEP、LMX2824-EP 評価基板、 28GHz シンセサイザ付き



概要

LMX2624SPEVM、LMX2695SEPEVM、LMX2824EPEVM のいずれかを使用して、LMX2624-SP、LMX2695-SEP、LMX2824-EP の各デバイスの性能を評価できます。上記のデバイスは、10mm x 10mm の 64 ピン プラスチック パッケージに封止された高信頼性グレート RF シンセサイザです。また、最大 28GHz の連続波信号を生成できます。これらの評価基板には、すべてのハードウェア インターフェイスが備わっており、ユーザーは RF シンセサイザを使用して評価と開発を迅速に行うことができます。

設計を開始

1. 評価基板、[LMX2624SPEVM](#)、[LMX2695SEPEVM](#)、[LMX2824EPEVM](#) を注文してください。
2. 最新プログラミング GUI [TICS Pro](#) のダウンロード。
3. PLL シミュレーション ツール [PLLatinum Sim](#) のダウンロード。
4. VCO 較正の詳細については、[SNAA336](#) を参照してください。

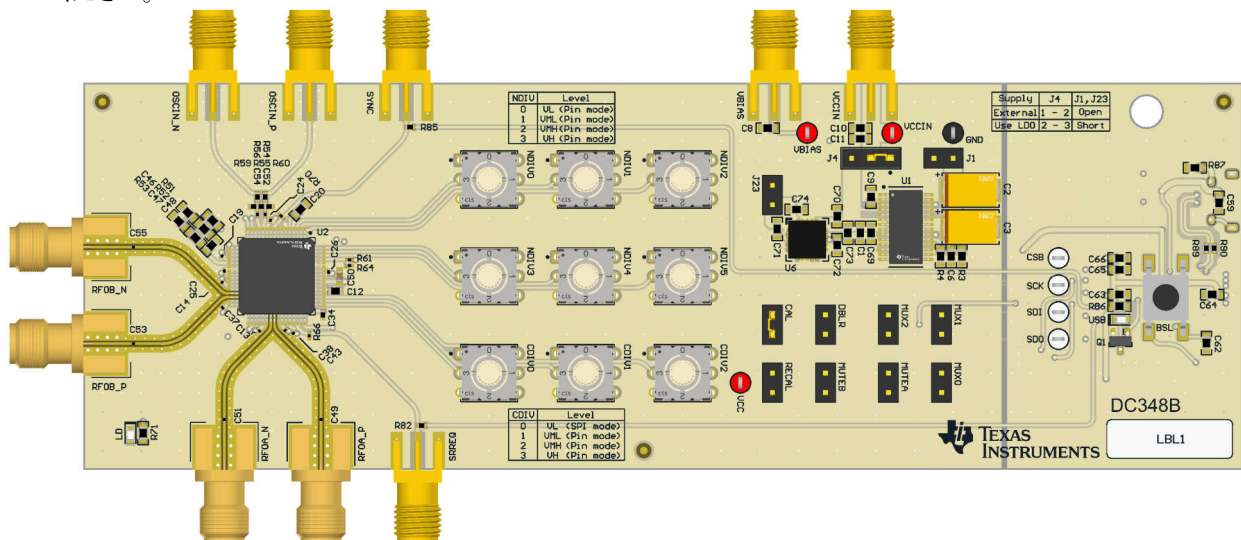
5. ピンポン アーキテクチャの概要については、[SNAA357](#) を参照してください。

特長

- 両方の出力ポートでの最大 15GHz のダイレクト VCO 出力と 28GHz の VCO ダブラ出力
- JESD204 SYSREF クロック生成とリピータ モード動作
- 複数デバイス間の出力位相の同期をサポート
- SPI 制御用オンボード USB インターフェイス
- SPI プログラミングなしでのピン制御動作をサポート

アプリケーション

- 宇宙通信
- 宇宙レーダー システム
- フェーズド アレイ アンテナおよびビーム フォーミング
- 高速データ コンバータ クロッキング (JESD204B 対応)



1 評価基板の概要

1.1 はじめに

LMX2624SPEVM 基板には、LMX2624-SP 宇宙グレード RF シンセサイザ (エンジニアリング モード)、超低ノイズ LDO、マイコン (USB2ANY と呼ばれます) が搭載されています。この基板には、RFOUTA および RFOUTB という 2 つの RF 出力があります。RF 出力は、最大 28GHz まで、分周出力、ダイレクト VCO 出力、VCO ダブラ出力が可能です。RFOUTB は、低周波の SYSREF クロック出力もサポートしています。SYSREF 動作には、連続 SYSREF クロック生成と SYSREF パルサ モードが含まれます。また、外部 SYSREF 信号を評価基板に供給することで、SYSREF リピータ モードもサポートしています。LMX2695SEPEVM 基板の場合、シンセサイザは、耐放射線特性 RF シンセサイザ (エンジニアリング モード) である LMX2695-SEP です。LMX2824EPEVM 基板の場合、シンセサイザは LMX2824-EP です。

LMX デバイスの構成は、オンボード USB2ANY を介して PC で行われます。TICS Pro は、LMX デバイスの構成とプログラムに使用されます。

これらの LMX デバイスはピン モードで動作できます。この場合、レジスタプログラミングは不要です。LMX デバイスの構成を設定するには、オンボードのロータリー スイッチと 2 ピン ヘッダーを使用します。

1.2 キットの内容

各評価キットには以下が含まれます。

- USB2ANY コントローラ内蔵の LMX2624-SP、LMX2695-SEP、または LMX2824-EP 評価基板 x 1
- USB ケーブル x 1

1.3 仕様

表 1-1. EVM 仕様

パラメータ	値	条件
電源電圧	VCCIN: 3.3V	オンボード LDO がバイパスされます。
	VCCIN: 3.6 ~ 4.0V VBIAS: 5.0V (LMX2624-SP、LMX2695-SEP)	オンボード LDO 出力は 3.3V です。
電源電流	1.1A 以下。	構成によって異なります。
OSCIN 入力周波数	ARM: 5MHz ~ 1GHz	10dBm
RF 出力周波数	ARM: 4.88MHz ~ 28GHz	RFOUTA、RFOUTB
SYSREF	連続クロック生成、 パルサ生成、反復モード	RFOUTB

1.4 製品情報

これらの LMX デバイスは、4.88MHz ~ 28GHz の周波数を生成できる電圧制御発振器 (VCO) を内蔵した、高性能かつ高信頼性の広帯域フェーズ ロック ループ (PLL) です。単一の 3.3V 電源で動作し、LDO を内蔵しているため、オンボードの低ノイズ LDO は不要です。

また、2 つの出力チャンネルがあり、ダイレクト VCO 出力、分周出力、VCO ダブル出力に対応しています。出力チャンネル B は、SYSREF クロック出力もサポートしています。出力は、ピン制御により迅速にミュートすることが可能で、応答時間は最短 10ns です。この機能は、ピンポン スイッチング アプリケーションでは特に便利です。詳細については、[SNAA357](#) を参照してください。

複数の LMX デバイスを同期させて、出力位相を揃えることができます。入力基準クロックに対する出力位相も調整可能です。

新しいフル アシスト動作により、VCO ロック時間が 20μs 以内に大幅に短縮されます。

これらの LMX デバイスの構成は、SPI プログラミングによって行います。LMX デバイスは、ピン モードでピン ストラップを使用して、SPI プログラミングなしで動作できます。

これらの LMX デバイスは、テキサス インスツルメンツの先進的な BiCMOS プロセスで製造され、64 リードの 10mm x 10mm QFP プラスチック パッケージで提供されます。

2 ハードウェア

2.1 構成

2.1.1 評価設定の要件

評価基板の評価には少なくとも以下が必要です。

- 5V、2A 以上の DC 電源
- SMA100B などの高品質の信号源
- 最大 26GHz のスペクトル アナライザまたは位相ノイズ アナライザ
- TICS Pro ソフトウェアがインストールされた Windows 7 またはそれ以降のバージョンを搭載した PC

完全な評価には、以下の追加ハードウェアが必要です。

- 位相調整および SYSREF 遅延評価用に 5ps のステップ サイズを分解可能な高速 4 チャンネル オシロスコープ
- 位相同期および SYSREF 評価用に、矩形波の連続クロックまたはパルスを出力できる任意のファンクション ジェネレータまたはパルス源

2.1.2 接続図

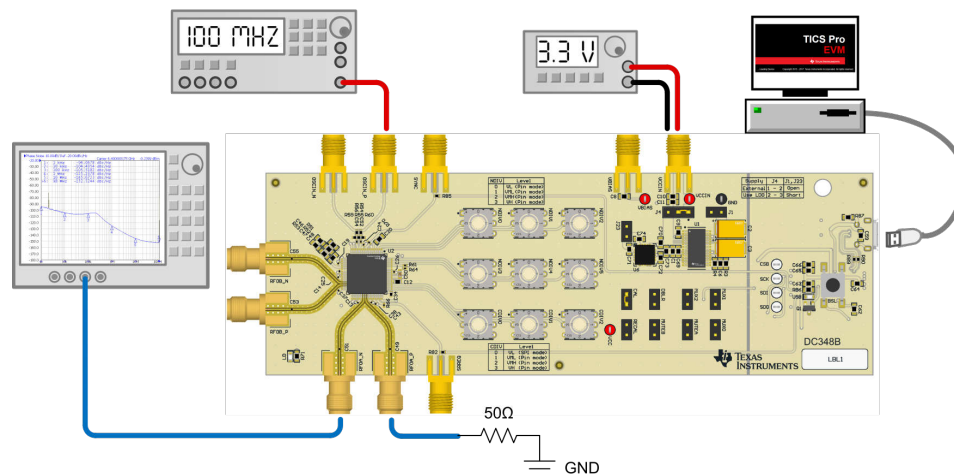


図 2-1. 接続図

2.2 ジャンパ情報

ジャンパ J1、J4 および J23 によって、基板への電源電圧が決まります。

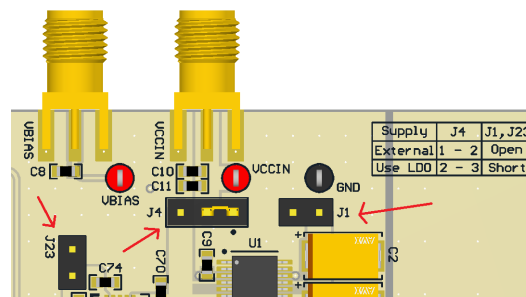


図 2-2. 電源ジャンパ

LDO をバイパスするには、J4 ジャンパを 1 ~ 2 の位置に設定します。これは、評価基板デフォルト構成です。

LDO を使用するには、J4 ジャンパを 2 ~ 3 の位置に設定します。LMX2624SPEVM と LMX2695SEPEVM の場合、ジャンパ J1 を短絡します。LMX2824EPEVM の場合、ジャンパ J23 を短絡します。

2.3 電源要件

LDO がバイパスされている場合 (評価基板のデフォルト構成)。VCCIN SMA コネクタに 3.3V を印加します。許容電源電圧範囲は 3.2V~3.4V です。

LDO を使用する場合、VCCIN SMA コネクタに 3.6V~4V を印加します。LMX2624SPEVM と LMX2695SEPEVM の場合、VBIAS SMA コネクタに 5V を追加で印加します。

基板は動作中に最大 1A を引き込むことができるため、電源ケーブルの抵抗が重要になります。

2.4 基準クロック

OSCIN_P SMA コネクタを、SMA100B 信号ジェネレータなどの高品質な信号ソースに接続します。信号ジェネレータの出力パワーを 10dBm に設定します。

入力は差動駆動が可能です。R56 を実装し、OSCIN_P コネクタと OSCIN_N SMA コネクタの両方をバランまたは差動クロックソースに接続します。入力信号の終端要件に合わせて、R55、R59、R60 を適切に実装します。

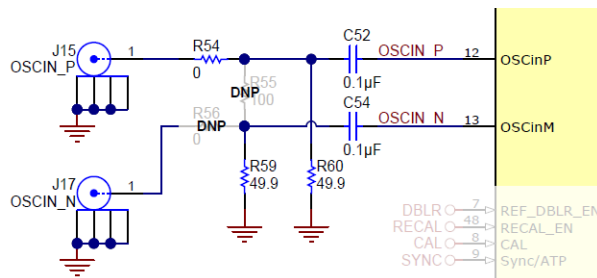


図 2-3. 基準クロック

2.5 出力接続

RFOA_P または RFOA_N の 2.92mm コネクタのいずれかを信号アナライザに接続します。未使用のコネクタは、50Ω 抵抗または SMA 負荷で終端させる必要があります。TICS Pro 評価ソフトウェアのデフォルト構成では、RFOA は 6GHz 信号を出力し、RFOB はパワーダウンしています。RFOB の 2.92mm コネクタはオープンのままにすることができます。

2.6 テストポイント

表 2-1. SPI テストポイント

テストポイント	記号	特性
TP9	SDO	シリアル データ出力 (レジスタの読み戻しまたは診断信号)
TP6	CSB	SPI チップ セレクト入力
TP7	SCK	SPI クロック入力。
TP8	SDI	SPI データ入力

表 2-2. 電源テストポイント

テストポイント	記号	特性
TP4	VCCIN	3.3V (LDO バイパス) 3.6V~4V (オンボード LDO を使用)
TP2	VBIAS	5V (オンボード LDO を使用) LMX2624SPEVM および LMX2695SEPEVM のみ
TP1	VCC	3.3V
TP3	GND	0V

3 ソフトウェア

3.1 ソフトウェアの説明

TICS (テキサス インストルメンツのクロックとシンセサイザ) Pro ソフトウェアを使用すると、オンボード USB2ANY を介して、この評価基板 (EVM) をプログラムすることができます。

3.2 ソフトウェアのインストール

www.ti.com/tool/ticspro-sw から TICS Pro ソフトウェアをダウンロードし、インストールします。

3.3 USB2ANY インターフェイス

オンボード USB2ANY インターフェイスは、TICS Pro ソフトウェアと LMX デバイス間のブリッジとして機能します。オンボード USB2ANY コントローラを初めて PC に接続する場合、またはコントローラのファームウェア リビジョンが TICS Pro で使用するバージョンと一致しない場合、コントローラのファームウェア アップデートが必要です。

1. USB ケーブルを PC から評価基板に接続します。USB インターフェイスは、オンボード USB2ANY コントローラを有効にするために必要な電力を供給します。
2. Windows で USB デバイスをセットアップした後、PC で TICS Pro を起動します。
3. 次の画面は以下の画像のようになります。

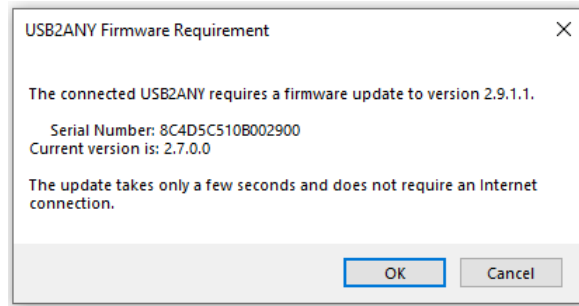


図 3-1. ファームウェア アップデートのリクエスト

4. OK をクリックすると、以下の画像のような画面になります。Update Firmware (ファームウェアのアップデート) をクリックします。

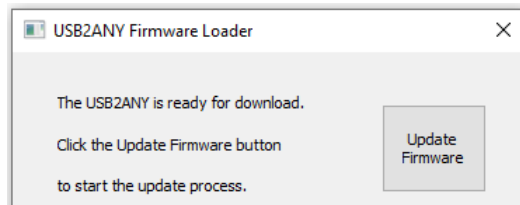


図 3-2. ファームウェア ローダー

5. 次に、以下の画面が表示されます。

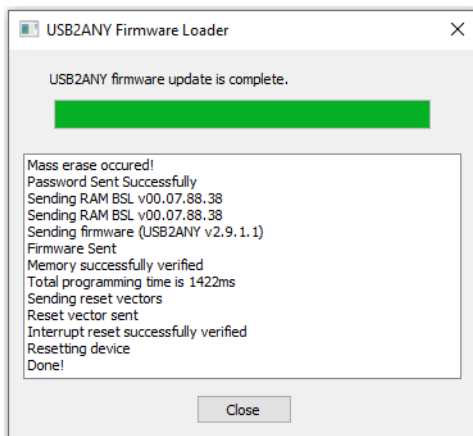


図 3-3. ファームウェア アップデートの完了

6. Close ボタンをクリックしてウィンドウを閉じます。
7. TICS Pro のデフォルト デバイスがポップアップ表示されます。GUI の下部にある Connection Mode (接続モード) が緑色に点灯していることを確認します。

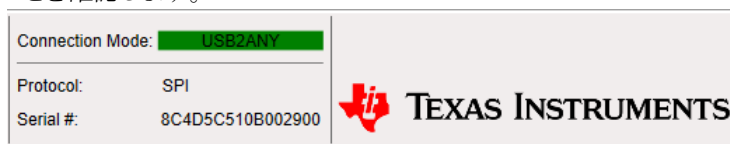


図 3-4. Connection Mode (接続モード)

8. メニューバーに移動し、USB Communications をクリックした後、Interface を選択します。

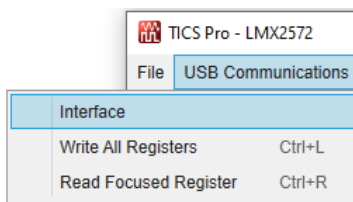


図 3-5. USB 通信

9. Identify ボタンをクリックすると、USB2ANY インタフェースの LED が点滅します。

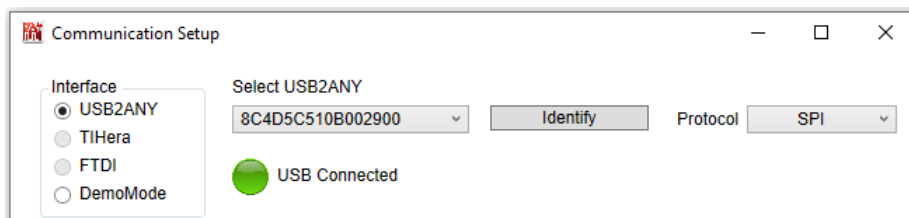


図 3-6. USB2ANY コントローラの識別

10. これで USB2ANY が使用できるようになりました。Close ボタンをクリックしてウィンドウを閉じます。

4 実装結果

4.1 評価設定

デフォルトの EVM 構成は、LDO がバイパスされた SPI モードで動作します。図 2-1 に示すように、接続を設定します。TICS Pro 評価ソフトウェアを起動し、以下の手順に従ってプログラムを開始します。他の 2 つの評価基板に対しても、同じ動作が適用されます。

1. **Select Device (デバイスの選択) → PLL + VCO → LMX2624-SP** に進みます。

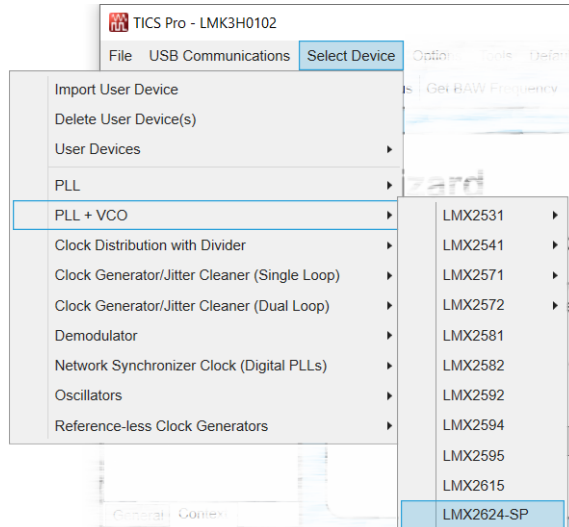


図 4-1. TICS Pro でデバイスを選択する

2. 「ReadMe」ページがロードされます。GUI の概要を理解するために、内容を読みましょう。
3. **Default Configuration (デフォルト構成) → EVM Default Mode (評価基板デフォルト モード)** を選択します。

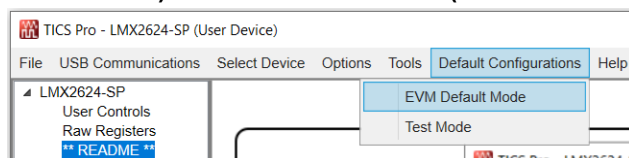


図 4-2. デフォルト モード

4. **USB Communications (USB 通信) → Write All Registers (すべてのレジスタを書き込む)** に進み、レジスタをすべて LMX2624-SP に書き込みます。

4.2 性能データおよび結果

4.2.1 RF 出力

評価基板デフォルト モード構成では、VCO 周波数は 12GHz、RFoutA 出力は 6GHz です。

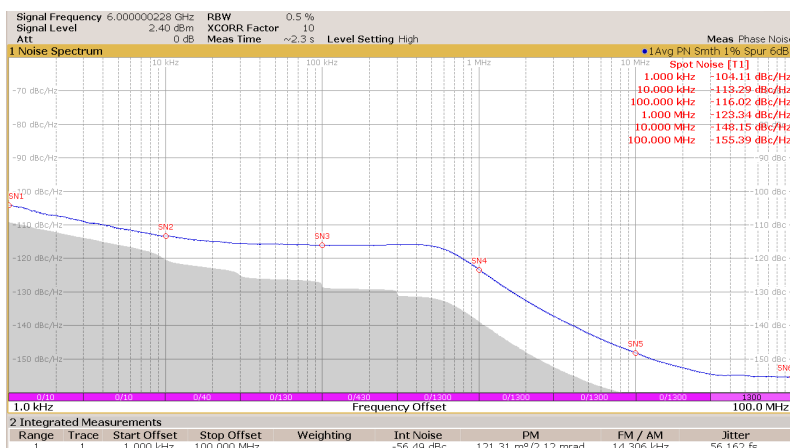


図 4-3. 分周出力

Output MUX (出力マルチプレクサ) をクリックして VCO を選択すると、RFoutA 出力は 12GHz になります。



図 4-4. 出力マルチプレクサ オプション

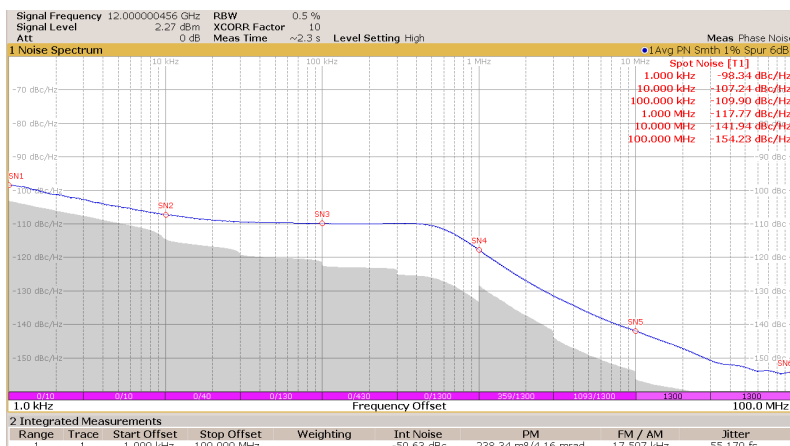


図 4-5. ダイレクト VCO 出力

VCO ダブラ出力を取得するには、Output MUX (出力マルチプレクサ) をクリックして Doubler (ダブラ) を選択します。分周調波が抑制された状態で 2x 信号が通過するように内部トラッキング フィルタを構成するには、VCO ダブラの較正が必要です。ダブラの較正を完了するには、FCAL_DBLR_EN = 1 に設定し、Calibrate VCO (VOC の較正) ボタンを 1 回クリックします (これにより R0 がプログラムされます)。

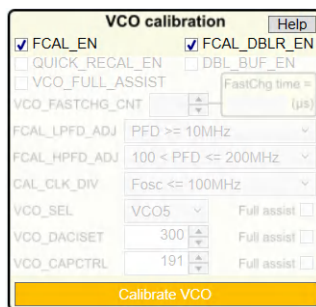


図 4-6. VCO ダブラの較正

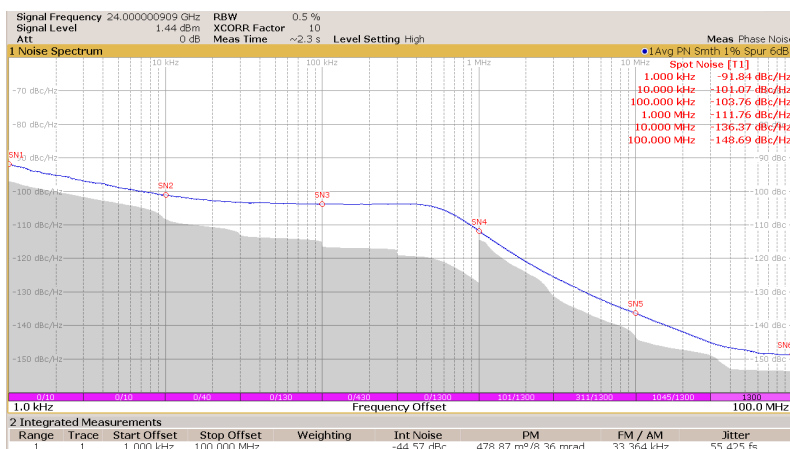


図 4-7. VCO ダブラの出力

分数調波の抑制は、24GHz 出力で約 -52dBc、15GHz 出力で約 -42dBc です。

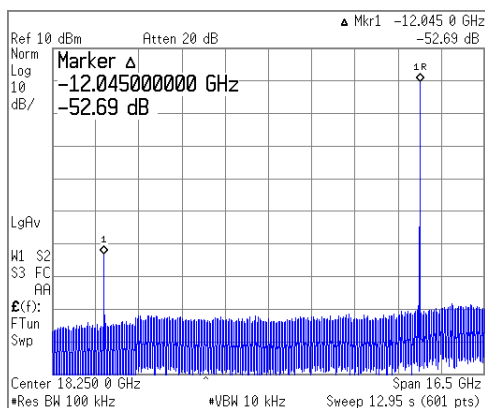


図 4-8. 24GHz 出力

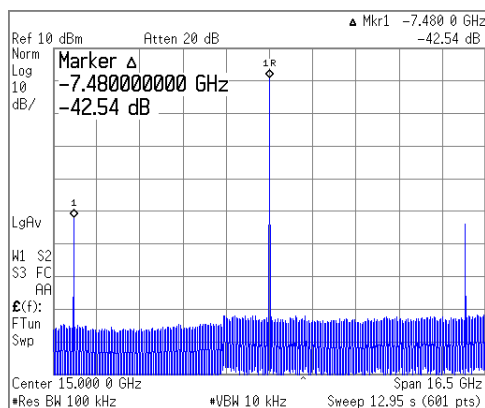


図 4-9. 15GHz 出力

RFOUTA または RFOUTB を使用しない場合、**OUTx_PD = 1** を設定することで、出力ドライバをシャットダウンできます。未使用の出力ピンは、フローティングのままにすることも、AC シャントからグラウンドへ接続することもできます。ドライバをシャットダウンせずに出力をミュートにすることもできます。出力ミュートは、**MUTEA** ピンと **MUTEB** ピンで制御されるか、SPI プログラミングを使用して構成できます。

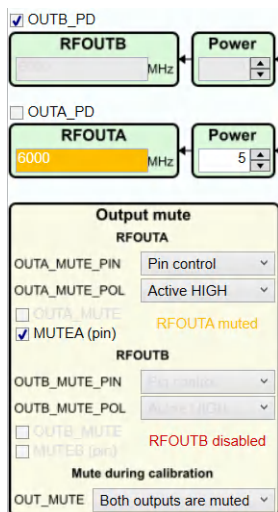


図 4-10. 出力ミュートの制御

ハードウェア ピンを使用したミュート制御の応答時間は非常に高速で、標準値は 10ns です。

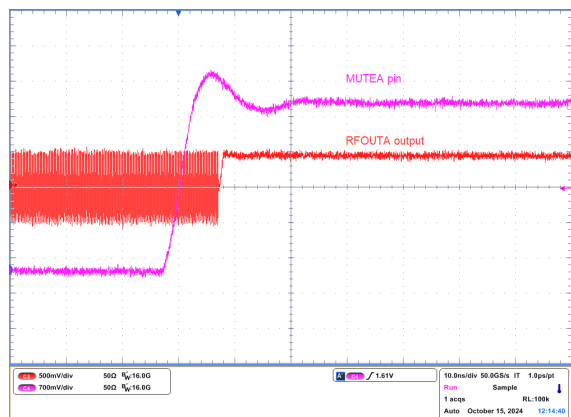


図 4-11. ピン制御によるミュート応答時間

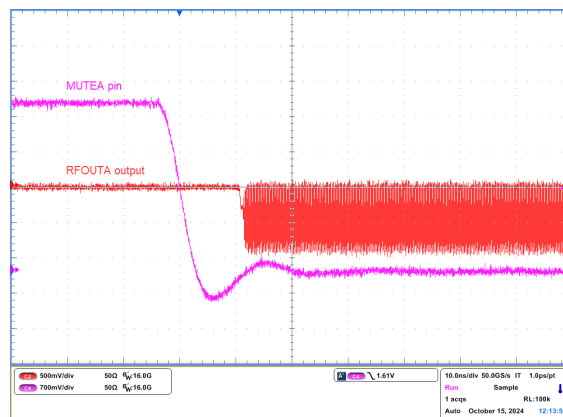


図 4-12. ピン制御によるミュート解除応答時間

4.2.2 VCO 較正

VCO 周波数を変更されるたびに、PLL がロックするのに適切な VCO コアと帯域を選択するために VCO 較正が必要です。LMX デバイスには 7 つの VCO コアがあり、各コアは 192 のバンドを搭載しています。レジスタ R0 に **FCAL_EN** = 1 がプログラムされると、VCO コアと帯域は自動的に選択されます。これは、アシストなし動作と呼ばれます。TICS Pro の評価基板デフォルト モードは、アシストなし動作に設定されています。VCO スイッチング時間の要件がない場合は、アシストなし動作を使用することが推奨されます。ただし、アプリケーションで非常に高速な VCO スイッチングが必要な場合、これらのデバイスをフル アシスト動作モードに設定できます。この場合、VCO 較正はバイパスされます。VCO 較正の詳細については、[SNA336 アプリケーション ノート](#)を参照してください。

4.2.2.1 アシストなし動作

アシストなし動作では、VCO 周波数の切り替えに要する時間は、(1) レジスタ プログラミング時間、(2) VCO 較正時間、(3) PLL ロック時間の合計に等しくなります。VCO 較正時間は、周波数の変化が上向きか下向きか、およびレジスタの **VCO_SEL**、**VCO_DACISSET**、**VCO_CAPCTRL** の設定によって異なります。PLL ロック時間は、ループ フィルタの帯域幅によって異なります。一般的に、ループ帯域幅が広いと、ロック時間が短くなります。たとえば、デフォルト評価基板構成を使用して VCO 周波数をアシストなし動作で 7500MHz (VCO1) と 15GHz (VCO7) の間で切り替える場合、(レジスタ プログラミング時間を除く) ロック時間は約 300μs~600μs になります。(試験装置の制限により出力は 4 分周されています。)

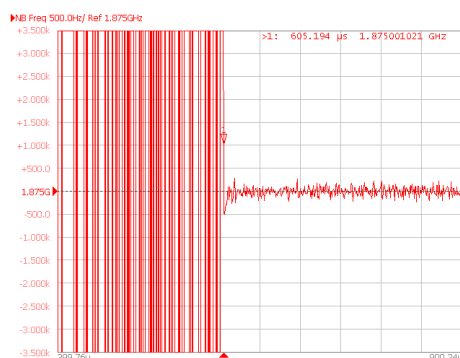


図 4-13. アシストなしのジャンプ ダウン

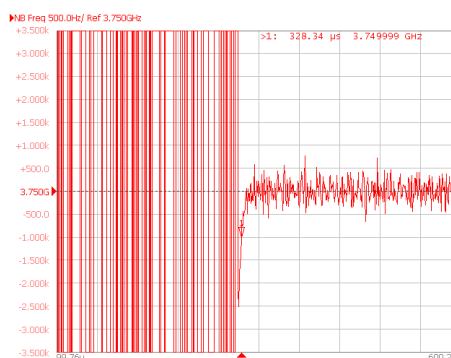


図 4-14. アシストなしのジャンプ アップ

プログラミング情報:

1. **DBL_BUF_EN = 1** に設定し、レジスタのダブルバッファリングを有効にします。ダブル バッファ レジスタに書き込みを行っても、レジスタ R0 がプログラムされるまで PLL の構成は変更されません。
2. **Channel divider (チャネル分周器) = 4** に設定します。
3. VCO = 7500MHz になるように、**PFD_DLY**、**PLL_N**、**PLL_NUM** をプログラムします。
4. **Calibrate VCO (VCO の較正)** ボタンを 1 回クリックして、VCO 較正を開始します。(試験装置のトリガーには CSB ピンを使用します。)
5. VCO = 15000MHz についても、ステップ 3 を繰り返します。
6. **Calibrate VCO (VCO の較正)** ボタンを 1 回クリックして、VCO 較正を開始します。(試験装置のトリガーには CSB ピンを使用します。)

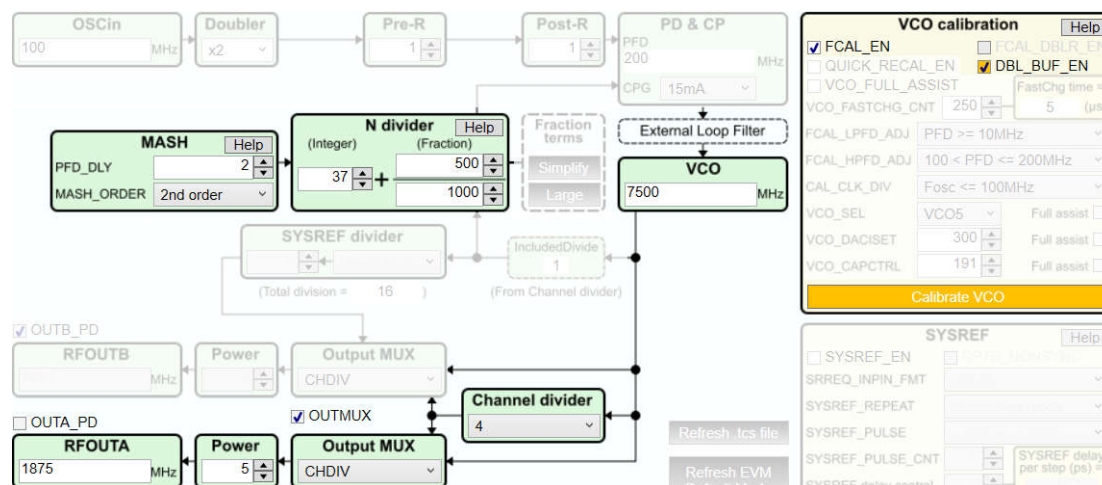


図 4-15. アシストなしの VCO スwitching 構成

4.2.2.2 フルアシスト動作

VCO 周波数が変更されるたびに、VCO 較正を実行するのではなく、フル アシスト動作で PLL がロックする VCO コアと帯域を指定します。結果として、VCO 較正時間は発生しません。VCO 周波数を切り替えるのに要する合計時間は、レジスタプログラミング時間に PLL ロック時間を加えたものになります。

特定の VCO 周波数に使用する VCO コアと帯域を知るには、VCO 較正を 1 回だけ実行し、レジスタの読み戻しを実行してこの情報を収集し、ルックアップ テーブル (LUT) に格納する必要があります。VCO パラメータに加えて、VCO ダブラを使用する場合は、VCO ダブラ パラメータも同様の方法で取得できます。たとえば、VCO 周波数を 7500MHz と 15GHz の間で再度スイッチングを行います。RFOUTA は 4 分周された出力です。フル アシスト動作では、ロック時間 (レジスタ プログラミング時間を除く) は 20 μ s よりも短くなります。

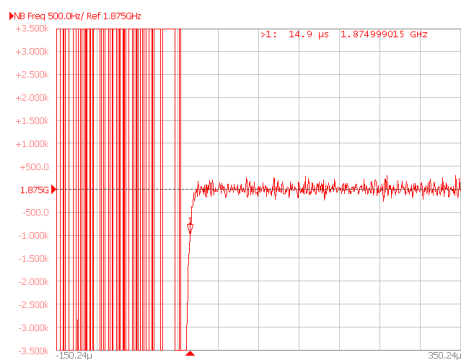


図 4-16. フル アシストでのジャンプ ダウン

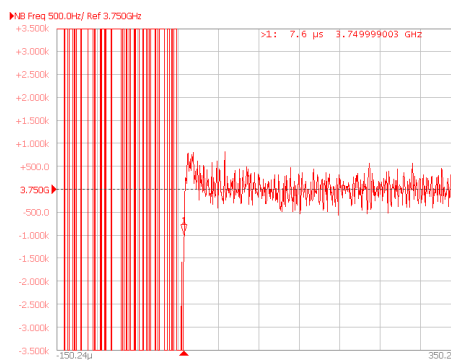


図 4-17. フル アシストでの ジャンプ アップ

プログラミング情報:

A. LUT の作成

1. **MUXOUT** = Register read back (レジスタの読み戻し) を設定します。
2. **READBACK** = Read state machine value (ステート マシンの値の読み取り) を設定します。
3. アシスト動作なしで LMX デバイスを 7500MHz にロックするようにプログラムします。
4. **Register read back (レジスタの読み戻し)** ボタンを 1 回クリックし、**Full assist read back (フル アシスト読み戻し)** 列に表示されたレジスタ値を読み戻します。これらの値をテキスト ファイルに記録します。
5. 15GHz の場合は、ステップ 3 と 4 を繰り返します。

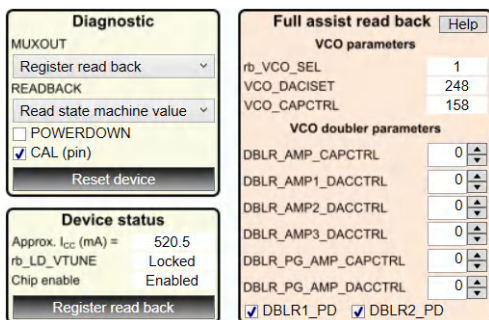


図 4-18. LUT の作成

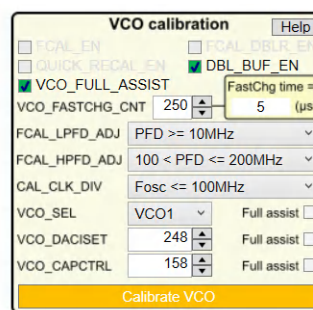


図 4-19. フル アシスト プログラミング

B. LUT データの適用

1. **VCO_FULL_ASSIST** = 1 に設定します。
2. **DBL_BUF_EN** = 1 に設定します。
3. VCO = 7500MHz になるように、**PFD_DLY**、**PLL_N**、**PLL_NUM** をプログラムします。
4. LUT の値を使用して、**VCO_SEL**、**VCO_DACISSET**、**VCO_CAPCTRL** をプログラムします。
5. **Calibrate VCO (VCO の較正)** ボタンを 1 回クリックして、VCO スイッチングを開始します。(試験装置のトリガーには CSB ピンを使用します。)
6. VCO = 15000MHz についても、ステップ 3 と 4 を繰り返します。
7. **Calibrate VCO (VCO の較正)** ボタンを 1 回クリックして、VCO スイッチングを開始します。(試験装置のトリガーには CSB ピンを使用します。)

4.2.3 SYSREF

これらの LMX デバイスは、SYSREF 連続クロックとパルス列の生成をサポートしています。SYSREF クロックは RFOUTB から出力されます。SYSREF クロックと RF クロック (RFOUTA から) の間の位相は調整可能です。また、SYSREF 反復モードもサポートしています。受信した SYSREF クロックは、RFOUTB に非同期で渡すことも、RF クロックとの位相が揃うように再クロックすることもできます。

4.2.3.1 SYSREF クロック生成

SYSREF 機能を有効にするには、**SYSREF_EN = 1** に設定します。SYSREF 動作には位相同期ビルディングブロックがいくつか必要なため、**VCO_PHASE_SYNC = 1** も設定する必要があります。このビットを設定する場合、位相検出器の周波数は 50MHz 以下でなければなりません。**Output MUX (出力マルチプレクサ)** を SYSREF に設定し、RFOUTB 出力が SYSREF クロックになるようにします。連続 SYSREF クロックを生成するには、**SYSREF_REPEAT = Generation mode (生成モード)**、**SYSREF_PULSE = Continuous mode (連続モード)** に設定します。SysRefReq ピンが High にプルされてから 20ns 後に、RFOUTB からクロックが出力されます。これは、**SRREQ (pin)** ボックスにチェックを入れることで実行できます。**SYSREF divider (SYSREF 分周器)** を使用して、出力 SYSREF クロック周波数を調整します。

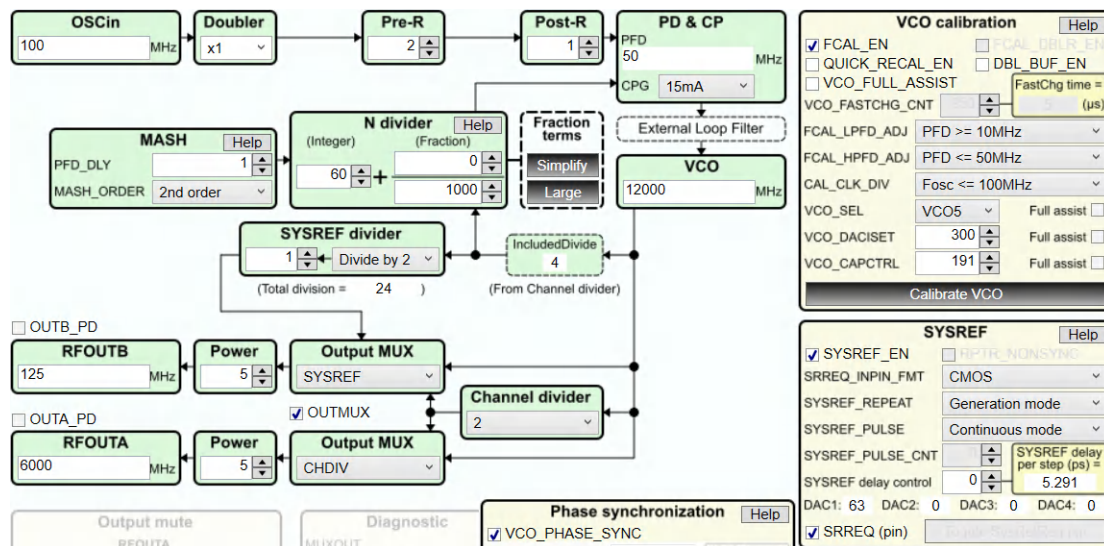


図 4-20. 連続 SYSREF クロック生成

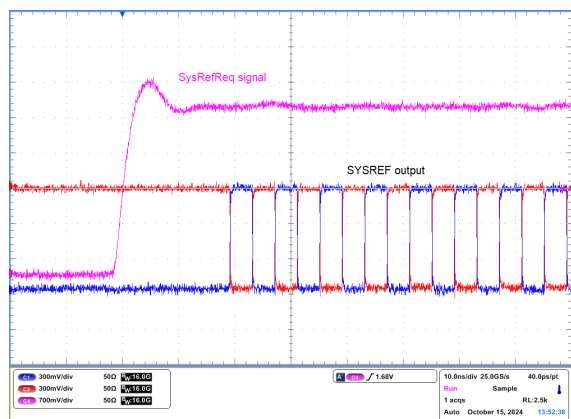


図 4-21. 連続 SYSREF クロック生成

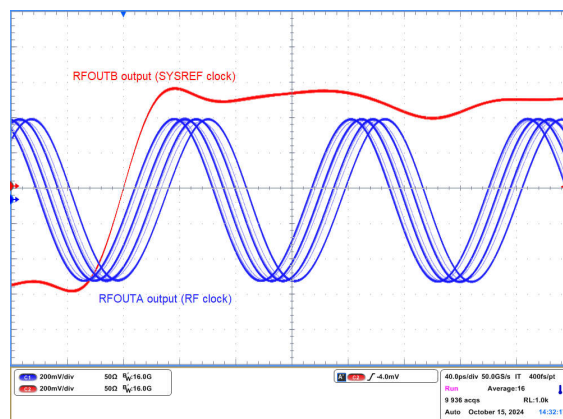


图 4-22. SYSREF 延迟

SYSREF クロック (RFOUTB) と RF クロック (RFOUTA) との間の位相は、レジスタ JESD_DACx を使用して調整できません。

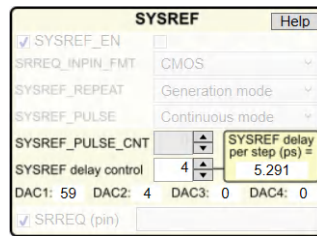


図 4-23. SYSREF 遅延制御

SYSREF クロックの DC 結合が必要な場合は、出力コモン モード電圧に注意する必要があります。これは一定ではなく、出力電圧スイングの設定によって変動します。**Power (パワー)** を異なる値に設定すると、SYSREF クロック出力電圧スイングと同相電圧の両方が変動します。

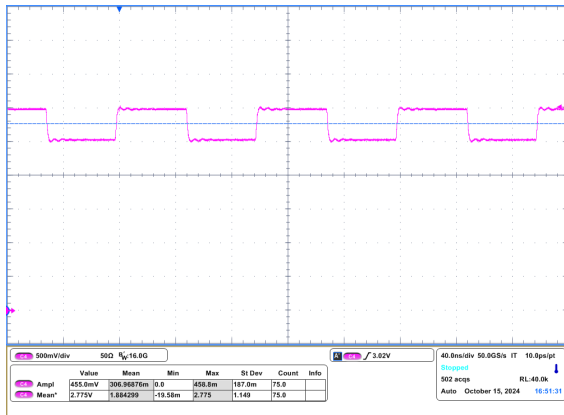


図 4-24. Power (パワー) = 2 の場合の SYSREF 出力

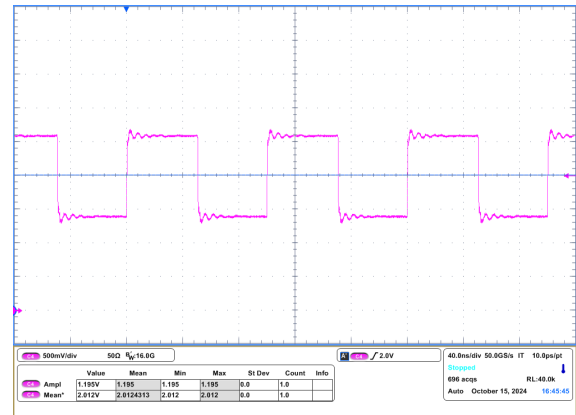


図 4-25. Power (パワー) = 7 の場合の SYSREF 出力

4.2.3.2 SYSREF パルスの生成

SYSREF パルスを生成するには、**SYSREF_PULSE** を Pulsed mode (パルス モード) に変更し、**SYSREF_PULSE_CNT** レジスタフィールドに目的のパルス数を設定します。「**Toggle SysRefReq pin (SysRefReq ピンを切り替え)**」ボタンを 1 回クリックすると、パルス生成がトリガされます。SYSREF 遅延制御は、パルス生成モードでサポートされます。遅延を変更するには、JESD_DACx レジスタを使用します。

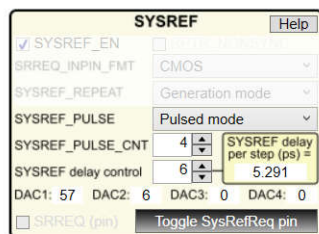


図 4-26. SYSREF パルス モードの構成

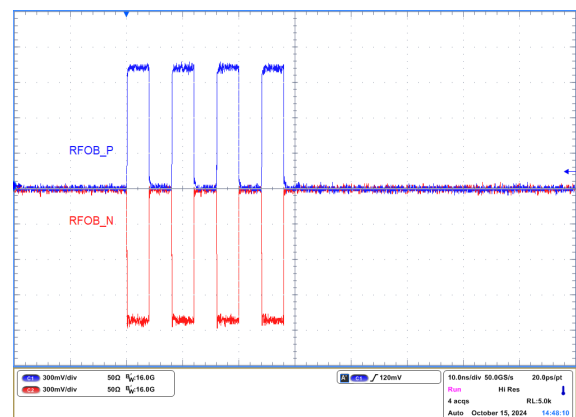


図 4-27. SYSREF パルスの生成

4.2.3.3 SYSREF リピータ モード

SYSREF リピータ モードの動作には、同期リピータ モードと非同期リピータ モードの 2 種類があります。同期リピータ モードでは、受信した SYSREF クロックが VCO と整合するように再クロックされ、SYSREF 遅延制御がサポートされます。

非同期リピータ モードでは、受信した **SYSREF** クロックがデバイスを通り、**RFOUTB** で出力されます。このモードでは、**SYSREF** 遅延制御は適用されません。LMX デバイスをこのモードにするには、**RPTR_NONSYNC** = 1 に設定します。

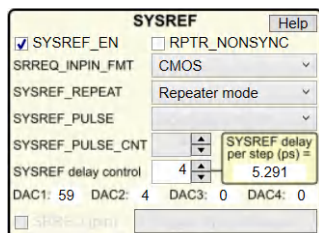


図 4-28. 同期モードの構成

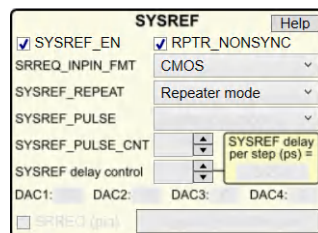


図 4-29. 非同期モードの構成

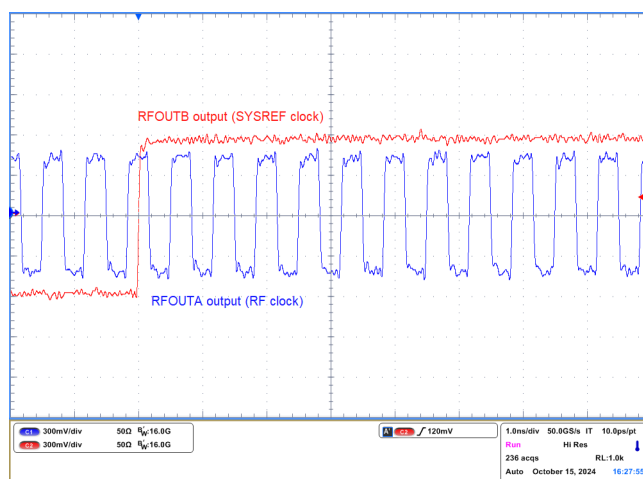


図 4-30. SYSREF 同期リピータ モード

4.2.4 位相調整

MASH_SEED ワードは、PLL のシグマ デルタ変調器を使用して、入力基準クロックに対する出力信号の位相をシフトできます。位相調整を有効にするには、**MASH_SEED_EN** = 1 に設定した後、**MASH_SEED** に値をプログラムします。または、TICS Pro で **MASH_SEED** 値を計算する際に、目的の位相シフト値を使用することもできます。位相調整の使用にはいくつかの制限があります。詳細を表示するには、**Help** ボタンをクリックしてください。

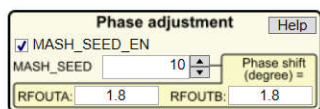


図 4-31. 位相調整の構成

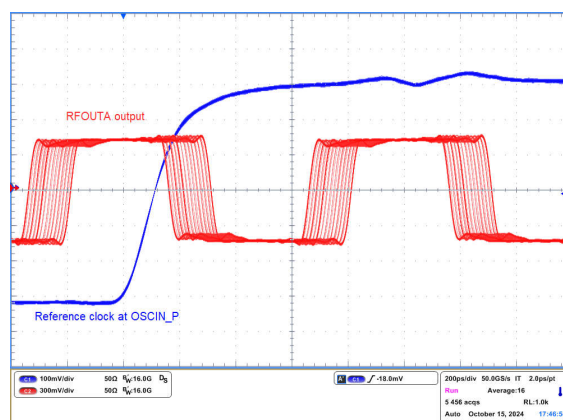


図 4-32. 位相調整

上の例では、**MASH_SEED** = 10 が 100 回プログラムされると、180 度反転した結果が得られます。

4.2.5 位相同期

位相同期は、システムに複数の LMX デバイスがあり、すべての RF クロックの位相を揃えたい場合に便利です。同期には 4 つの異なるカテゴリがあります。

- カテゴリ 4: 同期はできません。
- カテゴリ 3: 同期はタイムクリティカルな SYNC パルスで可能であり、デバイスは SYNC モードにあります。
- カテゴリ 2: 同期はタイムクリティカルでない SYNC パルスで可能であり、デバイスは SYNC モードにあります。
- カテゴリ 1b: デバイスが SYNC モードになっている必要があります。
- カテゴリ 1a: 設定は不要で、デバイスの位相は自動的に揃います。

4.2.5.1 カテゴリ 1b SYNC およびカテゴリ 2 SYNC

カテゴリ 1b SYNC とカテゴリ 2 SYNC では、LMX デバイスを SYNC モードにする必要があります。つまり、**VCO_PHASE_SYNC = 1** です。SYNC モードでは、 f_{PD} の最大値は 50MHz になります。

カテゴリ 1b SYNC では、SYNC モードを有効にするだけで十分です。デバイスをプログラムした後、出力位相はすべて揃います。

カテゴリ 2 SYNC ではデバイスを SYNC モードにすることに加えて、すべてのデバイスを同期するためにタイムクリティカルでない SYNC パルスが必要になります。SYNC パルスは、外部ソースまたは SYNC ピンを Low-High-Low に切り替えることで得られます。**Toggle Sync Pin (SYNC ピンを切り替え)** ボタンをクリックすると、SYNC ピンが Low-High-Low に 1 回切り替わります。

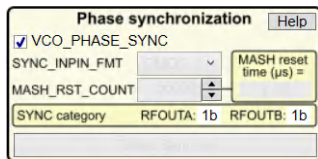


図 4-33. カテゴリ 1b SYNC

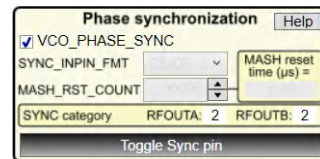


図 4-34. カテゴリ 2 SYNC

4.2.5.2 カテゴリ 3 SYNC

カテゴリ 3 の同期に使用される SYNC パルスには、入力基準クロックに対して特定の設定とホールド時間が必要です。この要件は、同期を開始するために、すべてのデバイスが同じ入力クロック エッジを使用していることを確認するためのものです。**MASH_RST_COUNT** は、同期が完了するのに十分な時間を確保するために設定する必要があります。

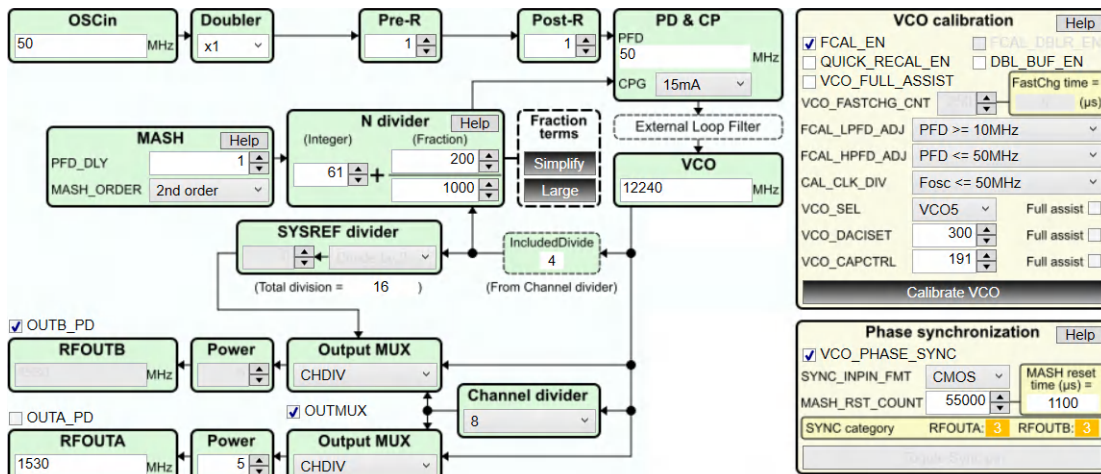


図 4-35. カテゴリ 3 SYNC の構成

タイムクリティカルでない SYNC パルスがカテゴリ 3 SYNC に使用される場合、または VCO 較正後、デバイス間の位相は一致しません。

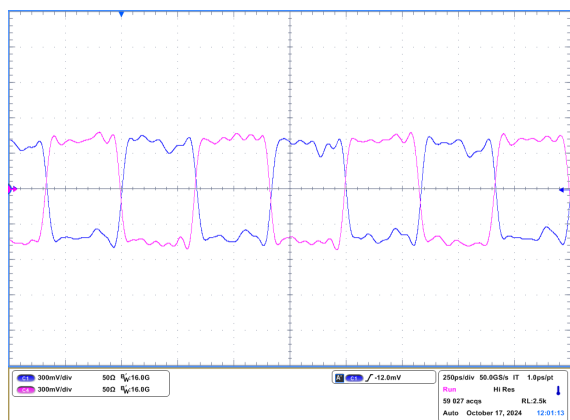


図 4-36. 同期なし、例 1

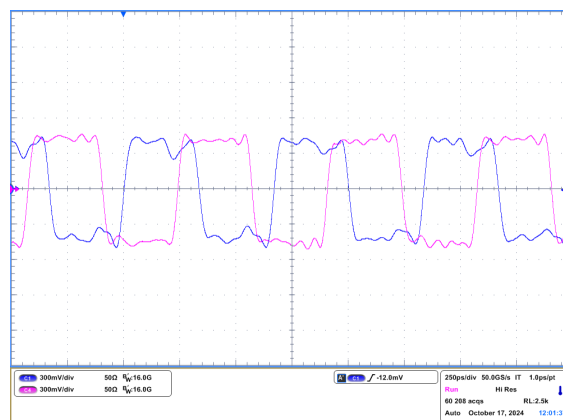


図 4-37. 同期なし、例 2

タイムクリティカルな SYNC パルスが使用される場合、出力位相は揃います。各デバイスの出力位相は完全に同じであることはできませんが、同期後もその差は変わりませんので注意してください。

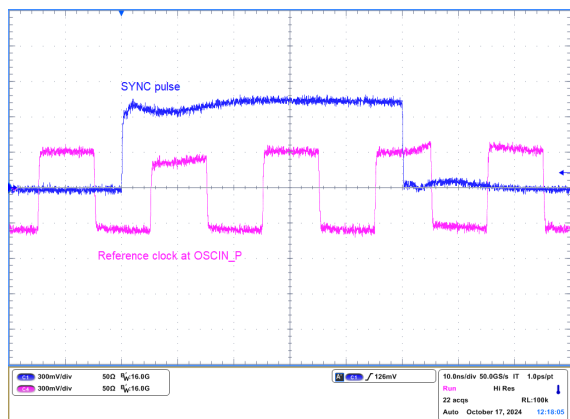


図 4-38. タイムクリティカルな SYNC パルス

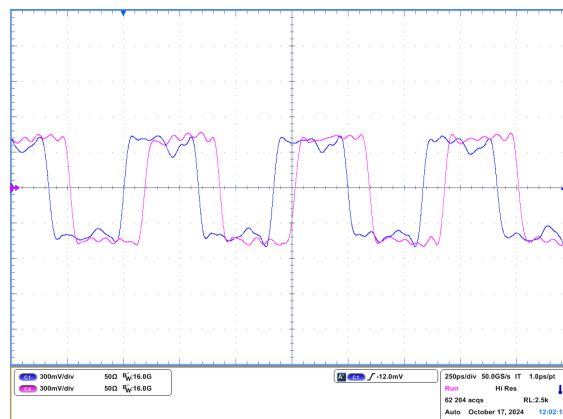


図 4-39. カテゴリ 3 SYNC

4.2.6 ピン モード

これらの LMX デバイスは、レジスタのプログラミングを必要としないピン構成動作をサポートしています。ピン モード動作の設定は、図 2-1 に示す図と同じですが、PC への接続は必要ありません。評価基板では、これらのデバイスの構成はロータリー DIP スイッチと 2 ピン ヘッダーによって決定されます。

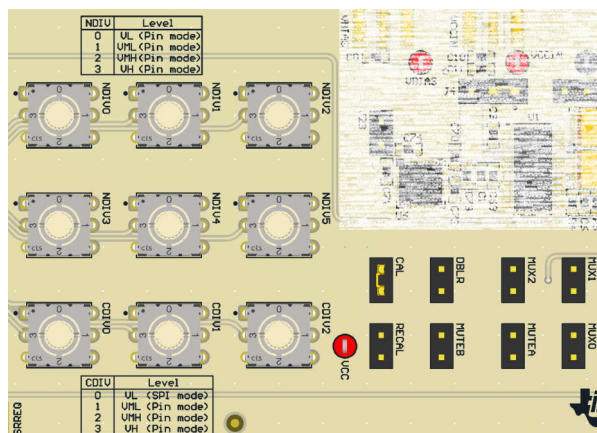


図 4-40. ピン制御要素

N 分周器の値は NDIVx ロータリー DIP スイッチによって構成され、CDIVx ロータリー DIP スイッチを使用してチャネル分周器値が設定されます。NDIVx ピンと CDIVx ピンは 4 レベル入力ピンです。ロータリー DIP スイッチの位置 (0、1、2、3) により、ピンが VL (0V)、VML、VMH、VH (3.3V) のいずれかのレベルに設定されます。

表 4-1. CDIVx チャネル分周器の真理値表

CDIV2	CDIV1	CDIV0	分周器の値
0	0	0	SPI モード
0	1	0	2
0	2	0	4
0	2	3	6
1	0	0	8
1	0	3	12
1	1	0	16
1	1	3	24
1	2	0	32
1	2	3	48
1	3	0	64
1	3	3	96
2	0	0	128
2	0	3	192
2	1	0	256
2	1	3	384
2	2	0	512
2	2	3	768
2	3	0	1024
2	3	3	1536

表 4-2. NDIVx N 分周器の真理値表

10 進	NDIV5	NDIV4	NDIV3	NDIV2	NDIV1	NDIV0
0	0	0	0	0	0	0
1	0	0	0	0	0	1
2	0	0	0	0	0	2
3	0	0	0	0	0	3
4	0	0	0	0	1	0
5	0	0	0	0	1	1
6	0	0	0	0	1	2
7	0	0	0	0	1	3
8	0	0	0	0	2	0
...	...	...				...
59	0	0	0	3	2	3
60	0	0	0	3	3	0
61	0	0	0	3	3	1
62	0	0	0	3	3	2

表 4-2. NDIVx N 分周器の真理値表 (続き)

10 進	NDIV5	NDIV4	NDIV3	NDIV2	NDIV1	NDIV0
...	...	...				...
4092	3	3	3	3	3	0
4093	3	3	3	3	3	1
4094	3	3	3	3	3	2
4095	3	3	3	3	3	3

2 ピン ヘッダの MUX0、MUX1、MUX2 によって RFOUTA と RFOUTB の出力が決まります。

表 4-3. 出力マルチプレクサの設定

MUX2	MUX1	MUX0	RFOUTA	RFOUTB
0	0	0	チャンネル分周器	チャンネル分周器
0	0	1	チャンネル分周器	VCO
0	1	0	VCO	チャンネル分周器
0	1	1	VCO	VCO
1	0	0	ダブラ	チャンネル分周器
1	0	1	VCO	ダブラ
1	1	0	ダブラ	VCO
1	1	1	ダブラ	ダブラ

その他の 2 ピン ヘッダの定義は次のとおりです。

表 4-4. 2 ピン ヘッダの定義

記号	機能
MUTEA、MUTEB	出力ミュートの制御。
RECAL	RECAL が High の場合、デバイスがロックを失うと、自動的に再較正して再ロックします。評価基板のデフォルトでは、このピンは High に接続されています。
DBLR	OSCI _n ダブラを有効にします。
CAL	High に接続してデバイスを有効にします。Low から High への遷移によって、VCO 較正がトリガされます。

たとえば、LMX デバイスをピン モードで次のように構成します。

- $f_{\text{OSC}} = 100\text{MHz}$ 、 $f_{\text{PD}} = 200\text{MHz}$ 、 $f_{\text{VCO}} = 12\text{GHz}$
- RFOUTA = 24GHz 出力、RFOUTB = 3GHz

ハードウェア構成:

- N 分周器 = $12\text{G} / 200\text{M} = 60 \rightarrow \text{NDIV}[5:0] = (000330)_4$
- RFOUTA = 24GHz および RFOUTB = 3GHz $\rightarrow \text{MUX}[2:0] = (100)_2$
- チャンネル分周器 = $12\text{G} / 3\text{G} = 4 \rightarrow \text{CDIV}[2:0] = (020)_4$
- $f_{\text{PD}} = 200\text{MHz} \rightarrow \text{DBLR} = \text{High}$

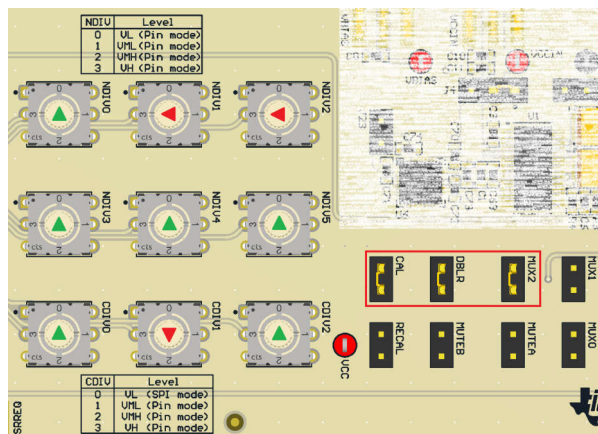


図 4-41. ピン モードのハードウェア構成

5 ハードウェア設計ファイル

5.1 回路図

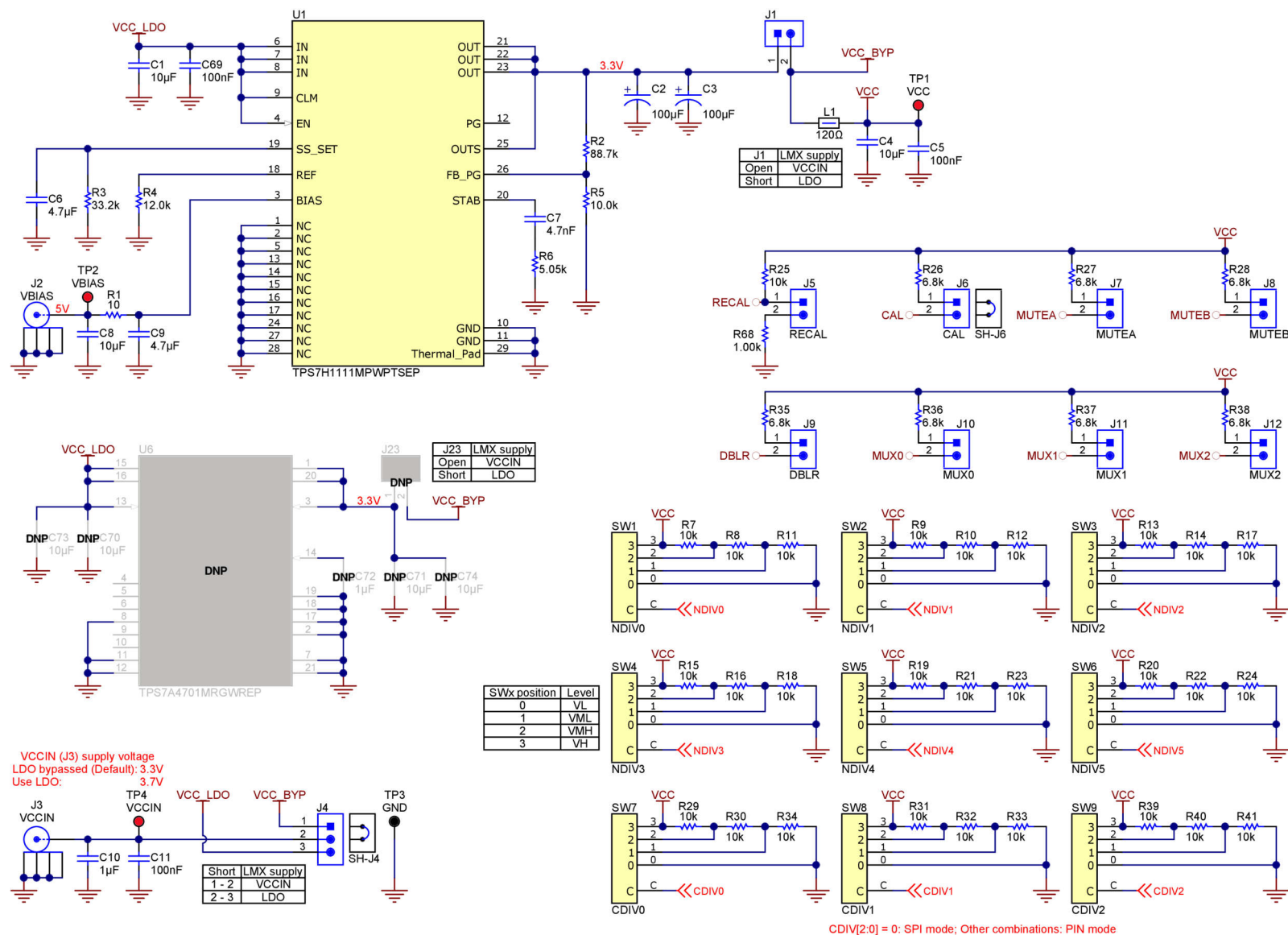


図 5-1. 電力供給と制御 (LMX2624SPEVM、LMX2695SEPEVM)

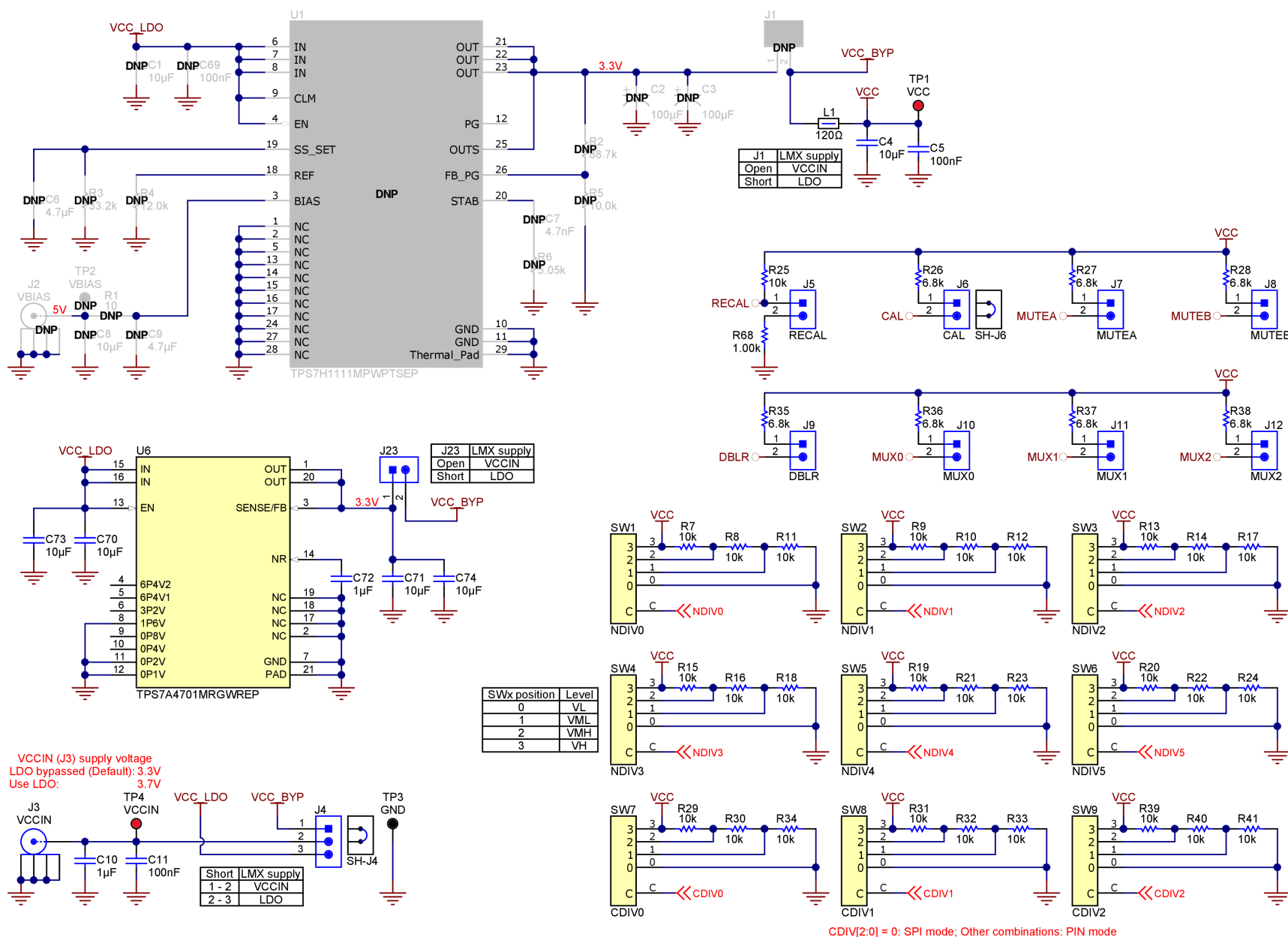


図 5-2. 電力供給と制御 (LMX2824EPEVM)

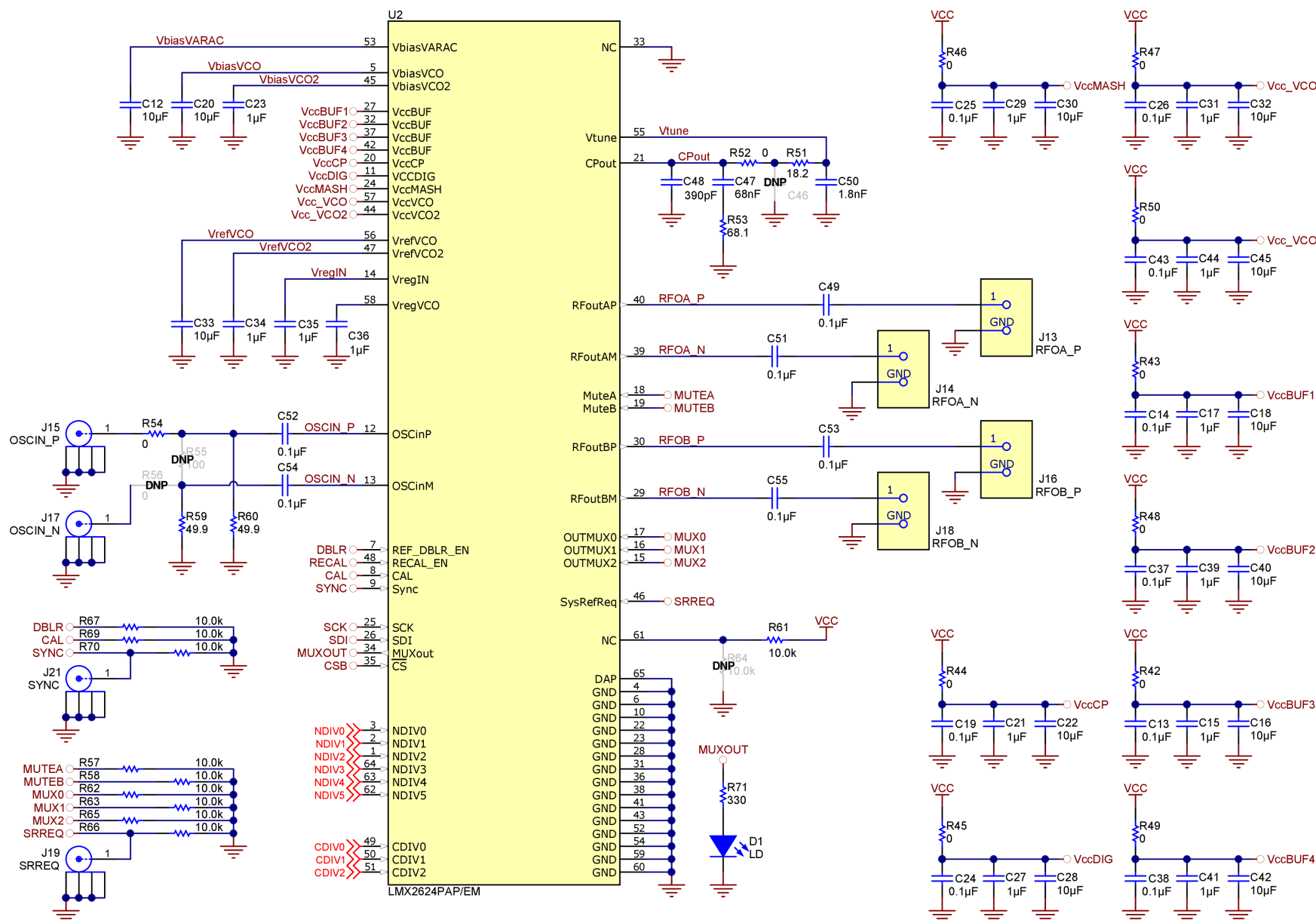


図 5-3. LMX シンセサイザ

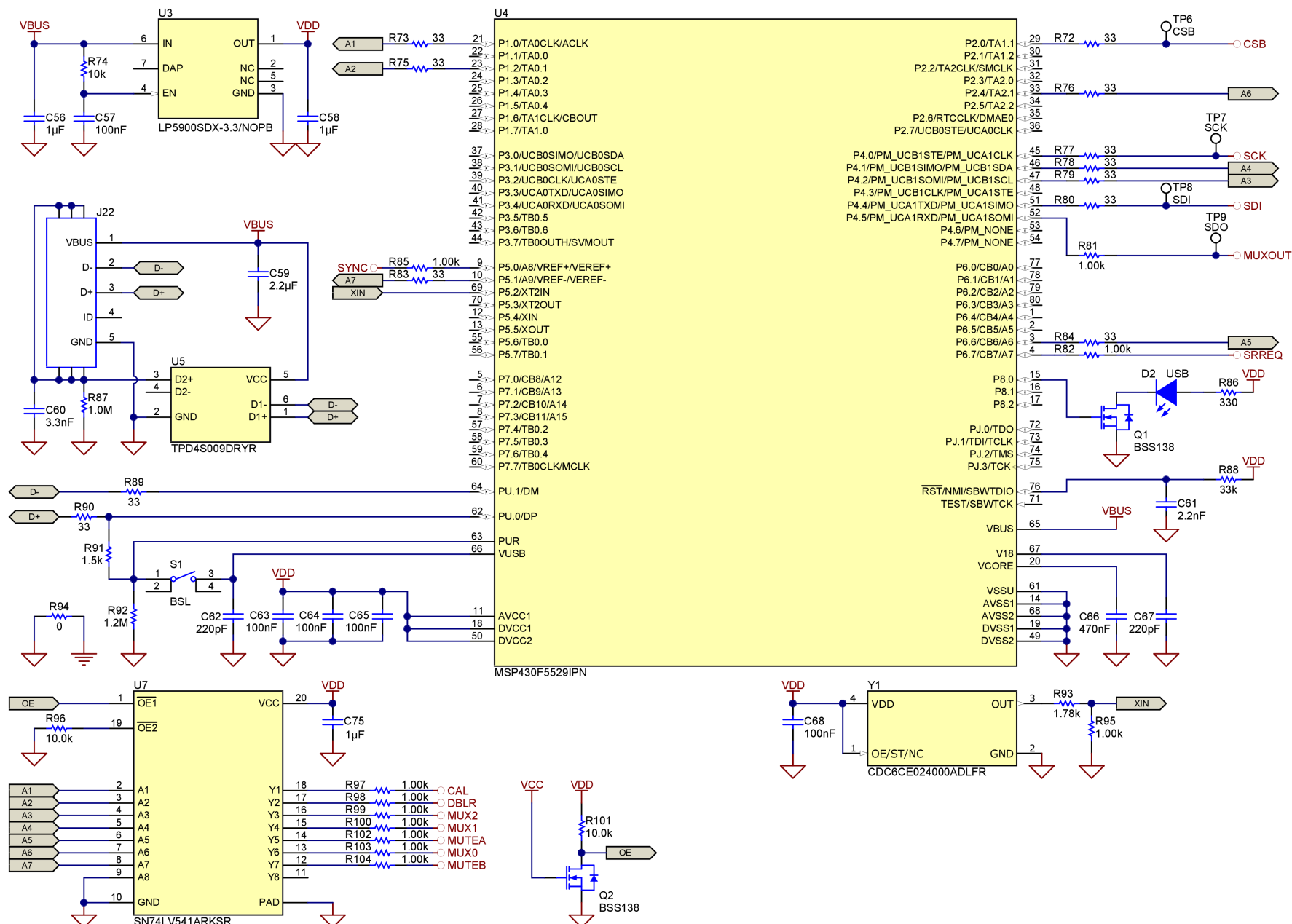


図 5-4. USB2ANY

5.2 PCB のレイアウト

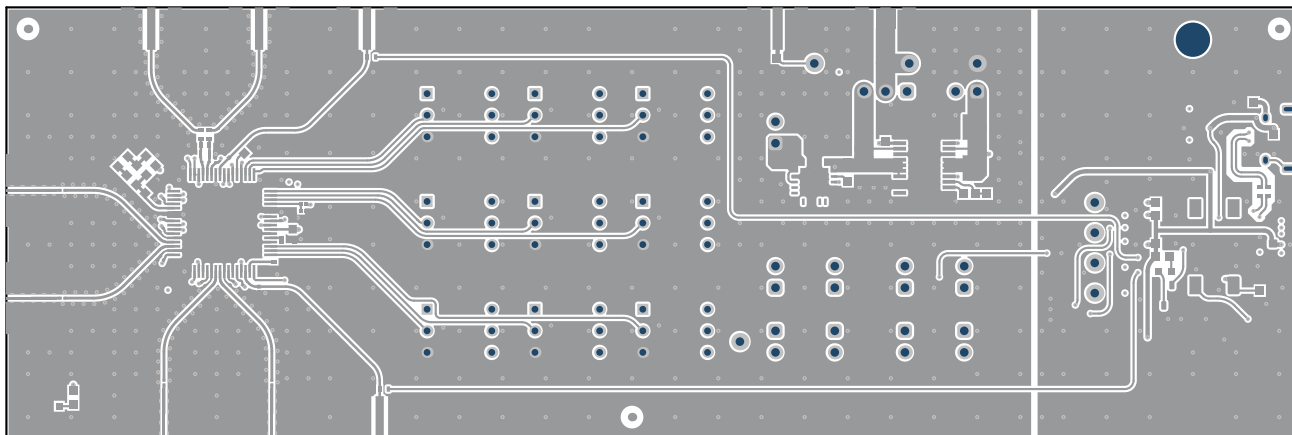


図 5-5. 上層

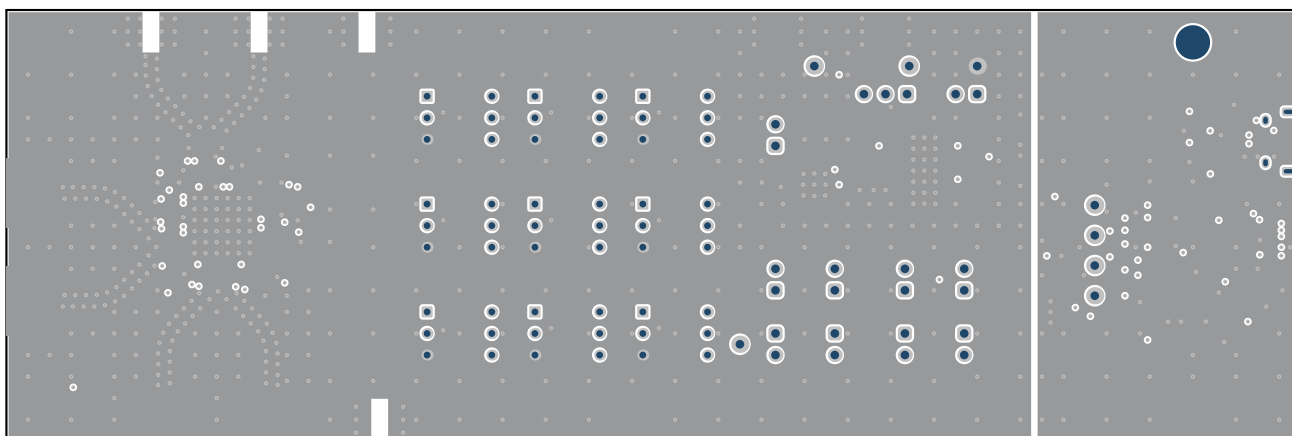


図 5-6. 第 2 層

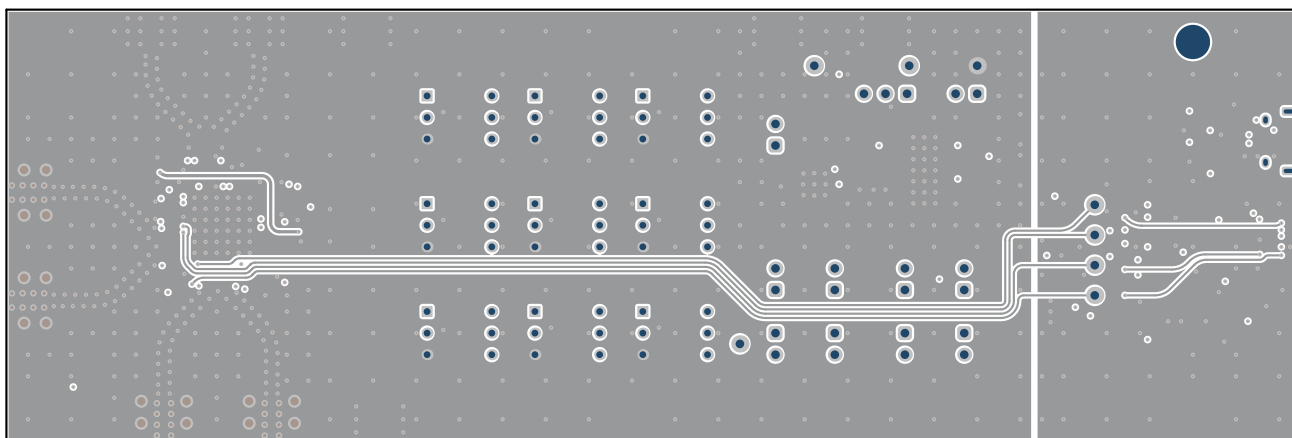


図 5-7. 第 3 層

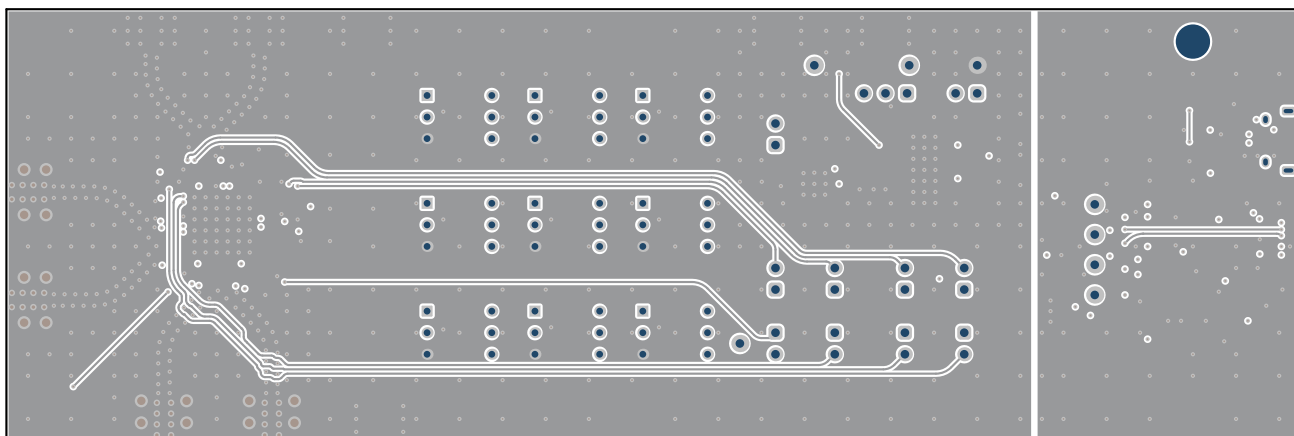


図 5-8. 第 4 層

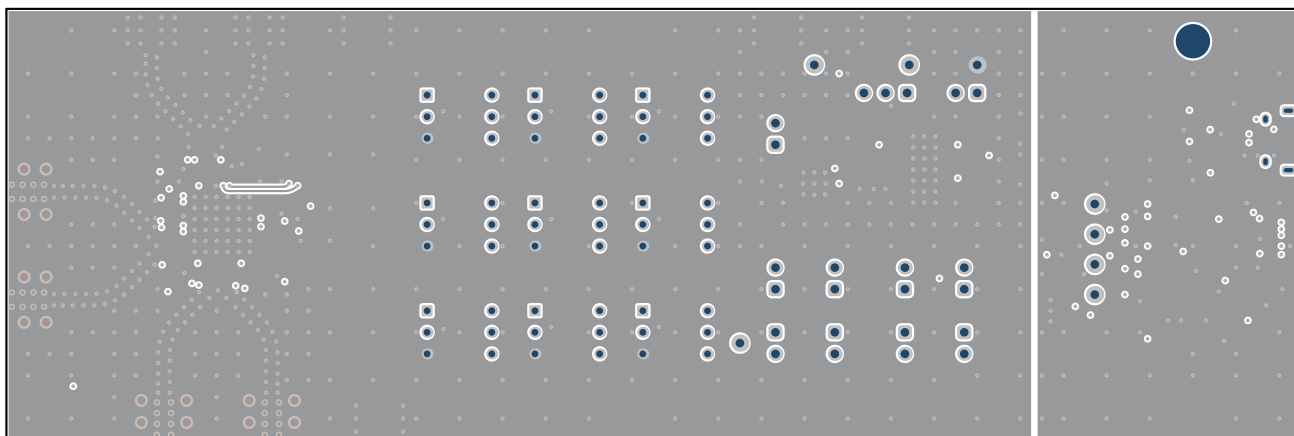


図 5-9. 第 5 層

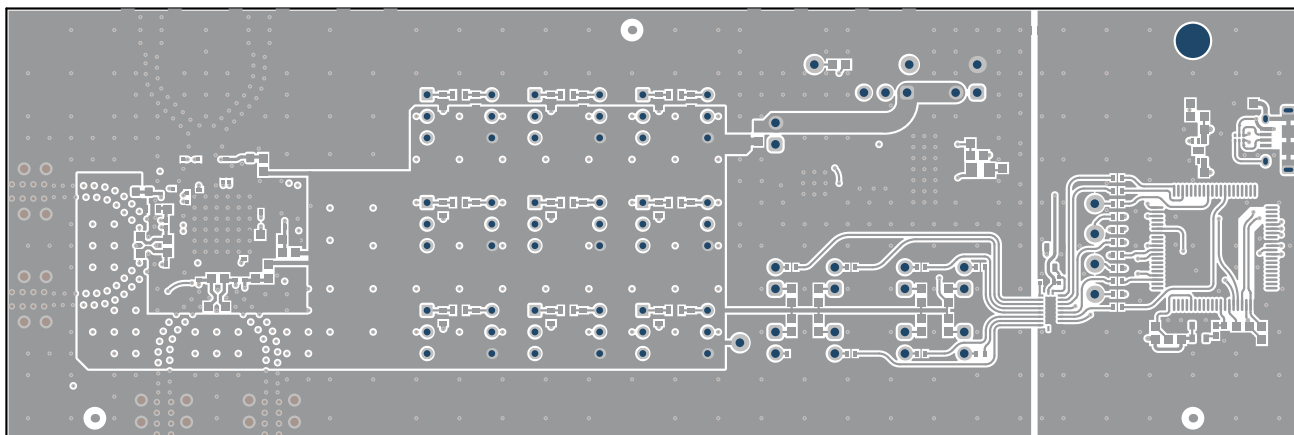


図 5-10. 下層

表 5-1. PCB スタックアップ

基板面	材料	厚さ (mil)	定数
表	銅	2.8	
誘電	RO4350B LoPro	7.3	3.55
2nd	銅	1.4	
誘電	FR4	13	4.2
3rd	銅	1.4	
誘電	FR4	9	4.2
4th	銅	1.4	
誘電	FR4	13	4.2
5th	銅	1.4	
誘電	FR4	9	4.2
裏	銅	2.8	

5.3 部品表 (BOM)

記号	概要	部品番号	メーカー
C1、C4、C8、C12、C16、C18、C20、C22、C28、C30、C32、C33、C40、C42、C45、C70、C71、C73、C74	コンデンサ、セラミック、10 μ F、10V、10%、X5R、0603	GRM188R61A106KAALD	MuRata
C2、C3	コンデンサ、ソリッド タンタル、100 μ F、20V、E ケース、10%	TPME107K020R0035	京セラ AVX
C5、C11、C57、C63、C64、C65、C68、C69	コンデンサ、セラミック、0.1 μ F、16V、10%、X7R、0603	885012206046	Würth Elektronik
C6、C9	コンデンサ、セラミック、4.7 μ F、16V、10%、X7R、0603	GRM188Z71C475KE21D	MuRata
C7	コンデンサ、セラミック、4.7nF、50V、5%、C0G、0805	GRM2165C1H472JA01D	MuRata
C10、C56、C58、C72	コンデンサ、セラミック、1 μ F、16V、10%、X7R、0603	885012206052	Würth Elektronik
C13、C14、C19、C24、C25、C26、C37、C38、C43、C49、C51、C52、C53、C54、C55	コンデンサ、セラミック、0.1 μ F、10V、10%、X5R、0201	ATC530Z104KT10T	AT セラミック
C15、C17、C21、C23、C27、C29、C31、C34、C35、C36、C39、C41、C44、C75	コンデンサ、セラミック、1 μ F、25V、10%、X5R、0402	GRM155R61E105KA12D	MuRata
C47	コンデンサ、セラミック、68nF、25V、10%、X7R、0603	885012206070	Würth Elektronik
C48	コンデンサ、セラミック、390pF、50V、5%、C0G、0603	C0603C391J5GACTU	Kemet
C50	コンデンサ、セラミック、1.8nF、10%、X7R 0603	C0603C182K5RACTU	Kemet
C59	コンデンサ、セラミック、2.2 μ F、16V、20%、X5R、0603	885012106018	Würth Elektronik
C60	コンデンサ、セラミック、3.3nF、50V、10%、X7R、0603	885012206086	Würth Elektronik
C61	コンデンサ、セラミック、2.2nF、16V、10%、X7R、0603	885012206036	Würth Elektronik
C62、C67	コンデンサ、セラミック、220pF、50V、5%、C0G、0603	C0603C221J5GACTU	Kemet
C66	コンデンサ、セラミック、0.47 μ F、16V、10%、X7R、0603	GRM188R71C474KA88D	MuRata
D1、D2	LED、緑色、SMD、0603	LTST-C190GKT	Lite-On
H1、H2、H3、H4、H5	バンパーシリンダ径 0.312 インチ	SJ61A6	3M
J4	ヘッダ、100mil、3x1、金、TH	TSW-103-07-G-S	Samtec
J2、J3、J15、J17、J19、J21	SMA ジャック STR エッジ マウント コネクタ	CON-SMA-EDGE-S	RF Solutions Ltd.
J1、J5、J6、J7、J8、J9、J10、J11、J12、J23	ヘッダ、100mil、2x1、金、TH	TSW-102-07-G-S	Samtec
J13、J14、J16、J18	2.92mm コネクタ、50 Ω 基板端	1521-00002	SV マイクロ波
J22	USB 2.0、Micro-USB タイプ B、R/A、SMT	10118194-0001LF	FCI
L1	フェライト ビーズ、120 Ω @100MHz、3A、0603	BLM18SG121TN1D	MuRata
Q1、Q2	MOSFET、N-CH、50V、0.22A、SOT-23	BSS138	Fairchild
R1	RES、10、5%、0.1W、0603	CRCW060310R0JNEA	Vishay-Dale
R2	RES、88.7k、1%、0.1W、0603	CRCW060388K7FKEA	Vishay-Dale
R3	RES、33.2k、0.1%、0.1W、0603	RT0603BRD0733K2L	Yageo America
R4	RES、12.0k、0.1%、0.1W、0603	RT0603BRD0712KL	Yageo America
R5	RES、10.0k、1%、0.1W、0603	CRCW060310K0FKEA	Vishay-Dale
R6	RES、5.05k、0.5%、0.1W、0603	RT0603DRE075K05L	Yageo America

記号	概要	部品番号	メーカー
R7、R8、R9、R10、R11、R12、R13、R14、R15、R16、R17、R18、R19、R20、R21、R22、R23、R24、R25、R29、R30、R31、R32、R33、R34、R39、R40、R41、R74	RES 10k、5%、0.1W、0603	CRCW060310K0JNEA	Vishay-Dale
R26、R27、R28、R35、R36、R37、R38	RES、6.8k、5%、0.1W、0603	CRCW06036K80JNEA	Vishay-Dale
R42、R43、R44、R45、R46、R47、R48、R49、R50、R52、R94	RES、0、5%、0.1W、0603	CRCW06030000Z0EA	Vishay-Dale
R51	RES、18.2、1%、0.1W、0603	CRCW060318R2FKEA	Vishay-Dale
R53	RES、68.1、1%、0.1W、0603	CRCW060368R1FKEA	Vishay-Dale
R54	RES、0、5%、0.063W、0402	CRCW04020000Z0ED	Vishay-Dale
R57、R58、R61、R62、R63、R65、R66、R67、R69、R70、R96、R101	RES、10.0k、1%、0.05W、0201	CRCW020110K0FKED	Vishay-Dale
R59、R60	RES、49.9、1%、0.063W、0402	CRCW040249R9FKED	Vishay-Dale
R68、R81、R82、R85、R95、R97、R98、R99、R100、R102、R103、R104	RES、1.0k、1%、0.063W、0402	CRCW04021K00FKED	Vishay-Dale
R71、R86	RES、330、5%、0.1W、0603	CRCW0603330RJNEA	Vishay-Dale
R72、R73、R75、R76、R77、R78、R79、R80、R83、R84、R89、R90	RES、33、5%、0.063W、0402	CRCW040233R0JNED	Vishay-Dale
R87	RES、1.0 M、5%、0.1 W、0603	CRCW06031M00JNEA	Vishay-Dale
R88	RES、33k、5%、0.1W、0603	CRCW060333K0JNEA	Vishay-Dale
R91	RES、1.5k、5%、0.1W、0603	CRCW06031K50JNEA	Vishay-Dale
R92	RES、1.2M、5%、0.1W、0603	CRCW06031M20JNEA	Vishay-Dale
R93	RES、1.78k、1%、0.063W、0402	CRCW04021K78FKED	Vishay-Dale
R95	RES、1.00k、1%、0.063W、0402	CRCW04021K00FKED	Vishay-Dale
S1	スイッチ、触感、SPST、0.05A、12V、SMT	FSM4JSMA	TE の接続
SH-J4、SH-J6	シャント、100mil、金メッキ、黒	SNT-100-BK-G	Samtec
SW1、SW2、SW3、SW4、SW5、SW6、SW7、SW8、SW9	ロータリースイッチ DIP SP4T 100mA 50V	220ADB04	CTS
TP1、TP2、TP4	テストポイント、ミニチュア、赤色、TH	5000	Keystone
TP3	テストポイント、ミニチュア、黒色、TH	5001	Keystone
TP6、TP7、TP8、TP9	テストポイント、ミニチュア、白色、TH	5002	Keystone
U1	1.5A、耐放射線特性 LDO	TPS7H1111MPWPTSEP	テキサス・インスツルメンツ
U2	宇宙グレード広帯域 RF シンセサイザ	LMX2624PAP/EM LMX2695PAP/EM LMX2824MPAPTEP	テキサス・インスツルメンツ
U3	超低ノイズ、150mA LDO	LP5900SDX-3.3/NOPB	テキサス・インスツルメンツ
U4	25MHz マイクロコントローラ	MSP430F5529IPN	テキサス・インスツルメンツ
U5	4 チャンネル ESD ダイオード	TPD4S009DRYR	テキサス・インスツルメンツ
U6	RF LDO	TPS7A4701MRGWREP	テキサス・インスツルメンツ
U7	オクタル バッファ、3 ステート出力	SN74LV541ARKSR	テキサス・インスツルメンツ
Y1	高性能 BAW 発振器	CDC6CE024000ADLFT	テキサス・インスツルメンツ

6 追加情報

6.1 デバッグ情報

評価基板が期待どおりに動作しない場合は、以下を考慮してください。

ハードウェア設定の確認:

- 評価基板の動作が確認されるまで、評価基板に変更を加えたり、デフォルト設定を変更したりしないでください。
- 電源が接続され、オンになっており、デバイスの電流制限が適切であることを確認します。
- OSCIN 信号が供給され、適切な出力レベルでオンになっていることを確認します。
- スペクトル アナライザの中心周波数がターゲット周波数と一致していることを確認します。周波数が中心から外れていてもキャリアが見えるように、広いスパンを選択します。
- デバイスがピン モードで CAL ピンによってパワーダウンされていないことを確認します。
- 評価基板がピン モードのとき、
 - CAL ヘッダがストラップされている場合、評価基板のパワーアップ電流は約 240mA です。
 - CAL ヘッダがオープンの場合、評価基板のパワーアップ電流は約 16mA です。
- 評価基板が PC に接続されているとき、
 - 評価基板デフォルト モード構成で TICS Pro がロードされている場合、評価基板のパワーアップ電流は約 240mA です。
 - それ以外の場合、評価基板のパワーアップ電流は約 16mA です。
- LMX2624SPEVM および LMX2695SEPEVM の場合、
 - オンボード LDO を使用する場合は、LDO によって追加の 20mA 電流が引き込まれます。
 - オンボード LDO を使用する場合は、VBIAS と VCCIN の両方の電源が必要です。

ソフトウェア設定の確認:

- 構成がうまく機能しない場合は、評価基板デフォルト モード構成に戻し、デバイスがロックされていることを確認した後で、再度デバイスを自分の構成に変更してください。
- 赤色の警告が表示されないことを確認します。表示されている場合、警告の要素にマウスを合わせるか、ツール チップのヒントを読むか、左下のステータス ウィンドウでメッセージを確認してください。
- Reset device (デバイスのリセット)** ボタンを 1 回クリックしてデバイスをリセットし、すべてのレジスタをロードします。
- アシストなし動作では、VCO 周波数を変更した後、または VCO ダブル出力を有効にした後は、VCO 較正が必要です。**Calibrate VCO (VCO の較正)** ボタンをクリックして、VCO 較正を開始します。
- レジスタの読み戻しには正しい構成が必要です。詳細については、[図 4-18](#) を参照してください。

PC 通信の確認:

- メニューバーで、USB Communications → Interface をクリックします。USB2ANY ボタンが緑色になっていることを確認します。Identify をクリックして、評価基板の USB LED が点滅することを確認します。
- POWERDOWN = 1** をプログラムして、電流が大きく変化していることを確認します。

6.2 商標

すべての商標は、それぞれの所有者に帰属します。

7 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (November 2024) to Revision A (May 2025)	Page
すべての LMX2x 評価基板バリエーションに対応するように内容を更新.....	1
『特長』セクションの周波数範囲を更新.....	1
すべての評価基板に対応するように『はじめに』セクションの内容を更新.....	2
すべての評価基板バリエーションに対応するように『キットの内容』セクションを更新.....	2
すべての評価基板バリエーションに対応するように周波数範囲と内容を更新.....	2
すべての評価基板バリエーションに対応するように周波数範囲と内容を更新.....	3

• すべての評価基板バリエーションに対応するように『ジャンパ情報』セクションを更新。	4
• すべての評価基板バリエーションに対応するように『電源要件』セクションを更新。	5
• すべての評価基板バリエーションに対応するように『テストポイント』セクションを更新。	5
• USB2ANY インターフェイスの LMX2624-SP デバイスを LMX デバイスに変更。	6
• すべての評価基板バリエーションに対応するように『評価セットアップ』セクションの内容を更新。	8
• 『RF 出力』セクションの周波数範囲を更新。	8
• すべての評価基板バリエーションに対応するように『VCO キャリブレーション』セクションの内容を更新。	11
• 『フル アシスト動作』セクションで LMX2624-SP デバイスを LMX デバイスに変更。	12
• すべての評価基板バリエーションに対応するように『SYSREF』セクションを更新。	13
• 『SYSREF パルス生成セクション』に SysRefReq ピンの切り替え動作を追加。	15
• 『SYSREF 反復モード』セクションの LMX2624-SP デバイスを LMX デバイスに変更。	15
• 『位相同期』セクションの LMX2624-SP デバイスを LMX デバイスに変更。	17
• 『カテゴリ 1b SYNC およびカテゴリ 2 SYNC の同期』セクションで LMX2624-SP デバイスを LMX デバイスに変更。	17
• すべての評価基板バリエーションに対応するように『ピン モード』セクションを更新。	18
• 『回路図』セクションの PCB RevB 回路図を更新。	22
• 『PCB レイアウト』セクションを RevB PCB レイアウトに更新。	26

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated