

Design Guide: TIDA-010263

センサとアクチュエータ向け、IO-Link デバイス実装のリファレンス
デザイン

概要

このリファレンス・デザインでは、IO-Link デバイス・インターフェイスの実装例を示します。このデザインには、低ドロップアウト (LDO) や低消費電力マイコンを含む IO-Link デバイスの物理層 (PHY) が含まれています。この組み合わせは、IO-Link COM3 の転送レートと 400 μ s のサイクル時間をサポートしています。MSPM0 マイコンには内部発振器が内蔵されているため、MCU は外付けの水晶振動子を必要とせずにこのアプリケーションを実行でき、コストとスペースを節約できます。

リソース

TIDA-010263	デザイン・フォルダ
TIOX1X2XEVN	ツール・フォルダ
LP-MSPM0L1306	ツール・フォルダ



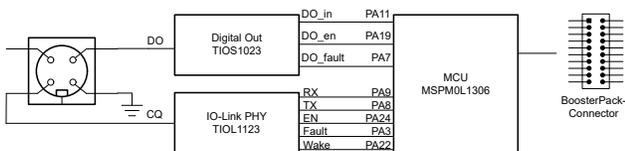
テキサス・インスツルメンツの TI E2E™ サポート・エキスパートにお問い合わせください

特長

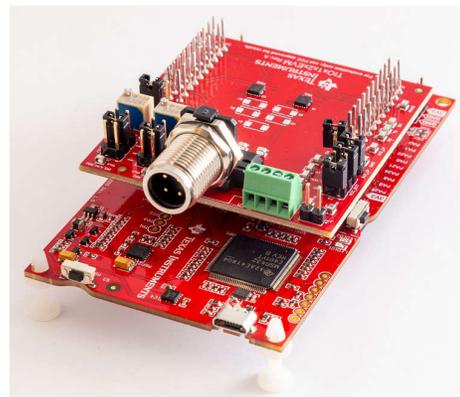
- COM3 および 400 μ s のサイクル時間をサポートする、内蔵の 32MHz 発振器による水晶振動子を使用しない動作
- TEConcept によって開発された IO-Link デバイスタックを実行する、低消費電力 Arm® Cortex® M0+ マイコン
- 内部 20mA LDO 搭載の PHY と組み合わせた 2 チップ設計
- IEC 61000-4-2 (ESD)、IEC 61000-4-4 (EFT)、IEC 61000-4-5 (サージ) に準拠する EMC 保護を内蔵したデバイストランシーバ
- オーバーシュートと EMI (電磁干渉) を最小化するために、出力ドライバの立ち上がり時間と立ち下がり時間を制限済み

アプリケーション

- 状況監視センサ
- 流量トランスミッタ
- アクチュエータ
- レベル・トランスミッタ
- 圧力トランスミッタ
- 温度トランスミッタ
- 位置センサ
- 近接スイッチ
- アクセス制御
- サイネージ



TEConcept



1 システムの説明

このリファレンス デザインは、IO-Link デバイスとして動作するセンサまたはアクチュエータのデジタル通信インターフェイスの実装例を示します。このデザインには、IO-Link デバイストランシーバ (PHY) とマイコンが含まれています。

TIOL112 IO-Link PHY には、IEC 61000-4-2 (ESD)、IEC 61000-4-4 (EFT)、IEC 61000-4-5 (サージ) に準拠した保護回路と 20mA LDO が含まれています。これにより、設計者は外部保護デバイスや追加電源を必要とせずにシンプルなシステムを構築できます。

MSPM0L1306 マイコンを使用すると、PHY の LDO 出力から直接 MCU に電力を供給することができ、追加のセンサや ADC を接続するのに十分なヘッドルームを残すことができます。

PHY と MCU の間の電源接続に加えて、PHY はマイコンの UART ペリフェラルにも接続されます。MCU 上で動作するソフトウェアは、それに応じてタイミングを制御する必要があります。外部タイミング抵抗を備えた内部発信器は、COM3 モードでの動作に必要な精度を提供し、IO-Link 規格の要件を満たします。これにより、外部水晶振動子が不要になるので、小型のシステムを構築できます。

BoosterPack™ プラグイン モジュール形式の TIOL112 EVM と、MSPM0L1306 LaunchPad™ 開発キットおよび TEConcept の IO-Link スタックを全体的に組み合わせることにより、優れた評価プラットフォームが提供されます。なぜなら、BoosterPack™ プラグイン モジュールのヘッダーには、すべての無償インターフェイスが公開されており、より多くのセンサ、ADC、またはその他のペリフェラルを追加することができるからです。

1.1 主なシステム仕様

通信インターフェイス	IO-Link 1.1.3
転送レート	COM3 (230400 ボー)
サイクル時間	400µs
EMC 保護機能内蔵	<ul style="list-style-type: none"> ±8kV IEC 61000-4-2 ESD 接触放電 ±4kV IEC 61000-4-4 電気的高速過渡 ±1.2kV、500Ω の IEC 61000-4-5 サージ

2 システム概要

2.1 ブロック図

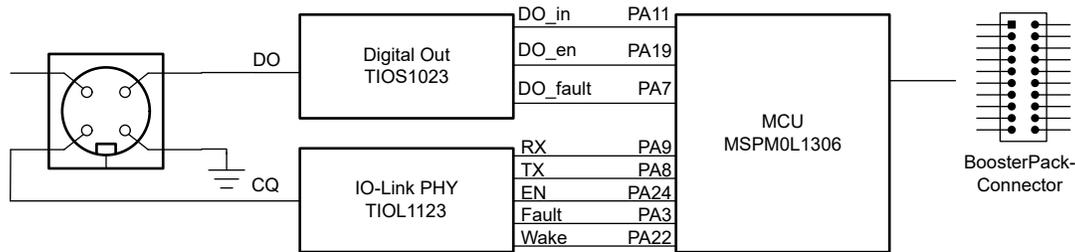


図 2-1. TIDA-010263 のブロック図

2.2 設計の考慮事項

この設計は、センサまたはアクチュエータの通信バックエンドの実装を示しています。この実装は、TIOL112 の評価ボードである TIOX1X2XEVM と、MSPM0L1306 の評価ボードである LP-MSPM0L1306 の組み合わせで構成されています。両方のボードをスタックすることができ、評価の準備はできています。

デフォルトでは、TIOX1X2XEVM には、3.3V レギュレータを含む TIOL1123 と TIOS1023 が搭載されています。このボードのデフォルトのジャンパ設定では、MSPM0 LaunchPad に個別に電力を供給する必要があります。TIOL デバイスの内部 LDO を使用するには、J9 の V_{CC} にジャンパを追加する必要があります。

TIOL112 および TIOS102 の CQ ラインの電流制限は、外付け抵抗を使用して調整できます。評価ボードのデフォルトの抵抗値は 25.5k Ω であり、これは 200mA の電流に相当します。オプションとして、電流制限を調整できるポテンショメータがボード上にあります。

IO-Link トランシーバに加えて、デバイスのクロッキングも重要な要素です。IO-Link 規格では、ボーレートの許容誤差が 1% よりも優れていることが要求されます。外部リファレンス抵抗を備えた MSPM0 の内部発振器は、必要な 1% よりもはるかに良好に動作できます。UART ボーレート生成用の分数分周器も使用することで、結果として得られる UART ボーレートの許容誤差を 1% 以内に抑えることができます。

IO-Link には、少量の構成データを保存する方法も必要です。これは、内部フラッシュまたは外部 EEPROM に保存できます。内部フラッシュはすでに利用可能であり、外部コンポーネントを必要としないという利点があります。しかし、内部フラッシュのサイズには制限があるため、セクタ全体の消去が必要です。この消去サイクルの間、フラッシュにアクセスできず、その時間が必要な IO-Link サイクル時間よりも長くなる可能性があります。場合によっては、消去サイクルの量が制限されていることも問題になる可能性があります。

外部 I2C EEPROM、FRAM、またはフラッシュは、より多くのスペースとより多くのコンポーネントが必要ですが、他の問題を解決することができます。正確なアプリケーションに応じて、どちらか一方の設計が適切なアプローチとなる可能性があります。

2.3 主な使用製品

2.3.1 TIOL112

TIOL112x ファミリのトランシーバには、工業用の双方向ポイントツーポイント通信に IO-Link インターフェイスが実装されています。このデバイスが 3 線式のインターフェイス経由で IO-Link マスタに接続されているとき、マスタは通信を開始してリモート ノードとデータを交換でき、TIOL112x はこの通信の完全な物理層として機能します。

これらのデバイスは、最大 1.2kV (500 Ω) の IEC 61000-4-5 サージに耐えることができ、また、逆極性保護を内蔵しています。ピンによりプログラム可能なインターフェイスを使って、コントローラ回路と容易に接続できます。出力電流制限は、外付けの抵抗を使用して構成できます。TIOL112x デバイスはウェイクアップパルスを生成するように構成することができ、IO-Link のマスター アプリケーションで使用できます。低電圧、過電流、過熱状態に対するフォルト通知および内部保護機能を備えています。

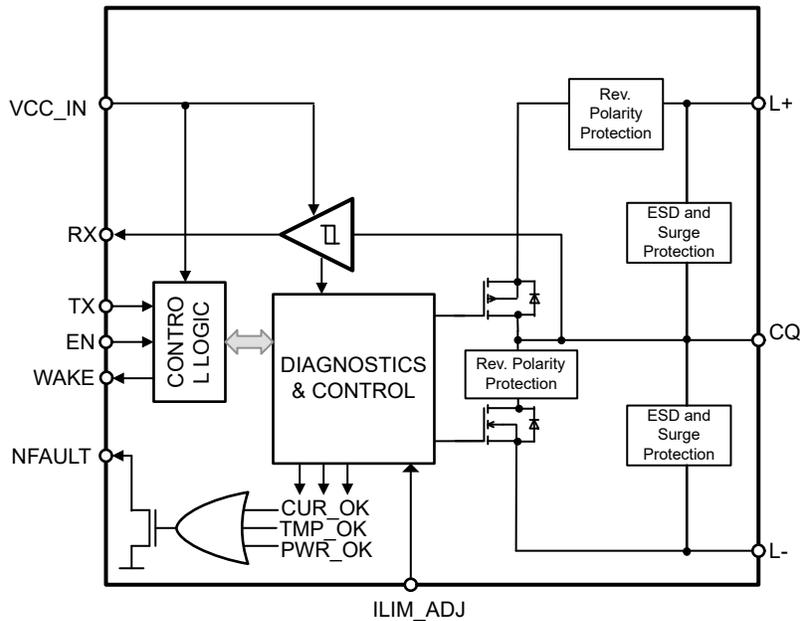


図 2-2. TIOL112 のブロック図

TIOL112 または TIOL112x トランシーバは、過電流、過電圧、過熱状態に対する保護機能を実装しています。また、このデバイスは、外付けの抵抗を使用してドライバの出力電流の電流制限設定も提供します。

このデバイスは、内部のリニアレギュレータを介して IO-Link L+ 電圧 (公称 24V) から低電圧電源を生成し、ローカルコントローラおよびセンサ回路に電力を供給します。

2.3.2 MSPM0L1306

MSPM0L134x および MSPM0L130x マイコン (MCU) は、最高 32MHz の周波数で動作する拡張 Arm® Cortex®-M0+ コアプラットフォームに基づく、ミックスドシグナルプロセッサ (MSP) 高集積超低消費電力 32 ビット MSPM0 MCU ファミリの製品です。コスト最適化されたこれらの MCU は高性能アナログペリフェラルを統合しており、-40°C ~ 105°C の拡張温度範囲をサポートし、1.62V ~ 3.6V の電源電圧で動作します。

MSPM0L134x および MSPM0L130x デバイスは、最大 64KB の組込みフラッシュプログラムメモリと、最大 4KB の SRAM を内蔵しています。これらの MCU は ±1.2% の精度の高速オンチップ発振器を内蔵しているため、外部水晶振動子は不要です。追加機能には、3 チャンネル DMA、16 および 32 ビット CRC アクセラレータ、各種の高性能アナログペリフェラル (1 つの設定可能内部リファレンス電圧付き 12 ビット 1.68MSPS A/D コンバータ (ADC)、1 つのリファレンス電圧 DAC 内蔵高速コンバータ、2 つのゲインをプログラム可能なゼロドリフトゼロクロスオーバーオペアンプ、1 つの汎用アンプ、1 つのオンチップ温度センサなど) が含まれます。これらのデバイスは、4 つの 16 ビット汎用タイマ、1 つのウィンドウ付きウォッチドッグタイマ、各種通信ペリフェラル (2 つの UART、1 つのシリアルペリフェラルインターフェイス (SPI)、2 つの I2C など) などのインテリジェントなデジタルペリフェラルも備えています。これらの通信ペリフェラルは LIN、IrDA、DALI、マンチェスター、スマートカード、SMBus、PMBus プロトコルをサポートしています。

テキサス・インスツルメンツの MSPM0 低消費電力 MCU ファミリーは、各種のアナログおよびデジタル回路を内蔵したデバイスで構成されているため、お客様はプロジェクトのニーズを満たす MCU を見つけることができます。そのアーキテクチャと豊富な低消費電力モードは、携帯型測定アプリケーションで長いバッテリー駆動時間を実現するように最適化されています。

MSPM0L134x および MSPM0L130x MCU は、広範囲にわたるハードウェアおよびソフトウェアのエコシステムによってサポートされており、リファレンスデザインやコードサンプルによって設計を迅速に開始できます。開発キットには、購入可能な LaunchPad キットとターゲットソケットボード用の設計ファイルが含まれています。また、テキサス・インスツルメンツは無償の MSP ソフトウェア開発キット (SDK) も提供しており、Code Composer Studio™ IDE デスクトップのコンポーネントとして利用できます。また、TI Resource Explorer ではクラウドバージョンを利用できます。MSPM0 MCU には、広範囲にわたるオンライン資料、MSP Academy によるトレーニング、TI E2E™ サポートフォーラムによるオンラインサポートも用意されています。

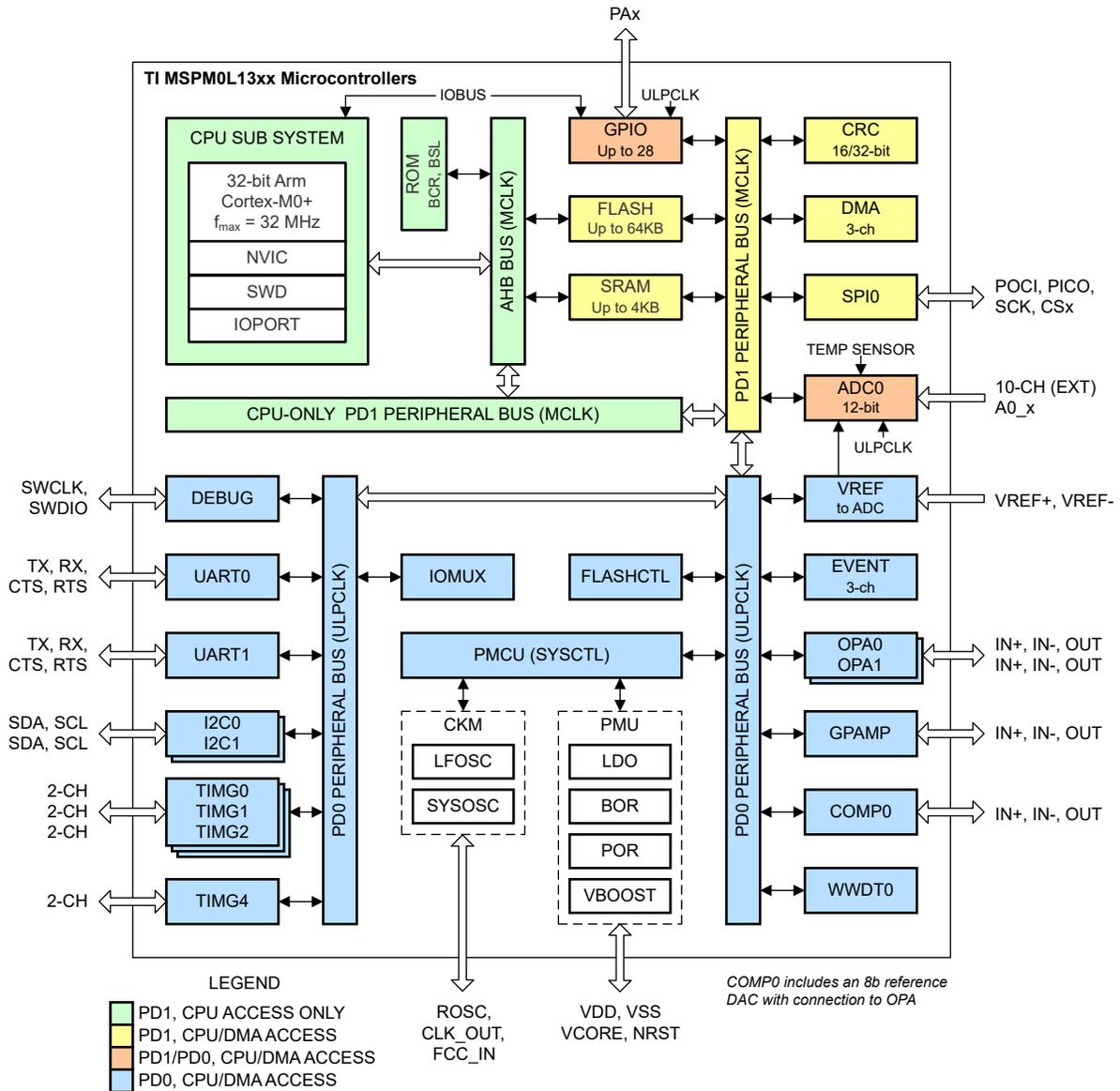


図 2-3. MSPM0L130x の機能ブロック図

3 ハードウェア、テスト要件、およびテスト結果

3.1 ハードウェア要件

TIOx1x2x EVM を MSPM0 LaunchPad 開発キットの IO-Link で動作させるには、ジャンパが正しく設定されていることを確認してください。図 3-1 をガイドラインとして使用してください。

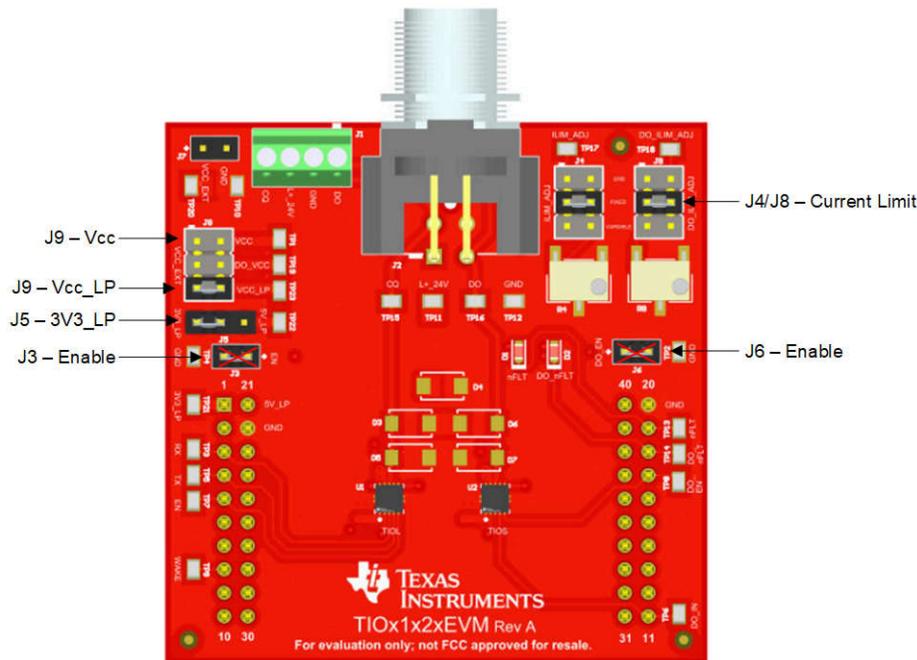


図 3-1. TIOx1x2xEVM のジャンパ設定

TIOL のイネーブル ラインを制御できるようにするには、J3 を取り外します。そうしないと、IO-Link スタックはイネーブル ラインを制御できず、したがって TIOL112 ドライバも制御できません。ドライバは損傷しませんが、故障の原因となります。

また、J6 も取り外す必要があります。これは追加のデジタル出力デバイスのイネーブル ラインです。この変更の背後にある理由は、デバイスをイネーブルにすることではなく、このラインが SWDIO と共有されているため、デバッグ ラインの 1 つになっていることです。このジャンパを使用してこのラインを GND にプルすると、マイコンのデバッグができなくなります。

J9 と J5 は電源を制御します。TIOx1x2xEVM が変更されていない (および TIOL1123 でアSEMBルされている) 限り、常に J5 を 3V3_LP に設定します。J9 により、この設計における電源供給元を制御することができます。Vcc_LP にはジャンパがあるため、LaunchPad 開発キットには専用の電源が必要です。L+ ラインと TIOL1123 内のリニアレギュレータから LaunchPad に電力を供給するには、Vcc にもジャンパを設定します。

表 3-1. TIOx1x2xEVM のジャンパ構成

ジャンパ	構成	備考
J3	削除	TIOL112 イネーブル ライン
J4	固定に設定	TIOL112 電流制限
J5	3V3_LP に設定	電源選択
J6	削除	TIOS102 イネーブル ライン
J8	未使用	TIOS102 電流制限
J9	Vcc_LP と Vcc を短絡	電源選択

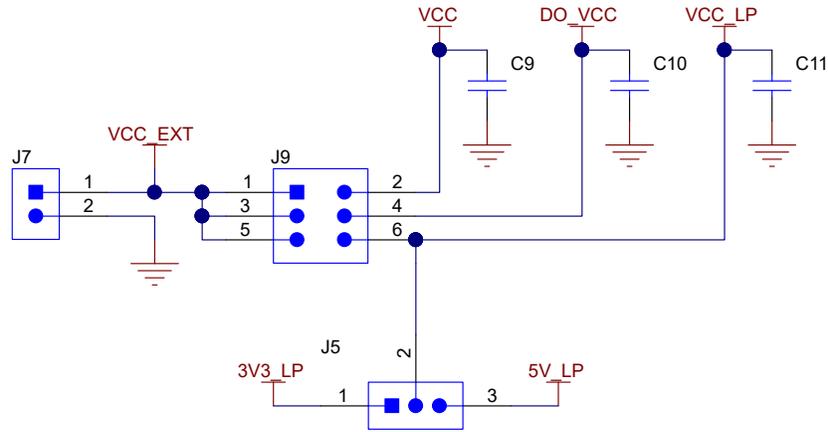


図 3-2. ジャンパ設定 V_{CC}

詳細については、『TIOx1x2x EVM ユーザー ガイド』を参照してください。

適切な通信を行うためには、前述の適切な構成に加えて、MSPM0L1306 を正しく構成する必要があります。図 3-3 に、MSPM0L1306 LaunchPad™ 開発キットのジャンパ設定を示します。J16 および J17 のデフォルト構成は、このように変更する必要があります。

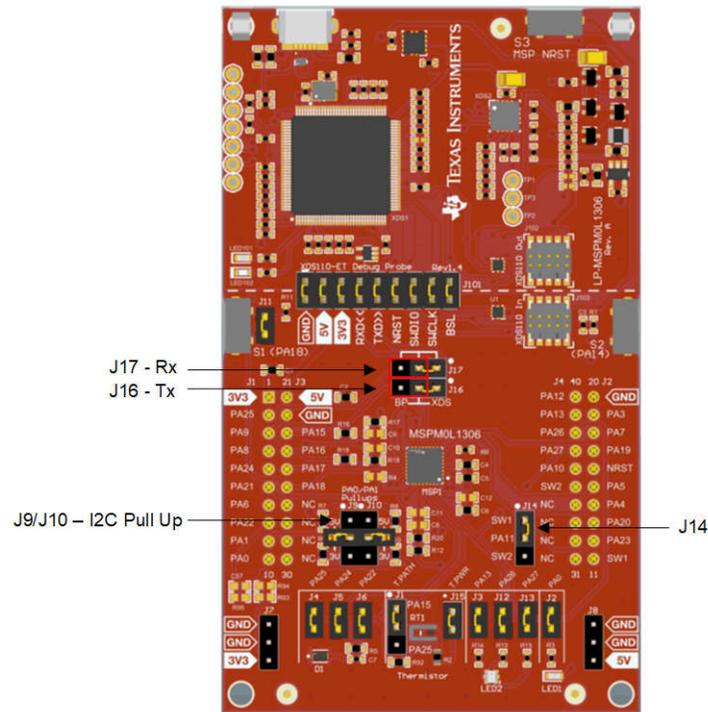


図 3-3. MSPM0L1306 LaunchPad™ 開発キットのジャンパ設定

表 3-2. MSPM0L1306 のジャンパ構成

ジャンパ	構成	備考
J9、J10	オープンまたは 2~3	I2C ピンのプルアップを構成します。外部 I2C EEPROM を使用する場合は、2~3 に設定します。
J14	1-2	
J16、J17	2-3	UART 信号を BoosterPack ヘッダーに構成します。

3.2 テスト構成

TIDA-010263 をテストするには、前述のように 2 枚の基板を準備し、互いにスタックします。提供された 16 進ファイルは、Code Composer Studio (CCS) または UniFlash を使用して MSPM0L1306 デバイスにロードできるようになりました。

UniFlash Web ページでは接続されているデバイスをスキャンでき LP-MSPM01306 の一覧が表示されます。デバイスの下にある [Start] ボタンをクリックします。

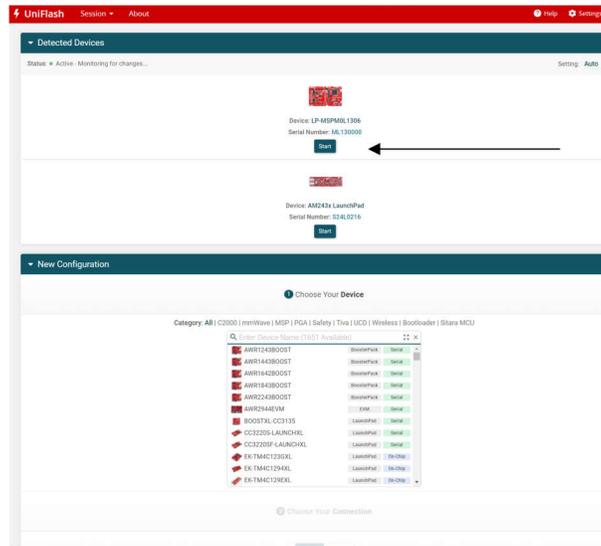


図 3-4. UniFlash の開始

図 3-5 のような画面が表示されたら、[Browser] ボタンをクリックして 16 進ファイルを選択します。

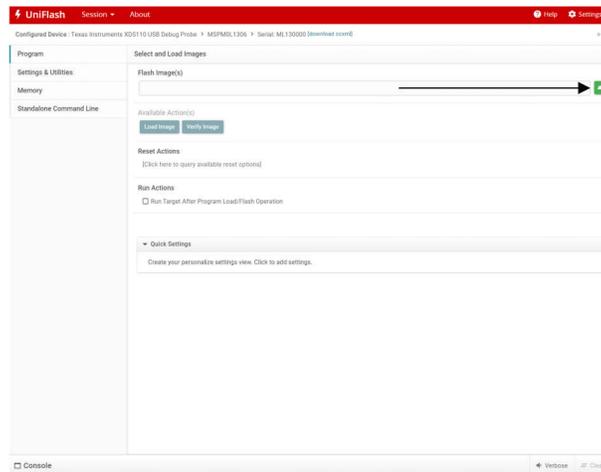


図 3-5. UniFlash 選択イメージ

[Load Image] ボタンをクリックすると、16 進ファイルが MSPM0 デバイスにロードされます。ファームウェアの更新を許可するには、デバッグが必要になることがあります。これが必要な場合は、追加のプロンプトが表示されます。

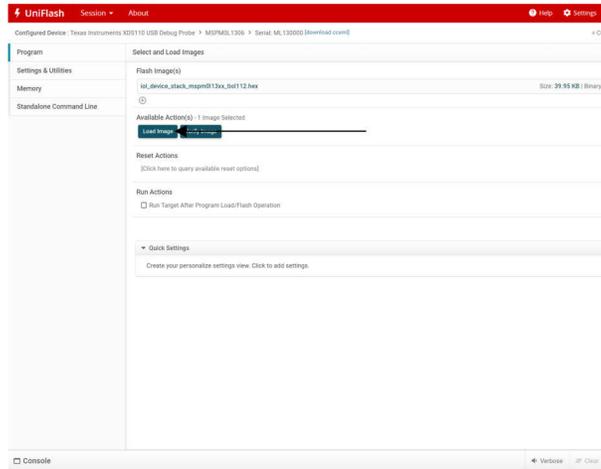


図 3-6. UniFlash フラッシュ イメージ

MSPM0L1306 をプログラムした後で、USB 接続を切断して、TIDA-010263 を TIDA-010234 などの IO-Link マスタに接続できます。

リファレンス デザインをテストするには、図 3-7 に示すように TIDA-010234 を接続します。COM3 と 400µs の IO-Link 通信を開始し、タイミングを測定することができます。

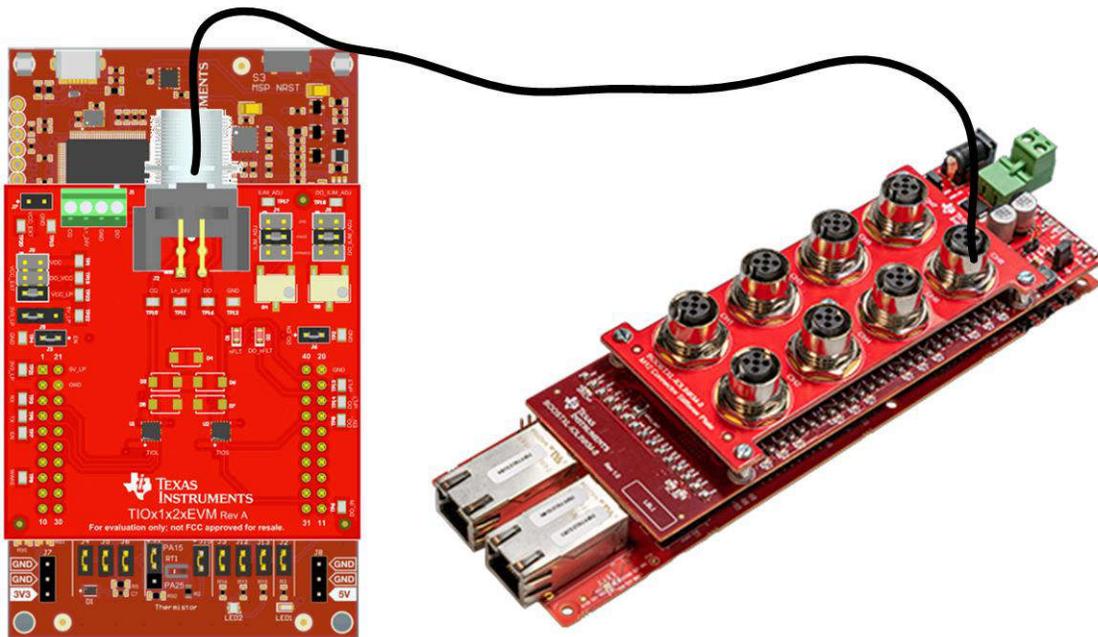


図 3-7. テスト構成

MSPM0L1306 上で動作するソフトウェアが、COM3 との IO-Link 通信を可能にし、最大 400µs サイクル時間に対応できるようになりました。このデバイスは、16 ビットの入力プロセス データ、光センサからの 8 ビットの輝度情報、8 ビットの温度情報を送信します。デバイスは、出力プロセス データを受け付けません。

MSPM0L1306 ローンチパッドの一部である RGB LED は、インデックス 65 の 8 ビット インデックス付きサービス データユニット (ISDU) の最後 3 ビットで制御できます。

TIDA-010234 を TIDA-010263 に接続するには、付属の IOL マスタ GUI を起動し、接続されているマスタをスキャンします (図 3-8 を参照)。



図 3-8. TIDA-010234 検索マスタ

図 3-9 に示すように、接続されているマスタのシリアルポートが [Port:] ドロップダウンメニューに表示されます。[Connect] ボタンをクリックして、ポートに接続します。

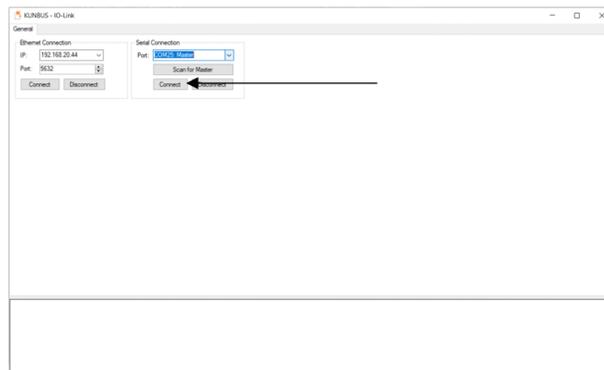


図 3-9. TIDA-010234 接続マスタ

図 3-10 に、[Std Port Config] タブを選択する場所を示します。このタブを選択し、TIDA-010263 が接続されているポートを構成します。これを行うには、デフォルト設定のままにして、[Set Port Config] タブをクリックします。

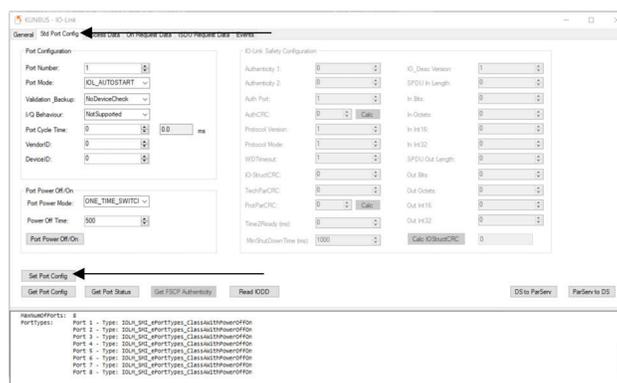


図 3-10. TIDA-010234 ポートの構成

IO-Link マスタは、400µs サイクル時間を使用して COM3 内に接続を確立できるようになりました。これは、[Get Port Status] ボタンをクリックすることで確認できます (図 3-11 を参照)。設定された送信レートとサイクル タイムが、GUI の下側のタブに表示されます。

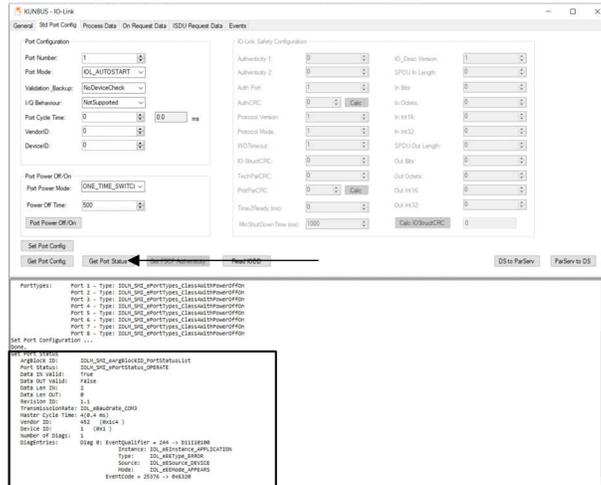


図 3-11. TIDA-010234 のポート ステータス

データの読み取りと書き込みが可能になりました。プロセス データを読み取るには、[Process Data] タブに切り替えて [Read] ボタンを選択します。

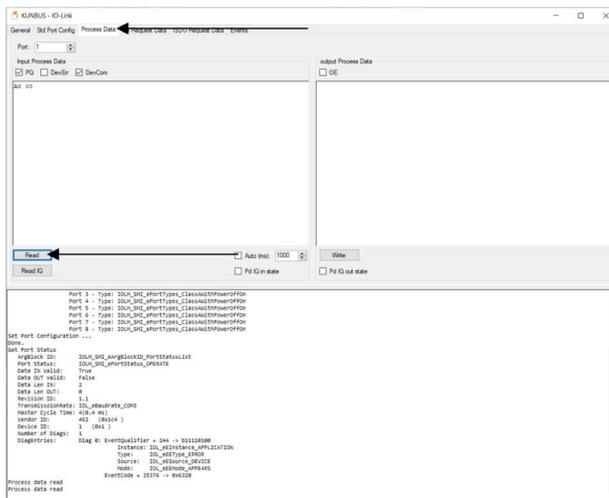


図 3-12. TIDA-010234 プロセス データ

同様に、ご請求データを読み書きすることができます。図 3-13 に示すように、[On Request Data] タブを選択し、読み取りまたは書き込みのインデックス (この例では RGB LED の場合は 65) を入力し、[Read] ボタンをクリックしてデータを読み取ります。書き込みの場合は、ボックスに書き込む値を入力し、[Write] ボタンをクリックします。例の値 02 は、ローンチパッドの D5 を緑色で点灯させます。

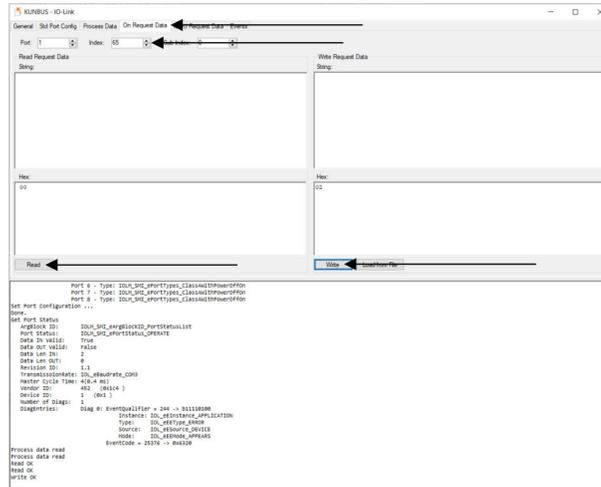


図 3-13. TIDA-010234 ご請求データ

3.3 テスト結果

表 3-3 に、IO-Link テスト仕様に従った物理層テストと、このリファレンス デザインの結果を示します。

表 3-3. 物理層のテスト

ID	名称	構成	仕様 (条項)	結果
SDCI_TC_0011	TCD_PHYL_INTF_ISD	デバイスの L+ での静的電源電流の測定	5.3.2.3 の表 6 を参照してください	ISDIOLmax (VSD = 18V): 12.3mA ISDIOLmax (VSD = 30V): 13.6mA
SDCI_TC_0012	TCD_PHYL_INTF_ISIRD	パワーオン時に、デバイスの電流と通信が監視されます。パワーオン時のデバイスの充電要件と動作は、最小および最大電源条件で検証されています。	5.3.2.3 の表 6 と 5.4.1 の表 10 を参照してください	QISD (VSD = 18V): < 3.5mA 起動カウント (VSD = 30V): 1 QISD (VSD = 18V): < 3.5mA 起動カウント (VSD = 30V): 1
SDCI_TC_0013	TCD_PHYL_INTF_VRESHIGH	デバイスのハイサイドドライバのドライブ機能。50mA の負荷条件での電源 L+ と C/Q ⁽¹⁾ 出力間の電圧降下の測定。	5.3.2.4 の表 7 を参照してください	VCQ (VSD = 18V): 0.13V VCQ (VSD = 30V): 0.13V
SDCI_TC_0014	TCD_PHYL_INTF_VRESLOW	デバイスのローサイド・ドライバのドライブ機能。50mA のシンク電流における負電源 L- と C/Q 出力間の電圧降下の測定値。	5.3.2.4 の表 7 を参照してください	VCQ (VSD = 18V): 0.13V VCQ (VSD = 30V): 0.13V
SDCI_TC_0015	TCD_PHYL_INTF_IQQD	受信モードでの C/Q に対する静止電流の測定	5.3.2.4 の表 7 を参照してください	ICQ (VSD = 18V, VID = 13V): < 1μA ICQ (VSD = 18V, VID = VSD): < 1μA ICQ (VSD = 30V, VID = 13V): < 1μA ICQ (VSD = 30V, VID = VSD): < 1μA
SDCI_TC_0016	TCD_PHYL_INTF_VTHHD	C/Q での High レベルのスレッシュホールド電圧の測定	5.3.2.2 の表 5 を参照してください	遷移 0 → 1 での VID (VSD = 18V): 遷移 0 → 1 での 11.1V VID (VSD = 30V): 11.1V
SDCI_TC_0017	TCD_PHYL_INTF_VTHLD	C/Q での Low レベルのスレッシュホールド電圧の測定	5.3.2.2 の表 5 を参照してください	遷移 1 → 0 での VID (VSD = 18V): 遷移 1 → 0 での 10.4V VID (VSD = 30V): 10.4V
SDCI_TC_0018	TCD_PHYL_INTF_VHYSD	VTHHD と VTHLD に基づく C/Q でのヒステリシス電圧の計算	5.3.2.2 の表 5 を参照してください	VHYSD (VSD = 18V): 0.7V VHYSD (VSD = 30V): 0.7V
SDCI_TC_0300	TCD_PHYL_INTF_VOLTRANGECQ	デバイスの動作は、電源電圧を超える信号電圧にさらされた後でテストされます	5.3.2.2 の表 5、VIL および VIH を参照してください	通信の確立
SDCI_TC_0027	TCD_PHYL_INTF_TRENHIGH	デバイスは、ウェークアップ要求を正常に受信すると、ハイサイド出力ドライバを解放します。C/Q の High 信号でデバイスのウェークアップ受信イネーブル遅延を測定します。遅延時間は、L+ から C/Q および C/Q から L の間に抵抗分圧器を適用して測定します。	5.3.3.3 の表 10 を参照してください	C/Q = High での t _{REN} : 93μs
SDCI_TC_0028	TCD_PHYL_INTF_TRENLOW	本デバイスは、ウェークアップ要求を正常に受信した後、ローサイド出力ドライバを解放するものとします。C/Q Low でデバイスのウェークアップ受信イネーブル遅延を測定します。遅延時間は、L+ から C/Q および C/Q から L の間に抵抗分圧器を適用して測定します。	5.3.3.3 の表 10 を参照してください	C/Q = Low での t _{REN} : 94μs
SDCI_TC_0304	TCD_PHYL_INTF_UARTTRANSDELAY	デバイスの応答メッセージについて、2 つの連続した UART フレーム間の遅延時間が測定されます。	A.3.4 の式 (A.4) を参照してください	t _{2min} : 0 T _{BIT} t _{2max} : 0 T _{BIT}
SDCI_TC_0305	TCD_PHYL_INTF_RESPONSETIME	マスタ・メッセージからデバイス応答メッセージまで (最後の UART フレームの終了から最初の UART フレームの開始まで) の遅延時間を測定します。	A.3.5 の式 (A.5) を参照してください	t _{Amin} : 4.25 T _{BIT} t _{Amax} : 4.25 T _{BIT}

(1) C/Q = 通信 (C) またはスイッチング (Q) 信号 (SIO) 用の接続

3.3.1 TCD_PHYL_INTF_TRENHIGH と TCD_PHYL_INTF_TRENLOW

t_{REN} 時間を測定するため、デバイスは 24V 電源に接続されています。CQ ラインは分圧器と信号ジェネレータに接続され、WAKE パルスを生成します。図 3-14 に、この接続を示します。C/Q ラインが最初に High のときの t_{REN} を測定する場合、R₁ = 1.2kΩ、R₂ = 390Ω です。C/Q が Low のとき、R₁ = 680Ω、R₂ = 1.2kΩ です。

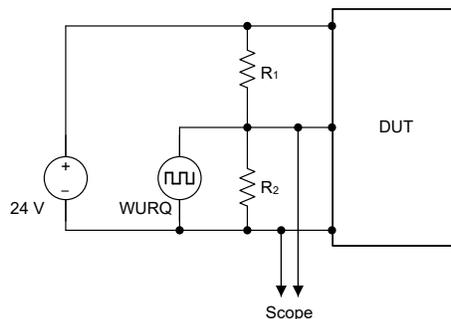
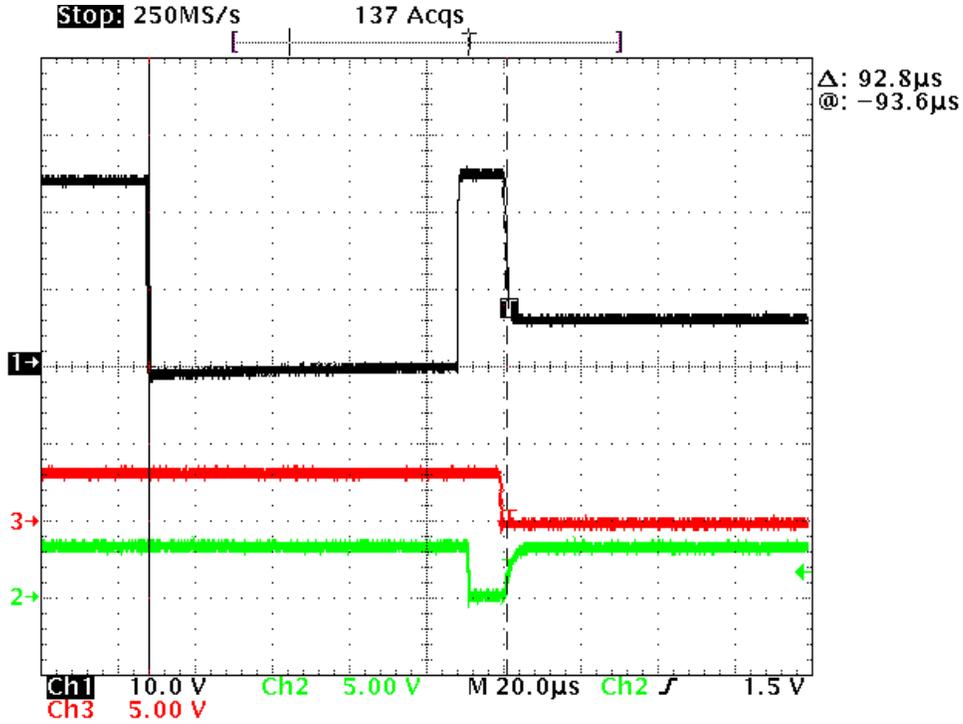


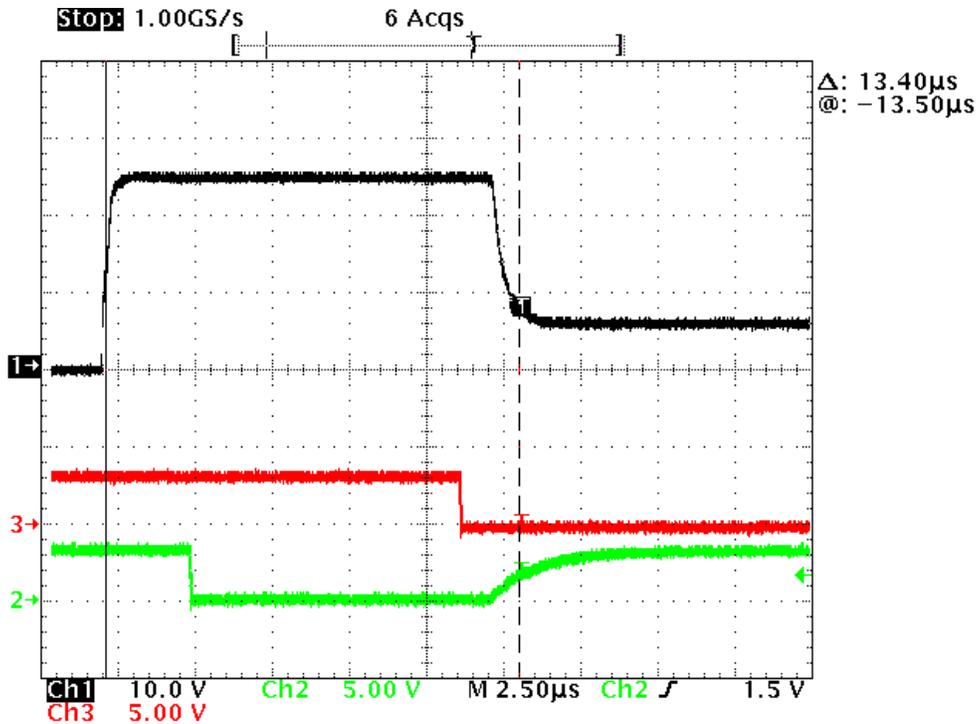
図 3-14. テスト構成 t_{REN}

High ラインでの t_{REN} 測定のタイミングは、以下の 2 つのスコープ ショット像で観測されます。



黒 = C/Q ライン、赤 = TIOL112 イネーブル信号、緑 = TIOL112 ウェーク信号

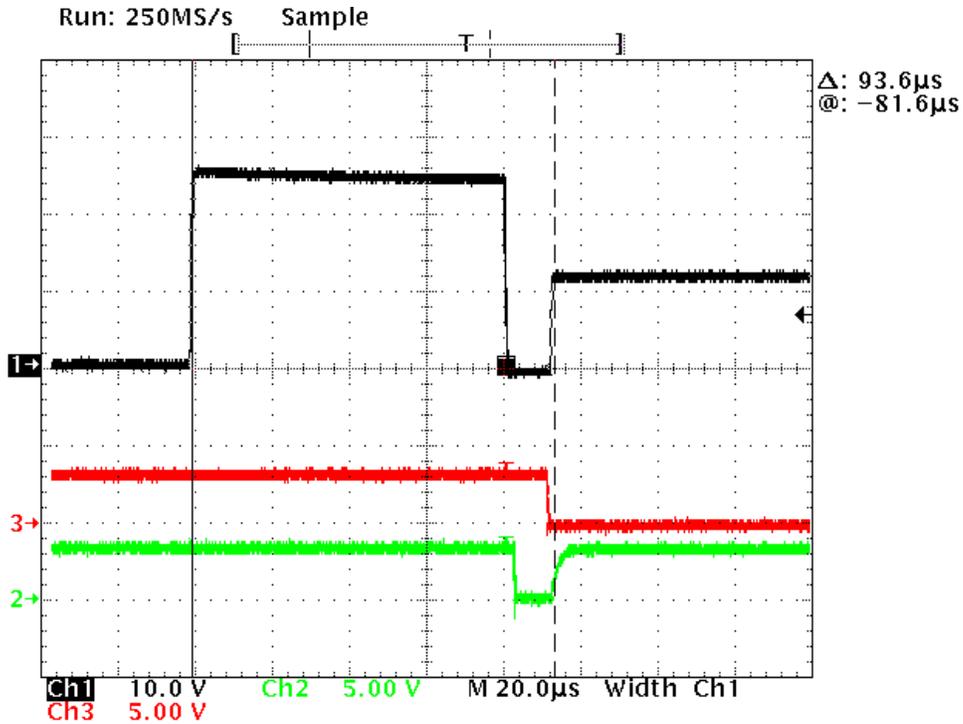
図 3-15. t_{REN} の High 測定



黒 = C/Q ライン、赤 = TIOL112 イネーブル信号、緑 = TIOL112 ウェーク信号

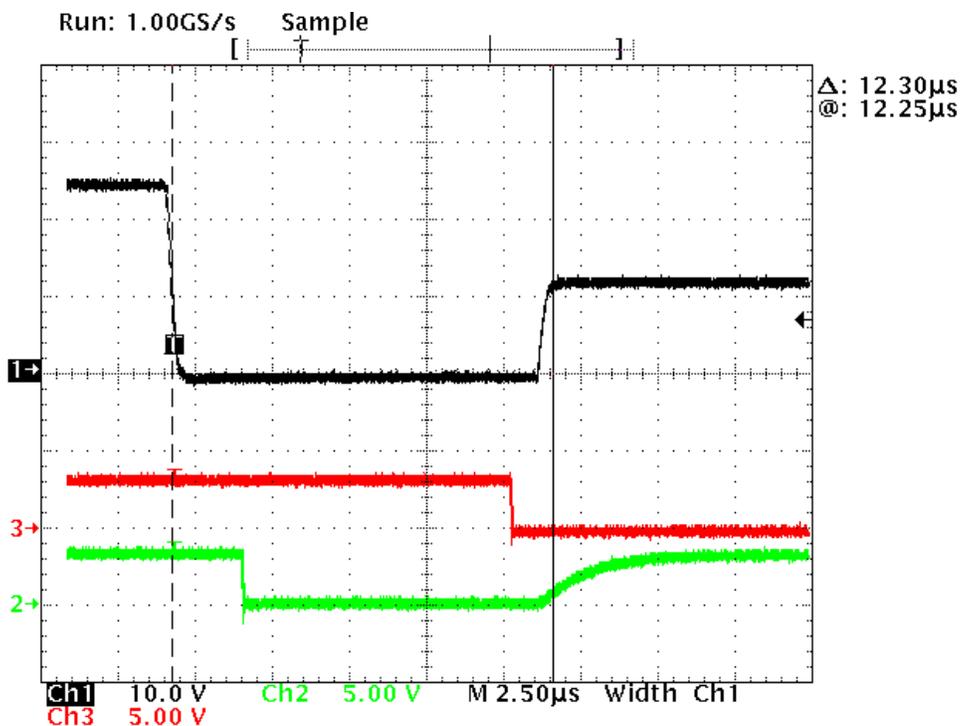
図 3-16. WAKE パルス後の t_{REN} High 測定の拡大

次の 2 つのスコープ ショットは、初期状態で Low である C/Q ラインの結果を示しています。



黒 = C/Q ライン、赤 = TIOL112 イネーブル信号、緑 = TIOL112 ウェーク信号

図 3-17. t_{REN} の Low 測定

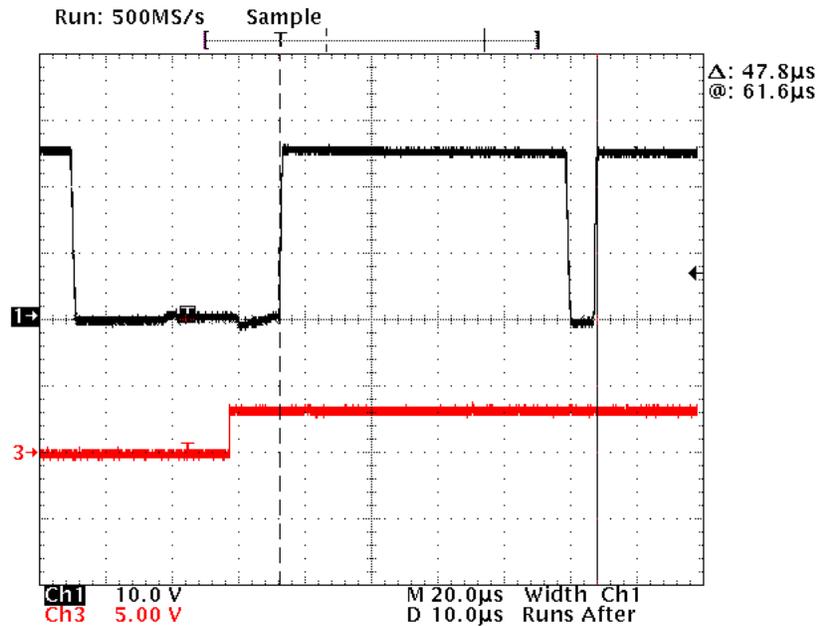


黒 = C/Q ライン、赤 = TIOL112 イネーブル信号、緑 = TIOL112 ウェーク信号

図 3-18. WAKE パルス後の t_{REN} Low 測定の拡大

3.3.2 TCD_PHYL_INTF_UARTTRANSDELAY

t₂ 時間を判定するには、CQ ライン上の UART フレームの立ち上がりエッジを観測し、あるフレームから次のフレームまでの時間を測定します。その後、11 ビットの送信時間が減算され、2 フレーム間の時間のみが残るようになります。この時間は、ビット時間の 0 ~ 3 倍にすることができます。COM3 の場合、最大 13μs が許容されます。



黒 = C/Q ライン、赤 = TIOL112 イネーブル信号

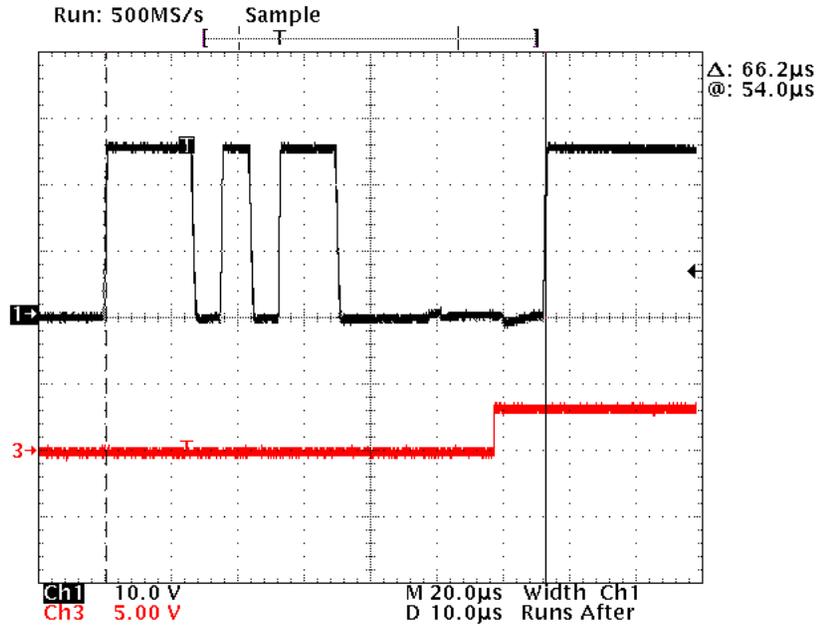
図 3-19. T₂ 測定、最初のデバイスの応答スタートビットから 2 番目のスタートビットへの遷移

$$47.8\mu\text{s} - 11 \times 4.34\mu\text{s} = 0.06\mu\text{s}, \text{ this equals } 0.01 T_{\text{BIT}} \quad (1)$$

UART 送信バッファはダイレクト メモリ アクセス (DMA) 経由で自動的にリロードされるため、t₂ 時間は非常に短いと予想されます。測定は、測定の時間分解能によって制限されます。

3.3.3 TCD_PHYL_INTF_RESPONSE TIME

TA を測定するには、最後のマスタ メッセージの開始ビットから、デバイスからの応答の開始ビットまでの時間を測定します。マスターからの最後のメッセージの時刻が減算されます。この時間は、ビット時間の 1 ~ 10 倍にすることができます。COM3 では、これにより 4.34 μ s と 43.4 μ s が可能になります。



黒 = C/Q ライン、赤 = TIOL112 イネーブル信号

図 3-20. TA 測定、マスタ スタートビットからデバイス スタートビットへの遷移

$$66.2\mu\text{s} - 11 \times 4.34\mu\text{s} = 18.46\mu\text{s}, \text{ this equals } 4.25 T_{\text{BIT}} \quad (2)$$

測定時間が制限範囲内にあります。

3.3.4 TCD_PHYL_INTF_ISIRD

突入電流は電流クランプを使用して測定します。詳細な波形を図 3-21 から図 3-24 までに示します。最初に大きな突入電流が発生した後、電流は 10mA を下回るように安定して短絡します。以下のスコープショットは、最初の 300ms における電流を示しています。デバイスに流入する電荷は 3.5mA 未満と推定されます。図 3-21 から図 3-24 までの突入電流には 0.5mA 未満の突入電流が含まれており、10mA の定常電流によって別の 3mA が追加されます。

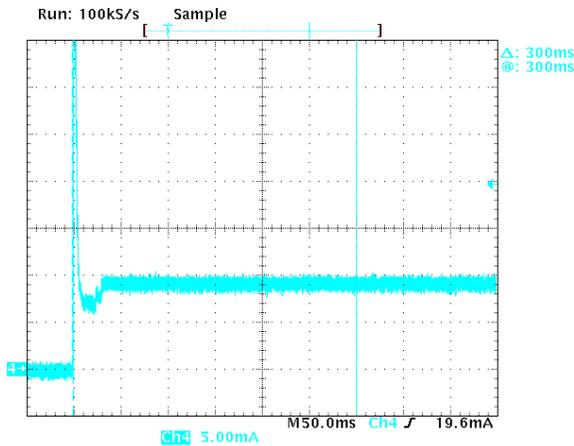


図 3-21. VSD = 18V での ISIRD 測定

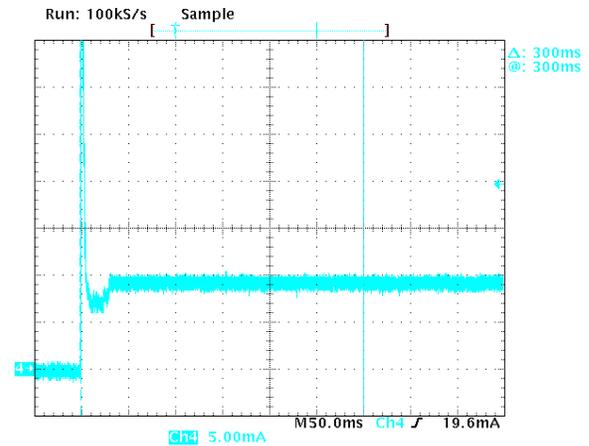


図 3-22. VSD = 30V での ISIRD 測定

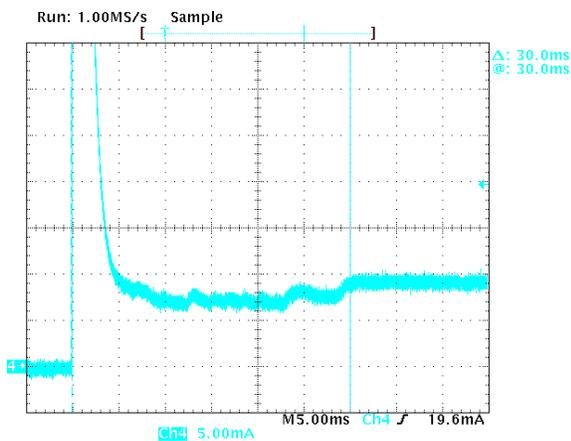


図 3-23. ISIRD 測定値が最初の突入電流に拡大 (スケールリングが異なることに注意)

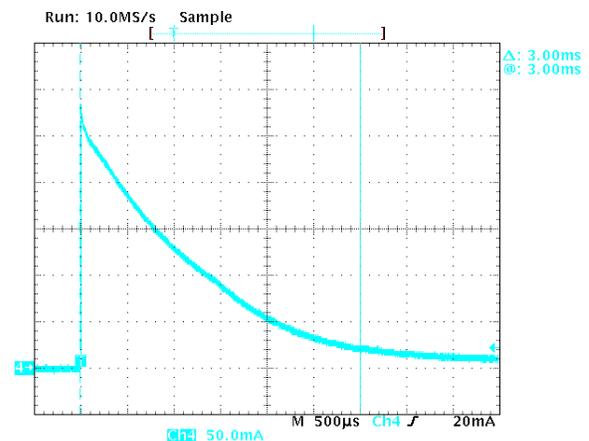


図 3-24. ISIRD 測定値が突入電流パルスに拡大 (スケールリングが異なる点に注意)

4 設計とドキュメントのサポート

4.1 設計ファイル

4.1.1 回路図

回路図をダウンロードするには、[TIDA-010263](#) の設計ファイルを参照してください。

4.1.2 BOM

部品表 (BOM) をダウンロードするには、[TIDA-010263](#) の設計ファイルを参照してください。

4.2 ツールとソフトウェア

ツール

LP-MSPM0L1306	MSPM0L1306 32MHz Arm® Cortex®-M0+ マイコン用 LaunchPad™ 開発キット
TIOx1x2xEVM	IO-Link 対応、TIOL112x と TIOS102x 向けの評価基板
TIDA-010234	8 ポート IO-Link マスタのリファレンス デザイン

4.3 ドキュメントのサポート

1. テキサス・インスツルメンツ、[『TIOx1x2x 評価基板』ユーザー・ガイド](#)
2. テキサス・インスツルメンツ、[『MSPM0L1306 LaunchPad 開発キット \(LP-MSPM0L1306\)』ユーザー・ガイド](#)

4.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

4.5 商標

TI E2E™, BoosterPack™, LaunchPad™, Code Composer Studio™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

Arm® and Cortex® are registered trademarks of Arm Limited.

すべての商標は、それぞれの所有者に帰属します。

5 著者について

STEFFEN GRAF は、テキサス・インスツルメンツのシステム・エンジニアであり、産業用部門でのリファレンス・デザイン開発を担当しています。Steffen は、シングルペア・イーサネット、PoDL (Power Over Data Lines)、IO-Link などの分野で豊富な経験を持っています。彼は、ドイツのダルムシュタットにある応用科学大学で電気工学の修士号を取得しています。

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (October 2023) to Revision A (June 2024)	Page
• 「 テスト構成 」セクションに内容を追加。.....	8
• 「 テスト結果 」セクションに内容を追加。.....	13

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated