参考資料

Design Guide: TIDA-010261

PoDL (Power Over Data Lines) 対応 10BASE-T1L SPE センサのリファレンス・デザイン

説明

このリファレンス デザインでは、PoDL (Power over Data Lines) を含む、シングルペア イーサネット (SPE) 通信のバック エンドの実装例を示します。このリファレンス デザインでは、一方の側のアナログ フロント エンドと、他方の側のイーサネット物理層 (PHY) とを接続する Sitara AM2434 MCU を使用しています。この強力な MCU を使用すると、センサのデータをイーサネットに転送するだけでなく、エッジ側でデータ処理を実行することもできます。

リソース

TIDA-010261、TIDA-010262	デザイン・フォルダ
DP3TD510E、AM2434	プロダクト・フォルダ
MSP430FR2476、TPS2660	プロダクト・フォルダ
TPS798-Q1、TLVM13630	プロダクト・フォルダ
TPS62825A、TPS61023	プロダクト・フォルダ
LM74700-Q1、TVS3300	プロダクト・フォルダ
CSD19538Q2	プロダクト・フォルダ

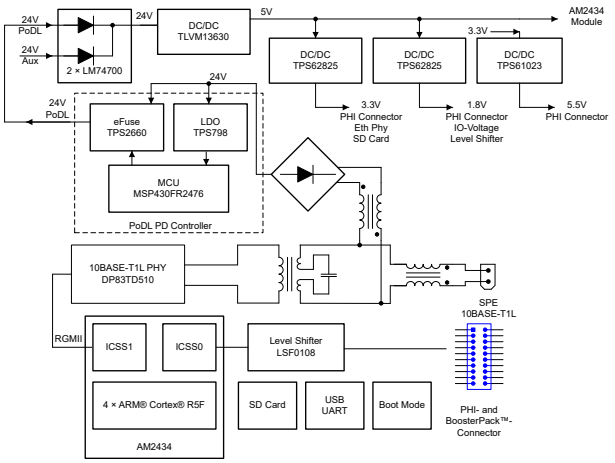
テキサス・インスツルメンツの TI E2E™ サポート・エキスパートにお問い合わせください

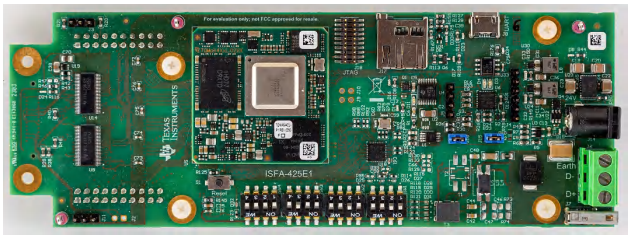
特長

- 10BASE-T1L シングルペア・イーサネット
- 802.3cg (シリアル通信分類プロトコル (SCCP) を含む) に準拠した PoDL パワー・デリバリ (PD)、タイプ E、クラス 12 を実装
- 24V 補助電源
- クワッドコア Arm® Cortex-R5F® とプログラマブル・リアルタイム・ユニットを内蔵した AM2434 MCU
- 既存モジュールに接続するための PHI と BoosterPack™ プラグイン・モジュール
- 評価とデバッグのために最適化済み

アプリケーション

- ファクトリ・オートメーションおよび制御
- 通信モジュール





Copyright © 2025 Texas Instruments Incorporated

1 システムの説明

このリファレンス・デザインは、センサとアクチュエータのためのデジタル・バック・エンドを実装しています。上位層との通信では、10BASE-T1L SPE を使用して 10Mbps のデータ・スループットで最大 1km のケーブル長を実現できます。

このリファレンス・デザインに電力を供給するには、(1) イーサネット・ラインから電力を供給する PoDL PD として動作させる方法と、(2) 24V 電源を接続することでスタンドアロン・モードで動作させる方法の 2 つが利用できます。

ボード上の Sitara AM2434 プロセッサを使うと、高速フーリエ変換 (FFT) 計算などのデータ処理をエッジ側で直接実行できる強力なセンサまたはアクチュエータを実装できます。

インターフェイスとして PHI コネクタと BoosterPack コネクタを備えているため、4 チャネルのエレクトロニクス内蔵型圧電式 (IEPE) 振動センサ・フロント・エンドを実装した TIDA-010249 リファレンス・デザインに本リファレンス・デザインを接続できます。この設計ガイドに示す例の振動センサは、4 つのアナログ・チャネルの振動データを捕捉するだけでなく、データを処理するため (FFT 計算など) にも使用でき、その結果に基づいて決定を下すことができます。

1.1 主なシステム仕様

パラメータ	仕様
イーサネット規格	10BASE-T1L、IEEE 802.3cg
PoDL (Power over Data Lines)	クラス 12、タイプ E
データの結合	誘導性
外部電源	公称 24V、200mA
外部インターフェイス	BoosterPack および PHI ヘッダ
サポート対象の OS	FreeRTOS
通信プロトコル	DHCP、TCP/IP、MQTT

Copyright © 2025 Texas Instruments Incorporated

2 システム概要

2.1 ブロック図

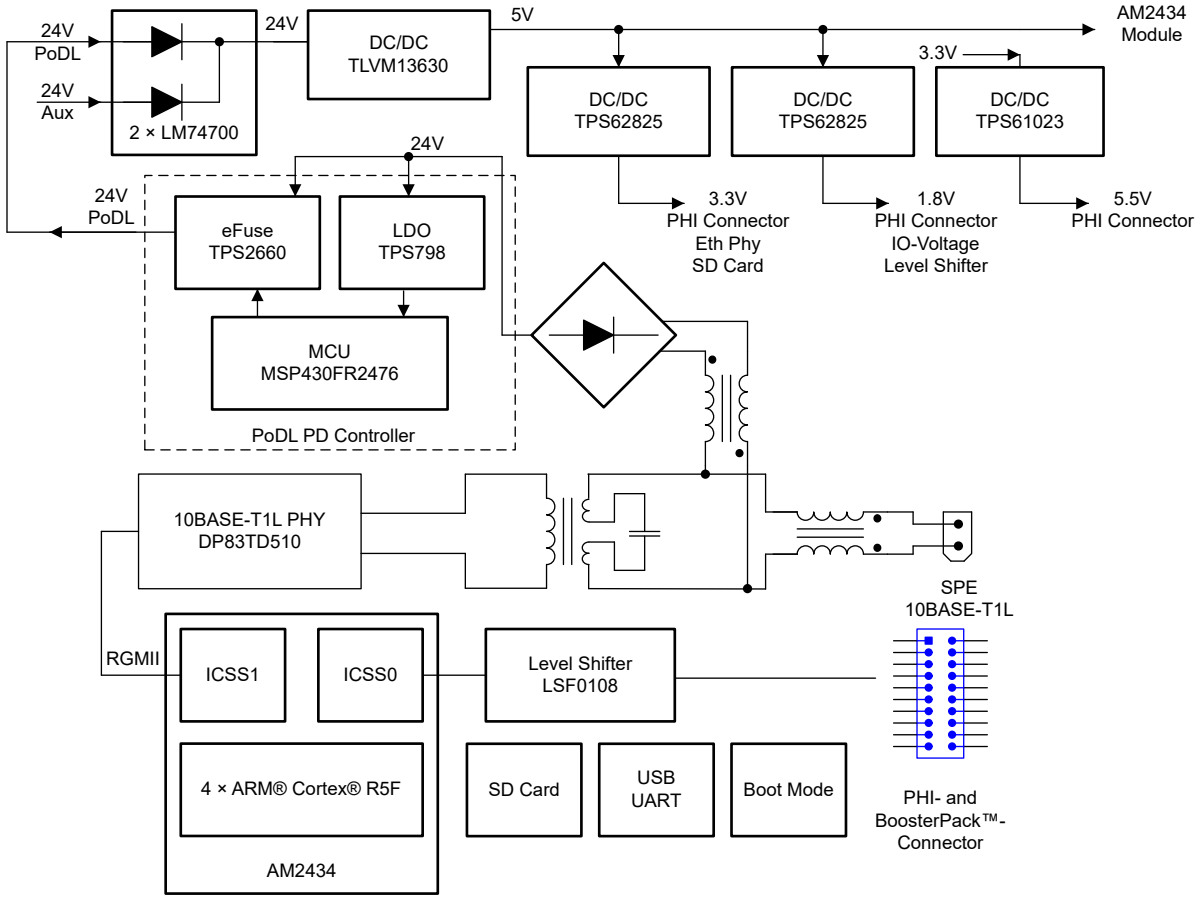


図 2-1. TIDA-010261 のブロック図

2.2 設計上の考慮事項

このリファレンス・デザインでは、シングルペア・イーサネット (SPE) 10BASE-T1L センサまたはアクチュエータのデジタル・バック・エンドを実装する例と、PoDL (Power over Data Lines) を使ってこのリファレンス・デザインに電力を供給する方法を示します。PoDL は IEEE802.3cg によって標準化されています。PoDL は、受電側デバイス (PD) から給電側機器 (PSE) に要求電力クラスを通知するためのシリアル通信分類プロトコル (SCCP) を含めて実装されています。

PoDL と一緒に SPE を実装するには、リファレンス・デザインのデータ側に、MAC (Media Access Controller) からケーブル上の MDI (Medium-Dependent Interface) にインターフェイスを変換するためのイーサネット PHY (DP83TD510E など) が必要です。MAC 側には、RGMII (Reduced Gigabit MII) などの MII (Media-Independent Interface) が使用されます。

この通信ラインに電力を重畳させるには、ライン上で電力とデータを分離する結合ネットワークと、必要なハンドシェイクを実行するデバイスの 2 つが必要です。この結合ネットワークは、低周波数成分 (特に DC) が電力部に供給され、高周波数成分が PHY へのデータとして扱われる周波数フィルタと見なすことができます。詳細については、「PoDL の PD と結合ネットワーク」のセクションを参照してください。標準のイーサネット PoE と同様、ハンドシェイクは重要な役割を果たします。つまり給電側機器 (PSE) は、電力供給に対応しているデバイスにのみ確実に電力を供給する必要があります。さもないと、機器が損傷します。このハンドシェイクについては、セクション 3.2 で詳細に説明します。

このリファレンス・デザインは、SPE インターフェイスの他に、A/D コンバータ (ADC) などに接続する各種拡張ボードを連結するための PHI コネクタと BoosterPack コネクタを使った柔軟なインターフェイスを備えています。このインターフェイスは、インターフェイスの接続先に応じて求められる各種電圧レベルに対応するため、複数のレベル・シフタを備えていま

Copyright © 2025 Texas Instruments Incorporated

す。このインターフェイスは、Sitara プロセッサの統合制御安全システム (ICSS) の 1 つに接続されているため、幅広い種類のインターフェイスを実装できます。MCU Plus SDK には、ADS127 の実装例として、ICSS とプロセッサ間通信に実装された SPI (Serial Peripheral Interface) が含まれます。

本リファレンス・デザインは、開発とデバッグを簡素化するため、JTAG (Joint Test Action Group) アクセスと、絶縁型 USB (Universal Serial Bus) UART (Universal Asynchronous Receiver or Transmitter) インターフェイスとを備えています。アプリケーションを保存するには、オンボードのマイクロ SD (Secure Digital) カード・コネクタ、モジュールに内蔵された NOR フラッシュまたは eMMC を使います。ブート・モード・スイッチを使うと、最初に起動するペリフェラルを選択できます。

AM2434 を使ったモジュールの代わりに、ピン互換の AM6442 のモジュールを使う場合、このプロセッサも Arm Cortex-A53 コアを内蔵しているため、FreeRTOS™ だけでなく Linux® も実行できます。そのため、より高い処理能力を備えた Linux® ベースの SPE センサを構成できます。

2.3 主な使用製品

このセクションでは、このリファレンス・デザインの最も重要なデバイスについて説明します。詳細については、本デバイスの製品ページとデータシートをご覧ください。

2.3.1 DP83TD510E

DP83TD510E は、IEEE 802.3cg 10Base-T1L 仕様に準拠した超低消費電力イーサネット物理層トランシーバです。PHY は非常に低ノイズのカップリング・レシーバ・アーキテクチャを採用しており、長いケーブルの到達距離と非常に低い消費電力を実現します。DP83TD510E は、本質安全要件をサポートするために、外部 MDI 終端を備えています。MII、RMII (Reduced MII)、RGMII、RMII Low Power 5MHz マスタ・モードを介して、MAC レイヤと接続します。本トランシーバは、ケーブルの到達距離を 2000m 以上に延長する必要のあるアプリケーション向けに、RMII のバック・ツー・バック・モードもサポートしています。DP83TD510E は、システム上のその他のモジュールにクロックを供給するための 25MHz 基準クロック出力をサポートしており、ケーブル診断ツール、組み込み自己テスト、設計やデバッグを簡単にするループバック機能を内蔵しています。

2.3.2 AM2434

AM2434 は、産業用グレードの Sitara ポートフォリオを拡張した高性能マイコンです。AM2434 デバイスは、モーター ドライブやリモート I/O モジュールなど、リアルタイムの通信と処理を組み合わせる必要がある産業用アプリケーション向けに設計されています。AM2434 ファミリは、最大 4 つの Cortex-R5F MCU、1 つの Cortex-M4F と、Sitara のギガビット TSN 対応 PRU-ICSSG のインスタンスが 2 つ含まれ、性能がスケーラブルです。

AM2434 SoC アーキテクチャは、高性能 Cortex-R5F コア、密結合メモリ バンク、構成可能な SRAM パーティショニング、および SoC 内外で高速データ移動を可能にする、ペリフェラルとのデータ移動専用の低レイテンシ パスを使用して、クラス最高のリアルタイム性能を発揮するように設計されています。この決定論的アーキテクチャにより、サーボ ドライブに見られるような厳密な制御ループを AM2434 で処理でき、同時に FSI、GPMC、ECAP、PWM、エンコーダ インターフェイスなどのペリフェラルで、これらのシステムに見られる各種のアーキテクチャを実現できます。

SoC には、EtherCAT ターゲット用のフル プロトコル スタック、PROFINET デバイス、Ethernet-IP アダプタ、IO-Link コントローラなど、柔軟な産業用通信機能があります。PRU_ICSSG には、ギガビットおよび TSN ベースのプロトコルの機能があります。また、PRU-ICSSG を使うと、UART インターフェイス、シグマ デルタ デシメーション フィルタ、アブソリュート エンコーダ インターフェイスなどの追加インターフェイスも使用できます。

機能安全のための機能は、内蔵の Cortex-M4F と専用ペリフェラルによって実現されます。このペリフェラルは、SoC のその他の部分から完全に分離できます。AM2434 はセキュア ブートもサポートしています。

2.3.3 TPS2660

TPS2660 は TPS2660x デバイス・ファミリの製品です。これらのデバイスは、保護機能を完備した小型で機能豊富な高電圧 eFuse です。入力電源電圧範囲が 4.2V～60V と広いため、多くの一般的な DC バス電圧を制御できます。このデバイスは、±60V までの正および負の電源電圧に耐えられ、それらの電圧から負荷を保護できます。2 個の FET をバック・ツー・バック接続し、逆電流ブロック機能があるため、電力障害やブラウンアウト状況時に出力電圧を保持する必要のあるシステムに適しています。負荷、ソース、デバイスの保護が提供され、過電流、出力スルーレート、過電圧および低電

Copyright © 2025 Texas Instruments Incorporated

圧のスレッショルドなど、多くの機能を調整可能です。内部の堅牢な保護制御ブロックと、高い電圧定格から、TPS2660x はサージ保護のシステム設計を簡素化するため役立ちます。

シャットダウン・ピンにより、内蔵 FET のイネーブル / ディスエーブルを外部的に制御でき、デバイスを低電流のシャットダウン・モードに移行させることもできます。システム状態の監視や、下流負荷の制御のため、このデバイスはフォルトおよび高精度の電流監視出力を備えています。MODE ピンにより、電流を制限する 3 種類のフォルト応答 (サーキット・ブレーカー、ラッチオフ、自動再試行モード) のどれにでも柔軟にデバイスを構成できます。

これらのデバイスは 5mm × 4.4mm の 16 ピン HTSSOP と、5mm × 4mm の 24 ピン VQFN パッケージで供給され、-40℃～+125℃の温度範囲が定格内です。

2.3.4 TPS79801-Q1

TPS79801-Q1 は、50V 高電圧マイクロパワー、低ドロップアウト (LDO) のリニア・レギュレータ・シリーズに属する最初のデバイスです。このデバイスは、わずか 300mV のドロップアウト電圧で 50mA の出力電流を供給することができます。低静止電流、高電圧 (50V) アプリケーション向けに設計された TPS79801-Q1 は、40µA で動作し 1µA でシャットダウンするため、バッテリー駆動または高電圧システムに最適です。ドロップアウト時の静止電流もよく制御されます。

TPS79801-Q1 のその他の特長として、等価直列抵抗 (ESR) が小さいセラミック出力コンデンサで動作できることが挙げられます。このデバイスは、出力にわずか 1µF を接続しただけで安定化します。一方、従来のほとんどのデバイスでは、安定化させるために 10µF～100µF のタンタル・コンデンサが必要です。他のレギュレータのように ESR を追加しなくても、小さなセラミック・コンデンサを使用できます。内部保護回路として逆入力バッテリ保護、逆出力電流保護、電流制限、過熱制限機能を備えており、各種フォルト条件でデバイスを保護できます。

このデバイスは、5V 固定出力電圧品 (TPS79850) と、1.275V リファレンス電圧を使った可変出力電圧品 (TPS79801) として提供しています。TPS798xx-Q1 レギュレータは、放熱性能を高めるための露出パッドを備えた 8 ピン MSOP PowerPAD (DGN) パッケージで供給されます。

2.3.5 MSP430FR2476

MSP430FR2476 (MSP430FR247x) マイクロコントローラ (MCU) は、センシングおよび測定アプリケーション向けの超低消費電力、低コスト・デバイスである MSP430™ MCU バリュー・ライン・ポートフォリオの製品です。MSP430FR247x MCU には、12 ビットの SAR ADC と、1 つのコンパレータが統合されています。MSP430FR247x MCU は、すべて -40℃～105℃の拡張温度範囲に対応しているため、高温になる産業用アプリケーションでデバイスの強誘電体ランダム・アクセス・メモリ (FRAM) データ・ロギング機能を活用できます。

MSP430FR247x MCU は、ハードウェアおよびソフトウェアの大規模なエコシステムによってサポートされており、リファレンス・デザインやコード・サンプルを利用して設計をすぐに開始できます。開発キットには、MSP-TS430PT48 48 ピン・ターゲット開発ボードが含まれています。また、テキサス・インスツルメンツは無償の MSP430Ware™ ソフトウェアも提供しており、Code Composer Studio™ IDE デスクトップのコンポーネントとして利用できます。また、TI Resource Explorer ではクラウド・バージョンを利用できます。MSP430 MCU は、テキサス・インスツルメンツのハウスキーピング・サンプル・シリーズ、MSP Academy トレーニング、TI E2E™ サポート・フォーラムによるオンライン・サポートなどの豊富なオンライン資料によってもサポートされています。

MSP430 超低消費電力 (ULP) FRAM マイクロコントローラ・プラットフォームは、独自の組み込み FRAM と包括的な超低消費電力のシステム・アーキテクチャを組み合わせたものであり、システム設計において性能の向上と消費電力の削減を両立できます。FRAM テクノロジーは、RAM の低消費電力で高速な書き込み、柔軟性、耐久性と、フラッシュの不揮発性動作を併せ持つものです。

テキサス・インスツルメンツの MSP430 ファミリの低消費電力マイクロコントローラ・ファミリは、各種アプリケーションを対象とするそれぞれ異なるペリフェラルを備えたデバイスで構成されています。アーキテクチャに多様な低消費電力モードを組み合わせ、携帯型測定機器で長いバッテリ駆動時間を実現するように最適化されています。本 MCU には強力な 16 ビット RISC CPU、16 ビット・レジスタ、および定数ジェネレータが内蔵されているため、最高のコード効率を実現できます。また、デジタル制御発振器 (DCO) により、低消費電力モードからアクティブ・モードへ 10µs (標準値) 未満でウェイクアップできます。

Copyright © 2025 Texas Instruments Incorporated

2.3.6 TLV7031

TLV7031 シングル・チャネル・デバイスは低電圧 nanoPower コンパレータです。このデバイスは、超小型リードレス・パッケージと、標準の 5 ピン SC70、SOT-23、VSSOP および TSSOP パッケージで供給されるため、スマートフォン、スマートメーター、その他の携帯用またはバッテリ駆動のアプリケーションなど、スペースに制約のある設計に適用可能です。

TLV7031 は、速度と消費電力との両立をうまく実現しており、伝搬遅延は 3μs、静止消費電流は 315nA です。この高速な応答時間と nanoPower との組み合わせを生かして、電力に制約のあるシステムでも、フォルト状況を監視して迅速に応答できます。これらのコンパレータの動作電圧範囲は 1.6V～6.5V で、3V および 5V のシステムと互換性があります。

また、TLV7031 デバイスはオーバードライブ入力に対しても出力位相が反転しないことが保証されており、内部ヒステリシスが存在するため、このコンパレータは過酷でノイズの多い環境において、変動の遅い入力信号をクリーンなデジタル出力に変換する必要があるような、高精度の電圧監視に使用できます。

TLV7031 は、LED の制御または容量性負荷の駆動の際に数ミリアンペアの電流をシンクおよびソースできるプッシュプル出力段を備えています。TLV704x にはオープン・ドレインの出力段があり、V_{CC} を超える出力レベルが可能であるため、レベル変換器やバイポーラからシングルエンドへのコンバータに適しています。

2.3.7 ATL431

ATL431 デバイスは、3 ピンの可変シャント・レギュレータで、該当する車載用、商業用、工業用の温度範囲の全体にわたって、規定された熱安定性を維持します。出力電圧は、2 つの外付け抵抗を使用して、V_{ref} (約 2.5V) から 36V までの範囲で任意の値に設定できます。このデバイスの出力インピーダンスは 0.05Ω (代表値) です。このデバイスは、アクティブ出力回路による非常に鋭いターンオン特性を備えているため、オンボード・レギュレーション、可変電源、スイッチング電源など、多くのアプリケーションにおいて、ツェナー・ダイオードの優れた代替品となります。

ATL431 は、前の世代の TL43x に比べてカソード電流範囲が 20 倍以上改善されており、より広い範囲の負荷容量のタイプと値でも安定して動作します。

ATL431 デバイスは -40℃～+85℃で動作します。

2.3.8 LM74700-Q1

LM74700-Q1 は、外部の N チャネル MOSFET と組み合わせることで理想ダイオード整流器として動作し、20mV の順方向電圧降下で低損失逆極性保護を実現する車載用 AEC Q100 認定済み理想的ダイオード・コントローラです。入力電源電圧範囲が 3.2V～65V と広いため、12V、24V、48V の車載用バッテリ・システムも含め、多くの一般的な DC バス電圧を制御できます。3.2V の入力電圧をサポートしているため、車載用システムの厳しいコールド・クランク要件に特に適しています。このデバイスは、最低 -65V の負の電源電圧に耐えられ、負荷を保護できます。

このデバイスは、MOSFET のゲートを制御し、順方向電圧降下を 20mV にレギュレートします。このレギュレーション方式により、逆電流発生時に MOSFET を穏やかにオフにでき、DC 逆電流をゼロにします。このデバイスは、逆電流阻止への応答が高速 (0.75μs 未満) なため、ISO7637 のパルス・テスト時や電源障害および入力マイクロ短絡状況で出力電圧のホールドアップ要件を持つシステムに適しています。

LM74700-Q1 コントローラは、外部の N チャネル MOSFET 用にチャージ・ポンプ・ゲートを駆動します。LM74700-Q1 は電圧定格が高いため、車載用 ISO7637 保護のシステム設計が簡単になります。イネーブル・ピンが Low のとき、コントローラはオフで、消費電流は約 1μA です。

2.3.9 TPS62825A

TPS6282A は使いやすい同期整流降圧 DC-DC コンバータ・ファミリであり、静止電流が 4μA と非常に小さいのが特長です。このデバイスは DCS Control トポロジを基礎としており、過渡応答が高速です。内部基準電圧により、最低 0.6V まで出力電圧をレギュレートでき、接合部温度が -40℃～125℃の範囲で 1% の高い帰還電圧精度を維持します。このデバイスはピン互換および BOM 互換です。設計全体で、小さな 470nH のインダクタ、単一の 4.7μF 入力コンデンサ、2 つの 10μF または 1 つの 22μF 出力コンデンサしか必要としません。

TPS6282A には 2 種類のバージョンがあります。第 1 のバージョンにはパワーセーブ・モードがあり、自動的にこのモードに移行して、非常に軽い負荷までの範囲で高い効率を維持し、システムのバッテリでの動作時間を延長します。第 2 のバージョンは、出力電圧のリップルを最小限に抑え、スイッチング周波数をほぼ一定に保つため、連続導通モードを維持する強制 PWM で動作します。TPS6282A デバイスは、パワー・グッド信号と、内部のソフトスタート回路を備えています。

Copyright © 2025 Texas Instruments Incorporated

本デバイスは 100% モードで動作可能です。障害保護の目的で、本デバイスは HICCUP (ヒカップ、間欠型) 短絡保護機能やサーマル・シャットダウン機能を搭載しています。このデバイスは 6 ピンの 1.5mm × 1.5mm QFN パッケージで供給され、非常に高い電力密度を実現できます。

2.3.10 TPS61023

TPS61023 デバイスは、超低入力電圧 (0.5V) の同期整流昇圧コンバータです。このデバイスは、各種バッテリおよびスーパーキャパシタで動作する携帯機器およびスマート・デバイス用の電源に使用できます。TPS61023 は、全温度範囲にわたって 3.7A (標準値) のバレー・スイッチ電流制限が可能です。0.5V～5.5V という広い入力電圧範囲に対応する TPS61023 は、スーパーキャパシタ・バックアップ電源アプリケーションをサポートしています。これらのアプリケーションはスーパーキャパシタを非常に低い電圧まで放電させることがあります。

入力電圧が 1.5V を超える場合、TPS61023 は 1MHz のスイッチング周波数で動作します。入力電圧が 1.5V～1V の場合、このスイッチング周波数は 0.5MHz まで徐々に低下します。軽負荷条件の場合、TPS61023 はパワーセーブ・モードに移行し、負荷電流の全範囲にわたって高い効率を維持します。軽負荷時には、V_{OUT} から 20µA の静止電流を消費します。シャットダウン中、TPS61023 は入力電源から完全に分離され、0.1µA の電流しか消費しないため、長いバッテリ寿命を達成できます。TPS61023 には 5.7V の出力過電圧保護、出力短絡保護、およびサーマル・シャットダウン保護機能が搭載されています。

TPS61023 は 1.2mm × 1.6mm の SOT563 (DRL) パッケージで供給され、外付け部品が少ないため、非常に小さな設計を実現できます。

2.3.11 TLVM13630

TLVM13630 同期整流降圧パワー・モジュールは、パワー MOSFET、シールド付きインダクタ、受動部品を Enhanced HotRod™ QFN パッケージに実装した、高集積 36V、3A DC/DC ソリューションです。このモジュールは、V_{IN} と V_{OUT} のピンをパッケージの角に配置し、入力および出力コンデンサのレイアウト配置を最適化しています。モジュールの下面には大きな 4 つのサーマル・パッドがあるため、単純なレイアウトが可能で、製造時の扱いも容易です。

出力電圧範囲が 1V～6V の TLVM13630 は、小さな PCB フットプリントで低 EMI の設計を迅速かつ容易に実装できるよう設計されています。このトータル・ソリューションを使用すると、外付け部品はわずか 4 個で済み、設計プロセスで磁気および補償のための部品選択も不要です。

TLVM13630 モジュールは、スペースが制約される用途での小型化と簡素化をめざして設計されているだけでなく、堅牢性の高い性能を実現するためのさまざまな機能を備えています。その例としては、可変入力電圧 UVLO 用のヒステリシス付き高精度イネーブル、内蔵 VCC、ブートストラップおよび入力コンデンサによる信頼性向上と高密度化、全負荷電流範囲にわたって一定のスイッチング周波数による負荷過渡性能の向上、反転アプリケーションのための負電圧出力能力、シーケンシング、障害保護、出力電圧監視用の PGOOD インジケータがあります。

2.3.12 LSF0108

LSF0108 デバイスは、DIR ピンを必要としない双方向電圧変換をサポートしているため、システム設計工数を低減できます (PMBus、I^2C、SMBus など)。本デバイスは、30pF 以下の容量性負荷で 100MHz までの昇圧変換および 100MHz を超える降圧変換をサポートし、50pF の容量性負荷で 40MHz までの昇圧または降圧変換をサポートしているため、より多くのコンシューマおよびテレコム用インターフェイス (MDIO または SDIO) をサポートできます。

LSF0108 は 5V 許容の I/O ポートをサポートしているため、産業用およびテレコム・アプリケーションの TTL レベルと互換性があります。LSF0108 は、チャネルごとに異なる電圧変換レベルを設定できるため、非常に高い柔軟性を備えています。

Copyright © 2025 Texas Instruments Incorporated

3 システム設計理論

このセクションでは、本リファレンス・デザインの各種機能ブロックの詳細について説明します。図 3-1 に、これらの機能ブロックの配置とサイズを示します。

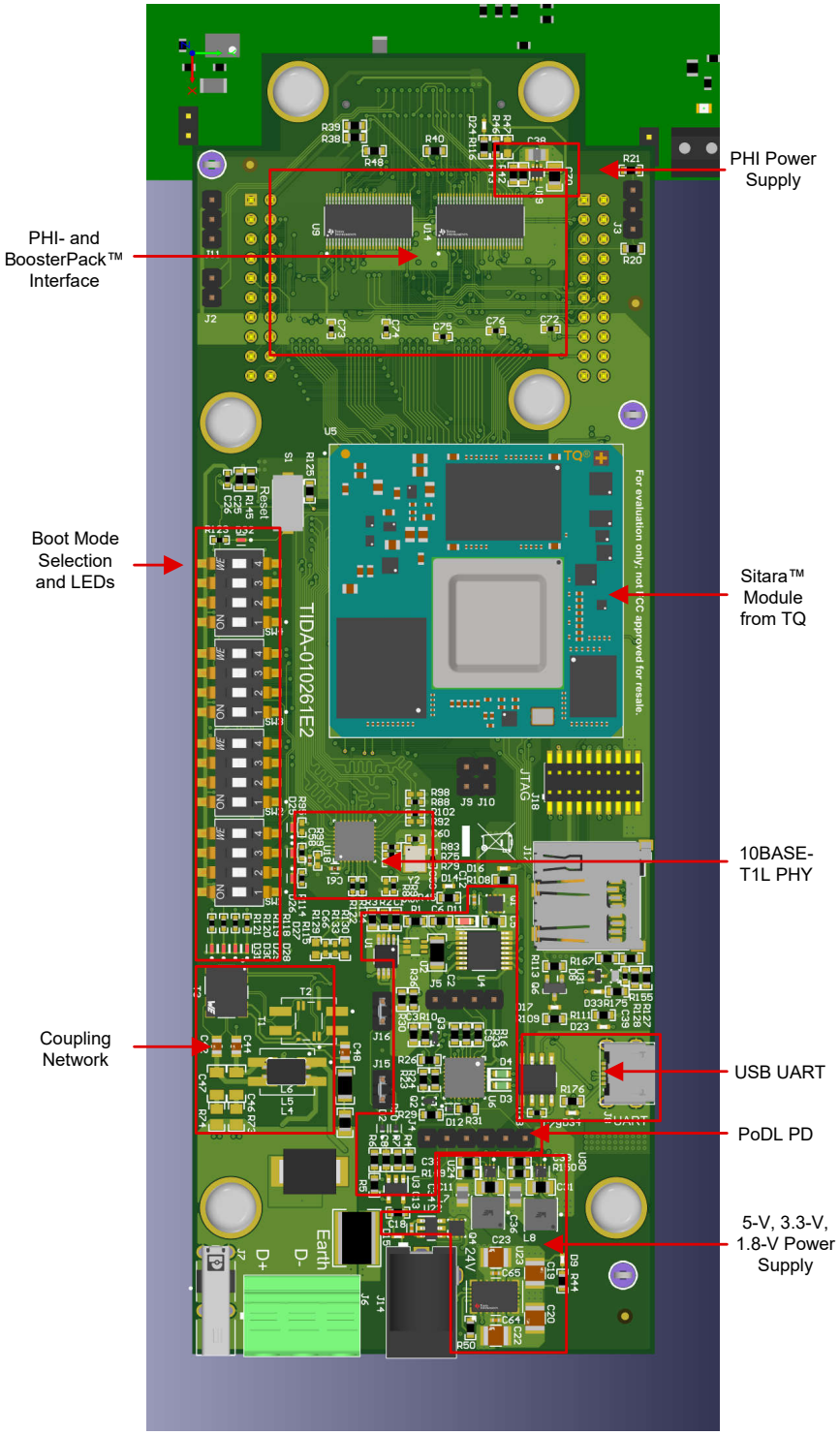


図 3-1. TIDA-010261 の機能ブロック

Copyright © 2025 Texas Instruments Incorporated

3.1 電源

PoDL 電圧と補助入力電圧は 24V と規定されています。両方の電源入力を使用可能としながら、電力を逆流させず、優先順位も付ける必要がないように、2 つのレールはダイオード OR で互いに接続されています。消費電力と電圧降下を低減するため、LM74700 デバイスの 2 つの理想ダイオードを使ってこれを実現します。

モジュール上の Sitara プロセッサを使用することで、この部品の電源ツリーは簡素化されます。本モジュールは専用の電源ツリーを内蔵しており、必要なものは安定化された 5V 入力のみであるためです。それ以外に、オンボードのペリフェラル用に 1.8V と 3.3V を生成する必要があります。PHI インターフェイスは追加の 5.5V レールを備えることが規定されているため、レギュレータをもう 1 つ追加する必要があります。

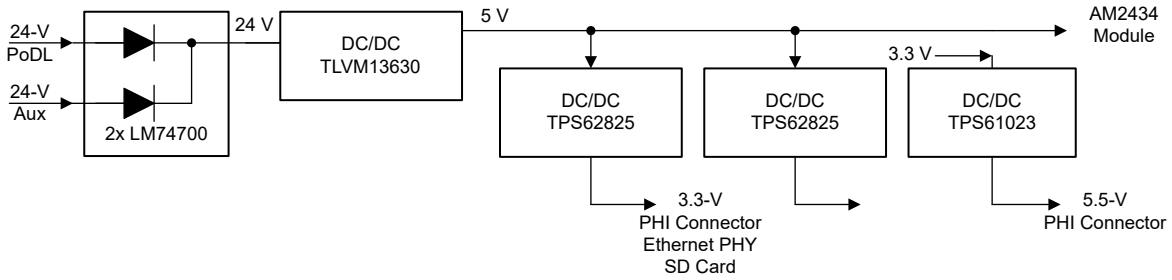


図 3-2. 電源の電源ツリー

本システムは電力クラス 12 で動作するため、約 12W が利用可能です。ボード上の電子回路が必要とする電力はわずか数ワットですが、BoosterPack または PHI コネクタに接続された追加の拡張ボードのために十分なヘッドルームを確保するため、5V レールは最大 3A を供給するように設計されています。スペース上の理由から、パワー・モジュール TLVM13630 を選択しています。

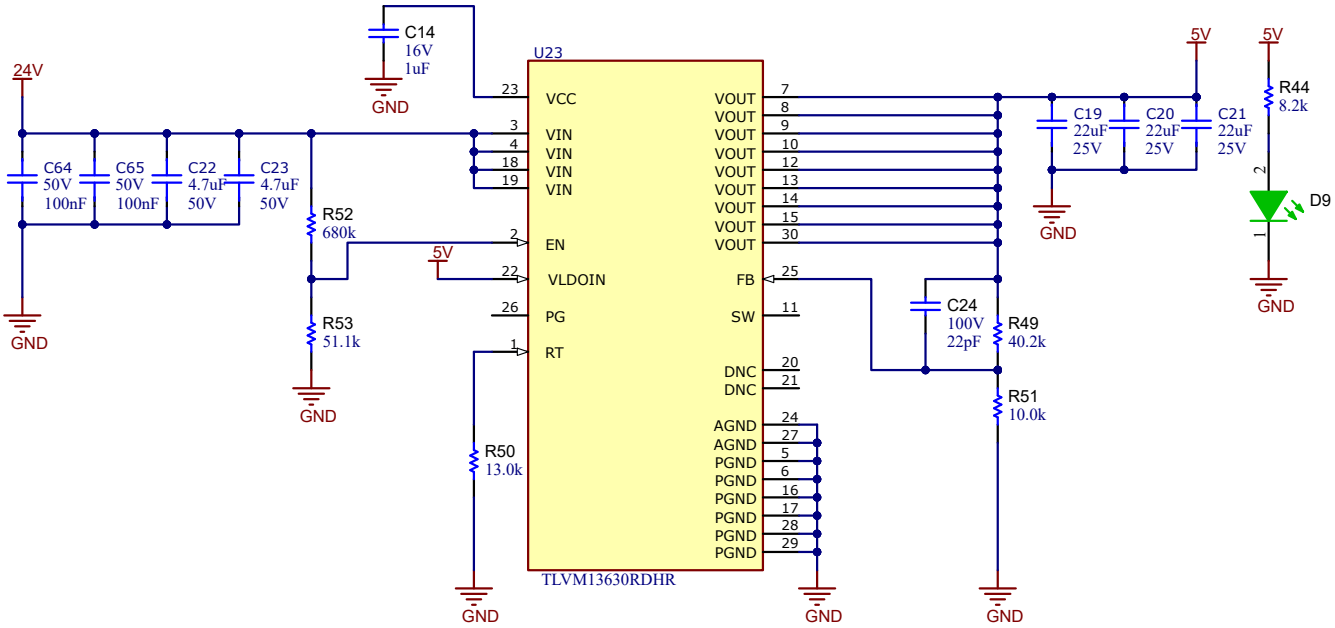


図 3-3. 5V レギュレータの回路図

この回路図は 5V レギュレータの実装を示しています。低電圧誤動作防止機能は、R52 と R53 を使用してプログラムできます。出力電圧は、R49 と R51 を使用して 5V に設定されています。低電流の LED (D9) は出力電圧の有無を表示します。

Copyright © 2025 Texas Instruments Incorporated

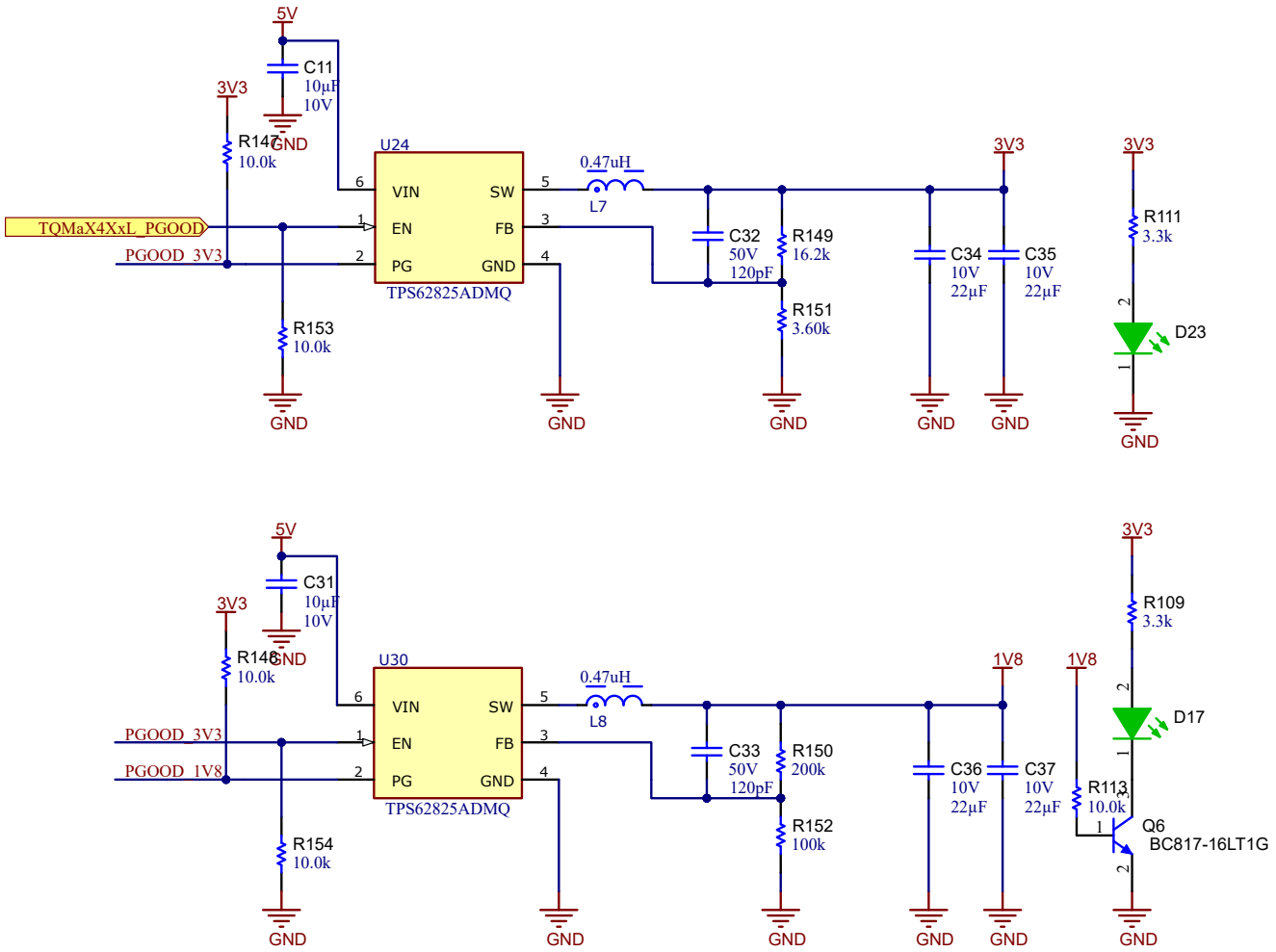


図 3-4. 3.3V および 1.8V レギュレータの回路図

3.3V および 1.8V 用として、異なる分圧器を接続した同じレギュレータを使用しています (図 3-4 を参照)。TPS62825A デバイスは、最大 2A の電流を出力できる小型ソリューションです。出力電圧の有無は LED によって表示されます。LED の順方向電圧は 1.8V より高いため、1.8V レールには追加のトランジスタが必要です。パワーアップ・シーケンスを維持するため、3.3V レギュレータは Sitara モジュールからイネーブル信号を受け取り、1.8V レギュレータのイネーブル信号にパワー・グッドを通知することで、これらの部品は順次作動します。1.8V のパワー・グッド信号は、さらなるシーケンシングに使用できます。

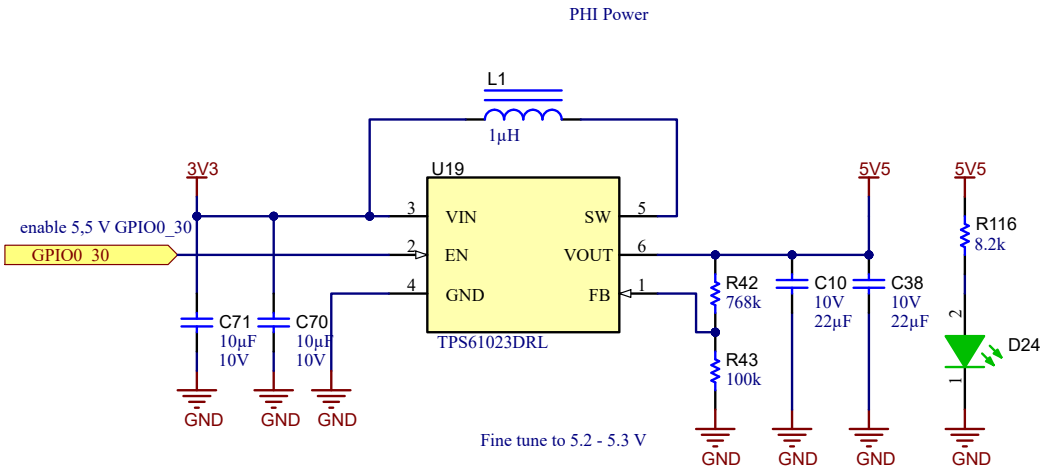


図 3-5. 5.5V 昇圧レギュレータの回路図

Copyright © 2025 Texas Instruments Incorporated

図 3-5 に、昇圧レギュレータを使って PHI コネクタに 5.5V を供給する方法を示します。このレギュレータは常に必要とは限らないため、Sitara プロセッサからの GPIO0.30 によって本レギュレータを有効化することもできます。TPS61023 は同期整流昇圧レギュレータであるため、出力を完全にオフにできます。

この昇圧レギュレータは、3.3V レールで動作させる必要があります。なぜなら、本レギュレータを 5V で動作させると、レギュレータの最小オン時間を満たすことができないためです。入力電圧として 3.3V を使用することで、レギュレータの最小オン時間を満たすことができます。

3.2 PoDL の PD と結合ネットワーク

PoDL を実装するには、データの経路と電力の経路を分離する必要があります。電力経路は受電側 (PD) コントローラが処理し、データ経路にはイーサネット PHY から直接信号が供給されます。

図 3-6 に、この結合ネットワークの実装の概略図を示します。PoDL を実現するには、容量性結合の代わりに小型トランスを 1 個使用します。これは、絶縁耐圧が高いためではなく、具体的には小型トランスが同相ノイズに対する耐性が高いためです。トランスに電力を重畳させるには、DC を遮断するためのコンデンサを挿入できるように、ケーブル側を分割巻きとするのが有効です。また、回路の終端挿入口に AC 同相終端も挿入できます。

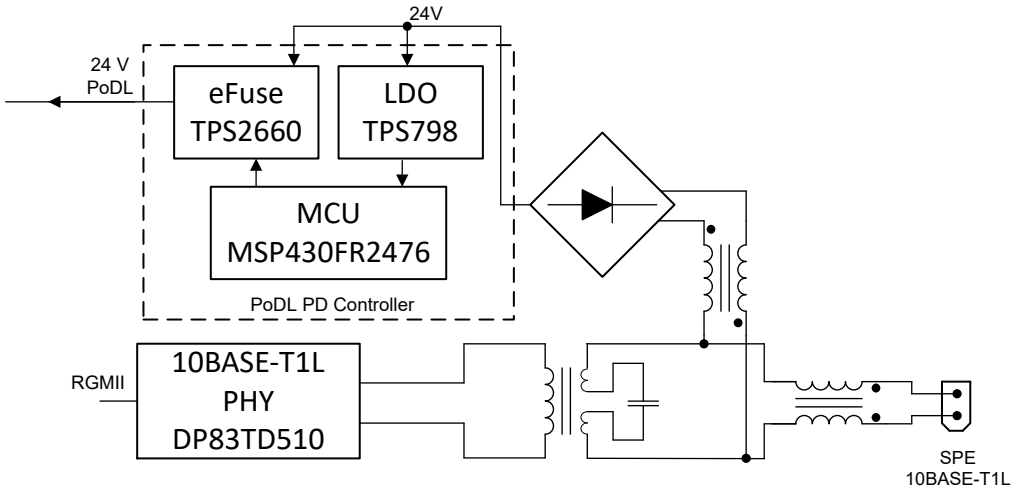


図 3-6. PoDL の実装

この回路のケーブル側にコモン モード チョークが配置されています。このチョークも、電源からのノイズをブロックするためのものです。そのため、コモン モード チョークはこの電流の定格を満たす必要があります。

PD コントローラにつながる低周波数の経路には、差動モード チョークが使われます。このインダクタンスは、イーサネット PHY からの信号のドループに直接影響を及ぼします。このインダクタンスが大きいほど、ドループは小さくなります。しかし、大きい値のインダクタは、より大型かつ高価です。そのため、その選択は常にこれらのパラメータのトレードオフとなります。ここで 2 つの別個のインダクタを使用することも可能ですが、必要なスペースも増大します。さまざまな実装を評価できるように、PCB はすべての磁気部品のために複数のフットプリントを備えています。

PD コントローラは、シリアル通信分類プロトコル (SCCP) を使用して、タイプ E および電力クラス 12 デバイスである給電側機器 (PSE) と通信するようにプログラムされています。受電側デバイス (PD) の実装の詳細については、*『IEEE 802.3cg 10BASE-T1L PoDL (Power over Data Lines) デバイスの設計』*アプリケーション ノートを参照してください。

Copyright © 2025 Texas Instruments Incorporated

3.3 Sitara™ テクノロジー・モジュール

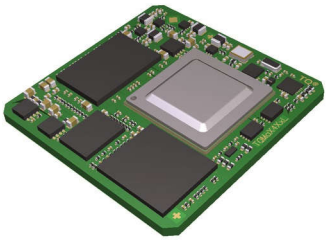


図 3-7. Sitara™ TQMAX4XXL ボード

設計を簡素化するため、TQ 社のシステム・オン・モジュール (SOM) を使用しています。本モジュールには、プロセッサを起動するために必要なほとんどすべてのものが含まれています。このモジュールは 5V 電源で動作し、必要なすべての電圧を内部で生成するため、いかなる低電圧レベル (特にシーケンシング) にも注意を払う必要はありません。

開発を容易にするために JTAG インターフェイスを使っているため、すべてのコアにソフトウェアを読み込み、その状態を観察できます。ソフトウェア開発が完了すると、このヘッダーはもう使用されません。ソフトウェアは SD カードに保存でき、モジュールに内蔵の eMMC または NOR フラッシュでソフトウェアを簡単に変更できます。通常、量産デバイスはこれらの内部メモリを使用します。試作用には、SD カードがより実用的です。

デバッグと開発には UART インターフェイスが重要です。このインターフェイスは USB UART インターフェイスを使って実装されており、かつこの回路内で絶縁されています。特に PoDL 経由で電力を供給する回路を使用する場合、グランド・ループを防止し、または PoDL の PD 回路に含まれる整流器の短絡を防止するため、回路を絶縁することが有効です。

3.4 ブート・モード

リセットから解放された後、プロセッサは内部 ROM コードの実行を開始します。このコードは、ある種の初期設定とその後のブート源を知るため、複数のピン状態を読み取ります。ボード上には、ブート源を選択するための 4 つの小型スイッチが設けられています。表 3-1 に、2 つの関連する設定を示します。

表 3-1. 関連するブート・モード設定

ブート・デバイス	SW1	SW2	SW3	SW4
SD	1100	0000	0010	0000
eMMC	1100	0100	0010	0000

3.5 PHI および BoosterPack™ ヘッダ

このボードに拡張機能を追加するために 2 つの手段が実装されています。PHI インターフェイスを使うと、多くの ADC EVM に直接接続できます。BoosterPack ヘッダを使うと、インターフェイス、モーター・ドライバ、ADC など、その他の多くの部品に拡張できます。また、どちらのインターフェイスを使っても、カスタム・ボードを作成し、それらを SPE に接続できます。

どちらのインターフェイスも、レベル・シフタを介してプログラマブル・リアルタイム・ユニット (PRU) に接続します。このレベル・シフタのおかげで、1.8Vio と 3.3Vio のどちらも柔軟に使えます。すべての IO は、PRU から、またはプロセッサ・コアからアクセス可能なシステム GPIO として使用できます。IO 電圧を変更するには、R46 と R47 のどちらかを実装する必要があります。デフォルトでは、IO 電圧は 1.8V に設定されています。変更の詳細については、回路図を参照してください。

図 3-8 に、BoosterPack ヘッダのピン配置を示し、図 3-9 に、PHI コネクタのピン配置を示します。

Copyright © 2025 Texas Instruments Incorporated

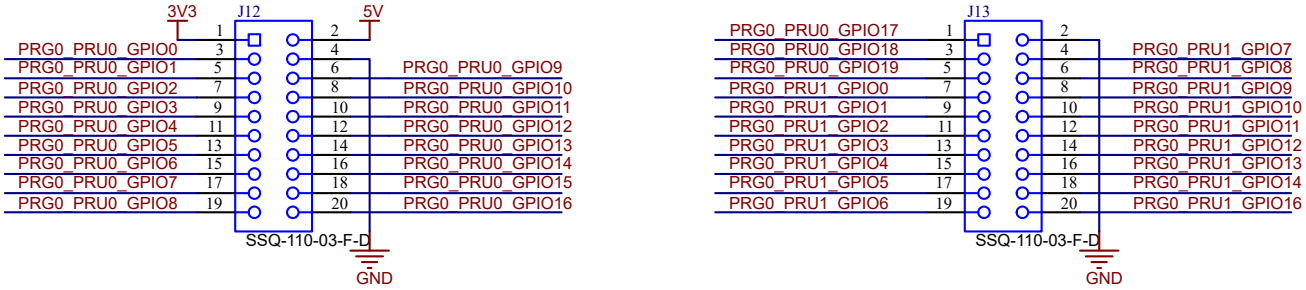


図 3-8. BoosterPack™ ヘッダのピン配置

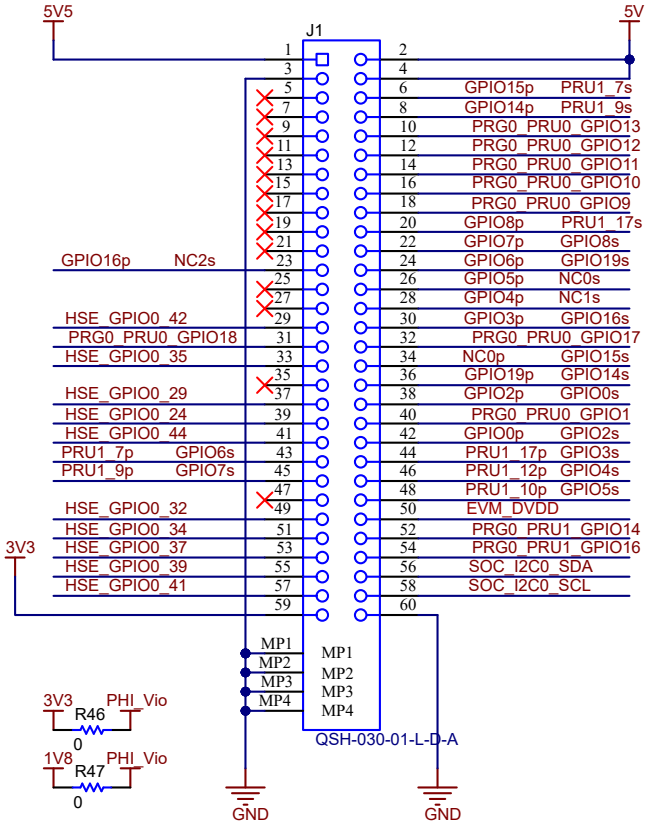


図 3-9. PHI ヘッダのピン配置

Copyright © 2025 Texas Instruments Incorporated

4 ハードウェア、ソフトウェア、テスト要件、テスト結果

4.1 ハードウェア要件

図 4-1 に、このリファレンス・デザインの重要なインターフェイスを示します。

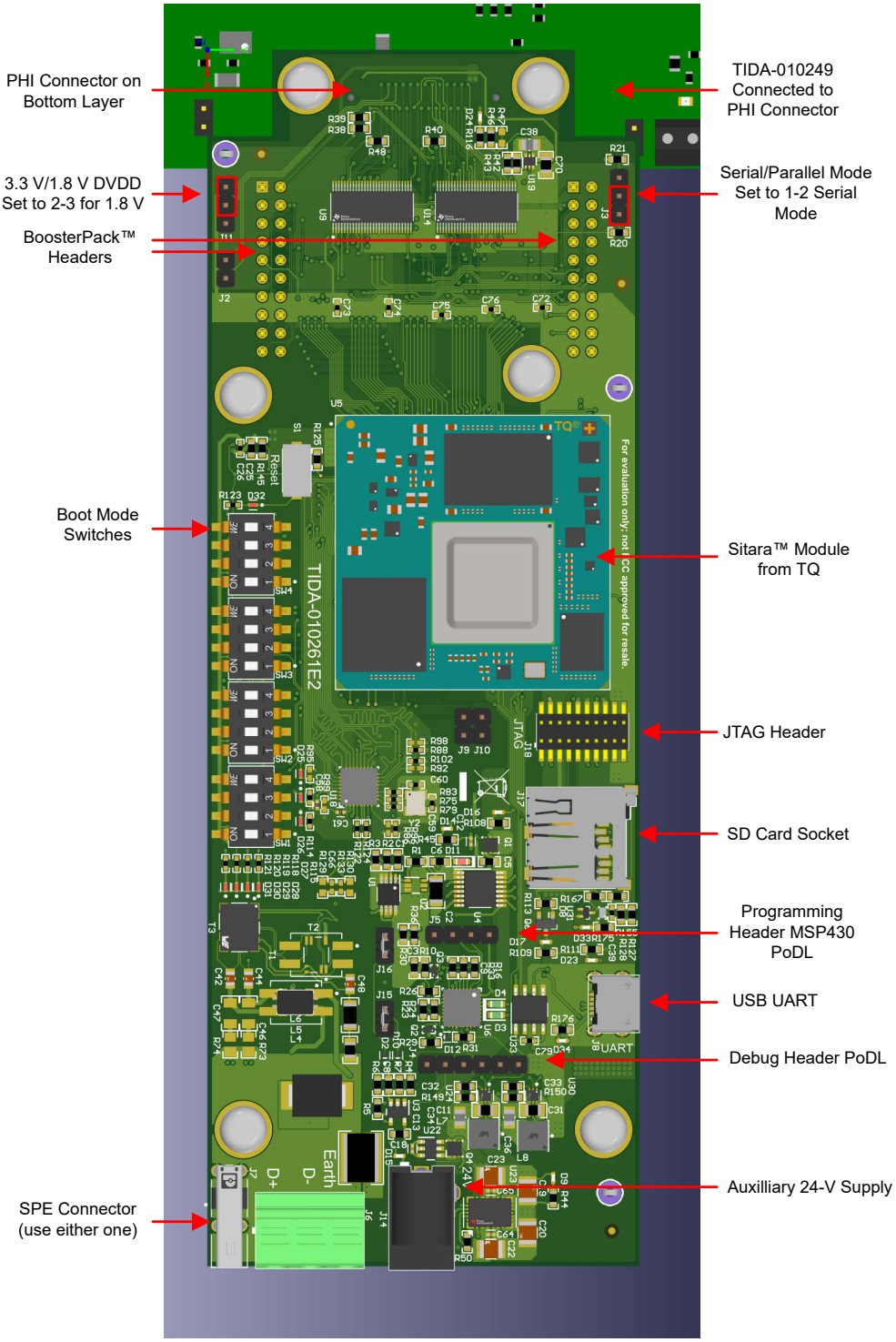


図 4-1. 重要なコネクタの概要

本ボードに電力を供給するために、SCCP 付き PoDL (802.3cg 準拠) 対応 10 BASE-T1L SPE スイッチまたはゲートウェイを使用できます。このようなデバイスが利用できない場合、電源を持たないメディア・コンバータを使い、24V、0.5A 電

Copyright © 2025 Texas Instruments Incorporated

源によってバレル・ジャック経由で外部から電力を供給できます。本ボードは、SPE 接続を使わずに動作させることもできます。

PHI コネクタを使用する場合、接続されている ADC ボードに応じてシリアル・モードまたはパラレル・モードに確実に設定します。また、接続されている ADC が損傷しないように、電圧を正しく選択する必要があります。上記の設定は、TIDA-010249 との接続のためのものです。

ソフトウェア開発の際には、USB コネクタを使って UART にアクセスし、デバッグ出力を観測できます。グランド・ループ (特に PoDL 経由で電力を供給する場合) を防止するため、このインターフェイスは絶縁されています。

ソフトウェアは、JTAG ヘッダ経由で、または SD カードから読み込むことができます。

PoDL を制御する MSP430 は、対応するピン・ヘッダを使用してプログラミングとデバッグが可能です。追加の PoDL デバッグ・ヘッダを使うと、SCCP 関連データの入出力に簡単にアクセスできるため、デバッグ用にロジック・アナライザを接続できます。

4.1.1 ブート・スイッチの設定

セクション 3.4 の説明に従って、ブート・スイッチを SD ブートに設定します。表 3-1 に説明されているその他の設定については、選択した Sitara プロセッサの TRM を参照してください。

4.1.2 リファレンス・デザインの使い方

本リファレンス・デザインを起動するには、以下の手順に従います。

1. PC を Micro USB コネクタ J8 端子出力に接続すると、D34 LED が点灯します。
2. 115200 8N1 の設定を使ってターミナル・ソフトウェアを起動します。
3. 24V (最小値)、500mA 電源を J14 に接続します。または、J7 または J6 に PoDL PSE を接続します。
4. 補助コネクタ J4 から電力を供給すると、LED (D15、D16、D9、D23、D17、D34、D23) が点灯します。
5. PoDL から電力を供給すると、LED (D14、D16、D9、D23、D17、D34、D23) が点灯します。
6. 実行中のソフトウェアとイーサネット・リンクの状態によっては、より多くの LED が点灯することがあります。詳細とソフトウェア制御可能な LED については、回路図を参照してください。

4.2 ソフトウェア要件

4.2.1 PD ファームウェア

PoDL 回路を動作させるには、PD 機能を実装したファームウェアで U6 をプログラムします。このファームウェアには、SCCP をサポートしているものとサポートしていないものがあります。ハードウェアはどちらの選択肢にも対応しており、またどちらのファームウェアも利用可能であり、テスト済みです。J5 を MSP430 デバッガに接続し、ファームウェアを読み込みます。この手順は 1 回のみ実行する必要があります。

4.2.2 MCU ファームウェア

Sitara MCU を起動する最も簡単な方法は、ブートローダ (tiboot3.bin) とアプリケーション (app) を格納した SD カードを準備することです。Sitara SDK に含まれるブートローダを使います。アプリケーションとしては、このリファレンス・デザインで使われているアプリケーション例が SDK に含まれています。PRU_IO の例を使い、このインターフェイスを介して ADS127L11 と接続し、この例を表示することで、PHI コネクタ経由のインターフェイスをテストできます。詳細と使用方法の手引きについては、SDK 資料を参照してください。

本リファレンス・デザインのイーサネット回路をテストするには、SDK に含まれているこの例に、DP83TD510E イーサネット PHY に対応するようにごくわずかの変更を加えて使用します。

4.3 テスト構成

図 4-2 に、テストのための全体構成を示します。このリファレンス・デザインは、アナログ・フロント・エンドと ADC を備えた TIDA-010249 と結合しています。これは PHI ヘッダを介して接続されています。ソフトウェアは SD カードに書き込まれ、TIDA-010261 で起動されます。

Copyright © 2025 Texas Instruments Incorporated

この構成には、メディア・コンバータを介して電力が供給されます。メディア・コンバータはこの構成に電力を供給するだけでなく、シングルペア・イーサネットから標準イーサネットへの変換も行います。メディア・コンバータは一般的な PC に接続され、DHCP (Dynamic Host Configuration Protocol) サーバーと MQTT (Message Queuing Telemetry Transport) ブローカーとして機能します。

ADC に信号を入力するには、ファンクション・ジェネレータを使います。この構成はジェネレータからの信号を捕捉し、生サンプルを格納し、FFT を計算し、JSON (JavaScript Object Notation) 文字列としてフォーマット化されたすべてのデータを MQTT ブローカーに転送します。次に、ネットワーク内のその他のデバイスがサブスクライブし、さらなる処理または視覚化を実行できます。

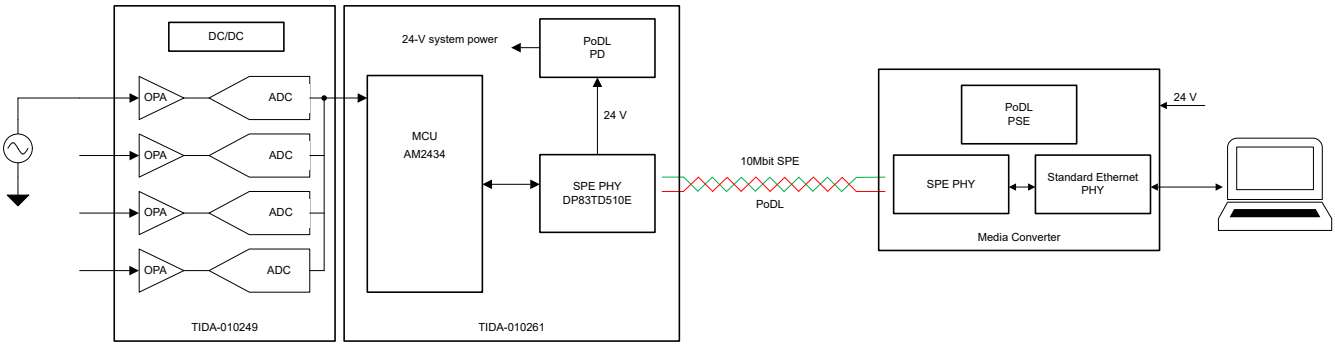


図 4-2. テスト構成

4.4 テスト結果

MQTT ブローカーに送信されたメッセージは、そのブローカーに接続してメッセージをサブスクライブする (読む) ことを許可されたすべてのマシンで受信できます。ブローカーを実行しているマシンで Linux を使用するには、mosquitto_sub -h 127.0.0.1 -v -t 'adc1raw' を使います。このコマンドは、トピック adc1raw として送信されると、第 1 の ADC チャネルのすべての生サンプルを表示します。図 4-3 に、コマンド・ラインの出力を示します。

```
adc1raw { "ADC 1 Raw Data: ": [ 138656, 152891, 165682, 176798, 186080, 193470, 198931, 202392, 203830, 203191, 200434, 195719
, 189070, 180434, 170011, 157848, 144021, 128848, 112369, 94677, 76051, 56679, 36794, 16518, -3952, -24299, -44380, -64108, -8
3267, -101530, -118694, -134665, -149267, -162328, -173809, -183550, -191374, -197271, -201152, -203006, -202875, -200660, -19
6377, -190168, -182027, -171974, -160251, -146938, -132104, -115968, -98644, -80311, -61164, -41374, -21190, -823, 19562, 3982
3, 59691, 78883, 97280, 114701, 130952, 145935, 159400, 171273, 181491, 189858, 196303, 200678, 203108, 203474, 201768, 198114
, 192355, 184682, 175166, 163860, 150887, 136403, 120550, 103509, 85396, 66386, 46820, 26726, 6384, -14012, -34305, -54213, -7
3651, -92295, -109958, -126529, -141836, -155682, -167951, -178537, -187299, -194277, -199196, -202077, -203015, -201858, -198
649, -193370, -186242, -177246, -166368, -153829, -139741, -124263, -107457, -89627, -70912, -51420, -31458, -11126, 9326, 297
13, 49790, 69319, 88145, 106088, 122998, 138644, 152944, 165632, 176618, 185863, 193264, 198764, 202099, 203518, 202916, 20011
1, 195395, 188638, 180031, 169645, 157478, 143828, 128686, 112196, 94633, 76148, 56857, 36947, 16707, -3670, -23994, -44090, -
63860, -82953, -101131, -118293, -134214, -148826, -161978, -173432, -183160, -191031, -196904, -200872, -202827, -202678, -20
0479, -196279, -190166, -182073, -172128, -160495, -147138, -132289, -116117, -98779, -80495, -61326, -41582, -21458, -1067, 1
9364, 39636, 59487, 78713, 97158, 114620, 130840, 145781, 159249, 171117, 181364, 189681, 196076, 200537, 202974, 203355, 2016
56, 197947, 192210, 184577, 175093, 163810, 150866, 136437, 120721, 103705, 85632, 66702, 47062, 27036, 6775, -13611, -33918,
-53896, -73350, -92010, -109700, -126305, -141651, -155595, -167932, -178574, -187416, -194309, -199252, -202215, -203152, -20
1979, -198744, -193560, -186375, -177344, -166500, -153924, -139862, -124384, -107629, -89808, -71066, -51617, -31676, -11347,
 9115, 29447, 49464, 69065, 87929, 105827, 122744, 138401, 152679, 165433, 176484, 185771, 193217 ] }
```

図 4-3. コマンド・ライン上の MQTT メッセージ

図 4-4 に示すように、Node-RED を使ってサンプルを表示するフローを作成することで、見やすくすることができます。またこれは、adc1fft トピックで送信された FFT の結果を視覚化するためにも使用できます。

Copyright © 2025 Texas Instruments Incorporated

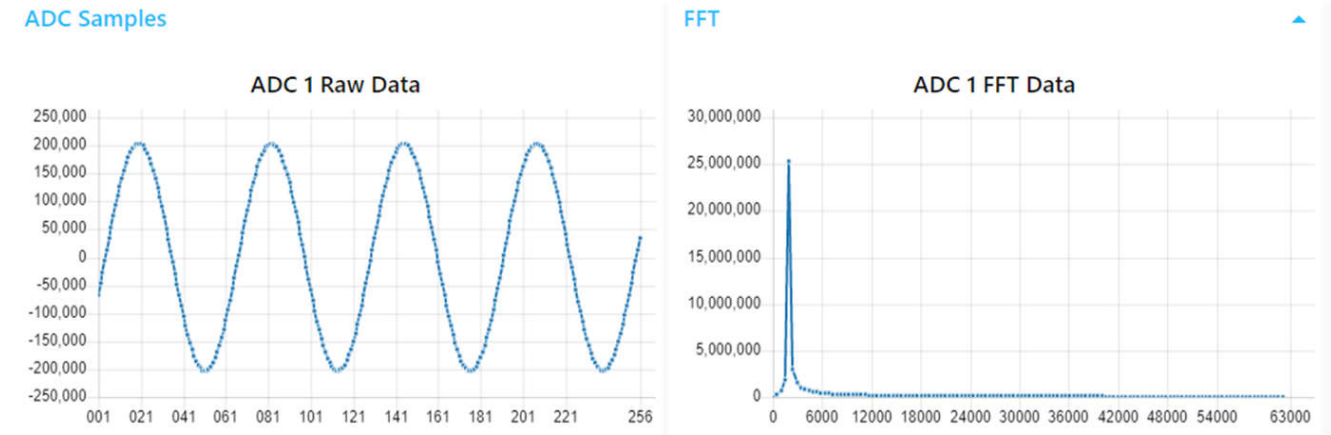


図 4-4. Node-RED の MQTT メッセージ

Copyright © 2025 Texas Instruments Incorporated

5 設計とドキュメントのサポート

5.1 設計ファイル

5.1.1 回路図

回路図をダウンロードするには、TIDA-010261 のデザイン・ファイルを参照してください。

5.1.2 BOM

部品表 (BOM) をダウンロードするには、TIDA-010261 の設計ファイルを参照してください。

5.2 ツールとソフトウェア

ツール

TIDA-010249	4 チャネル、同期型、振動センサ・インターフェイスのリファレンス・デザイン

ソフトウェア

MCU-PLUS-SDK-AM243X	AM243x Sitara™ マイコン向けソフトウェア開発キット (SDK)

5.3 ドキュメントのサポート

1. テキサス・インスツルメンツ、*『DP83TD510E 超低消費電力 802.3cg 10BASE-T1L 10M シングルペア・イーサネット PHY』データシート*
2. テキサス・インスツルメンツ、*『AM243x Sitara™ マイクロコントローラ』データシート*
3. テキサス・インスツルメンツ、*『TPS2660x 入力逆極性保護搭載の 60V、2A 産業用 eFuse』データシート*
4. テキサス・インスツルメンツ、*『TPS798xx-Q1 50mA、3V～50V、マイクロパワー、低ドロップアウトのリニア・レギュレータ』データシート*
5. テキサス・インスツルメンツ、*『MSP430FR247x ミックスド・シグナル・マイクロコントローラ』データシート*
6. テキサス・インスツルメンツ、*『TLV703x および TLV704x 小型、nanoPower、低電圧コンパレータ』データシート*
7. テキサス・インスツルメンツ、*『ATL431、ATL432 2.5V、低 I_Q、可変高精度シャント・レギュレータ』データシート*
8. テキサス・インスツルメンツ、*『LM74700-Q1 低 I_Q のバッテリ逆接続保護用理想ダイオード・コントローラ』データシート*
9. テキサス・インスツルメンツ、*『TPS6282x 2.4V～5.5V 入力、1、2、3、4A、出力精度 1%、降圧型コンバータ』データシート*
10. テキサス・インスツルメンツ、*『TPS61023 0.5V 超低入力電圧の 3.7A 昇圧コンバータ』データシート*
11. テキサス・インスツルメンツ、*『TLVM13630 高密度、3V～36V 入力、1V～6V 出力、3A 電源モジュール、Enhanced HotRod™ QFN パッケージ』データシート*
12. テキサス・インスツルメンツ、*『LSF0108 オープン・ドレインおよびプッシュプル・アプリケーション用、チャネル自動双方向マルチ電圧レベル・トランスレータ』データシート*

5.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

Copyright © 2025 Texas Instruments Incorporated

5.5 商標

TI E2E™, BoosterPack™, HotRod™, and Sitara™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
FreeRTOS™ is a trademark of Real Time Engineers Ltd.
Arm® and Cortex-R5F® are registered trademarks of Arm Limited.
Linux® is a registered trademark of Linus Torvalds.
すべての商標は、それぞれの所有者に帰属します。

Copyright © 2025 Texas Instruments Incorporated

6 著者

STEFFEN GRAF は、テキサス・インスツルメンツのシステム・エンジニアであり、産業用部門でのリファレンス・デザイン開発を担当しています。Steffen は、シングルペア・イーサネット、PoDL (Power Over Data Lines)、IO-Link などの分野で豊富な経験を持っています。彼は、ドイツのダルムシュタットにある応用科学大学で電気工学の修士号を取得しています。

7 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (July 2023) to Revision A (August 2025) **Page**

- ブロック図を更新。 1
- ブロック図を更新。 3

Copyright © 2025 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス· インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、 テキサス· インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス· インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス· インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、 テキサス· インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。 テキサス· インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、 テキサス· インスツルメンツおよびその代理人を完全に補償するものとし、 テキサス· インスツルメンツは一切の責任を拒否します。

テキサス· インスツルメンツの製品は、 テキサス· インスツルメンツの販売条件、または ti.com やかかる テキサス· インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。 テキサス· インスツルメンツがこれらのリソースを提供することは、適用される テキサス· インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、 テキサス· インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated