

Design Guide: TIDA-050060

車載対応、PMIC と FPD-Link 搭載、3MP (メガピクセル) のスケラブルなカメラ モジュールのリファレンス デザイン



説明

このリファレンス デザインは、車載カメラ アプリケーションに適したコンパクトでスケラブルなカメラ モジュールを提供します。1 個の 2.9 メガピクセル (2.9MP) のイメージャに、1 個の 4Gbps シリアルライザと 1 個の 4 チャンネル パワー マネージメント IC (PMIC) を組み合わせています。このカメラ モジュールは、2 枚の基板を使用する設計で、さまざまなイメージ センサで電源とシリアルライザの各コンポーネントのフレキシビリティとスケラビリティを実現する方法を示します。カメラ PMIC は、3 個の降圧コンバータと、プログラマブル出力電圧やシーケンシングに対応した 1 個の LDO レギュレータを統合しており、フレキシビリティと放熱性能を重視して最適化された小型設計を実現できます。スーパーバイザを各レールに搭載しているため、部品点数を削減し、フォーム ファクタ全体を小型化できます。

リソース

TIDA-050060	デザイン フォルダ
DS90UB953-Q1	プロダクト フォルダ
TPS650330-Q1	プロダクト フォルダ

特長

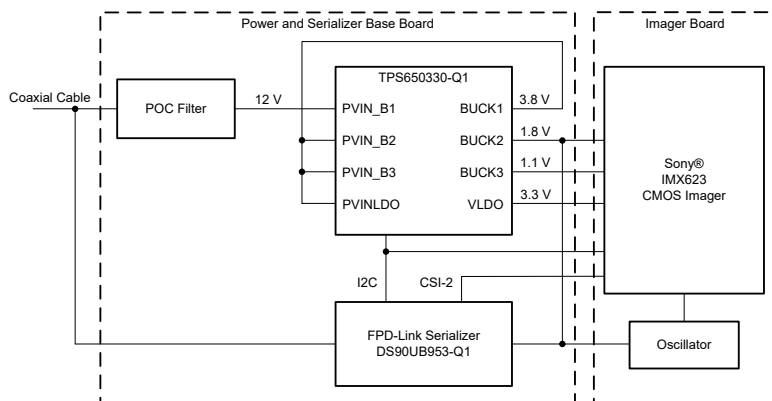
- 電源とシリアルライザの PCB (プリント基板) は、各種イメージ センサとの互換性を確保できる 20mm × 20mm のサイズ
- 高効率で低ノイズの電源
- 4Gbps の DS90UB953 デバイスを採用した高解像度のカメラ アプリケーション
- フル HD、AD 12 ビット、MIPI 4 レーン、RAW12、RAW14、RAW16、RAW20、RAW24 に対応する、Sony® 製の 2.95MP (メガピクセル) イメージャである IMX623
- デジタル ビデオ、電力供給、制御、診断向けに Rosenberger 製 FAKRA 同軸コネクタを 1 個実装
- 追加診断機能により ASIL に対応

アプリケーション

- 処理機能なしのカメラ モジュール
- サラウンド ビュー システムの ECU
- フロント カメラ
- リア カメラ



テキサス・インスツルメンツの™ E2E サポート エキスパートにお問い合わせください。



1 システムの説明

多くの車載アプリケーションは、コンパクトなモジュール型システムとリモートシステムを実現するため、小型フォームファクタを必要とします。車載ビジョンシステムの需要増大に伴い、カメラモジュールの設計サイクルと開発期間を短縮するために、さまざまなイメージセンサの要件を満たす柔軟性も求められています。このリファレンスデザインは、2 個の 20mm x 20mm 回路基板に搭載した 2.9 メガピクセルのイメージャ、4Gbps のシリアルライザ、4 チャンネルの PMIC を搭載することで、これらの課題に対処します。システムで必要な接続は、単一の 50 Ω 同軸 (同軸) ケーブルのみです。

DC 電力、FPD-Link フロントチャネル、FPD-Link バックチャネルなどが FAKRA 同軸コネクタ経由でボードに接続されます。図 1-1 の POC フィルタは、信号の DC (電力) 部分がインダクタ L5 を通過できるようにしながら、信号の高速成分 (大幅な減衰なし) をすべてブロックします。

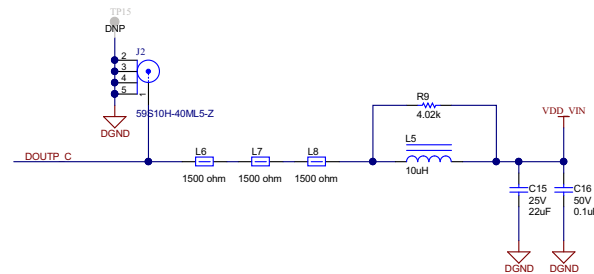


図 1-1. POC フィルタの回路図

DC 部分は TPS650330-Q1 PMIC の入力に接続されます。専用の中電圧降圧レギュレータがこの電圧を中間の 3.8V に変換します。2 個の低電圧降圧レギュレータは、イメージャに専用の 1.1V を、イメージャとシリアルライザの両方で共有する専用の 1.8V を供給します。高 PSRR、低ノイズの LDO が内蔵されており、イメージャにクリーンな 3.3 V アナログ電源を供給します。信号の高周波部分はシリアルライザに直接接続されます。これは、シリアルライザとデシリアルライザの間でビデオデータと制御バックチャネルが取るパスです。

イメージャの出力は、4 レーンの MIPI CSI-2 インターフェイスを経由してシリアルライザに接続されています。シリアルライザは、このビデオ データを、単一の LVDS ペアを介して、同軸ケーブルのもう一方の端にあるデシリアルライザに送信します。

さらに、同じ同軸ケーブル上に、独立した低レイテンシの双方向制御チャネルがあり、I2C ポートから制御情報を送信する追加の機能を提供します。この制御チャネルは、ビデオ ブランキング期間には依存しません。イメージャを設定および制御するために、システム マイクロプロセッサによって使用されます。

1.1 主なシステム仕様

表 1-1. 主なシステム仕様

パラメータ		備考	最小値	標準値	最大値	単位
V _{IN}	電源電圧	Power over coax (POC)	5	9	18.3	V
P _{TOTAL}	総消費電力	V _{POC} = 9V	-	1	1.5	W

2 システム概要

2.1 ブロック図

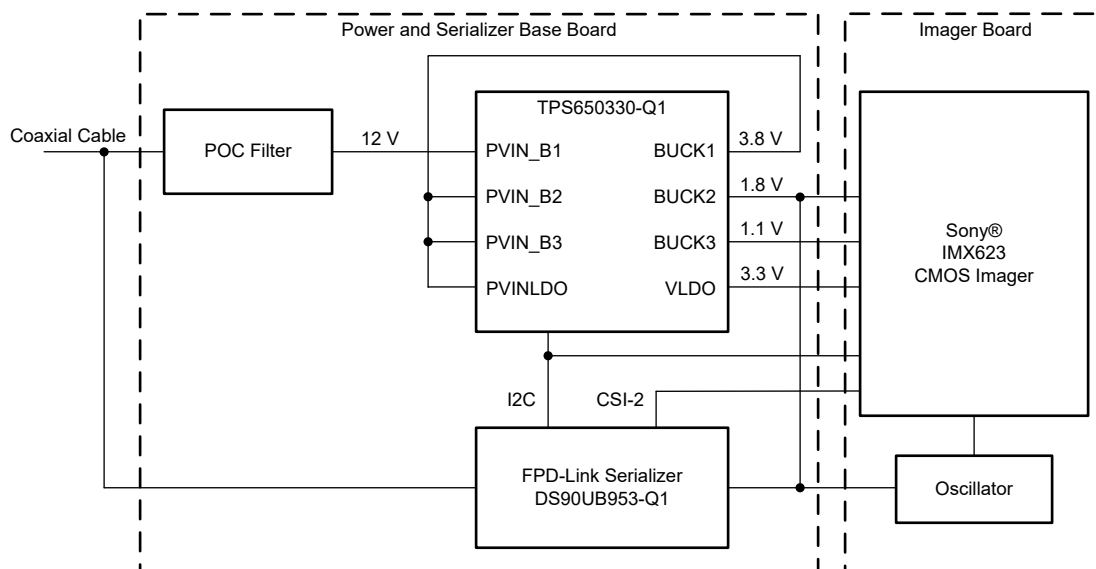


図 2-1. TIDA-050060 のブロック図

2.2 設計上の考慮事項

以下のサブセクションでは、システムの各サブセクションの設計について説明します。

2.2.1 PCB とフォーム ファクタ

このデザインの目標は、2 基板のソリューションの柔軟性を、20mm × 20mm のコンパクトな面積に収めることです。イメージャ基板に取り付けられているレンズと、電源ボードとシリアルライザ基板の FAKRA コネクタがすべてこの領域に収まります。図 2-2 および 図 2-3 にベース基板の 3D PCB ビューを 図 2-4 および 図 2-5 に、イメージャ基板の 3D PCB ビューを示します。

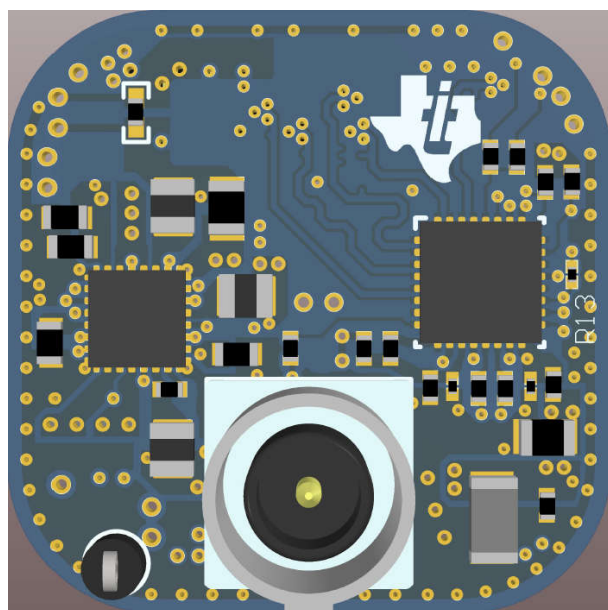


図 2-2. 3D PCB ベース基板(上面)

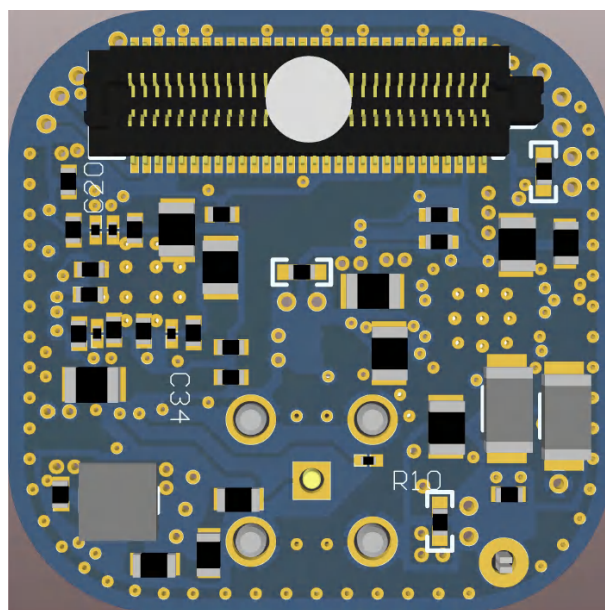


図 2-3. 3D PCB ベース基板(底面)

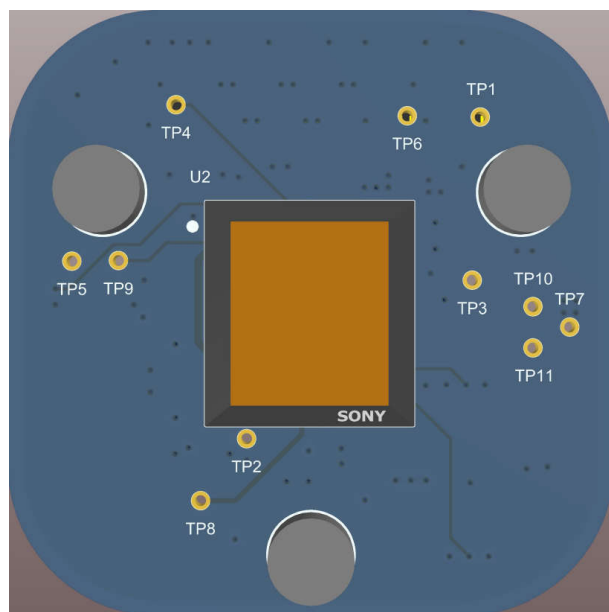


図 2-4. 3D PCB イメージャ基板(上面)

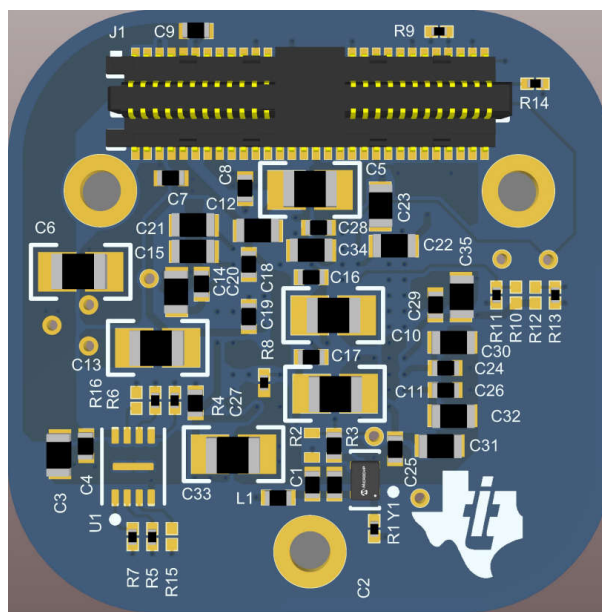
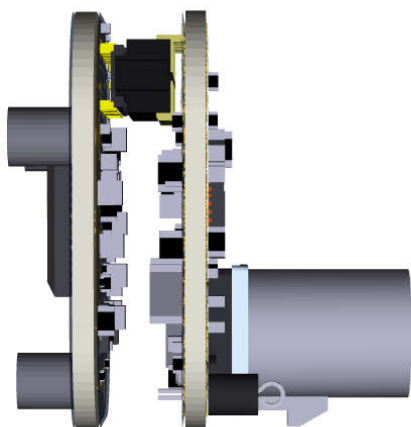
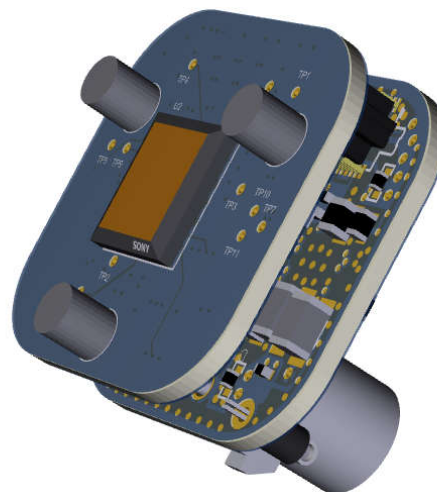


図 2-5. 3D PCB イメージャ基板(底面)

図 2-6 および 図 2-7 に、組み立て済み基板の 3D PCB 図を示します。

図 2-6. 3D PCB 組み立て済み基板
(側面図)図 2-7. 3D PCB 組み立て済み基板
(斜め図)

2.2.2 電源の設計

2.2.2.1 POC フィルタ

POC を使用する設計の最も重要な部分の 1 つはフィルタ回路です。目標は 2 つあります。

1. スイッチング レギュレータの入力にクリーンな DC 電源を供給する
2. システムの他の部分から、ノイズ結合された逆方向から FPD-Link 通信チャネルを保護する

このシステムで使用されている DS90UB953-Q1 および DS90UB960-Q1 SerDes デバイスは、2 つのキャリア周波数、2GHz でフルスピード(「フォワードチャネル」)、およびデシリアライザ デバイスによって決定される低い周波数の 50MHz (「バックチャネル」)を介して通信を行います。フィルタは DC のみを通過するように、両方のキャリアにこのかなり大きな帯域を減衰させる必要があります。フォワードチャネルとバックチャネルが POC ケーブル経由で中断なく通過できるようにするには、25MHz~2GHz の帯域幅で $2k\Omega$ を超えるインピーダンスが必要です。この目標を達成するために、通常は 25MHz~1GHz の範囲をフィルタリングするためにインダクタを選択し、1~2GHz の周波数帯域をフィルタリングするためにフェライト ビーズを選択します。このフィルタ全体を、図 2-8 に L2 で示します。L1 は、デシリアライザ側の POC フィルタと同じインダクタです。このカメラ設計では、フィルタに許容可能なフットプリントを最小にすることが不可欠です。これを実現するために、10MHz ~ 1GHz までフィルタリングする広帯域インピーダンスを備えた LQH3NPZ100MJRL 10 μ H インダクタを選択しています。これにより、低周波数用と高周波数用の 2 つのインダクタを通常必要とするソリューションは不要です。

高周波順方向チャネル フィルタリングを実現するために、このリファレンス デザインでは、3 個のフェライト ビーズを 10 μ H インダクタと直列に接続し、1.5k Ω より上のインピーダンスを、1GHz ~ 2GHz の範囲全体で $2k\Omega$ より上のインピーダンスにしています。このデザインは 3 個の 1.5k Ω フェライト ビーズを使用しています。これは、動作時に、これらのデバイスを流れる電流が実効インピーダンスを小さくするためです。そのため、2 個ではなく 3 個のフェライト ビーズを使用すると、周波数帯域全体にわたってヘッドルームが大きくなります。適切な測定を行うために、このデザインでは 4-k Ω 抵抗を 10- μ H インダクタと並列に使用し、周波数帯域全体にわたって一定のインピーダンスを確保して、インピーダンスを平滑化します。この手法を使用すると、POC インダクタのフィルタリング用に、オンボードのソリューション サイズを最小化できます。詳細については、『DS90UB953-Q1 用 Power-over-Coax 設計ガイドライン』アプリケーション レポートを参照してください。

最後に、フィルタリングに関しては、クリーンでノイズのない DC 電源をシステムに供給する場合と同様に、FPD-Link 信号が中断されないようにすることも重要です。これを実現するため、高速 AC データ信号が確実に通過するように、0.033 μ F および 0.015 μ F の AC カップリング コンデンサを選択します。ただし、DC がデータラインへの通過をブロックされます。

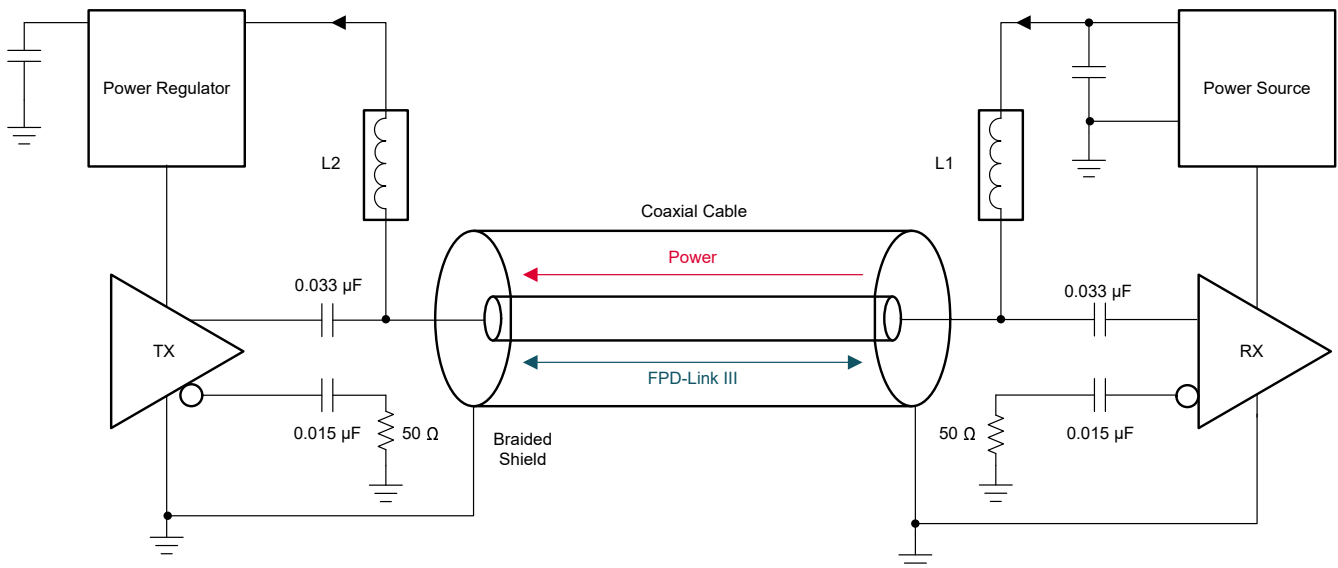


図 2-8. PoC (Power Over Coax: 同軸ケーブルを介した電源供給)

2.2.2.2 電源に関する考慮事項

このリファレンス デザインは、車載用アプリケーションを対象としているため、設計の選択肢を形成するいくつかの要件があります。

- 基板の面積を 20mm × 20mm に最小化する必要があります。完全統合型の PMIC 電源ソリューションにより、外付け部品数が最小となるため、この要件を容易に実現できます。
- AM ラジオ帯域への干渉を避けるために、スイッチング周波数は 540 kHz を下回るか、1700 kHz を上回る必要があります。より高いスイッチング周波数を選択すると、AM 帯域における高調波の侵入を防止でき、基板面積の要件に応じた外付け部品を小型化できます。
- すべてのデバイスは AEC Q100-Q1 定格である必要があります。

システム入力電圧は、同軸ケーブルを通して事前に安定化された 9-V 電源です。PMIC はスーパーバイザと監視機能を統合しているため、電力を必要とするシステム コンポーネントは、イメージャ、シリアライザ、発振器のみです。表 2-1 は、これらのデバイスの最大消費電力を示しています。

表 2-1. システム電力バジェット

パラメータ	電圧 (V)	電流 (mA)	電力 (mW)
イメージャ			
	3.3	79	261
	1.8	9	16
	1.1	383	421
シリアライザ			
	1.8	225	405
発振器			
	1.8	3	5
合計			
	3.3	79	261
	1.8	237	427
	1.1	383	421

2.2.2.2.1 外付け部品の選択

単純化するため、表 2-1 に示す動作条件では、降圧レギュレータの効率は 80% と仮定しますが、LDO の効率は式 1 で求められます。

$$\eta_{LDO} = \frac{V_{OUT}}{V_{IN}} = \frac{3.3}{3.8} = 0.87 \quad (1)$$

式 2 は、出力電力と効率に対する関数としてコンバータの入力電力を計算するもので、これを使用してシステムと降圧 1 の出力電流を計算します。

$$P_{IN} = V_{IN} \times I_{IN} = \frac{P_{OUT}}{\eta} \quad (2)$$

$$I_{OUT, Buck1} = \frac{\frac{P_{OUT, Buck2}}{\eta_{Buck2}} + \frac{P_{OUT, Buck3}}{\eta_{Buck3}} + \frac{P_{OUT, LDO}}{\eta_{LDO}}}{V_{OUT, Buck1}} = 341 \text{ mA} \quad (3)$$

表 2-2 に、カメラ モジュールの要件と比較した各レギュレータの負荷能力を示します。TPS650330-Q1 デバイスは、標準値および最大値変動との変動に対応するため、十分なマージンを確保してシステム電力を供給することができます。

表 2-2. TPS650330-Q1 の機能とシステム要件との関係

規制	出力電圧 (V)	最大電流 (mA)	必要な電流 (mA)
降圧 1	3.8	1500	341
降圧 2	1.8	1200	237
Buck3	1.1	1200	383
LDO	3.3	300	79

電力要件に基づいて **TPS650330-Q1** デバイスが適切であることを判定すると、データシートの推奨事項に基づいて外付け部品を素早く選択し、設計プロセスを簡素化できます。これらの推奨事項は、[図 2-9](#) および [表 2-3](#) で参照できます。

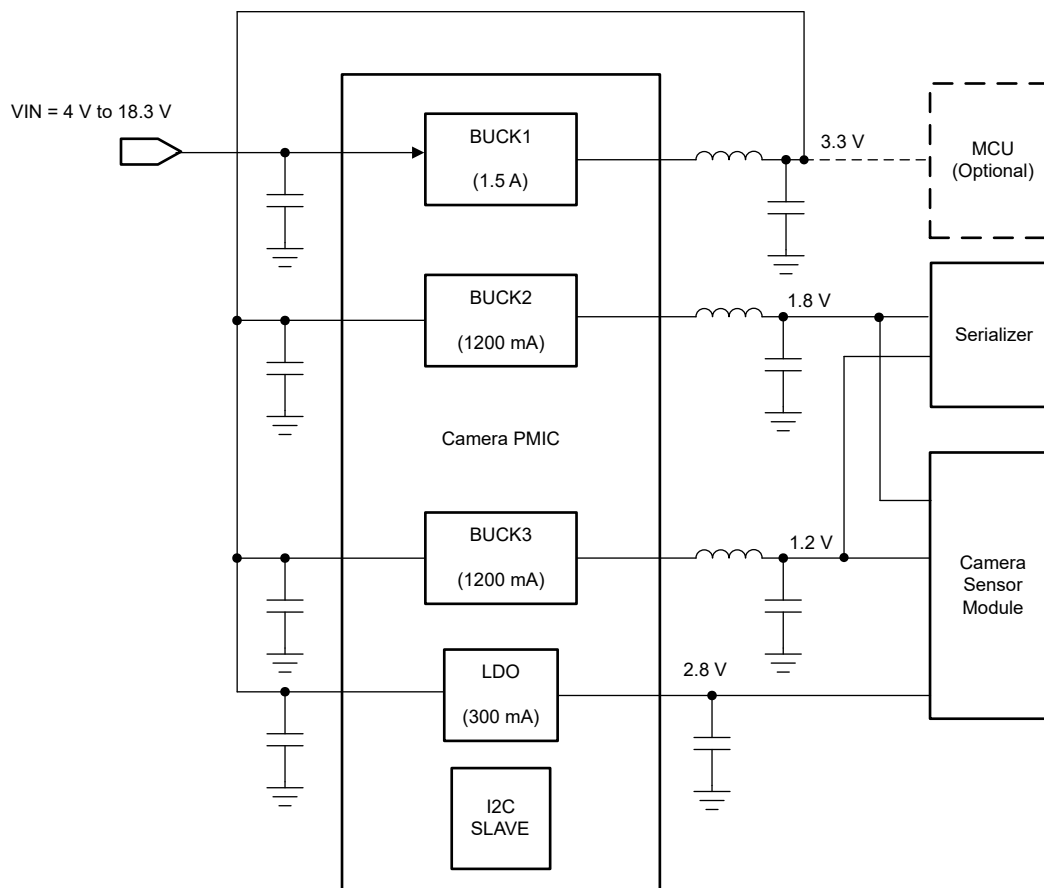


図 2-9. 代表的なアプリケーション

表 2-3. TPS650330-Q1 の推奨部品

部品	説明	値	単位
C _{VSYS,VSYS_S}	V _{SYN} および V _{SYN_S} デカップリング	10	μF
C _{PVIN_B1}	降圧 1 入力コンデンサ	10	μF
L _{SW_B1}	降圧 1 インダクタ	1.5	μH
C _{OUT_B1}	降圧 1 出力コンデンサ	10	μF
C _{PVIN_B2}	降圧 2 入力コンデンサ	10	μF
L _{SW_B2}	降圧 2 インダクタ	1.0	μH
C _{OUT_B2}	降圧 2 出力コンデンサ	10	μF
C _{PVIN_B3}	降圧 3 入力コンデンサ	10	μF
L _{SW_B3}	降圧 3 インダクタ	1.0	μH
C _{OUT_B3}	降圧 3 出力コンデンサ	10	μF
C _{PVIN_LDO}	LDO 入力コンデンサ	1.0	μF
C _{OUT_LDO}	LDO 出力コンデンサ	2.2	μF

2.2.2.2.2 降圧 1 インダクタの選択

インダクタンス値 1.5μH を選択した場合、設計に適切なインダクタを選択するために、最小インダクタ飽和電流を求めなければなりません。これは、定常状態の電源電流とインダクタのリップル電流の組み合わせです。大電力のイメージ センサに対して、電源とシリアルライザのベース ボードの柔軟性を確保できるように、レギュレータの各最大定格出力電流に基づいてインダクタを選択します。式 4 はインダクタのリップル電流を計算します。

$$\Delta I_{L(\max)} = V_{OUT} \times \left(\frac{1 - \frac{V_{OUT}}{V_{IN(\max)}}}{L_{(\min)} \times f_{sw}} \right) \quad (4)$$

ここで、

- $\Delta I_{L(\max)}$ は、ピーク ツー ピーク インダクタ リップル電流の最大値
- $L_{(\min)}$ は実効インダクタ値の最小値
- f_{sw} は実際の PWM スイッチング周波数

このリファレンス デザインの降圧 1 のパラメータは次のとおりです。

- $V_{OUT} = 3.8V$
- $V_{IN(\max)} = 18.3V$
- $L_{(\min)} = 1.5\mu H$
- $f_{sw} = 2.3MHz$

これらのパラメータから、 $\Delta I_L = 873mA$ のインダクタ リップル電流が得られます。最大負荷電流が 1.5A と仮定すると、式 5 を使用して 1.9A の最小飽和電流を計算します。

$$I_{SAT} \geq I_{OUT, (MAX)} + \frac{\Delta I_{L(MAX)}}{2} \quad (5)$$

この設計では TPS650330-Q1 デバイスを使用している TDK® TFM201610ALMA1R5MTAA は、定格電流が 3.1A、最大 DC 抵抗が 110mΩ です。また、このインダクタは 55°C から 150°C までの範囲の動作温度を 2.0mm × 1.6mm の超小型パッケージで実現します。

2.2.2.2.3 降圧 2 および降圧 3 インダクタの選択

降圧 2 および降圧 3 の推奨インダクタ値は 1.0μH です。部品を選択する際は、DC 抵抗と飽和電流を検証することが重要です。インダクタンスの DC 抵抗はコンバータの効率に直接影響を及ぼします。DC 抵抗の低い値は効率に正比例します。インダクタの飽和要件は、定常状態の電源電流とインダクタ リップル電流を組み合わせることで決定されます。インダクタの物理的なサイズを小さくするために、電流定格は十分に高くしていますが、できるだけ小さくする必要があります。インダクタのリップル電流は、式 4 を使って計算されます。

降圧 2 1.8-V レールのパラメータは次のとおりです。

- $V_{OUT} = 1.8V$
- $V_{IN(\max)} = 3.8V$
- $L_{(\min)} = 1.0\mu H$
- $f_{sw} = 2.3MHz$

これらのパラメータから、 $\Delta I_L = 412mA$ のインダクタ リップル電流が得られます。最大負荷電流が 1.2A と仮定すると、式 5 を使用して 1.4A の最小飽和電流を計算します。

降圧 3 1.1V レールのパラメータは次のとおりです。

- $V_{OUT} = 1.1V$
- $V_{IN(\max)} = 3.8V$
- $L_{(\min)} = 1.0\mu H$
- $f_{sw} = 2.3MHz$

これらのパラメータから、 $\Delta I_L = 340\text{mA}$ のインダクタリップル電流が得られます。最大負荷電流が 1.2A と仮定すると、式 5 を使用して 1.4A の最小飽和電流を計算します。

このリファレンス デザインの降圧 2 と降圧 3 では、定格電流が 3.1A 、DC 抵抗が $60\text{m}\Omega$ の TDK® TFM201610ALMA1R0MTAA を使用しています。また、このインダクタは 55°C から 150°C までの範囲の動作温度を $2.0\text{mm} \times 1.6\text{mm}$ の超小型パッケージで実現します。

2.2.2.2.4 機能安全

TPS650330-Q1 デバイスには、温度および電流監視に加えてスーパーバイザが内蔵されています。この PMIC の割り込みピンまたはステータス ビットを使用して、フォルト条件が発生したことを検出できます。その時点で、ローカルまたはリモートの MCU またはプロセッサが I2C を介してフォルト メカニズムを照会し、適切なアクションを実行できます。また、TPS650330-Q1 は、TPS650331-Q1、TPS650332-Q1、TPS650333-Q1 とピン互換です。これらの各デバイスは安全性機能が追加されているため機能安全を必要とするカメラ アプリケーションへのこのデザインの拡張性を高めることができます。

2.3 主な使用製品

このリファレンス デザインは、次の TI 製品を使用しています。

- **DS90UB953-Q1:** チップセットのシリアライザ部分で、FPD-Link III インターフェイスを搭載しており、1 本の同軸ケーブルまたは差動ペア ケーブルで、高速順方向チャンネルおよび双方向制御用チャンネルのデータを転送します。このチップセットには高速の順方向チャンネルと、双方向制御チャンネル データ パスの両方の差動信号処理回路が組み込まれています。シリアライザとデシリアライザのペアは、電子制御ユニット(ECU)内のイメージャとビデオ プロセッサ間の接続を目的としています。
- **TPS650330-Q1:** 車載認証済み、カメラ アプリケーション用に最適化された 4 チャンネル PMIC です。このデバイスには 3 つの降圧コンバータ、1 つの LDO、各電圧レールの低電圧モニタ、過電圧保護が内蔵されています。2.3MHz の固定スイッチング周波数により、小型のインダクタを使用でき、高速過渡応答を実現できます。低ノイズ、高 PSRR LDO は、敏感なアナログ回路用に出力電圧オプションを備えています。出力電圧とシーケンシングの設定、その他の動作設定は I2C 経由でプログラムでき、追加コンポーネントの必要なしで、さまざまなイメージャとの互換性を確保できます。

2.3.1 DS90UB953-Q1

シリアライザを使用して、12 ビット ビデオと双方向制御信号を 1 本の同軸またはツイスト ペア上に結合することで、システムの複雑さ、コスト、ケーブル配線の要件を大幅に簡素化できます。DS90UB953-Q1 デバイスの CSI-2 入力は、IMX623 イメージャの MIPI CSI-2 ビデオ出力と適切に接続できます。POC 用のフィルタと組み合わせると、ビデオ、I2C 制御、診断、電力をすべて、安価な 1 本の同軸ケーブルで伝送できます。

2.3.2 TPS650330-Q1

フォーム ファクタを最小化するため、PMIC を選択して、システムの電力、監視、シーケンシング要件を満たします。3 個の降圧レギュレータと 1 個の LDO で構成される電源トポロジは、電力効率とノイズ性能のバランスを確保します。2.2-MHz の動作周波数は、2 つの理由から有益です。1 つは、イメージ センサ回路の特に敏感な周波数(通常 1MHz 以下)を回避できることです。もう 1 つは、自動車用途において AM ラジオ帯域との干渉を回避できることです。PMIC の低ノイズで高 PSRR の LDO は、ADAS カメラ アプリケーションのアナログ電圧レール要件を適切な厳格な出力電圧許容誤差 ($\pm 1\%$) で、最大 300mA の電流を供給できます。PMIC はプログラマブルな出力電圧とシーケンシングを提供するため、ビジョン アプリケーションに応じて、同じ電源とシリアライザの設計をさまざまなイメージャで再利用できます。

2.3.3 IMX623

Sony® IMX623 は、対角 7.45mm CMOS イメージ センサで、実効メガピクセルが 2.95 メガピクセルです。このセンサは、12 ビット ADC、MIPI 4 レーン、RAW12 最大 RAW24 HDR 出力をサポートしています。その他の機能:

- 1920×1536 の解像度 (2.95MP)、最大 60fps をサポート
- 120dB のダイナミックレンジ
- LED ちらつきの軽減
- 3 つの電圧レール (3.3V、1.8V、1.1V) が必要
- I²C インターフェイスまたはシリアル NOR フラッシュを使用して構成可能

- ピン互換の車載イメージ センサ ファミリ: IMX622、ISX021、ISX031

2.4 システム設計理論

車載カメラに関して設計時に考慮する必要のある主な課題は、サイズ、使いやすさ、熱効率です。車載カメラは多くの場合、面積が限られている自動車の遠隔領域に配置するので、全体的な小型ソリューションが必要になります。そのため、システムは部品点数を最小限に抑えながら、完全統合型 PMIC 電源ソリューションを実現するように設計されています。ADAS アプリケーションの機能と複雑さが増大し続ける中で、車載カメラの需要増加に伴い、システム設計サイクルと開発期間の短縮にとって、使いやすさや柔軟性の向上も重要な要因になります。DS90UB953-Q1 および TPS650330-Q1 デバイスは、幅広いイメージと互換性があるため、ここで重要です。2 基板のソリューションの選択肢は、ADAS アプリケーションに応じて電源とシリアライザのベース基板をさまざまなイメージ基板で再利用できるため、この柔軟性を強化するものです。さらに、Sony@IMX623 イメージ センサは、ピン互換の車載イメージ センサ ファミリである IMX622、ISX021、ISX031 の一部として選択されています。ISX021 および ISX031 デバイスとの互換性を可能にするために、IMX623 イメージ ボードには NOR フラッシュ オプションが含まれています。最後に、これらのカメラはサイズが小さく、離れた場所に配置できることから、熱に対する感受性が高くなります。こうした条件下で画質を維持するには、電力効率の優れたシステムが不可欠です。TPS650330-Q1 デバイスは、3 つの降圧および 1 つの LDO レギュレータボロジで効率を重視して最適化されており、熱性能を犠牲にせずに中品質から高品質のイメージをサポートできます。熱はシステム性能に影響するため、設計プロセスの一環としてシステム全体の効率を計算することが重要です。表 2-2 に示す降圧 1 出力電力から、85% の効率を仮定して、式 2 では約 1.5 W のシステム入力電力を計算します。その後で、降圧 2、降圧 3、LDO の出力電力に対して 式 6 を使用し、システム全体の効率を計算できます。

$$\eta_{SYSTEM} = \frac{P_{OUT}}{P_{IN}} = \frac{P_{OUT, Buck 2} + P_{OUT, Buck 3} + P_{OUT, LDO}}{P_{IN, Buck 1}} = 73 \% \quad (6)$$

3 ハードウェア、テスト要件、およびテスト結果

3.1 必要なハードウェア

図 3-1 に示すように、このリファレンス デザインでは、FAKRA コネクタを介して互換性のあるデシリアライザを使用してシステムを 1 つ接続するだけで済みます。



図 3-1. ボードの外観

3.1.1 ハードウェア設定

図 3-2 に、カメラ モジュールのリファレンス デザインをテストするための構成を示します。このデザインは、CSI-2 と I2C の各インターフェイスを経由して DS90UB953-Q1 シリアライザに接続する IMX623 イメージ センサを搭載しています。次に、DS90UB953-Q1 シリアライザは、POC 経由で DS90UB954-Q1 デシリアライザに接続します。テストの設定では、DS90UB954-Q1 デバイスから 1 つのチャンネルのみを使用することに注意します。Analog LaunchPad™ GUI は、IMX623、DS90UB953-Q1、DS90UB954-Q1 の各デバイスのバック チャンネル I2C 構成すべてを書き込みます。

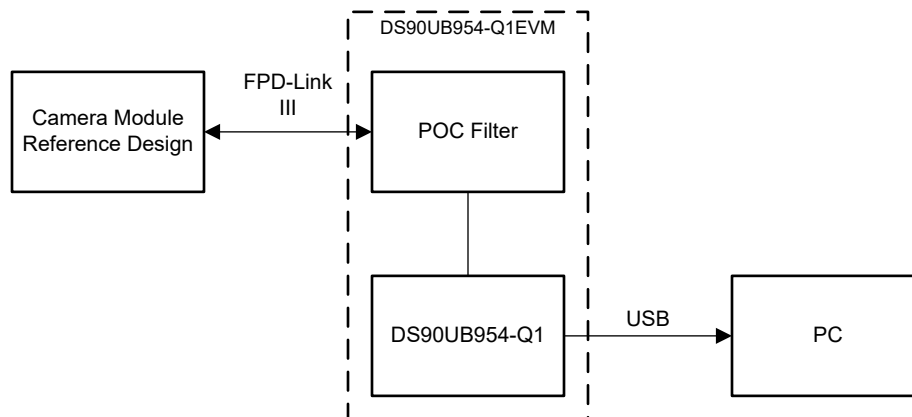


図 3-2. テスト設定

3.1.2 FPD-Link III I2C の初期化

図 3-2 が接続されている状態で、DS90UB954-Q1 EVM には 12-V 入力電力が供給されます。この入力電力はオンボード LDO を使用して 9-V に安定化し、POC 経由で TIDA-050060 カメラ モジュールに電力を供給します。すべてのレベルが確立されると、すべてのデバイス (IMX623、DS90UB953-Q1、DS90UB954-Q1) が電力を受け取ります。その後、初期化用の I2C 書き込みを開始できます。以下の書き込みは 1 つのチャンネル カメラのみを表示しており、特定のマルチカメラ モードでは必要とされない場合があります。DS90UB954-Q1 デシリアライザと DS90UB953-Q1 シリアライザを初期化するための Analog LaunchPad 互換の Python® スクリプトは、以下のとおりです。

```
# ポート 0 の設定
board.writeI2C(UB954, 0x4C, 0x01)

# バック チャンネル構成の設定 (0x58)
board.writeI2C(UB954, 0x58, 0x5E)

# SER ID の設定
board.writeI2C(UB954, 0x5B, UB953ID)
# SER エイリアス ID の設定
board.writeI2C(UB954, 0x5C, UB953)
# スレーブ/カメラ ID の設定
board.writeI2C(UB954, 0x5D, SensorID)
# スレーブ/カメラ エイリアス ID の設定
board.writeI2C(UB954, 0x65, Sensor)

# 50Mbps の BC 周波数から CLK_OUT を設定
board.writeI2C(UB953, 0x06, 0x22)
board.writeI2C(UB953, 0x07, 0xA7)

time.sleep(0.1)

# GPIO1 を出力に設定 (GPIO1 = RESET)
board.writeI2C(UB953, 0x0E, 0x1E)

# GPIO1 を High に設定 - センサをパワー ダウン モードから復帰
board.writeI2C(UB953, 0x0D, 0x01)
```

3.1.3 IMX623 の初期化

DS90UB953-Q1 および DS90UB954-Q1 デバイスの FPD-Link III の設定が完了すると、IMX623 で I2C の初期化を実行できるようになります。これらの書き込みについては、レジスタ設定について IMX623 のデータシートを参照してください。イメージャを構成するためのレジスタ設定が一覧表示されていますが、DS90UB953-Q1 および DS90UB954-Q1 FPD-Link III パーツが構成されている限り、I2C バック チャンネルを使用して IMX623 レジスタにアクセスできます。このテストでは、IMX623 は解像度 1920×1536、30fps の RAW12 出力用に構成されています。

3.2 テストと結果

3.2.1 テスト設定

電源の機能と I2C 通信を検証するために使用する設定は 図 3-2 と同じです。

3.2.1.1 電源の起動

電源のシーケンシングと起動動作を確認するために、TPS650330-Q1 デバイスからの各電圧レール出力を、同軸ケーブルを介してシステムに電力を供給した後で測定しました。

3.2.1.2 電源の起動 – 1.8V レールとシリアライザ PDB のセットアップ

DS90UB953-Q1 デバイスの PDB リセット信号は、TPS650330-Q1 デバイスの nRSTOUT ピンに直接接続されています。PMIC の内蔵シーケンシング機能により、1.8-V 電源が安定した後に PDB リセットラインが確実に High になるため、外部 RC ネットワークが不要になります。

3.2.2 テスト結果

以下のセクションでは、カメラ設計の機能を検証したテスト データを示します。

3.2.2.1 電源の起動

図 3-3 に、3.8V、1.8V、1.1V(DVDD)、3.3V(AVDD)レールの起動動作を示します。

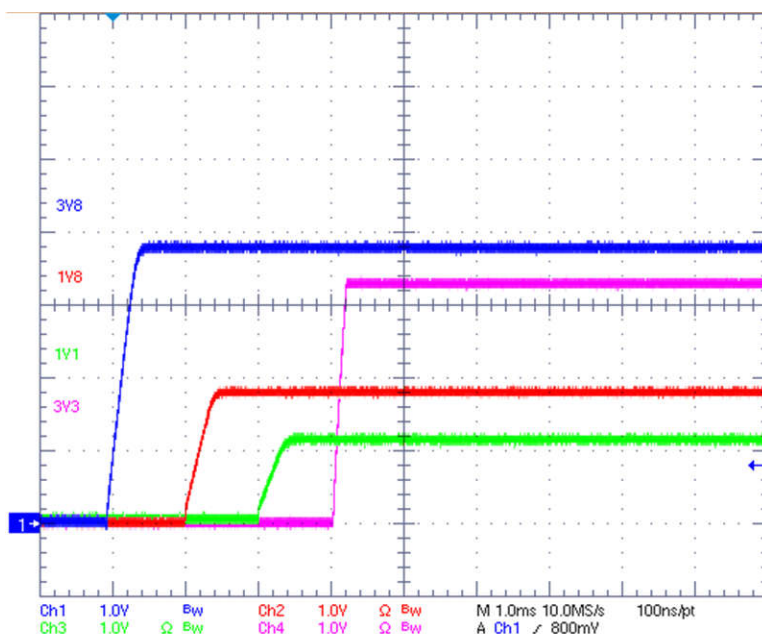


図 3-3. ポイント・オブ・ロード電源の起動

図 3-4 に、1.8V レールと PDB リセットラインの間の遅延要件を示します。

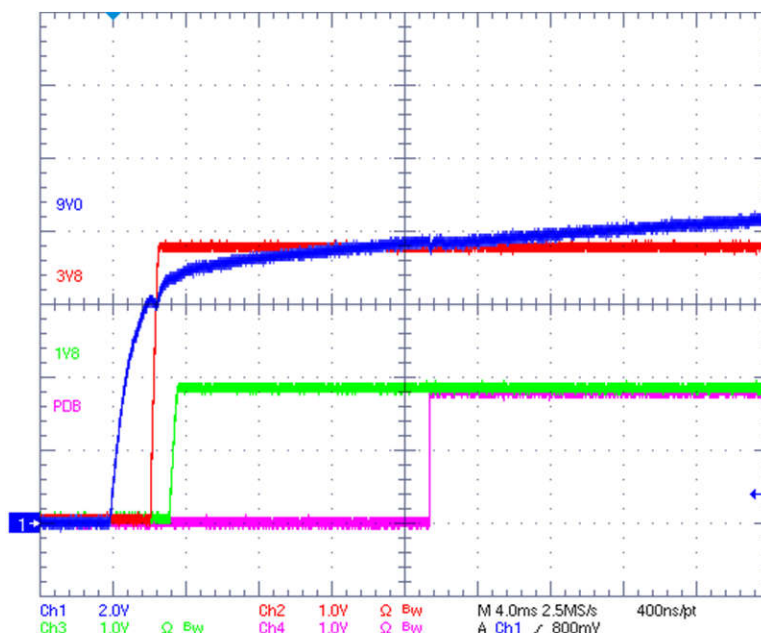


図 3-4. シリアルライザ パワーアップ シーケンス

3.2.2.2 電源出力電圧リップル

高品質の出力ビデオ ストリームを実現するには、IMX623 および DS90UB953-Q1 電源の出力電圧リップルが高速 CSI-2 データおよび内部 PLL クロックの整合性に影響を与えないように Low にする必要があります。図 3-5 から 図 3-8 に、カメラがビデオをストリーミングしているときの 3.8V、1.8V、1.1V、3.3V レールの測定値を示します。測定されるピーク・ツー・ピークリップル電圧は、それぞれ 0.4%、0.6%、0.6%、0.1% です。電圧精度が厳密であるため、ビデオ出力を正常に送信できます。

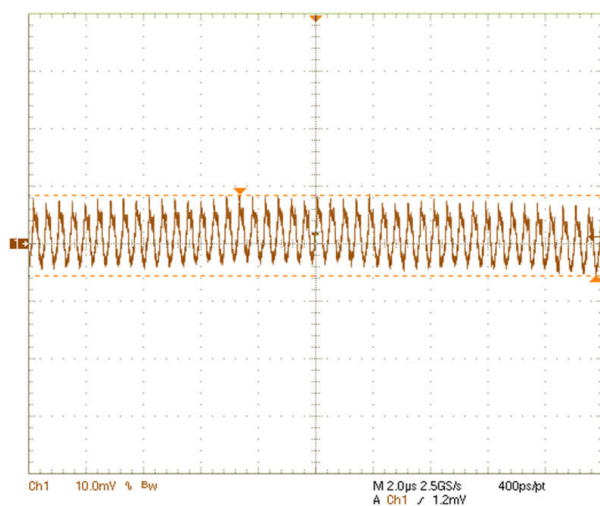


図 3-5. 出力電圧リップル 3.8V

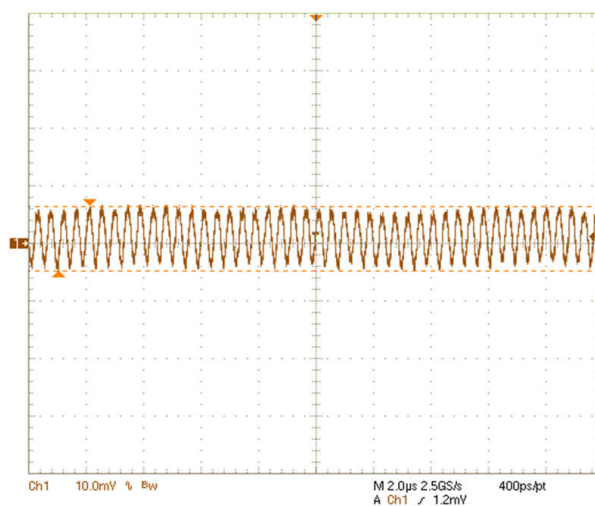


図 3-6. 出力電圧リップル 1.8V

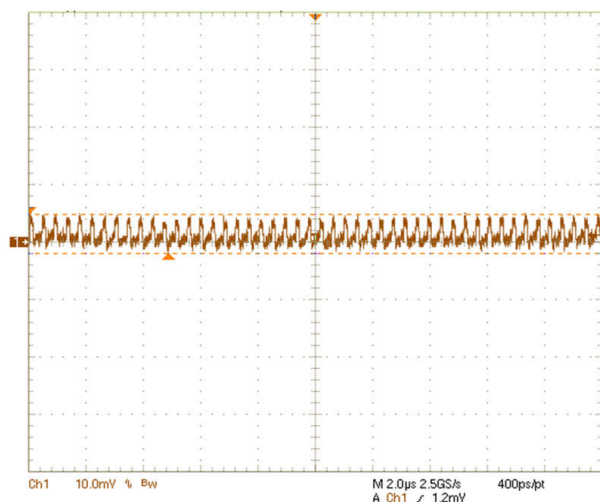


図 3-7. 出力電圧リップル 1.1V

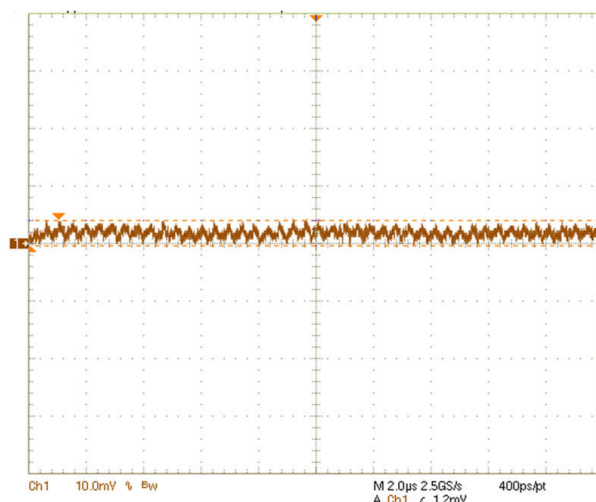


図 3-8. 出力電圧リップル 3.3V

3.2.2.3 電源負荷電流

このリファレンス デザインでの各電源電圧について測定された電流を、表 3-1 に示します。この測定値は、システム全体の効率が 70% に相当し、セクション 2.4 で導出された 73% に近い値です。差の原因は、分析に使用された最大値と比較して、測定された動作電流が小さいことです。さらに、同軸ケーブルと POC フィルタでの損失は分析に考慮されませんでした。

表 3-1. 消費電流の測定結果

電圧レール (V)	測定電流 (mA)
9	87
3.8	180
3.3	51
1.8	139
1.1	116

3.2.2.4 I2C 通信

FPD-Link III バック チャネル経由での DS90UB954-Q1 EVM と IMX623 イメージャの間の I2C 通信は、Analog LaunchPad GUI を使用して確認できます。図 3-10 および図 3-11 に、RX ポート 0 のシリアルライザとの確立されたリンク、および対応するレジスタ マップを示します。

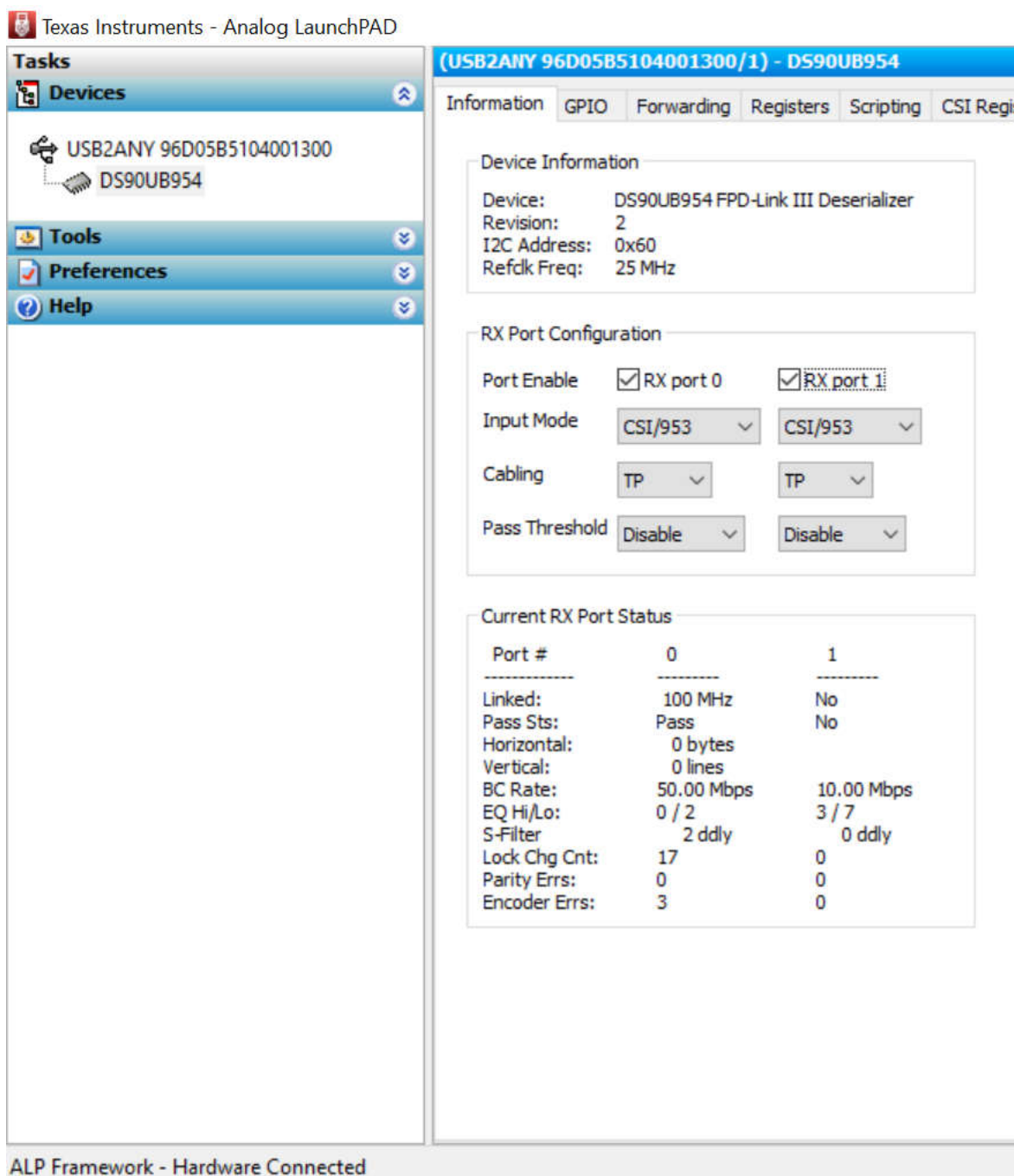


図 3-9. アナログ LaunchPad リンク確認

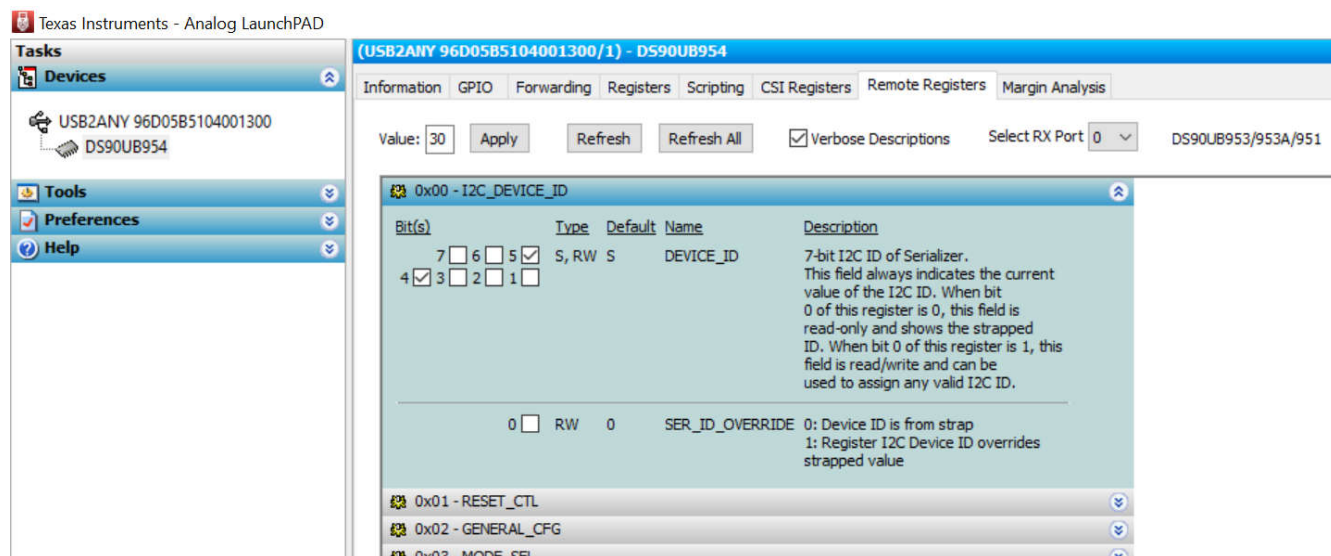


図 3-10. シリアルライザ リモートレジスタ

スレーブ エイリアス アドレス 0x1A (7 ビット) のイメージャへの読み取りと書き込みは、アナログ LaunchPad の内蔵 Python スクリプト ウィンドウで確認されます。レジスタ 0x8A54 はデータ 0x1A を読み出します。これは、レジスタに予想されるデフォルト値です。

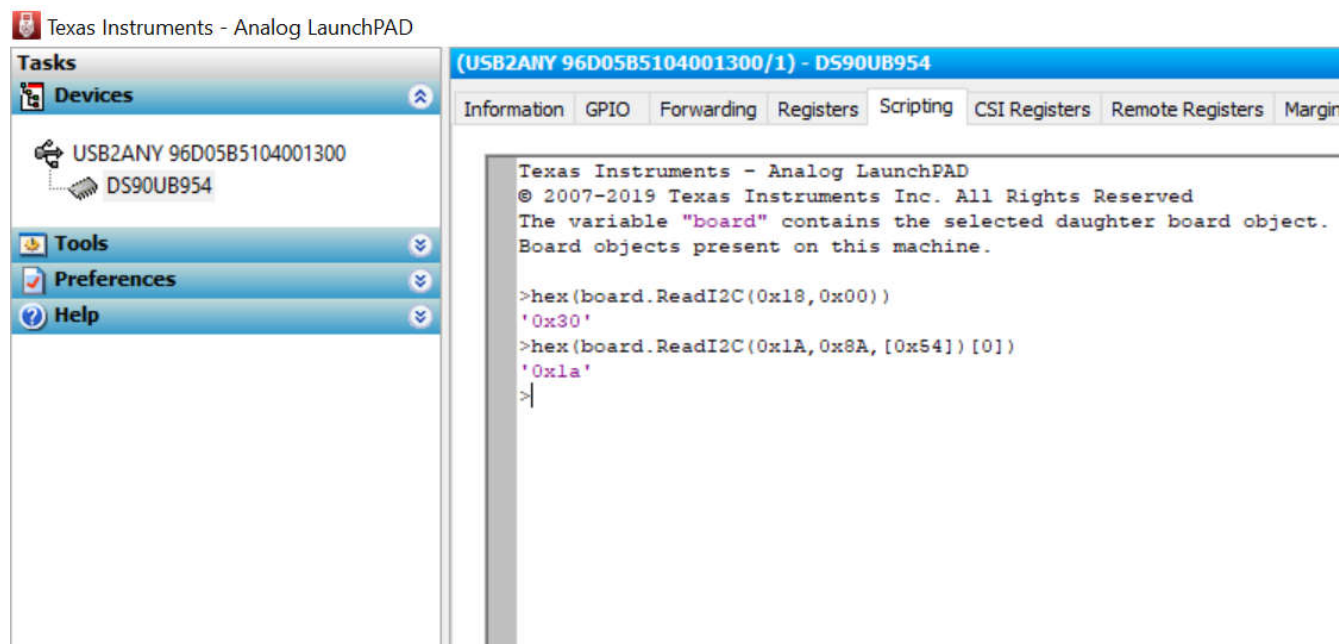


図 3-11. バック チャネル I2C 通信

4 デザイン ファイル

4.1 回路図

回路図をダウンロードするには、[TIDA-050060](#) のデザイン ファイルを参照してください。

4.2 部品表 (BOM)

部品表 (BOM) をダウンロードするには、[TIDA-050060](#) のデザイン ファイルを参照してください。

4.3 PCB レイアウトに関する推奨事項

4.3.1 PMIC レイアウトに関する推奨事項

レイアウトの PMIC 部分では、PCB の面積とノイズの両方を最小限に抑えるため、慎重に考慮する必要があります。車載用システムで EMI は重要な問題であり、TPS650330-Q1 デバイスには拡散スペクトラム機能があり伝導および放射妨害波を低減できるため、スペースに制約のあるアプリケーション向けに配置およびレイアウトに関する柔軟性が向上します。ただし、できるだけ多くのベストプラクティスに従うことをお勧めします。これには、降圧レギュレータの入力コンデンサ、インダクタ、出力コンデンサの間のスイッチング電流に起因する面積を最小限に抑える機能が含まれ、厳密な部品配置と、PMIC サーマル パッドへのリターン パスを最小限に抑えることが含まれます。図 4-1 に、この降圧 2 の例を示します。

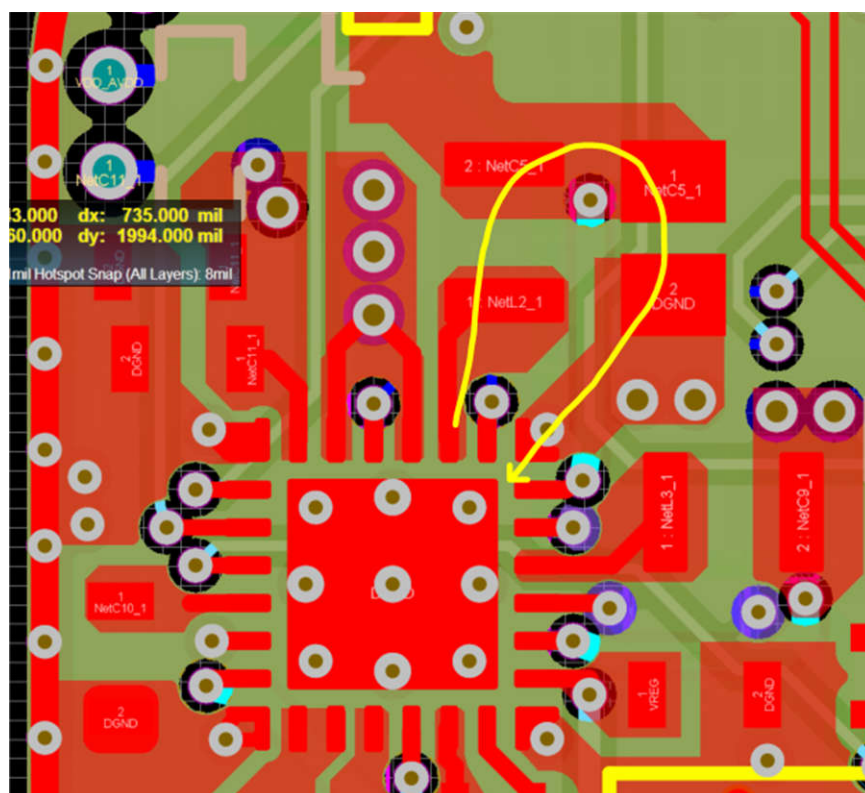


図 4-1. 降圧 2 レイアウトの検討事項

LDO の場合、入力コンデンサと出力コンデンサのグランドプレーンを分離すると、スイッチング レールからノイズ結合がノイズの影響を受けやすいアナログ レールへ低減されます。ノイズ結合をさらに低減するために、PMIC の専用 AGND ピンを、最上層のノイズの多いサーマル パッドに直接接続するのではなく、ビアを使用して内部層のグランド プレーンに接続しています。

4.3.2 PCB 層スタックアップ

図 4-2 に、PMIC およびシリアライザ基板で使用する 8 層のスタックアップを示します。PMIC、シリアライザ、ヘッダとの間の複雑な配線要件により、I2C、GPIO、クロック、制御信号によって生じる複雑な配線要件により、2 つの信号層が必要となります。これらの信号層は、イメージャとのインターフェイスとして機能します。100 Ω±10% の特性差動インピーダンスを確保するように、高速 CSI データラインを伝送するプレーン間の分離を選択する必要があります。

図 4-3 に、イメージャ基板の 6 層構成を示します。同様に、CSI-2 トレースの目標差動インピーダンス付近に設計されています。

#	Name	Material	Type	Weight	Thickness	Dk	Top Ref	Bottom Ref	Width	Etch	Gap	Z	Z Dev...	Tip
	Top Overlay		Overlay											
	Top Solder	Solder Resist	Solder Mask		0.4mil	3.5								
1	TOP		Signal	2oz	2.1mil		2 - GND1		5.1mil	Inf	10mil	93.195	6.805%	138.68...
	Dielectric 1	FR-4	Core		3.2mil	3.8								
2	GND1		Signal	1oz	1.3mil		1 - TOP	3 - INNER1	1.66mil	Inf	5mil	100.029	0.029%	165.16...
	Dielectric2	FR-4	Core		5mil	3.8								
3	INNER1		Signal	1oz	1.3mil		2 - GND1	4 - GND2	2.73mil	Inf	5mil	100.015	0.015%	165.16...
	Dielectric3	FR-4	Core		9mil	3.8								
4	GND2		Signal	1oz	1.3mil		3 - INNER1	5 - PWR1	3.75mil	Inf	5mil	99.984	0.036%	165.16...
	Dielectric4	FR-4	Core		14mil	3.8								
5	PWR1		Signal	1oz	1.3mil		4 - GND2	6 - INNER2	3.75mil	Inf	5mil	99.984	0.036%	165.16...
	Dielectric5	FR-4	Core		9mil	3.8								
6	INNER2		Signal	1oz	1.3mil		5 - PWR1	7 - GND3	2.73mil	Inf	5mil	100.015	0.015%	165.16...
	Dielectric6	FR-4	Core		5mil	3.8								
7	GND3		Signal	1oz	1.3mil		6 - INNER2	8 - BOTTOM	1.66mil	Inf	5mil	100.029	0.029%	165.16...
	Dielectric7	FR-4	Core		3.2mil	3.8								
8	BOTTOM		Signal	2oz	2.1mil		7 - GND3		5.1mil	Inf	10mil	93.195	6.805%	138.68...
	Bottom Solder	Solder Resist	Solder Mask		0.4mil	3.5								
	Bottom Overlay		Overlay											

図 4-2. 8 層スタックアップ PMIC およびシリアライザ基板

#	Name	Material	Type	Weight	Thickness	Dk	Top Ref	Bottom Ref	Width	Etch	Gap	Z	Z Dev...	Tip
	Top Overlay		Overlay											
	Top Solder	Solder Resist	Solder Mask		0.4mil	3.5								
1	TOP		Signal	1oz	1.7mil		2 - GND1		5.23mil	Inf	5mil	99.953	0.047%	138.41...
	Dielectric 1	FR-4	Core		6mil	4.3								
2	GND1		Signal	1/2oz	0.7mil		1 - TOP	3 - INNER1	2.52mil	Inf	5mil	99.961	0.039%	175.69...
	Dielectric2	FR-4	Core		4mil	4.3								
3	INNER1		Signal	1/2oz	0.7mil		2 - GND1	4 - POWER1	4.1mil	Inf	8mil	96.959	4.041%	177.59...
	Dielectric3	FR-4	Core		35.8mil	4.5								
4	POWER1		Signal	1/2oz	0.7mil		3 - INNER1	5 - GND2	4.1mil	Inf	8mil	96.959	4.041%	177.59...
	Dielectric4	FR-4	Core		4mil	4.3								
5	GND2		Signal	1/2oz	0.7mil		4 - POWER1	6 - BOTTOM	2.52mil	Inf	5mil	99.961	0.039%	175.69...
	Dielectric5	FR-4	Core		6mil	4.3								
6	BOTTOM		Signal	1oz	1.7mil		5 - GND2		5.23mil	Inf	5mil	99.953	0.047%	138.41...
	Bottom Solder	Solder Resist	Solder Mask		0.4mil	3.5								
	Bottom Overlay		Overlay											

図 4-3. 6 層スタックアップ イメージャ基板

4.3.3 シリアライザレイアウトに関する推奨事項

パターンのインピーダンスは、CSI-2 レーン配線にとって重要な要素の 1 つです。トレース インピーダンスが仕様内で、互いに範囲内にある場合、トレースの長さや幅がこれに影響を与えます。厳格なインピーダンス仕様を達成するには、正から負への差動ペアの長さやペア・ツー・ペアの長さ内に、長さの仕様も厳密に含める必要があります。長さが一致しない場合、これらの高速データ スイッチング速度では、データが異なる時間に 953 に到達し、データとクロックの同期の問題が発生する可能性があります。正と負の差動ペアトレースの長さの差は、互いに 5 mil 以内にすることが必要です。各 CSI-2 レーン ペア間の長さマッチングを行うには、差を 25 mil 以内に維持する必要があります。

5 Differential Pairs (5 Highlighted)					
Designator	Average Length (mil)	Longest Signal Length (...)			
CSI2_CK	681.447	680.881			
CSI2_D0	681.785	682.057			
CSI2_D1	681.64	681.528			
CSI2_D2	682.195	680.824			
CSI2_D3	681.236	681.207			
 Add  Delete  Edit					
10 Nets (0 Highlighted)					
Na...	Node Count	Signal Len...	Total Pin/P...	Routed Le...	Unrouted (...)
CSI2_CK_I2	680.881	0	681.823	0	
CSI2_CK_I2	680.424	0	681.07	0	
CSI2_D0_I2	682.057	0	682.449	0	
CSI2_D0_I2	680.731	0	681.122	0	
CSI2_D1_I2	681.528	0	681.74	0	
CSI2_D1_I2	680.739	0	681.54	0	
CSI2_D2_I2	680.466	0	682.573	0	
CSI2_D2_I2	680.824	0	681.816	0	
CSI2_D3_I2	680.361	0	680.617	0	
CSI2_D3_I2	681.207	0	681.855	0	
 Create From Nets  Rule Wizard					

図 4-4. CSI 配線マッチング

CSI-2 配線で説明する最後の重要な点は、クロストークと反射です。レーン間のクロストークの影響を低減するには、各差動レーン間の間隔を信号配線幅の 3 倍以上にする必要があります。また、配線のビアと曲げは最小限に抑えます。曲げは左右の曲げの数で可能な限り等しくし、曲げの角度は 135 度以上である必要があります。

デカップリング コンデンサは、シリアルライザの電源ピンのすぐ近くに配置する必要があります。この場合も、消費電流の経路とリターン電流を考慮する必要があります。この接続のループ面積を小さく保つことで、コンデンサの接続に関連する寄生インダクタンスを低減できます。スペースの制約があるため、理想的な配置が必ずしも可能とは限りません。シリアルライザの反対側の層にデカップリング コンデンサを配置する場合、シリアルライザのサーマル パッドへのリターン パスを最小化する必要があります。より高い周波数のデカップリングを実現する、より値の小さいコンデンサを、デバイスのできるだけ近くに配置する必要があります。

このアプリケーションでは、同軸相互接続に 50Ω のシングルエンド インピーダンスが必要です。可能な限り、この接続は短くする必要があります。図 4-5 に、高速シリアル ラインの配線を示します。黄色のラインで強調表示されています。黄色の線の全長は約 1/2 インチです。

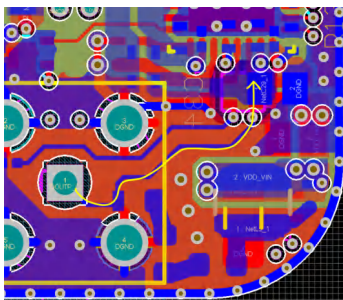


図 4-5. ベース基板上の DOUT パス

4.3.4 イメージレイアウトに関する推奨事項

CSI-2 レーンの配線は、イメージのレイアウトで前述のガイドラインに従って行う必要があります。同様に、デカップリング コンデンサは電源ピンのできるだけ近くに配置する必要があります。この場合、ピンとの距離に関して優先順位が小さいコンデンサを使用します。ビアと広いパターンで、グラウンド プレーンへの寄生抵抗およびインダクタンスを最小化します。

4.3.5 レイアウト プリント

レイヤ プロットをダウンロードするには、[TIDA-050060](#) のデザイン ファイルを参照してください。

4.4 Altium プロジェクト

Altium Designer® のプロジェクト ファイルをダウンロードするには、[TIDA-050060](#) のデザイン ファイルを参照してください。

4.5 ガーバー ファイル

ガーバー ファイルをダウンロードするには、[TIDA-050060](#) のデザイン ファイルを参照してください。

4.6 アセンブリの図面

アセンブリの図面をダウンロードするには、[TIDA-050060](#) のデザイン ファイルを参照してください。

5 関連資料

1. テキサス・インスツルメンツ、[DS90UB953-Q1 2.3MP/60fps カメラ、レーダー、その他のセンサ向け CSI-2 インターフェイス搭載、FPD-Link III 4.16Gbps シリアルライザ](#)、データシート
2. テキサス・インスツルメンツ、[TPS650330-Q1 車載用カメラ PMIC](#)、データシート
3. テキサス・インスツルメンツ、『[DS90UB953-Q1 用 Power-over-Coax 設計ガイドライン](#)』、アプリケーション ノート

6 商標

テキサス・インスツルメンツの™ is a trademark of Texas Instruments.

Sony® is a registered trademark of OmniVision Technologies, Inc.

TDK® is a registered trademark of TDK Electronics AG.

Altium Designer® is a registered trademark of Altium LLC or its affiliated companies.

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated