

Design Guide: TIDA-010042

400W GaN ベース MPPT チャージ・コントローラおよびパワー・オプティマイザ、リファレンス・デザイン



概要

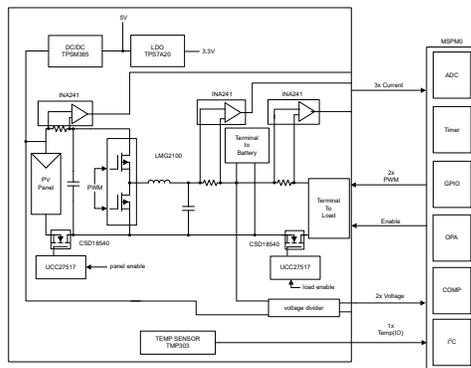
このリファレンス デザインは、電力オプティマイザとして使用できる 12V および 24V のバッテリー用の最大電力点追従 (MPPT) ソーラー充電コントローラです。この小型のリファレンス デザインは、小電力と中電力のソーラー充電器の設計を対象としており、15V~60V のソーラー パネル モジュールと、12V または 24V のバッテリーで動作し、最大 16A の出力電流を供給できます。この設計は降圧コンバータを使用して、パネルの電圧をバッテリーの電圧へと降圧します。ドライバを内蔵したハーフブリッジ TI GaN 電力段は、マイクロコントローラ ユニット (MCU) により制御され、「山登り」 (Perturb and Observe) 法を使用して最大電力点を計算します。このソーラー MPPT 充電コントローラには、逆バッテリー保護、ソフトウェアでプログラム可能なアラームと表示、サージおよび ESD 保護が組み込まれています。

参照情報

TIDA-010042	デザイン フォルダ
LMG2100R044、CSD18540Q5B	プロダクト フォルダ
MSPM0G1506、TPSM365R6V5	プロダクト フォルダ
INA241、TPS7A2033、TMP303	プロダクト フォルダ



テキサス・インスツルメンツの TI E2E™ サポート・エキスパートにお問い合わせください。

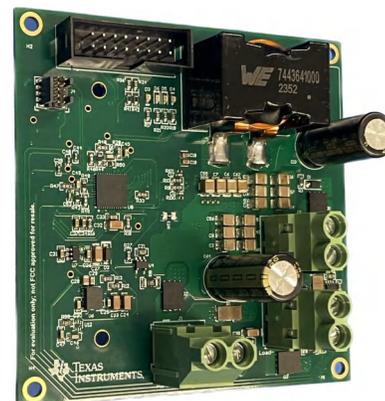


特長

- 12V システムで 98.5%、24V システムで 98.8% の効率
- 幅広い入力電圧範囲: 15V~60V
- 柔軟な設計により 12V と 24V のバッテリー電圧に対応
- 高レート出力電流: 16A
- バッテリー逆極性、過充電、過放電保護
- システム過熱保護機能
- 小型の基板フォーム ファクタ: 83mm × 82mm × 26mm

アプリケーション

- ソーラー充電コントローラ
- ソーラー電力オプティマイザ



1 システムの説明

このリファレンス デザインは、ゲートドライバを内蔵したテキサス・インスツルメンツの窒化ガリウム (GaN) FET LMG2100 と MSPM0G1506 MCU を中心に開発されています。このデザインは、小電力および中電力のソーラー充電器コントローラ的设计を対象としており、15~60V のソーラー パネル モジュールと、最大 16A の出力電流で 12V または 24V のバッテリーで動作します。

このデザインは、MPPT に「山登り」アルゴリズムを使用し、98% を上回る動作効率を達成しています。このデザインでは、 $R_{DS(on)}$ とスイッチング損失が低く、逆方向回復充電がゼロのハーフブリッジ GaN FET モジュールを採用しているため、高い効率を実現できます。降圧コンバータの高いスイッチング周波数 (最大 250kHz) により、小型の受動部品を使用できます。

1.1 主なシステム仕様

表 1-1. 主なシステム仕様

パラメータ	仕様	単位
入力パネル電圧範囲	15 – 60	V
バッテリー公称電圧	12, 24	V
定格最大電流	16	A
効率	> 98	%
インターリーブ降圧コンバータの動作周波数	250	kHz

2 システム概要

2.1 ブロック図

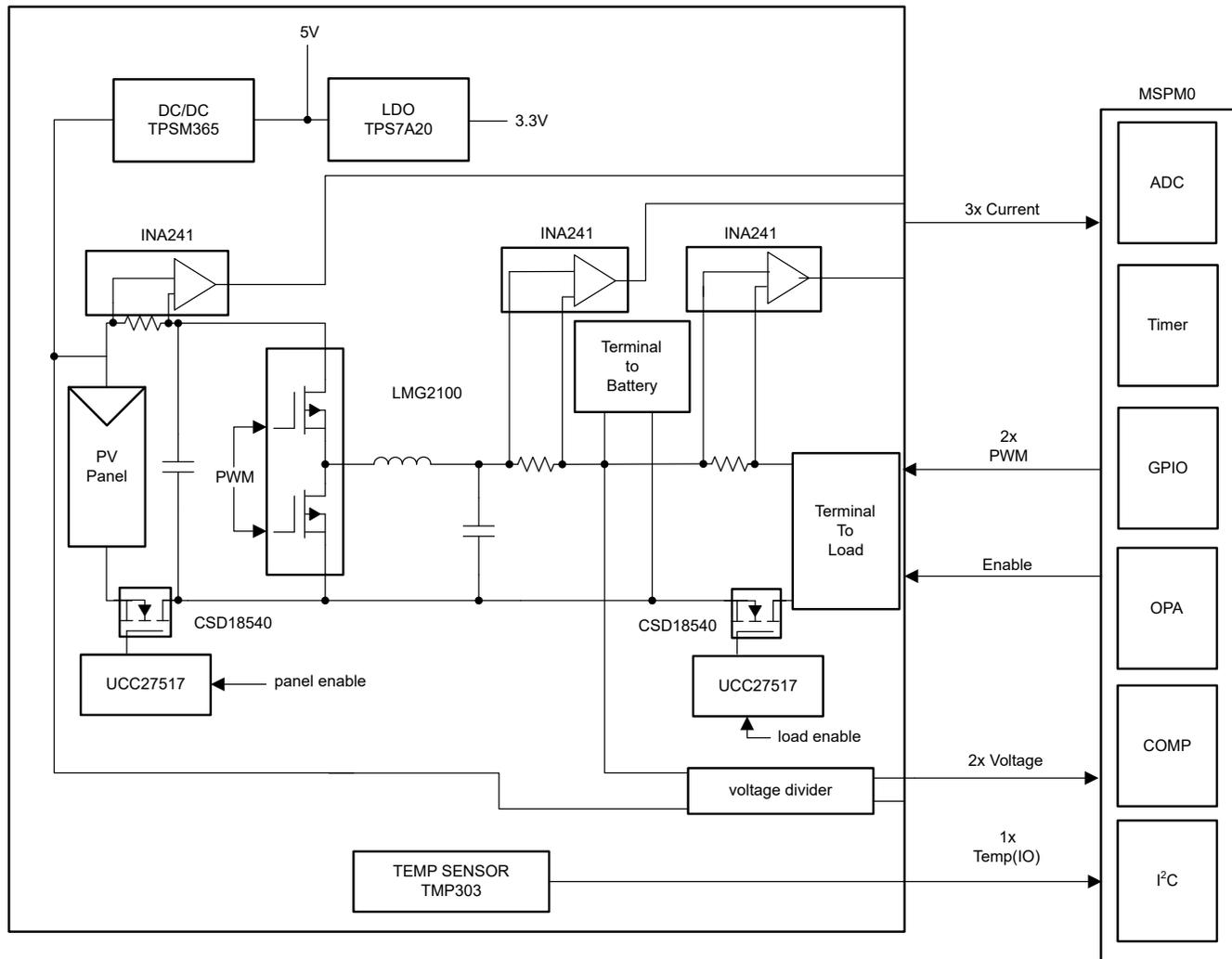


図 2-1. TIDA-010042 のブロック図

2.2 設計の考慮事項

TIDA-010042 ボードは、パネルとバッテリーの電圧の他、パネルやバッテリー、負荷の電流に関するデータを収集する MCU (MSPM0G1506) で構成されており、この情報を使用して最大電力点を追跡します。その後、MCU は PWM 信号を生成し、ハーフブリッジ GaN モジュール (LMG2100R044) を直接駆動します。降圧コンバータは、パネルの出力電圧を変調して送信電力を最大化するか、または出力電流を変調してバッテリーの過充電を防止し、バッテリーの寿命を延ばします。バッテリーの過放電から保護するために、負荷イネーブル ゲート (CSD18540Q5B) も実装されています。これは、バッテリーの寿命を延ばすもう 1 つの手段です。

システムに電力を供給するには、スイッチングレギュレータ (TPSM365R6V5) を使用し、GaN モジュールとゲートドライバ用にパネル電圧を 5V に降圧します。この 5V から低ドロップアウト (LDO) レギュレータ (TPS7A2033) を使用して、他の部品のために 3.3V ラインをレギュレートします。

2.3 主な使用製品

2.3.1 MSPM0G1506

CPU	Power & Clocking	Analog
Arm Cortex-M0+ 80 MHz NVIC / MPU / 7-ch. DMA	POR / BOR / SVS External LF 32 kHz XTAL External HF 4-48 MHz XTAL Internal LF 32 kHz (3%) Internal HF 4-32 MHz (1%) PLL (up to 80 MHz)	12-bit ADC 4MSPS × 2 (totally up to 17 channels) Comparator with 8-bit DAC × 3 12-bit buffered DAC 1MSPS × 1 Zero-drift chopper OPA × 2 GPA × 1 Internal ADC reference (1.5%) Temperature sensor
Accelerator	Communication	Timer
Math (DIV, SQRT, TRIG, MAC)	UART × 4 (1 with LIN) SPI × 2 I2C × 2 (FastMode+) CAN-FD × 1	Advanced control 16-bit timer × 1 (CC × 4 pairs) Advanced control 16-bit timer × 1 (CC × 2 pairs) General purpose 16-bit timer × 2 (CC × 2) General purpose 32-bit timer × 1 (CC × 2) Low power 16-bit timer × 2 (CC × 2) Windowed watchdog × 2 RTC × 1
On-chip Memory	IO	
32 / 64 / 128 KB Flash (ECC) 16 / 32 KB SRAM (ECC)	Up to 60 GPIO	
Data Integrity & Security		
CRC accelerator (16 & 32 bit) AES256 accelerator + TRNG		
Programming & Debug		
Arm SWD interface UART & I2C bootloader		

図 2-2. MSPM0G1506 のブロック図

MSPM0G1506 は、最大 22 の PWM チャンネルをサポートする 7 つのタイマ、64KB フラッシュ、32KB RAM、2 つの 12 ビット 4MSPS ADC、2 つのゼロドリフト ゼロクロスオーバー チョッパ オペアンプ、8 ビット基準電圧 DAC 付き 3 つの高速度コンパレータ、出力バッファ内蔵の 12 ビット 1MSPS DAC を搭載した、80MHz の MCU です。

- 広い電源電圧範囲: 1.62V~3.6V
- 最適化された低消費電力モード
 - RUN: 96µA/MHz (CoreMark)
 - SLEEP: 458µA (4MHz 時)
 - STOP: 47µA (32kHz 時)
 - STANDBY: 1.5µA (RTC および SRAM 保持)
 - SHUTDOWN: 78nA (IO ウェークアップ機能あり)
- 包括的な超低消費電力システム アーキテクチャをもった、32 ビット Cortex-M0+ プラットフォーム
- 柔軟な電力管理システム
 - 内部でレギュレートされたコア電源
 - 電源電圧の管理、監視、およびブラウンアウト
- クロック システム
 - ±1.2% 精度の 4~32MHz 内部発振器 (SYSOSC)
 - 最高 80MHz のフェーズ ロック ループ (PLL)
 - ±3% 精度の 32kHz 低周波数内部発振器 (LFOSC)
 - 外部 4~48MHz 水晶発振器 (HFXT)
 - 外部 32kHz 水晶発振器 (LFXT)
 - 外部クロック入力
- 演算アクセラレータ。DIV、SQRT、MAC、TRIG の各計算をサポート
- 7 チャンネル DMA コントローラ
- 最大 60 の GPIO、20mA 駆動の 2 つの高駆動 IO、2 つの 5V 許容 IO
- タイマ
 - 2 つの 16 ビット高度タイマ、最大 12 個の PWM チャンネルのデッドバンドをサポート

- 1 つの 32 ビット高分解能汎用タイマ
- 2 つの 16 ビット汎用タイマ、STANDBY モードでの低消費電力動作をサポート
- 1 つの 16 ビット汎用タイマ、QEI をサポート
- 1 つの 16 ビット汎用タイマ
- 4 つの UART インターフェイス。1 つは LIN、IrDA、DALI、スマートカード、マンチェスターをサポート、3 つは STANDBY モードでの低消費電力動作をサポート
- 2 つの I2C インターフェイス。FM+ (1Mbit/s)、SMBus/PMBus および STOP モードからのウェークアップをサポート
- 2 つの SPI。1 つの SPI で最大 32Mbit/s をサポート。
- 2 つの 12 ビット 4Msps ADC を同時サンプリング
 - 250ksps で 14 ビットの実効分解能、ハードウェア平均化付き
 - 12 ビットの出力分解能、4Msps、11 ビットを超える ENOB
 - 個別の結果ストレージレジスタを備えた合計最大 17 の外部入力チャンネル
 - 温度センシング、電源監視、アナログ信号チェーン (OPA、DAC などとの相互接続) のための内部チャンネル
 - ソフトウェアで選択可能なリファレンス電圧
 - RUN、SLEEP、STOP の各モードで動作
- 3 つの高速コンパレータ (COMP)、8 ビットリファレンス電圧 DAC 内蔵
 - プログラマブルヒステリシス
 - リファレンス電圧をプログラム可能
 - 動作モードを設定可能
 - 出力グリッチフィルタ遅延をプログラム可能
 - 6 つのブランキングソースをサポート
 - 先進のタイマフォルト処理機能に接続された出力
- テキサス・インスツルメンツのシステム構成ツールをサポート

パネルとバッテリーラインの電圧と電流を使用して MPP の計算と追跡を行い、MSPM0G1506 を使用すると、内部の A/D コンバータ (ADC) を利用してさまざまなアナログ信号からデータを迅速に収集できます。80MHz で動作するため、高速な変換と計算を行い、効率的な MPPT の実行が可能で、それに応じて降圧コンバータのデューティサイクルを調整できます。

バッテリー充電モードでは、MSPM0G1506 は降圧コンバータにパルス幅変調 (PWM) 信号を生成します。ここでのデューティサイクルは降圧段の出力電流、つまりバッテリー充電電流に比例します。MCU は、バッテリーの過充電を防止することで、バッテリー電圧を管理する役割も果たします。MCU は、スレッシュホールド電圧に達した時点でコンバータを定電圧モードに切り替えることで、この動作を実現します。さらに、MCU は、スレッシュホールド負荷電流に達したとき、またはバッテリー電圧が別のスレッシュホールドを下回ったときに負荷を切断することで、バッテリーを過放電から保護します。このリファレンス デザインは、バッテリーを効果的に管理することで、寿命を最大化し、性能を最適化します。

ユーザーにフィードバックを提供するために、マイコンによって制御されるステータス インジケータとアラームも設計に含まれていますが、一部は初期化されていません。

2.3.2 LMG2100R044

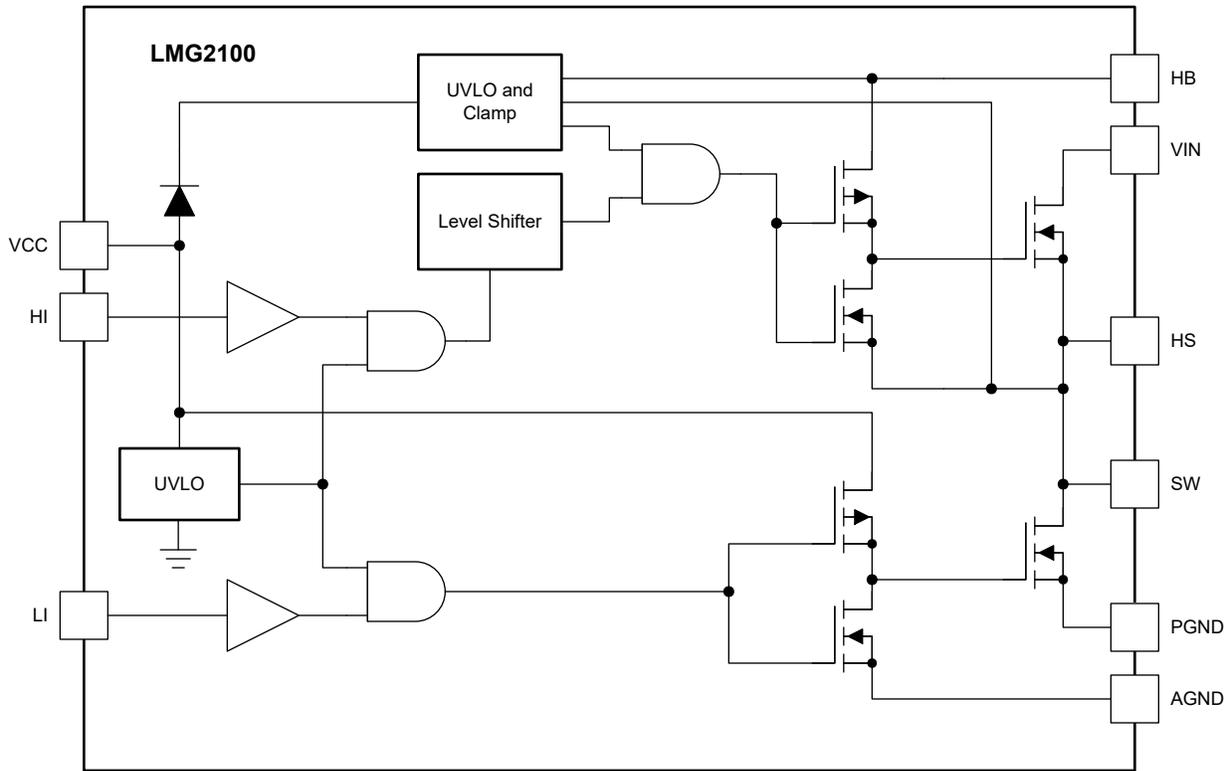


図 2-3. LMG2100 の機能ブロック図

LMG2100R044 デバイスは、80V 連続、100V パルス、35A ハーフブリッジ電力段で、ゲートドライバとエンハンスメントモードの窒化ガリウム (GaN) FET、4.4mΩ の $R_{DS(on)}$ が内蔵されています。

- 5V の外部バイアス電源
- ほぼゼロの逆回復
- 非常に小さい入力容量 C_{iss} および出力容量 C_{oss}
- 低リングングで、高スルーレートのスイッチング
- 内部的なブートストラップ電源電圧クランピングにより、GaN FET オーバードライブを防止
- 非常に優れた伝搬遅延 (標準値 29.5ns) およびマッチング (標準値 2ns)
- 低消費電力
- 上面冷却用の露出上面 QFN パッケージ
- 簡単に PCB をレイアウトするよう最適化されたパッケージ
- 5.5mm × 4.5mm × 0.89mm 鉛フリー パッケージ

このデバイスは、ディスクリート GaN FET に対してより使いやすいインターフェイスを提供し、その利点を拡大します。小さな外形で高周波数、高効率の動作が必要なアプリケーションに最適な選択肢です。

LMG2100R044 は、ハイサイドとローサイドのゲートドライバを高集積したハーフブリッジ GaN 電力段であり、UVLO 保護回路と過電圧クランプ回路を内蔵しています。クランプ回路は、ハイサイドゲートドライバのオーバードライブが 5.4V を超えないようにするため、ブートストラップリフレッシュ動作を制限します。このデバイスは、2つの 4.4mΩ GaN FET をハーフブリッジ構成で統合しています。このデバイスは多くの絶縁型および非絶縁型トポロジで使用できるため、非常に簡単に内蔵可能です。HI と LI を独立に制御し、ハードスイッチング降圧コンバータのローサイド FET の第 3 象限導通を最小化できます。このパッケージは、PCB 設計をシンプルに維持しながら、ループのインダクタンスを最小化するように設計されています。ピンまでのパターン長を最小限に抑えるため、0402 のサイズを推奨します。バイパスコンデンサとブートストラップコンデンサは、寄生インダクタンスを最小限に抑えるため、デバイスにできる限り近づけて配置してください。ターンオンおよびターンオフの駆動強度は、ゲートや電源ループに過剰なリングングを発生させずに高電圧のスルーレートを実現するよう最適化されています。

2.3.3 INA241

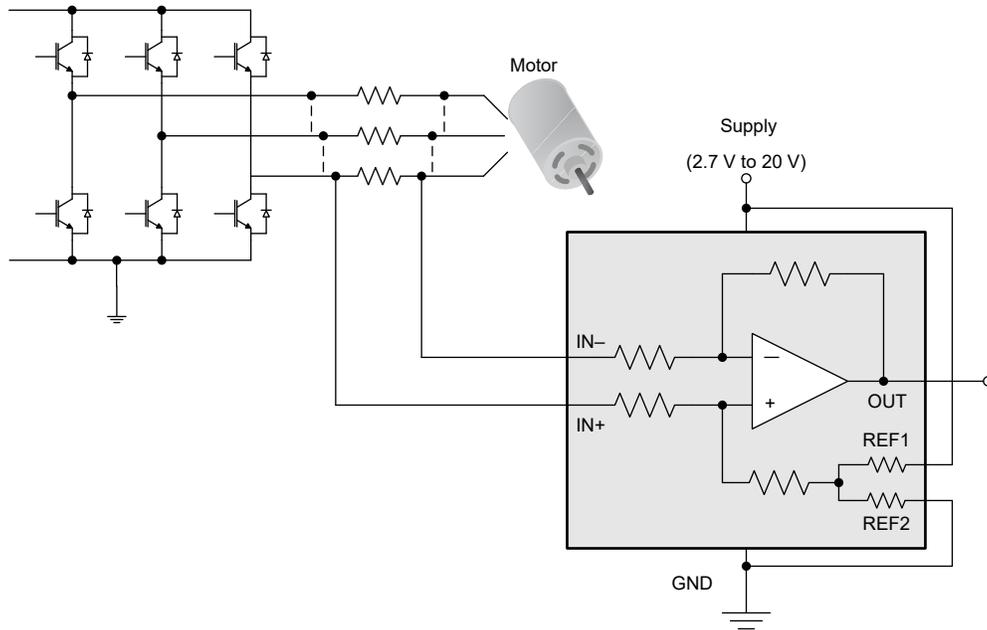


図 2-4. INA241 のアプリケーション例

INA241 は、強化された PWM 除去機能を備えた 110V のゼロドリフト電流センスアンプです。

- 強化された PWM 除去
- 非常に優れた CMRR:
 - 166dB の DC CMRR
 - 100kHz で 104dB の AC CMRR
- 広い同相モード範囲: -5V ~ 110V
- 精度:
 - ゲイン:
 - バージョン A: $\pm 0.01\%$ 、 $\pm 1\text{ppm}/^\circ\text{C}$ のドリフト (最大)
 - バージョン B: $\pm 0.1\%$ 、 $\pm 5\text{ppm}/^\circ\text{C}$ のドリフト (最大)
 - オフセット:
 - バージョン A: $\pm 10\mu\text{V}$ 、 $\pm 0.1\mu\text{V}/^\circ\text{C}$ のドリフト (最大)
 - バージョン B: $\pm 150\mu\text{V}$ 、 $\pm 0.5\mu\text{V}/^\circ\text{C}$ のドリフト (最大)
- 利用可能なゲイン:
 - INA241A1, INA241B1: 10V/V
 - INA241A2, INA241B2: 20V/V
 - INA241A3, INA241B3: 50V/V
 - INA241A4, INA241B4: 100V/V
 - INA241A5, INA241B5: 200V/V
- 静止電流: 3.2mA (最大)

同相電圧が高い (110V) ため、精度を犠牲にすることなく各種のバッテリーシステムをサポートでき、負の同相電圧 (-5V) により、本デバイスはグラウンドより低い電位で動作してフライバックに対応できます。

INA241 デバイスには 10、20、50、100、200V/V の 5 つのプリセットされたゲイン値があり、最大ゲイン誤差は 0.1% です。最大システム電流 16A に対応しているため、この設計では A4 (100V/V ゲイン) の変動を使用して、電流の読み取り分解能を最大化し、シャント抵抗の電力損失を最小化します。

2.3.4 TPSM365

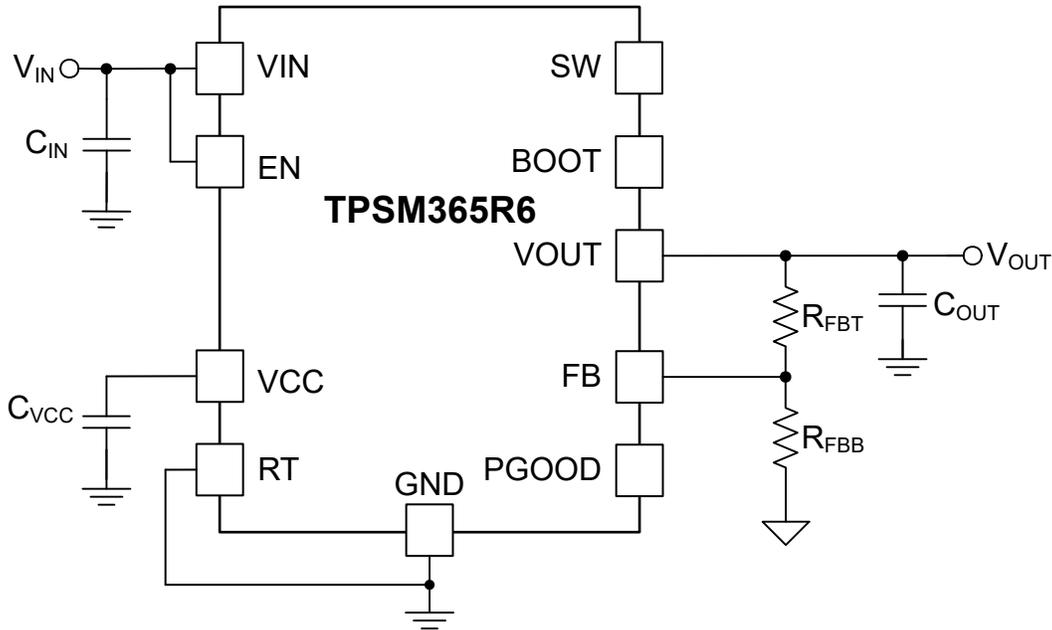


図 2-5. TPSM365 の回路例

TPSM365 デバイスは、65V、600mA または 300mA ピークの同期整流降圧コンバータ パワー モジュールです。

- MOSFET、インダクタ、コントローラを内蔵
- 幅広い入力電圧範囲: 3V ~ 65V、最大 70V の入力過渡耐性
- 4.5mm × 3.5mm × 2mm のオーバー モールド パッケージ
- RT ピンまたは外部 SYNC 信号を使用して 200kHz~2.2MHz の範囲で周波数を調整可能
- 24VIN、5VOUT で 85% を上回る効率
- 無負荷時の非常に低い動作静止電流: 4μA (VIN = 24V から 3.3V VOUT)
- 超低 EMI 要件に合わせて最適化
 - 疑似ランダム スペクトラム拡散によりピーク エミッションを削減
 - 軽負荷時の固定周波数 FPWM モードを MODE/SYNC ピンで選択可能
 - MODE/SYNC ピンによる FSW 同期
 - CISPR11 Class B 準拠
- 堅牢な設計用の本質的な保護機能
 - 高精度のイネーブル入力とオープンドレインの PGOOD インジケータによるシーケンシング、制御、VIN UVLO
 - 過電流およびサーマル シャットダウン保護機能

2.3.5 TMP303

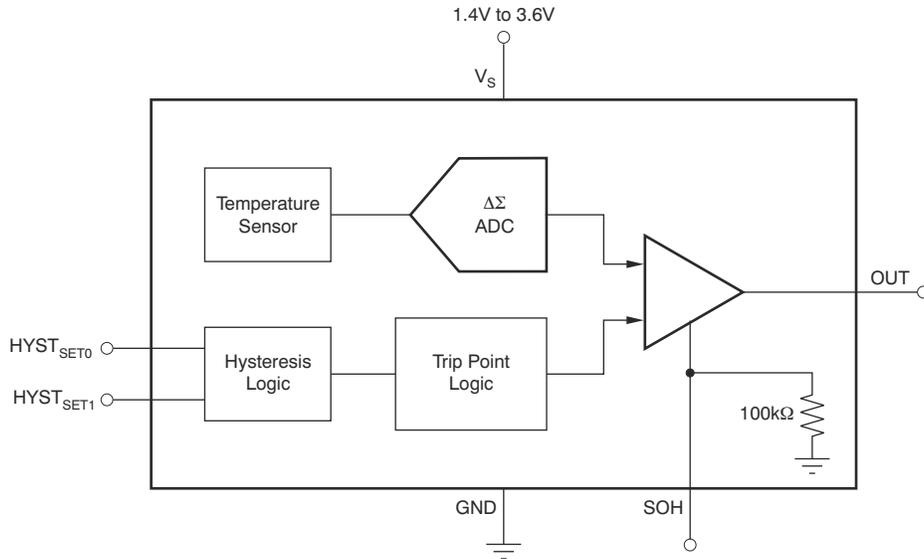


図 2-6. TMP303 のブロック図

TMP303 デバイスは、出荷時にプログラムされている温度ウィンドウ コンパレータです。

- 低消費電力: 5 μ A (最大)
- SOT-563 パッケージ: 1.60mm \times 1.60mm \times 0.6mm
- トリップ ポイント精度:
 - $\pm 0.2^{\circ}\text{C}$ (標準値)、 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$
- プッシュ-プル出力
- ヒステリシスを選択可能: 1、2、5、10 $^{\circ}\text{C}$
- 電源電圧範囲: 1.4V \sim 3.6V

2.4 システム設計理論

2.4.1 MPPT 動作

PV パネルからの出力電力は、パネルが受ける照射、パネル電圧、パネル温度など、いくつかのパラメータに依存します。出力電力は条件の影響を受けるため、1 日を通して連続的な変化もあります。

図 2-7 に、ソーラー パネルの I-V 曲線と P-V 曲線を示します。I-V 曲線は、パネルの出力電流と出力電圧の関係を表します。図の I-V 曲線が示すように、パネル電流は端子が短絡しているときに最大になり、端子が開放状態で無負荷のときは最小になります。

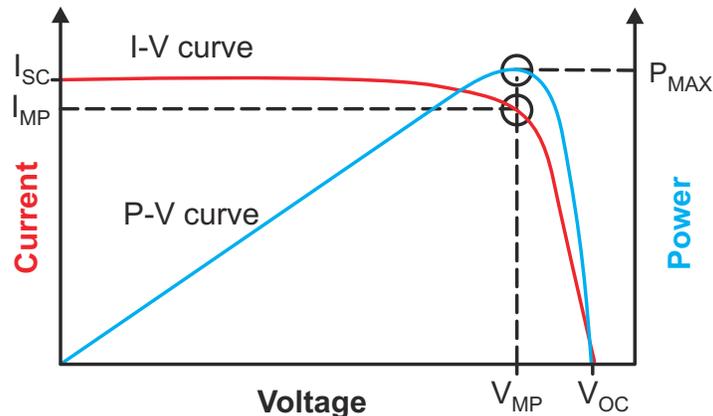


図 2-7. ソーラー パネルの特性、I-V 曲線と P-V 曲線

図 2-7 に示すように、パネル電圧とパネル電流の積が最大になる点で、 P_{MAX} で表されるパネルからの最大出力電力が得られます。このポイントを、最大電力点 (MPP) と呼びます。

図 2-8 および 図 2-9 に、さまざまなパラメータによりソーラー パネルの出力電力が変化する様子の例を示します。また、これらのグラフは、放射照度に対する、ソーラー パネルの電力出力の変動も示しています。これらのグラフから、放射照度の増減に伴い、ソーラー パネルからの電力出力がどのように増減するかが分かります。また、MPP となるパネル電圧も放射照度の変化に伴って変化することにも注意してください。

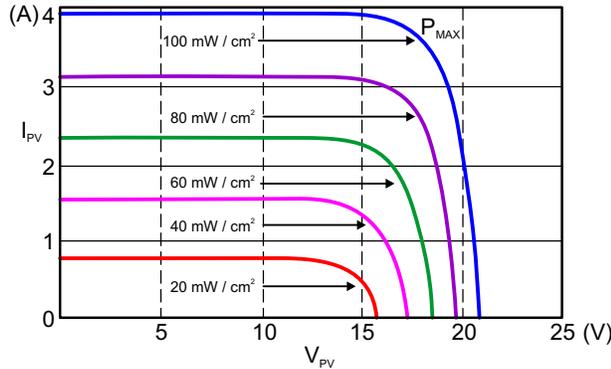


図 2-8. さまざまな照射条件でのソーラー パネル出力電力変動—グラフ A

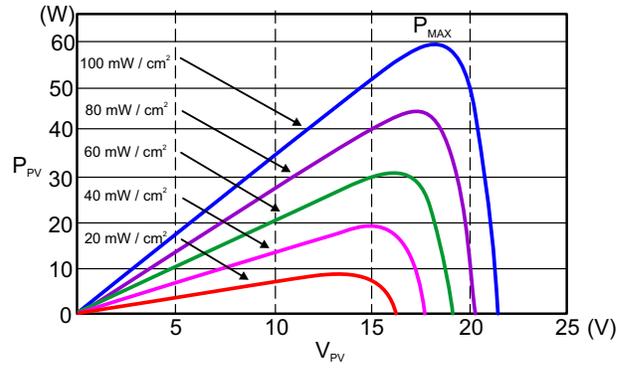


図 2-9. さまざまな照射条件でのソーラー パネル出力電力変動—グラフ B

図 2-10 に、太陽光発電パネルの出力電力の変化を温度の関数として表した代表的なグラフを示します。温度が上昇すると、パネル電流 (およびパネル電力) がどのように減少するかが分かります。MPP 電圧は、温度の変化に伴ってかなり変化します。

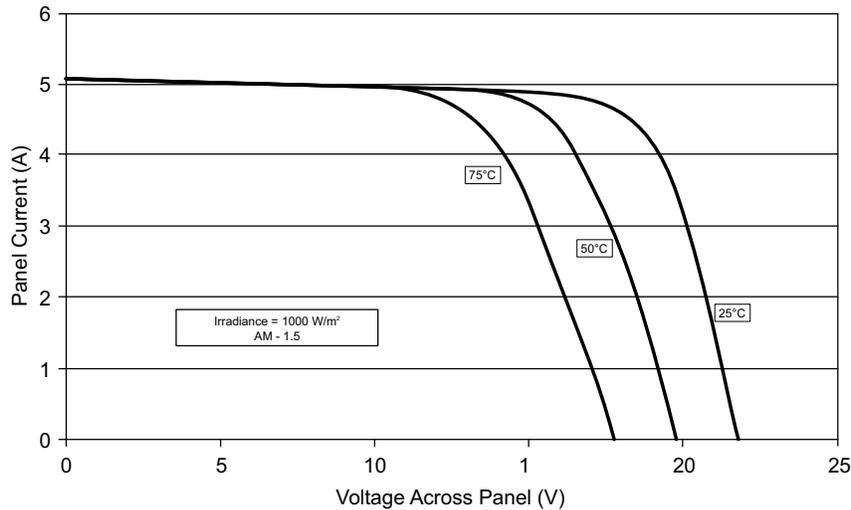


図 2-10. 一定の照射条件での温度によるソーラー パネルの I-V 曲線の変動

MPP の近くでパネルを動作させて、ソーラー パネルから最大の電力を引き出すには次の 2 つの課題があります。

1. パネルの MPP により、動作電圧が異なるバッテリーまたは負荷を接続する方法を用意する
2. MPP は環境条件によって異なり一定ではないため、MPP を自動的に識別する

V_{MPP} が 17V に近いソーラー パネルを 12V 鉛酸バッテリーに直接接続すると、パネルは強制的に 12V で動作します。これにより、パネルから取り出すことができる電力が減少します。この状況を考えると、DC/DC コンバータを使ってソーラー パネルからより多くの電力を引き出せることが理解されます。これは、コンバータによりソーラー パネルが強制的に V_{MPP} 付近で動作し、12V 鉛酸バッテリーに電力を伝送するためです (インピーダンス整合)。

これが、最初の課題に対処するために、ユーザーが同期整流降圧コンバータを使ってソーラー パネルから鉛酸バッテリーを充電する理由です。

パネルの MPP を自動的に識別するという 2 番目の課題は、通常、システムに MPPT アルゴリズムを採用して実現します。MPPT アルゴリズムは、太陽光発電パネルが最大電力点で動作するように試み、スイッチング電力段を使用してパネルから取り出した電力を負荷に供給します。

「山登り」は、最も一般的に使用されている MPPT アルゴリズムの 1 つです。このアルゴリズムのベースとなっている基本原理はシンプルで、マイコン ベースのシステムに簡単に実装可能です。このプロセスには、パネルの動作電圧のわずかな増減 (摂動) が含まれます。コンバータのデューティ サイクルを変更することで、パネル電圧に摂動を加えることができます。パネル電圧のわずかな上昇によりパネル電力が増加した場合、同じ方向に再度、摂動を行います。パネル電圧の上昇に伴ってパネル電力が低下する場合、負方向の摂動によりパネル電圧をわずかに減少させます。

摂動を実行して出力電力を観測することにより、システムはパネルの MPP 付近で、わずかに振動しながら動作するようになります。システムがどの程度 MPP の近くで動作できるかは、摂動の大きさにより決まります。このアルゴリズムは全体の最大値ではなく極大値に収束してしまう場合もありますが、これはアルゴリズムにわずかな微調整を加えることで解決することができます。

P&O アルゴリズムは実装が簡単で効果的であり、この設計のために選択されました。

2.4.2 バックコンバータ

表 2-1. 降圧コンバータ設計基準

パラメータ	仕様
最小入力電圧	60V
最大出力電圧	24V
最大電流	16A

このリファレンス デザインは、パネル電圧をバッテリー電圧に降圧するために降圧トポロジを実装しているため、パネル電圧をバッテリー電圧より高くする必要のあるアプリケーションで使用されます。

このリファレンス デザインでは LMG2100R044 ハーフブリッジ電力段を選択しており、ゲート電圧 5V において最大 V_{DS} は連続 80V と高くなっていて、パルス定格は 100V、 Q_g および $R_{DS(on)}$ はそれぞれ 7.2nC および 4.4m Ω と低くなっています。また、ゲートドライバを内蔵した 5.5mm × 4.5mm × 0.89mm の鉛フリー パッケージにより PCB 面積を大幅に削減できるため、中電力定格の小型、高電力密度、高効率の降圧コンバータに適した設計です。

2.4.2.1 出カインダクタンス

連続導通モード (CCM) は、高い効率を維持すると同時に、バッテリー充電に必要な定電流を供給するためのモードです。入力電圧範囲、出力電圧、負荷電流を規定すると、CCM を維持するための設計パラメータとしてインダクタの値が残ります。

したがって、目的のリプル電流が決まります。標準値は出力電流の 0.2 から 0.4 倍です。第 1 に、PV システムのループ速度はそれほど高速ではないため、インダクタンス値を高くすることができます。第 2 に、出力コンデンサのリプル電圧を低減することが重要です。最後に、スペースを節約するため、インダクタのサイズが大きくなりすぎないようにする必要があります。したがって、リプル電流係数として 0.3 を選択します。

最大出力電流 16A を考慮し、FET の電圧降下とインダクタの抵抗を無視すると、次の式が得られます。

$$L \times \frac{\Delta I}{T_{OFF}} = V_0 \quad (1)$$

固定出力電圧コンバータの CCM のワースト ケースは、 T_{off} が最大の場合です。また、インダクタの値が大きいほどコンバータは容易に CCM 内にとどまり、上記の式は次のように変換できます。

$$L \geq \frac{V_0 \times \left(1 - \frac{V_0}{V_{in_max}}\right)}{\Delta I \times f_{sw}} \quad (2)$$

このアプリケーションで、 V_{in_max} は 60V、 f_{sw} はスイッチング周波数 250kHz です。出力電圧が 24V の場合、インダクタンスを 12 μ H より大きくする必要があります。出力電圧が 12V の場合、インダクタンスを 8 μ H より大きくする必要があります。サイズが同じ場合、インダクタンスが小さいインダクタは飽和電流が大きくなる可能性があります。最後に、インダクタンスの値として 10 μ H を選択します。

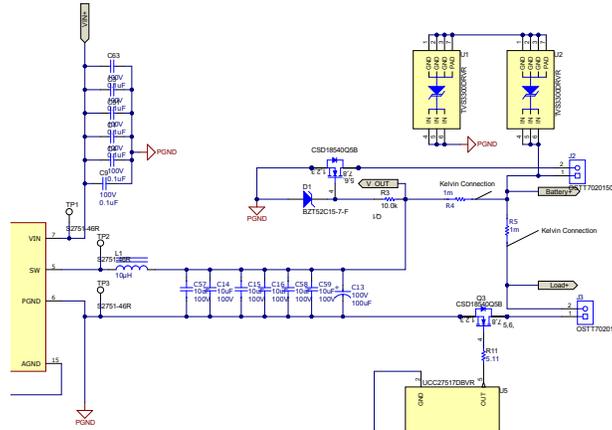


図 2-11. 電力段の回路図

2.4.2.2 入力容量

サイズの小型化と大きいリップル電流能力の両方を満たすために、入力コンデンサを注意深く選択します (詳細については、『降圧コンバータの入力コンデンサの選択方法』アナログ アプリケーション ジャーナルを参照してください)。

最大電力トラッキング 99.5% など、満足いく MPPT 効果を得るには、入力リップル電圧が小さいことを確認してください。多くのパネルでは、 V_{panel} が V_{mpp} の 97.5% ~ 102.5% の範囲内にある場合、パネルの出力電力は最大電力の 99.5% を超えます。12V バッテリシステムでは、入力リップル電圧が 0.3V 以内になるように、パネルの V_{mpp} が 12V を上回ることを確認します。24V バッテリシステムでは、入力リップル電圧が 0.6V 以内になるように、パネルの V_{mpp} が 24V を上回ることを確認します。したがって、0.3V が最大入力リップル電圧 (ΔV_{in}) となります。

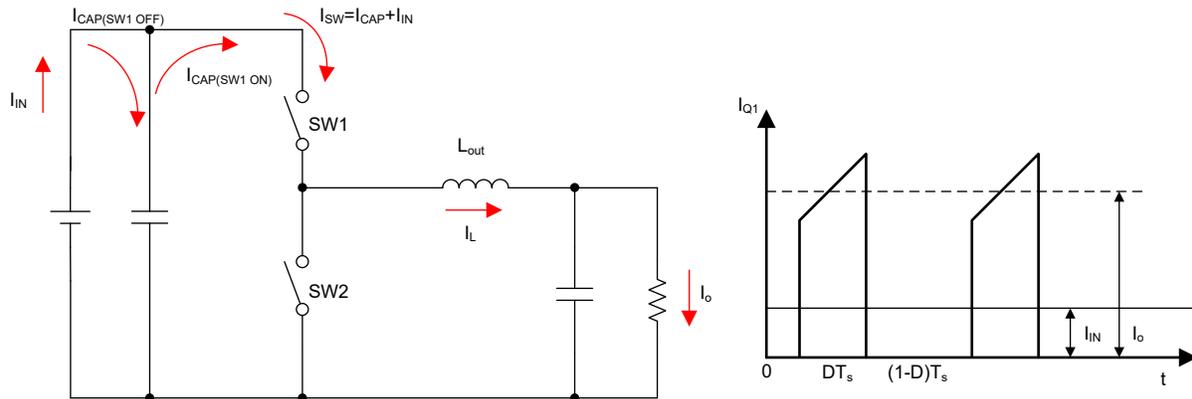


図 2-12. 入力電流波形

入力コンデンサを流れる AC 電流は、入力電圧リップルを生じさせます。リップル電流の大部分は MLCC を通過しますが、等価直列抵抗 (ESR) が低いため、ここから生じるリップル電圧は無視できます。残りのリップル電流がシステムに存在する場合、これは電解コンデンサを流れます。電解コンデンサの ESR はかなり大きくなりますが、AC 電流は比較的小さくなります。その結果、入力電圧リップルに対する全体的な影響は無視できます。

式 3 を使用して、リップル電圧の要件を満たすために必要な実効キャパシタンスを推定します。50% デューティ サイクルでは、 C_{IN} が最大になります。

$$C_{IN} \geq \frac{D \times (1 - D) \times I_O}{\Delta V_{in} \times f_{sw}} \quad (3)$$

I_o が 16A、 f_{sw} が 250kHz の場合、 C_{IN} は 53 μ F より大きくする必要があります。電圧上昇に伴う MLCC の DC バイアス効果を考慮すると、実際の値は現実の状況によっては大きくする必要があります。

加えて、入力コンデンサは、リップル電流に起因する熱ストレスへの対応、フットプリントの拡大、温度上昇の抑制にも対応する必要があります。入力リップル電流の二乗平均平方根 (RMS) 電流を計算するには、式 4 を使用します。

$$I_{in_rms} = I_o \times \sqrt{D \times (1 - D) + \frac{1}{12} \times \left(\frac{V_o}{L \times f_{sw} \times I_o} \right)^2 \times (1 - D)^2 \times D} \quad (4)$$

デューティサイクルは、入力 RMS リップル電流にかなりの影響を及ぼします。図 2-13 は入力 RMS 電流の負荷電流比とデューティサイクルのプロットであり、そこからリップル電流の最大 RMS を読み取ることができます。リップル電流が最大になるのは、デューティサイクルが 0.5 のときです。 I_{in_rms} の最大値は 8.2A です。MLCC の温度上昇を低減するために、1210 フットプリントを選択します。一方、大容量のコンデンサを 1 つ使用するよりも、小容量の複数のコンデンサを並列接続する方が適しています。

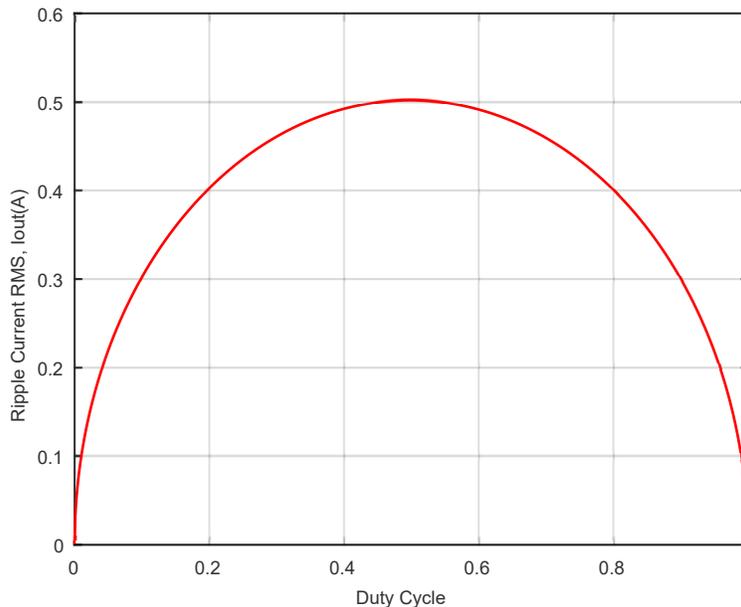


図 2-13. 入力 RMS、負荷電流比とデューティサイクルとの関係

特に di/dt と dv/dt の傾きが大きい GaN デバイスを使用する場合、等価直列インダクタンス (ESL) が小さく ESR が小さい追加の小型 MLCC を、FET の入力側にできるだけ近づけて配置します。このような MLCC は、効率を犠牲にすることなく、スイッチング ノード波形のオーバーシュートを大幅に低減できます。

システムの応答速度が重要である場合、過渡応答を満足するために、アルミ電解コンデンサなどのバルクコンデンサを追加することもできます。電解コンデンサの ESR が高いため、入力リップル電圧を ESR で除算することでリップル電流を概算できます。また、波形は三角波なので、式 5 で RMS 値を推定できます。

$$I_{bulk_rms} = \frac{1}{2\sqrt{3}} \times \frac{\Delta V_{in}}{ESR} \quad (5)$$

バルクコンデンサを選択する際は、RMS 電流の許容誤差が小さいため注意が必要です。

2.4.3 電流センス・アンプ

表 2-2. 電流センス・アンプの設計基準

パラメータ	仕様
最大同相電圧	60V
最大入力電流	16A
最大出力電圧	3.3V

このリファレンス・デザインでは、最大電力点の計算と追跡を行うために、パネル電流とバッテリー電流を正確に測定する必要があります。この設計は、24V バッテリー・システムで最大 60V のパネルをサポートしているため、60V 以上の最大同相電圧が必要です。また、この設計では、フライバックの間に機能を実現するために負の同相電圧も必要です。

このリファレンス・デザインでは INA241 を選択します。ゲインの大きいアンプでは、誤差とノイズのパラメータが増加することが多く、また高分解能と低電力損失を実現するシャント抵抗と組み合わせることも多いため、最良のゲイン変動を選択する必要があります。±0.01% のゲイン誤差 (最大値) と ±1ppm/°C のドリフトにより、電流サンプルの誤差は非常に小さくなります。以下の式を使用して、電流センス・アンプの分解能と、表 2-2 に記載されているパラメータについてシャント抵抗の電力損失を計算します。例を以下に示します。

2.4.3.1 シャント抵抗の選択

100V/V ゲイン アンプの最小シャント抵抗値は、次の式で求められます。

$$V_{OUT} = 3.3V > R_{SHUNT} \times (I_{MAX} \times Gain) = R_{SHUNT} \times (16 A \times 100 V/V) \quad (6)$$

したがって、 $R_{SHUNT} \leq 2.0625m\Omega$ です。電力損失をより低くすることが優先されるため、設計では $R_{SHUNT} = 1m\Omega$ が選択されています。

2.4.3.2 電流測定の分解能

アンプから 12 ビット ADC への電流分解能は、次の式で与えられます。

$$I_{RES} = (V_{OUT} / (ADCMAX \times R_{SHUNT} \times Gain)) = (3.3 V / (4095 \times 1 m\Omega \times 100 V/V)) \quad (7)$$

したがって、 $I_{RES} = 8.06mA$ / ビットです。

2.4.3.3 シャント抵抗の電力散逸

最大電力散逸は次の式で与えられます。

$$P_{DISS} = I_{MAX}^2 \times R_{SHUNT} = (16A)^2 \times 1m\Omega \quad (8)$$

したがって、 $P_{DISS} = 0.256W$ です。

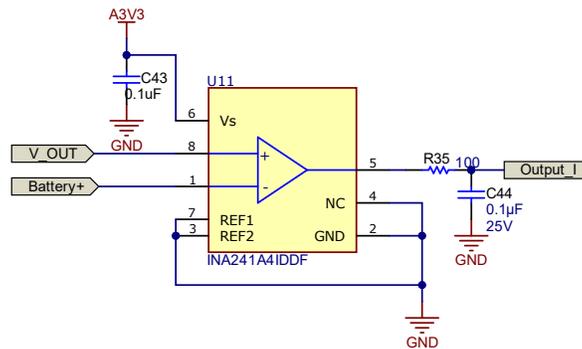


図 2-14. シャント アンプ回路図

2.4.4 スイッチングレギュレータ

表 2-3. スイッチングレギュレータ設計基準

パラメータ	仕様
入力電圧範囲	10V~60V
出力電圧	5V
負荷電流	600mA

このリファレンス デザインは、ゲートドライバ (UCC27517 デバイス) と GaN デバイス (LMG2100R044) が動作するために 5V を必要とし、その後、MSPM0G1506 デバイスやその他の部品が動作できるように 3.3V に降圧します。電源ライン (パネル) から 5V ラインを生成するには、60V の最大パネル電圧をサポートする広い V_{IN} を持つ降圧スイッチングレギュレータが必要です。

TPSM365R6V5 デバイスは、5V 固定出力、広い V_{IN} 、周波数が調整可能な降圧レギュレータで、インダクタとブートコンデンサが内蔵されており、コスト効率が高くコンパクトで高効率の電力変換設計を実現できます。この設計の出発点として、HotRod™ QFN パッケージの TPSM365R6、TPSM365R3 3V ~ 65V 入力、600mA/300mA、4 μ A 無負荷 IQ 同期整流降圧コンバータ パワー モジュールの「アプリケーションと実装」セクションを参照してください。ただし、テストでは 12V 未満の入力はサポートしていません。

3 ハードウェア、ソフトウェア、テスト要件、テスト結果

3.1 必要なハードウェアとソフトウェア

3.1.1 ハードウェア

3.1.1.1 TIDA-010042

図 3-1 と 図 3-2 に、設計基板全体を示します。ベア PCB のサイズは 83mm × 82mm です。

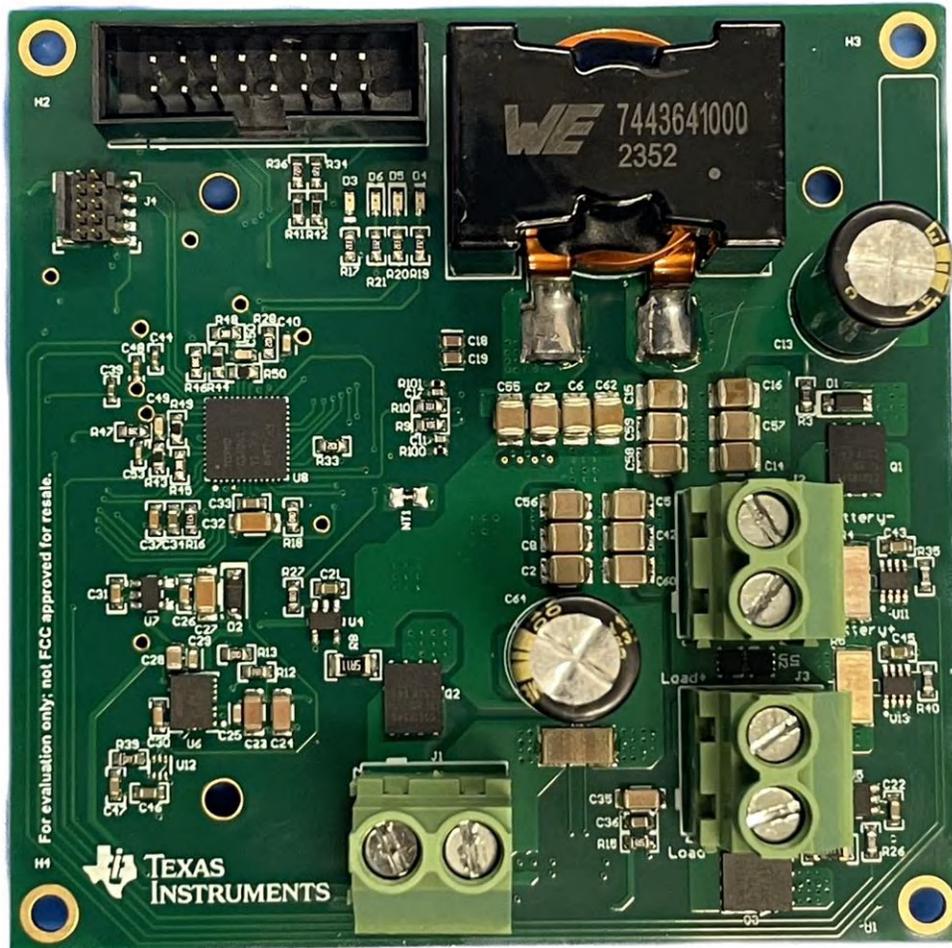


図 3-1. TIDA-010042 の上面図

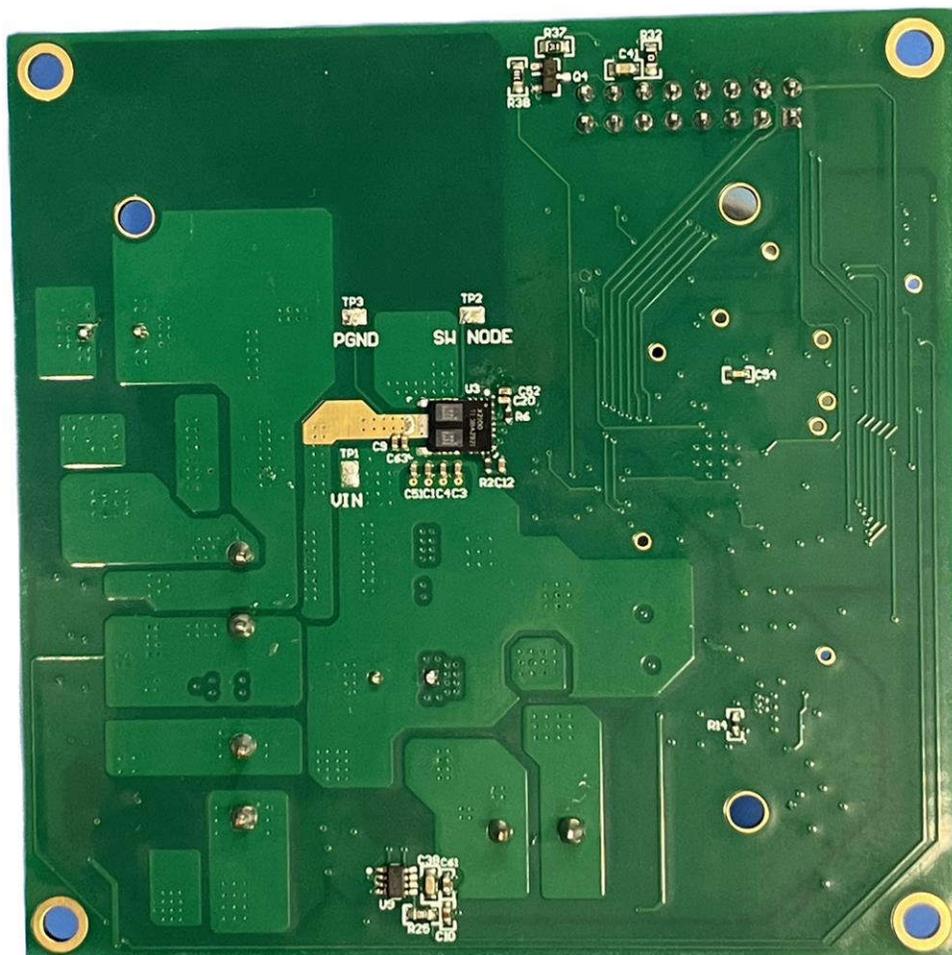


図 3-2. TIDA-010042 底面図

表 3-1 に、さまざまなヘッダーと、それらに関連するピン接続を示します。

J1、J2、J3 は、それぞれ PV パネル、バッテリー、負荷の接続です。

J4 は XDS110 デバッガで使用されます。

J5 は将来、電力線通信 (PLC) ボードと通信するように構成することもできます。

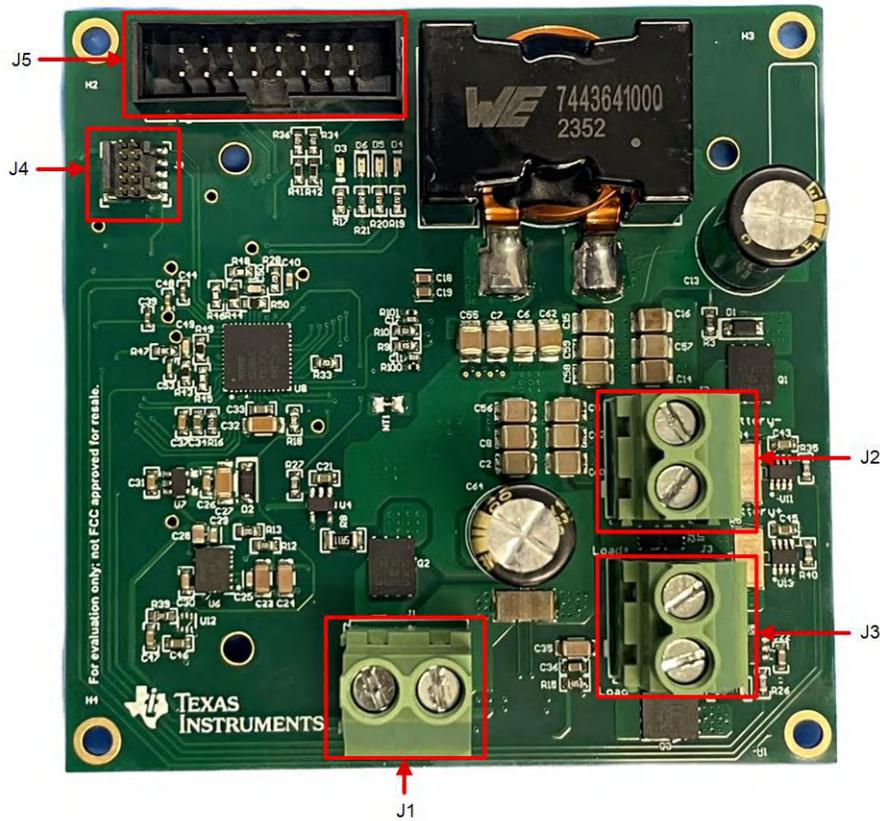


図 3-3. TIDA-010042 ボード ヘッダー

表 3-1. ヘッダー接続

記号	ピン番号	信号
J1 – PV パネル接続	1	パネル マイナス (P-) 端子
	2	パネル プラス (P+) 端子
J2 – バッテリー接続	1	バッテリー プラス (B+) 端子
	2	バッテリー マイナス (B-) 端子
J3 – 負荷接続	1	負荷 マイナス (L-) 端子
	2	負荷 プラス (L+) 端子
J4 – プログラミング ヘッダー	1	XDS110 プログラマブル電圧
	2	XDS110 SWDIO
	3	グラウンド
	4	XDS110 SWCLK
	5	グラウンド
	6	フローティング
	7	グラウンド
	8	フローティング
	9	グラウンド
	10	XDS110 RST

表 3-1. ヘッダー接続 (続き)

記号	ピン番号	信号
J5 – PLC 接続	1	PLC1
	2	PLC2
	3	PLC3
	4	PLC4
	5	PLC5
	6	PLC6
	7	PLC7
	8	PLC8
	9	PLC9
	10	PLC10
	11	UART_TX
	12	電源 3.3V
	13	UART_RX
	14	ブザー出力
	15	グラウンド
	16	グラウンド

3.1.1.2 ITECH-IT6724H

ITECH オートレンジ DC 電源 1500W DC プログラマブル電源シリーズは、最大出力電圧 300V または 10A を供給できるため、ボードのテストに十分な出力電力を供給します。詳細については、[ワイドレンジ高電圧プログラマブル DC 電源 - ITECH へようこそ \(itechate.com\)](http://www.itechate.com) を参照してください。

3.1.1.3 クロマ、63107A

Chroma 63107A シリーズは、システムから電力を取り出すために以下の測定に使用されます。単一入力の電子負荷は、最大 250W に規定されています。詳細については、「[モジュラー DC 電子負荷 LED シミュレータ](#)」>「[クロマ](#)」(chromausa.com) を参照してください。

3.1.2 ソフトウェアの流れ図

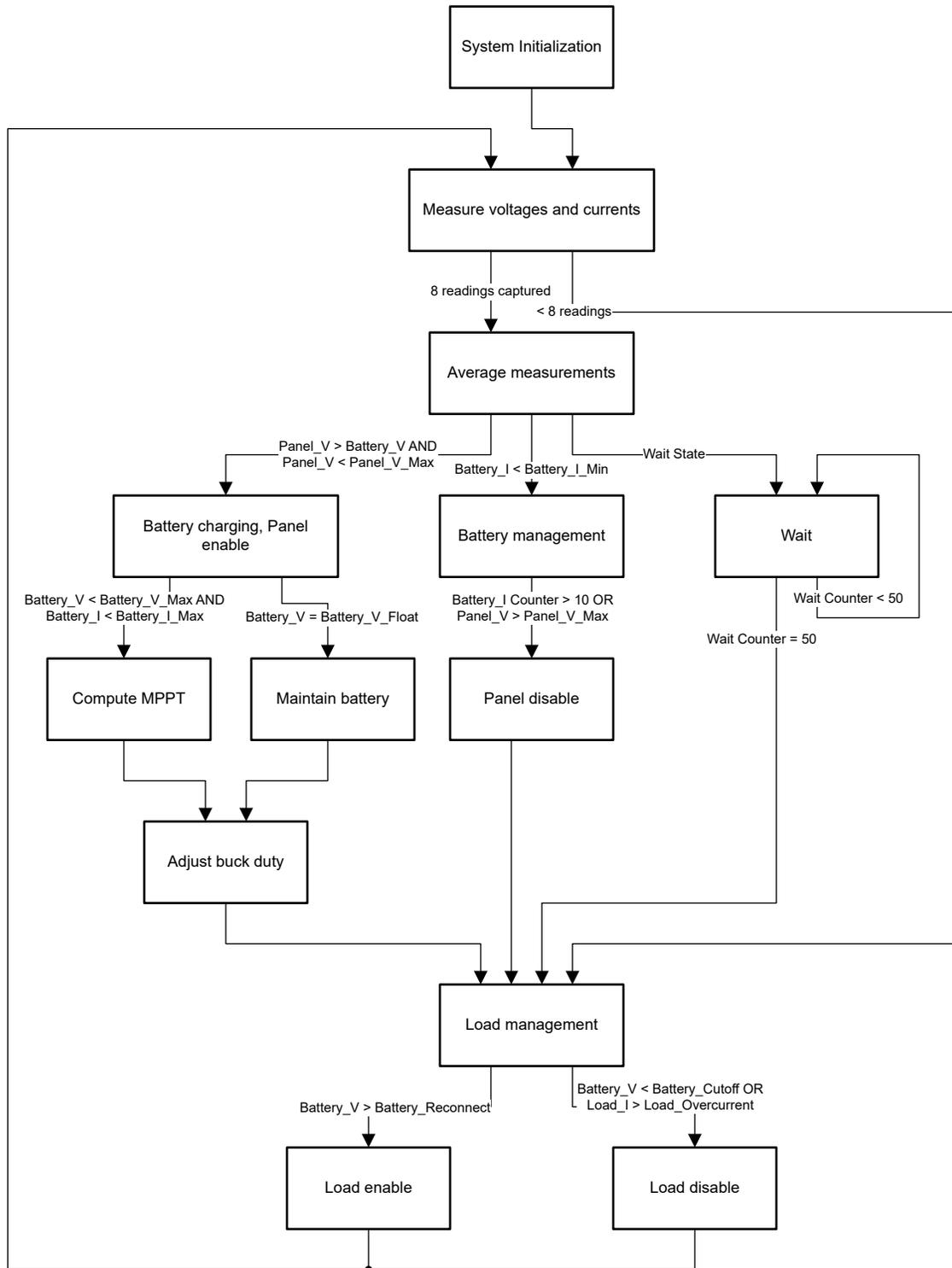


図 3-4. TIDA-010042 のソフトウェア フロー

ADC、GPIO、OPA、コンパレータ、タイマなどのペリフェラルの初期化後、読み取り回数が 8 回になるまで、電圧と電流の測定値を読み取ります。それ以外の場合、ソフトウェアは負荷管理機能にジャンプします。

さらに、これらの値は平均化され、入力値によりバッテリー充電機能、バッテリー管理機能、またはウェイト状態開始に移ります。バッテリー充電機能により、降圧コンバータであるパネルが MPP を計算し、降圧コンバータのデューティサイクルを設定す

ることが可能になります。バッテリー管理のパートでは、パネル (降圧コンバータ) を無効にして、システムをウェイト状態にします。ウェイト状態は 4 秒間続き、入力パラメータをチェックしています。

過放電を防ぐため、前の 3 つの機能すべてに続いて、負荷接続を制御する負荷管理が行われます。

3.2 テストと結果

3.2.1 テスト構成

DC 電圧源をパネル接続 (J1) につなぎます。入力電圧範囲を、12V システムの場合は 15V~22V、24V システムの場合は 30V~44V に設定します。

バッテリーまたは電子負荷をバッテリー接続 (J2) に接続します。このリファレンス デザインは、12V、24V のバッテリーをサポートしています。電子負荷を使用してバッテリーをシミュレートする場合は、負荷を定電圧モード (CV) に設定し、それぞれの電圧システムに合わせて電圧自体をレギュレートします。

3.2.2 テスト結果

図 3-5 と図 3-6 に示すように、12V バッテリー システムの 60W 出力電力時のピーク効率は約 98.5%、欧州加重効率は約 97.87%、24V バッテリー システムの 160W 出力電力時のピーク効率は約 98.8%、欧州加重効率は約 98.5% です。

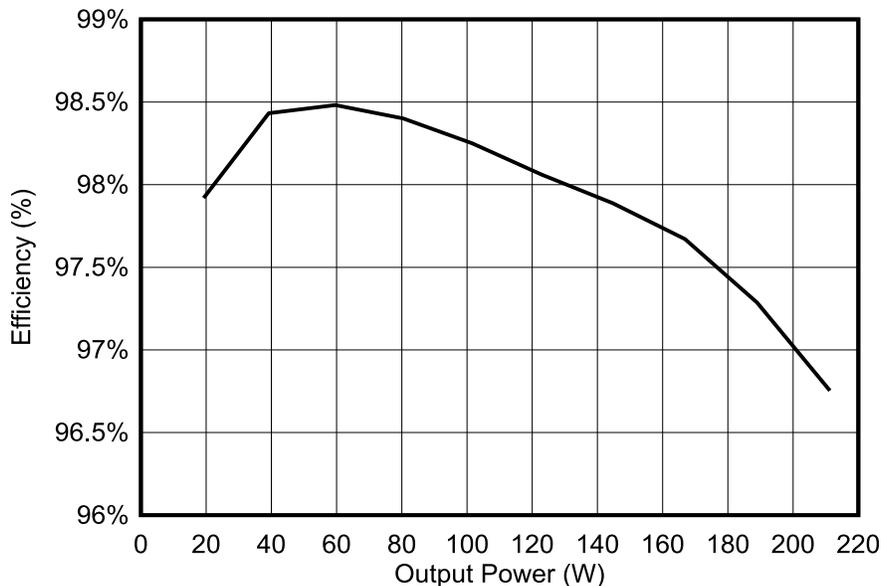


図 3-5. 12V システムにおける出力電力に対する効率曲線

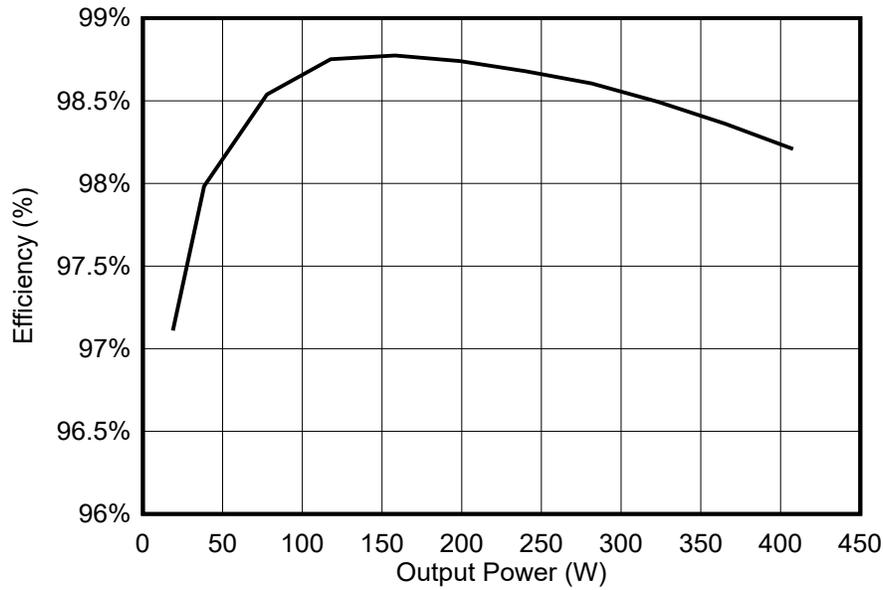


図 3-6. 24V システムにおける出力電力に対する効率曲線

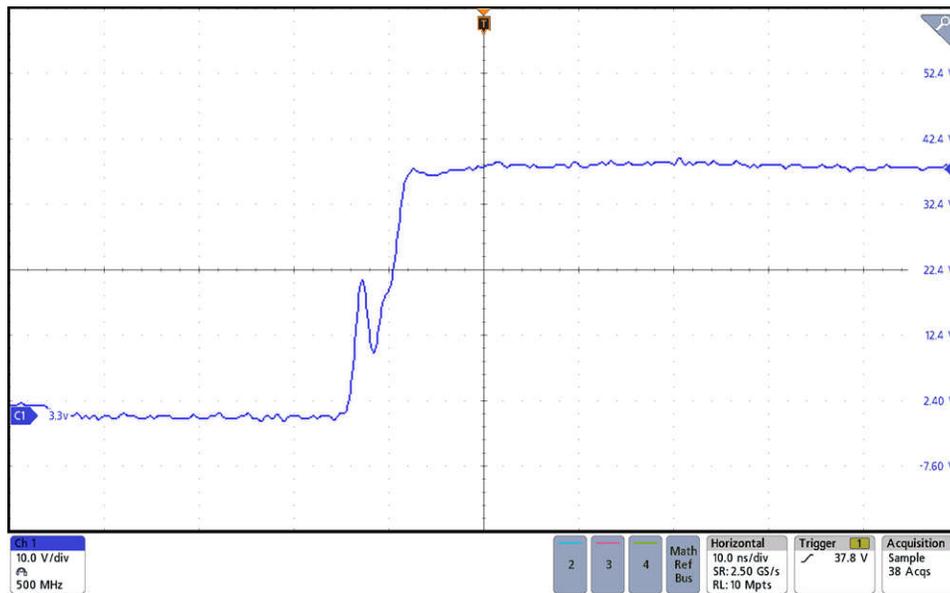


図 3-7. 40V 入力、24V、16A 出力、立ち上がりエッジでのスイッチ ノード

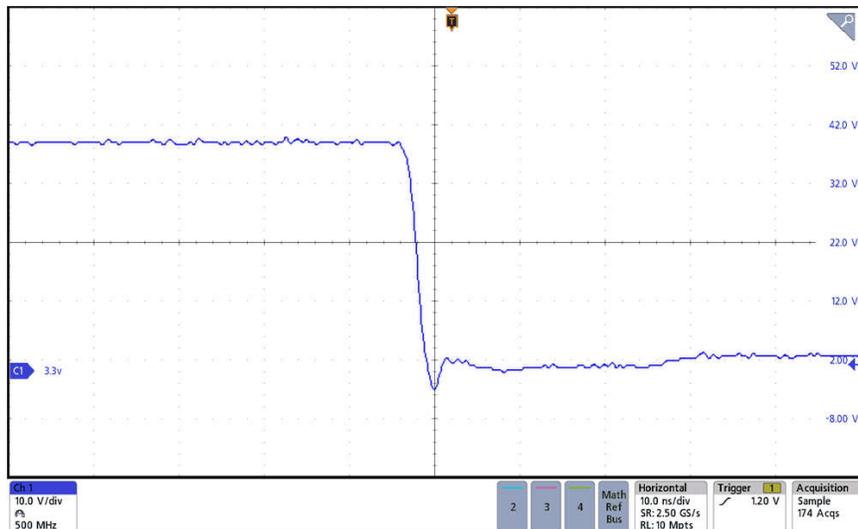


図 3-8. 40V 入力、24V、16A 出力、立ち下がりエッジでのスイッチ ノード

図 3-7 は、立ち上がり時間は 6ns、オーバーシュートはほぼ 0 であることを示しています。図 3-8 は、立ち下がり時間が 4ns であることを示しています。どちらの図も、LMG2100 の非常に優れたスイッチング動作を示しています。

図 3-9 に、400W 出力電力時のバッテリー電流、バッテリー電圧、パネル電流、およびパネル電圧を示します。入力電圧は約 41V、出力電圧は 24V です。

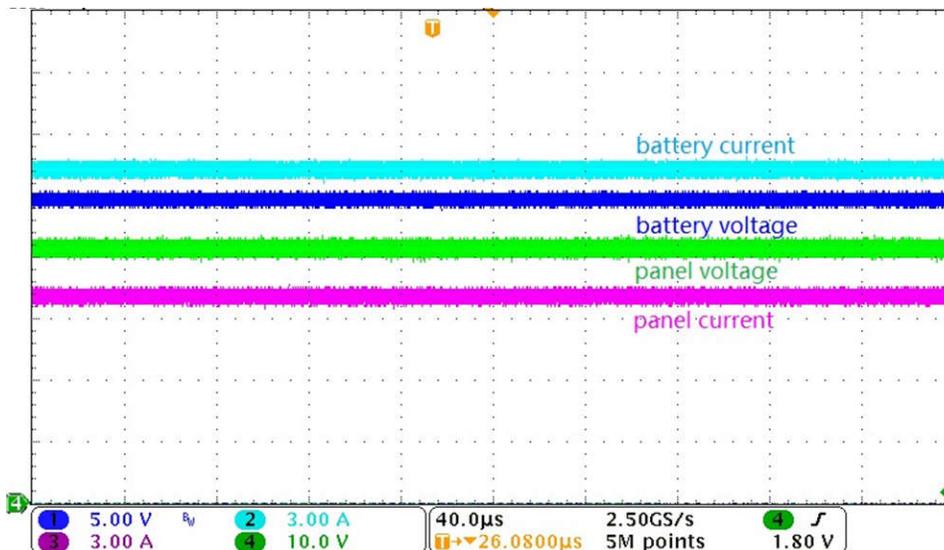


図 3-9. バッテリー電流、バッテリー電圧、パネル電流、およびパネル電圧

図 3-10 は、バッテリー電流が制限値を下回ると、システムが定期的にウェイト状態になることを示しています (電子負荷をオフにしてテスト)。入力電流はほぼ 0 であり、これは出力電流もほぼ 0 であることを意味します。数サイクルの判定の後、システムはウェイト状態に移行し、MCU から PWM は送信されず、出力電圧が低下します。

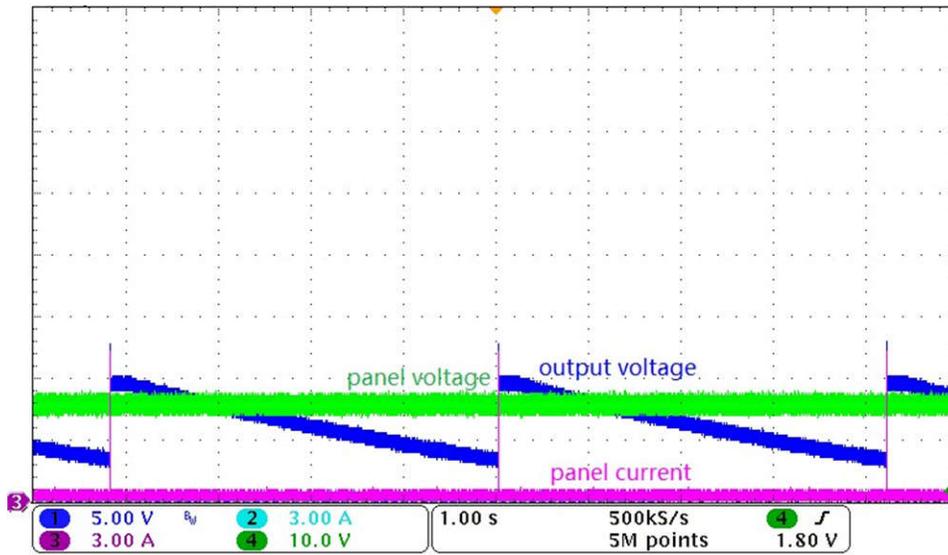


図 3-10. ウェイト モード時のシステム電流および電圧

4 デザイン・ファイル

4.1 回路図

回路図をダウンロードするには、[TIDA-010042](#) のデザイン ファイルを参照してください。

4.2 部品表 (BOM)

部品表 (BOM) をダウンロードするには、[TIDA-010042](#) のデザイン ファイルを参照してください。

4.3 PCB レイアウトに関する推奨事項

4.3.1 ループ インダクタンス

高周波のスイッチング波形を使用する場合、リングングを最小限に抑えるために、ループのインダクタンスを最小化する必要があります。ループ インダクタンスは、部品の配置と配線によって発生する可能性があります。部品間の最短距離に沿ってパターンを配置し、バイパス コンデンサを設計に取り込むことで、シグナル インテグリティを維持します。

配線時には、パターンの長さや配置を考慮する必要があります。短い直線パターンを使用すると、信号のインピーダンスパスが最小になり、電流ループの面積が最小化されるため、発生するループ インダクタンスが減少します。

バイパス コンデンサは、使用前に信号をフィルタリングしてコンディショニングし、該当する部品のできるだけ近くに配置します。コンデンサと部品の間に関係のないパターンが存在すると、バイパス コンデンサの効果が低減します。

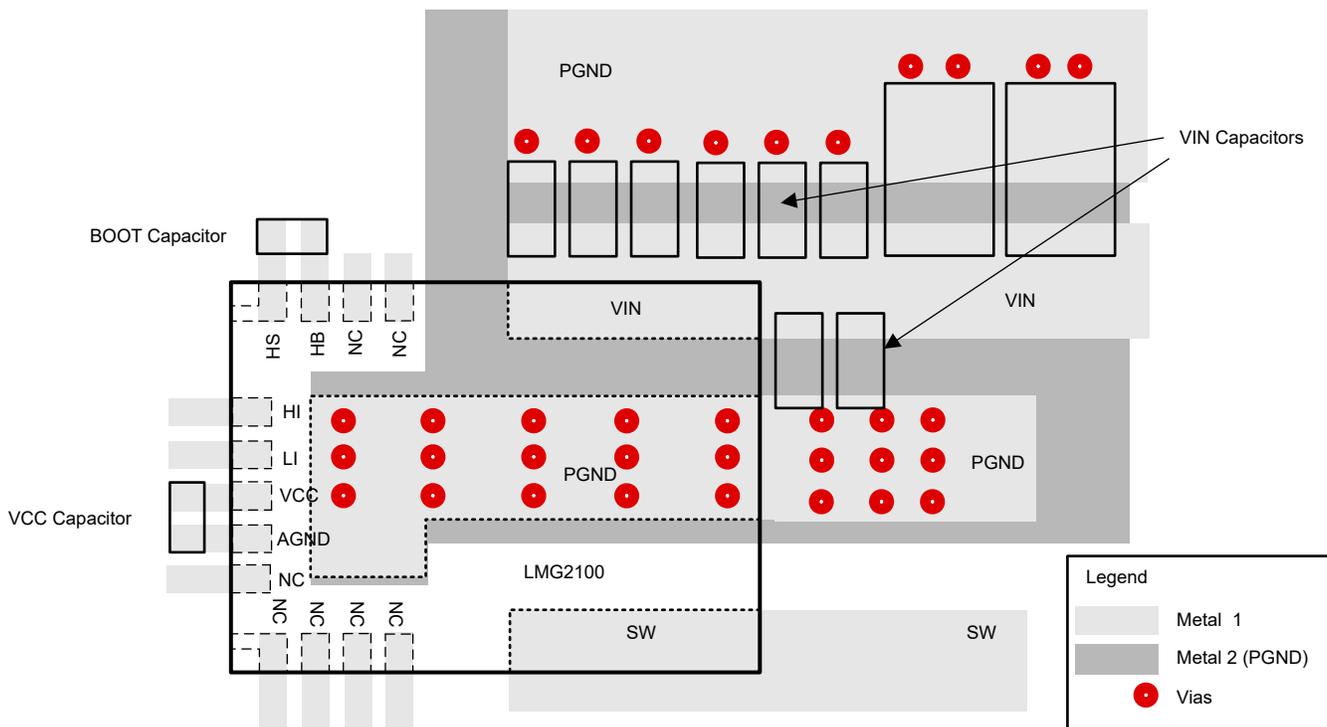


図 4-1. 入力高周波コンデンサの配置

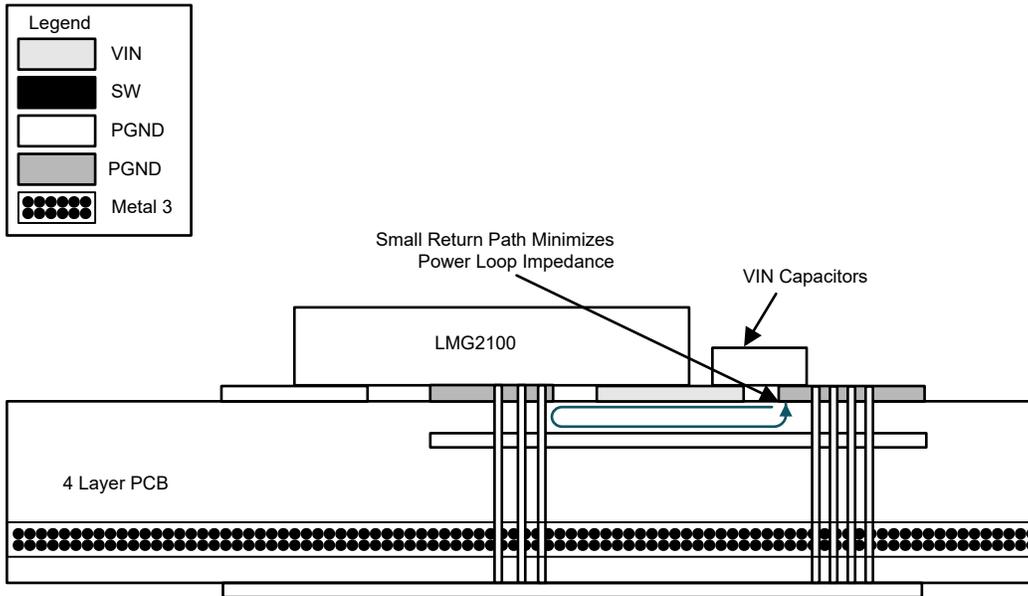


図 4-2. 磁束キャンセル用の小さなリターンパス

4.3.2 電流センス アンプ

電流検出抵抗の配線が適切でないと、アンプの入力ピン間に追加の抵抗が発生することがあります。電流抵抗の抵抗値が非常に小さいため、大電流が通過するインピーダンスが増えると、測定誤差が大きくなる可能性があります。ケルビンまたは 4 線式の接続を使用し、デバイスの入力ピンに接続します。この接続技術により、入力ピン間の電流検出抵抗のインピーダンスだけを検出できます。

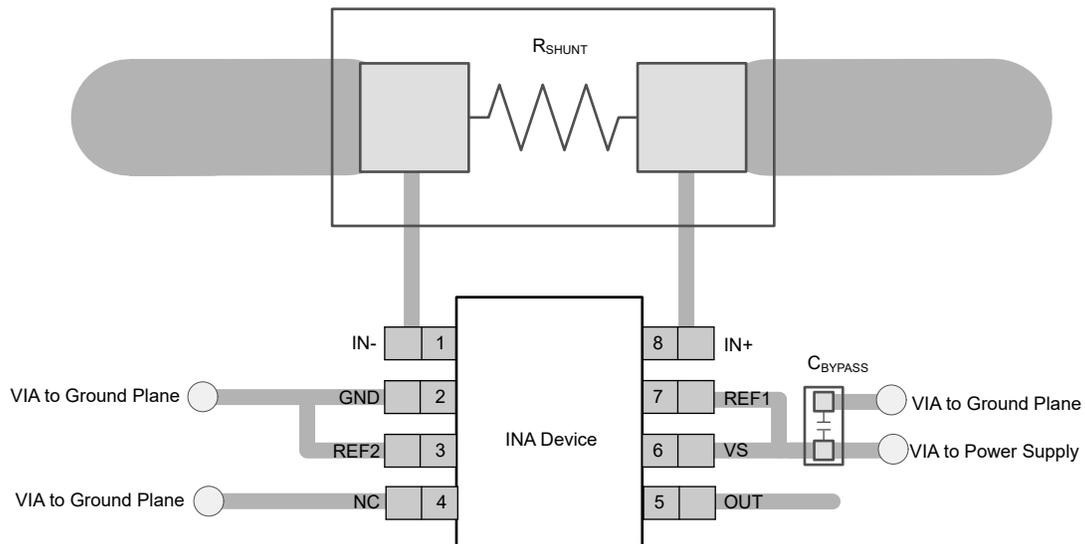


図 4-3. INA241 の推奨レイアウト

4.3.3 配線幅

配線幅を選択するときは、配線の電流容量 (許容電流) と、配線間の許容スペースを考慮する必要があります。特定の配線について、障害を発生せずに処理できる最大電流が存在します。定格を超える電流を注入すると過剰な放熱が発生し、配線が破壊される可能性があります。

この設計は、16A 以上の電流に対応できます。より大きな電流システムを想定して設計する場合、それに応じて配線幅を調整する必要があります。

4.3.4 レイアウト プリント

レイヤ プロットをダウンロードするには、[TIDA-010042](#) のデザイン ファイルを参照してください。

4.4 Altium プロジェクト

Altium Designer® のプロジェクト ファイルをダウンロードするには、[TIDA-010042](#) のデザイン ファイルを参照してください。

4.5 ガーバー ファイル

ガーバー ファイルをダウンロードするには、[TIDA-010042](#) のデザイン ファイルを参照してください。

4.6 アセンブリの図面

アセンブリの図面をダウンロードするには、[TIDA-010042](#) のデザイン ファイルを参照してください。

4.7 ソフトウェア ファイル

ソフトウェア ファイルをダウンロードするには、[TIDA-010042](#) のデザイン ファイルを参照してください。

5 関連資料

1. テキサス・インスツルメンツ、『スイッチモード電源の降圧電力段について』アプリケーション・ノート
2. テキサス・インスツルメンツ、『エネルギー・ストレージおよび DC ホーム・ソリューション用の高効率、多用途双方向電力コンバータ』設計ガイド

5.1 商標

TI E2E™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
Altium Designer® is a registered trademark of Altium LLC or its affiliated companies.
すべての商標は、それぞれの所有者に帰属します。

5.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

6 著者について

Bowen Ling は、テキサス・インスツルメンツのシステム エンジニアで、エネルギー インフラストラクチャ チームのソーラー エネルギー分野に所属しています。

Andreas Lechner は、テキサス・インスツルメンツのエネルギー インフラストラクチャのシステム エンジニアです。**Andreas** は、世界中のエネルギー インフラストラクチャ分野のお客様をサポートしています。**Andreas** は、ドイツのランツフートにある応用化学大学で修士号を取得しています。

Vsevolod Elantsev は、テキサス・インスツルメンツドイツのエネルギー インフラストラクチャのシステム エンジニアです。**Vsevolod** は主に電力変換システムを担当しています。**Vsevolod** は 2011 年にロシアのノヴォチェルカスクにある南ロシア国立工科大学を卒業しています。

7 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (October 2023) to Revision C (May 2024) Page

- 2 層から 4 層への変更を反映して設計ガイド全体を更新..... 1

Changes from Revision A (January 2019) to Revision B (October 2023) Page

- リファレンス デザインに対する GaN および MSPM0 の更新を反映するように、設計ガイド全体を更新。..... 1
- 「概要」セクションを更新 1
- 「リソース」セクションを最新のデバイスで更新。 1
- 「特長」セクションを更新 1
- 「システム設計理論」セクションを更新 9
- 「ハードウェア」セクションを更新。 16
- 「テストと結果」セクションを更新。 21
- INA241 デバイス用に [セクション 4.3.2](#) を更新。 26
- [セクション 4.3.3](#) の電流制限を 20A から 16A に変更。 27

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated