

TI Designs: TIDA-01567

ドッキング・ステーションのUSB Type-C™ポート用電圧マーージニング電源のリファレンス・デザイン



概要

このリファレンス・デザインにより、電圧マーージニングをサポートする USB Type-C™電源を簡単にシステム統合できます。TPS62136降圧型コンバータは、一般的な9、12、または15Vアダプタからの電源をUSB Type-Cポート用に高い効率で変換し、マイクロコントローラ(MCU)のデジタル信号を直接受け付け、USBの標準5Vからの出力電圧を、より高いプログラム可能な電圧に変換します。この出力電圧のスルー・レートは、USB Type-Cの仕様を満たしています。この高い電圧から、USB Type-Cケーブルで最大4Aの電流により、大きな電力を配信できるため、ドッキング・ステーションのスマートフォン用高速バッテリー充電アプリケーションには特に適しています。

リソース

TIDA-01567
TPS62136

デザイン・フォルダ
プロダクト・フォルダ

特長

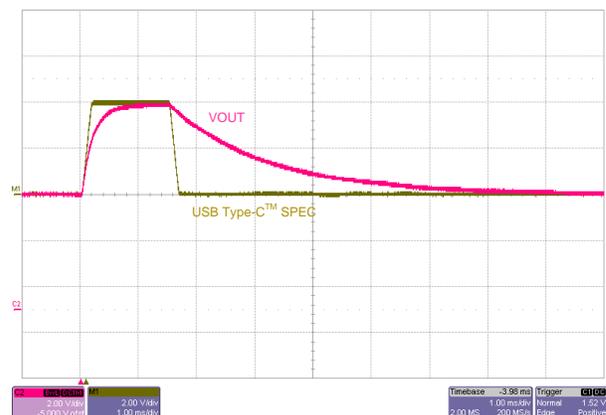
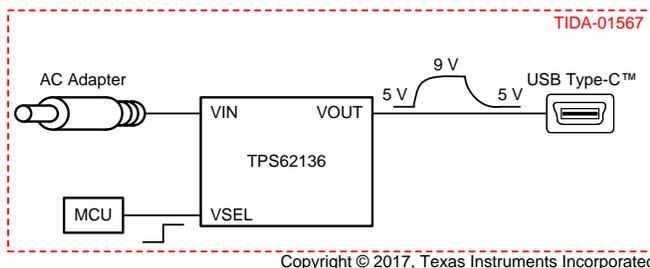
- V_{OUT} を簡単に変更でき、スルー・レート制御も搭載
- 単一のデジタル入力ピンによる V_{OUT} マーージニング
- 4Aの出力電流
- 90%を超える効率(ピーク99%)
- 9~17Vの入力電圧範囲

アプリケーション

- ドッキング・ステーション
- スマートフォンの高速充電
- USB Type-Cポート



E2Eエキスパートに質問



使用許可、知的財産、その他免責事項は、最終ページにあるIMPORTANT NOTICE(重要な注意事項)をご参照くださいますようお願いいたします。英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.comで閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

1 System Description

The USB Type-C™ specification allows the USB host to adjust the voltage on the USB cable to meet the instantaneous application demands. A common application for USB Type-C ports, especially in docking stations, is fast-charging batteries in smartphones and other portable devices. In fast-charging, the USB voltage is increased to deliver more power to the battery while maintaining the same current in the USB cable. This design uses the TPS62136 step-down converter, which operates from common 9-, 12-, and 15-V adaptors and outputs up to 4 A of current.

This reference design switches between the common 5- and 9-V output voltages with a single digital input pin of the TPS62136 step-down converter. This voltage is fully adjustable from 0.8 V to 12 V to meet specific application requirements, which result from voltage drops across cables, USB protection switches, connectors, PCB traces, and so on. The system MCU drives the VSEL (voltage select) pin of the TPS62136 device to change the output voltage between the two levels.

This design uses simple circuitry to intentionally slow down the output voltage slew rate to meet the USB Type-C specification of slower than 30 mV/μsec. This output voltage margining is smooth and controlled.

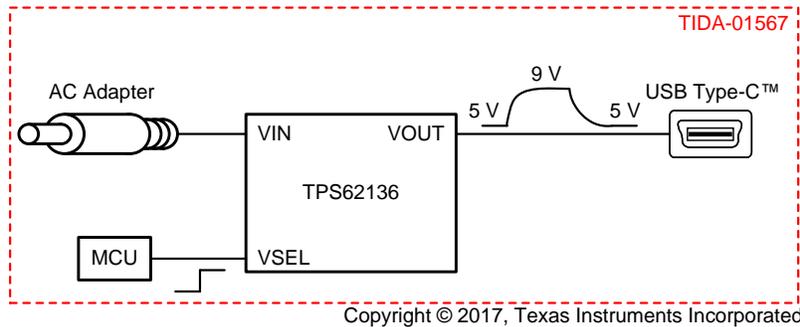
1.1 Key System Specifications

表 1. Key System Specifications

PARAMETER	SPECIFICATIONS
Input voltage range (V_{IN})	9 V to 17 V
Output voltage (VSEL = Low)	5 V
Output voltage (VSEL = High)	9 V
Output voltage range (adjustable by R1, R2, R3, and Radd)	0.8 V to 12 V
Output current	4 A
Output voltage slew rate	< 30 mV/μsec

2 System Overview

2.1 Block Diagram

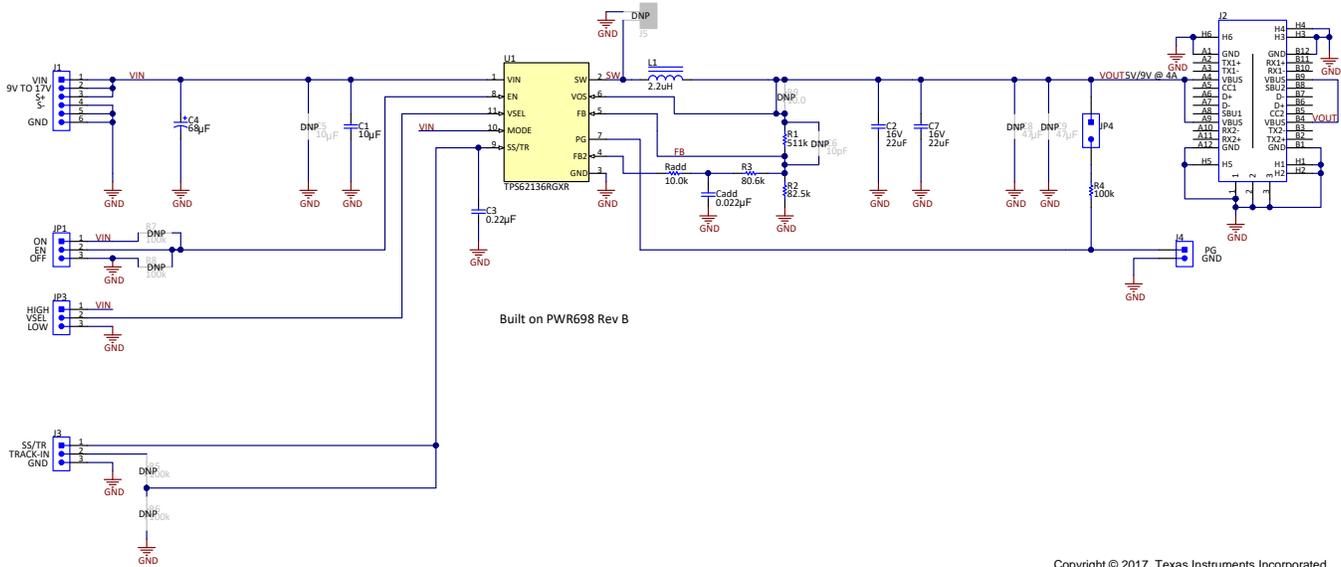


Copyright © 2017, Texas Instruments Incorporated

図 1. TIDA-01567 Block Diagram

2.2 Schematic Reference

図 2 shows a schematic of the TIDA-01567 reference design.



Copyright © 2017, Texas Instruments Incorporated

図 2. TIDA-01567 Schematic

2.3 Design Considerations

2.3.1 Output Voltage Slew Rate Control

The TPS62136 regulates the voltage at its feedback (FB) pin to 0.7 V. Typically, two resistors (R1 and R2) set the output voltage based on their gain from the FB pin to the output voltage. For a voltage-margining power supply, a third resistor (R3) connects the FB pin to GND through the FB2 pin of the integrated circuit (IC). FB2 is an output pin and is either floating or connected to GND based on the state of the VSEL input pin.

Changing VSEL immediately changes the state of FB2, which immediately changes the operating point of the TPS62136 device. Due to the very-fast transient response of the TPS62136, the output voltage quickly moves to the new operating point. This output voltage slew rate is way faster than what the USB Type-C specification allows; therefore, implement an RC filter, Radd and Cadd, to slow down this output voltage transition.

Choose empirical values for Radd and Cadd to sufficiently slow down the output voltage slew rate. As a starting point, choose Radd and Cadd values whose product (time constant) is in the range of the desired slew time. After choosing values and verifying that the slew rate is slow enough, be sure to measure the final circuit for sufficient control-loop stability and transient response. Set the lower output voltage level as described in the device data sheet and as calculated in 式 1, by the choice of R1 and R2. Also set the higher output voltage level as described in the device data sheet and as calculated in 式 2, by the choice of R1, R2, and R3. The same equations can be used, if the sum of R3 and Radd in the design is used in place of R3 in the data sheet equation.

$$R1 = R2 \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right) \quad (1)$$

$$R3 = \frac{V_{O1} \times R1 \times R2^2}{(V_{O2} - V_{O1}) \times (R1 \times R2 + R2^2)} \quad \text{for } V_{O2} > V_{O1} \quad (2)$$

Operate the TPS62136 device in forced pulse-width modulation (PWM) mode to control the output voltage slew rate from the higher voltage back down to the lower voltage. In forced PWM mode, the TPS62136 actively sinks the output voltage by moving energy from the output to the input to bring the output voltage back down. Alternatively, if using power save mode, the TPS62136 device does not sink the output voltage. Instead, the output voltage remains at the higher voltage, even after being configured to return to the lower voltage, and only decreases due to outside effects such as the external load and leakage currents.

2.3.2 Soft-Start Time

The selection of capacitor C3 controls the soft-start time. Choosing a larger C3 value increases the soft-start time to be much longer than the time constant formed by R3 and Cadd. Because Cadd must be charged to the 0.7-V FB pin voltage during start-up, the output voltage may overshoot its 5-V target if the soft-start time is not sufficiently long.

2.4 Highlighted Products

2.4.1 TPS62136

The TPS62136 is an efficient, small, and easy-to-use synchronous step-down converter that converts input voltages up to 17 V down to output voltages from 0.8 to 12 V at up to 4 A of current. Its VSEL pin allows easy adjustment of the output voltage by a single digital input, which typically comes from the system MCU. Hiccup overcurrent protection and output discharge enable safe system integration.

3 Hardware and Test Results

3.1 Hardware

The TIDA-01567 design is built on the TPS62136EVM-698 with the minimal changes as indicated in the TIDA-01567 [Schematics](#) and [Bill of Materials](#). On the TPS62136EVM-698 device, change the inductor, output capacitors, FB resistors, soft-start capacitor, and add Radd and Cadd. Then, set the shunt on JP1 to enable the device, the shunt on JP2 to operate in PWM mode, and remove the shunt on JP3. Drive JP3 with a function generator to achieve voltage margining.

3.2 Test Results

3.2.1 Voltage Margining Slew Rate

Figure 3 and Figure 4 show the voltage margining slew rate at both no load and full load, respectively. Each meets the USB Type-C specification.

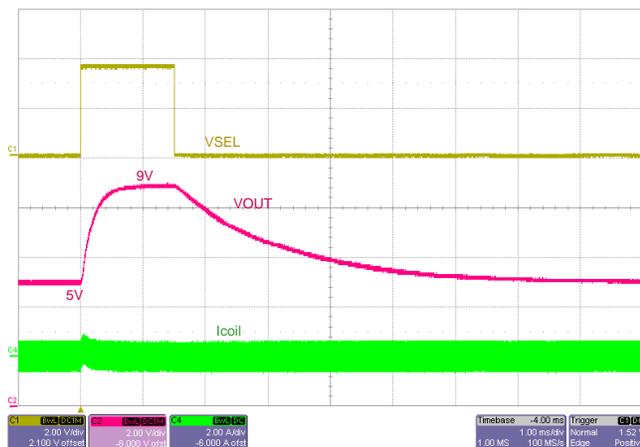


Figure 3. Voltage Margining Slew Rate (Load = 0 A)

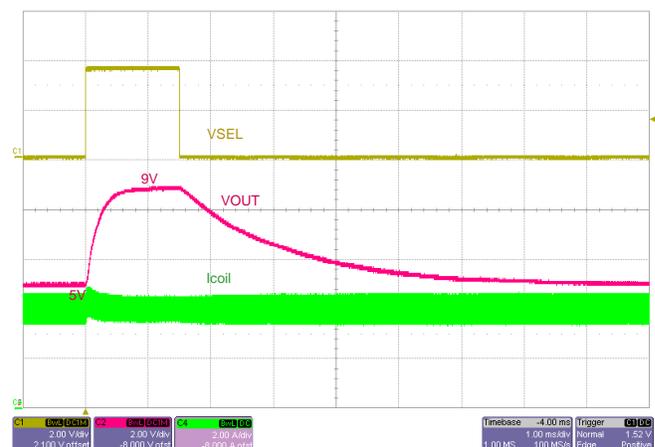


Figure 4. Voltage Margining Slew Rate (Load = 4 A)

3.2.2 Efficiency

Figure 5 and Figure 6 show the efficiency at various input voltages.

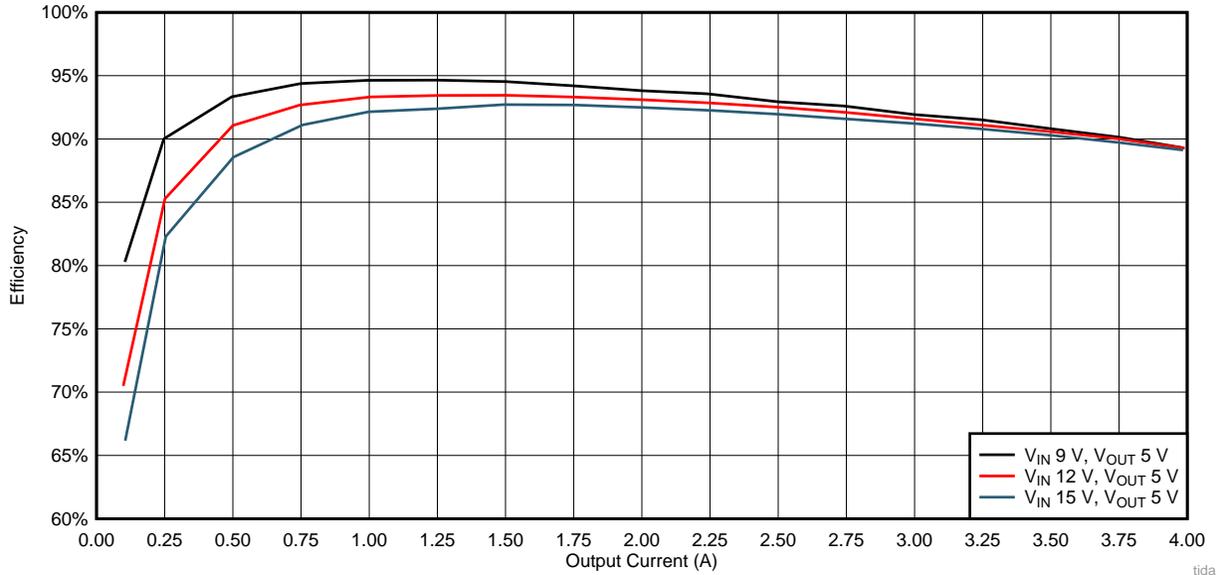


Figure 5. Efficiency (V_{OUT} = 5 V)

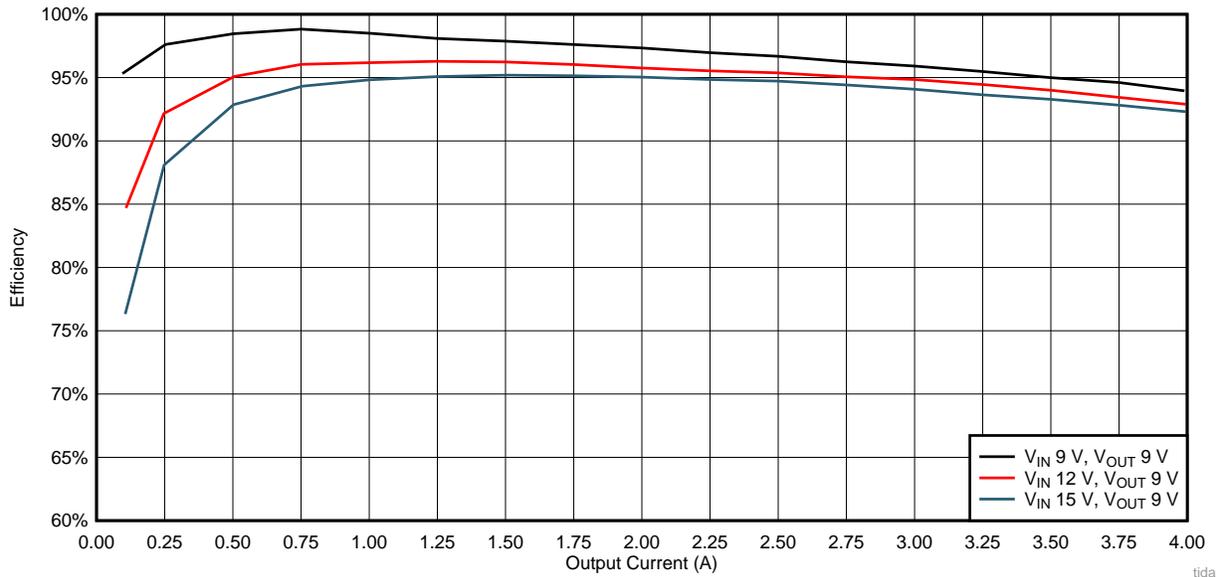


Figure 6. Efficiency (V_{OUT} = 9 V)

3.2.3 Load Transient Response

Figure 7 and Figure 8 show the load transient response. The lack of ringing in the output voltage indicates sufficient stability.

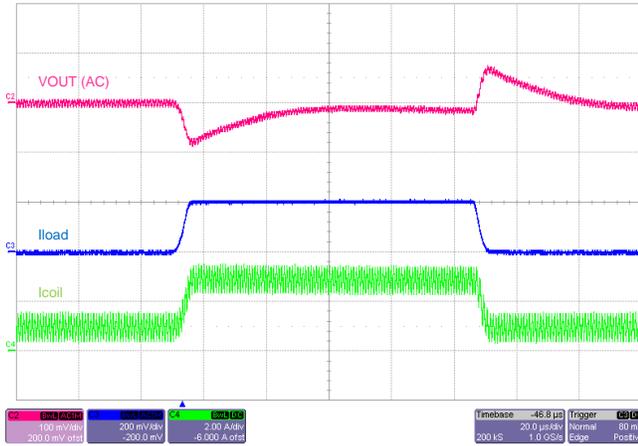


Figure 7. Load Transient Response
($V_{OUT} = 5\text{ V}$, 1-A to 3-A Load Step)

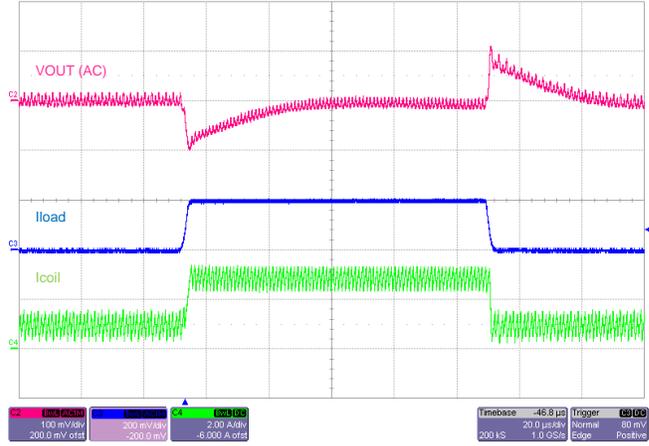


Figure 8. Load Transient Response
($V_{OUT} = 9\text{ V}$, 1-A to 3-A Load Step)

3.2.4 Output and Input Voltage Ripple

Figure 9 through Figure 12 show the output and input voltage ripple.

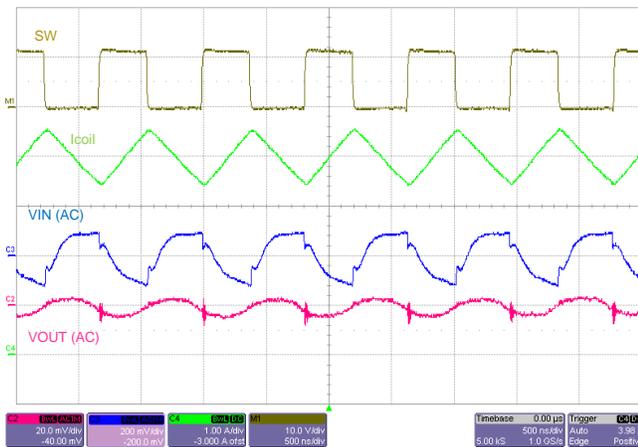


Figure 9. Output and Input Voltage Ripple
($V_{OUT} = 5\text{ V}$, Load = 4 A)

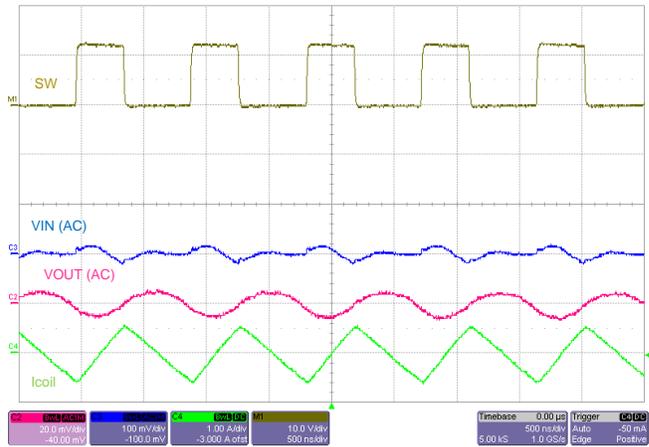
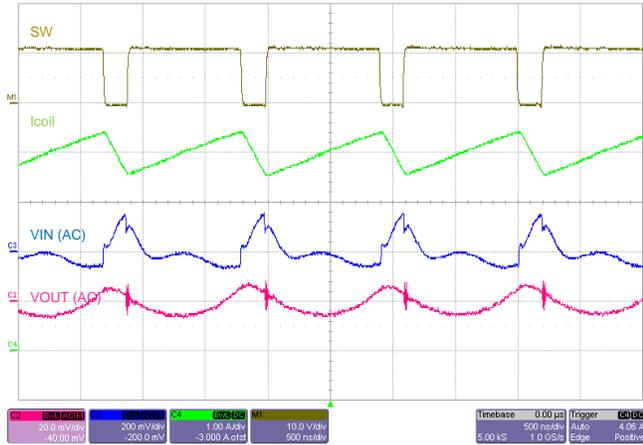
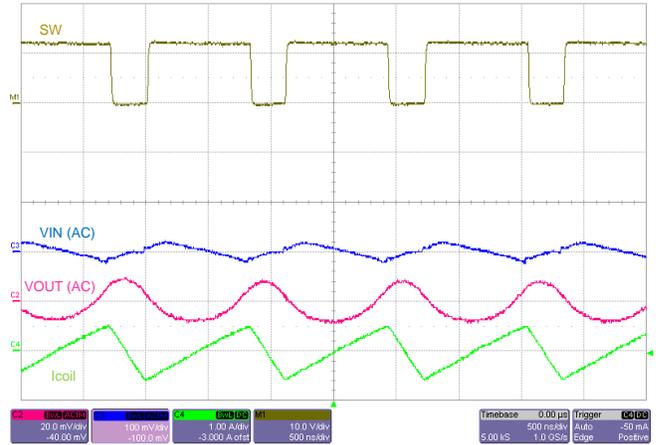


Figure 10. Output and Input Voltage Ripple
($V_{OUT} = 5\text{ V}$, Load = 0 A)



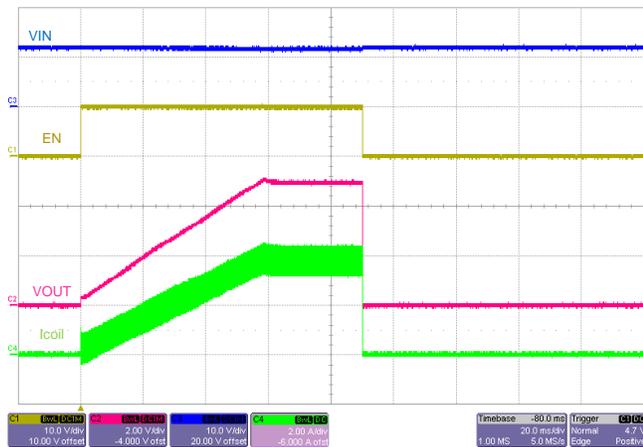
☒ 11. Output and Input Voltage Ripple
($V_{OUT} = 9\text{ V}$, Load = 4 A)



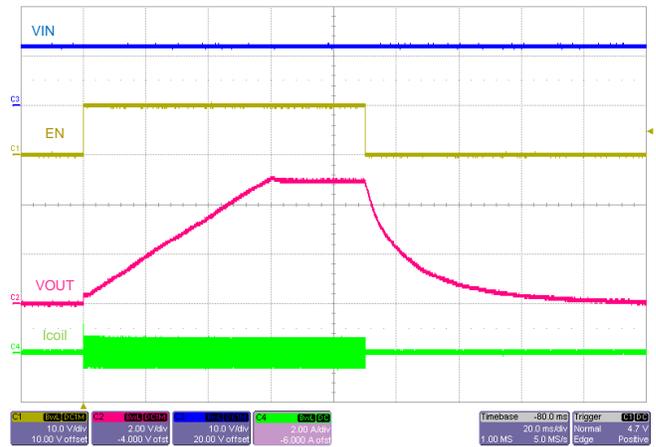
☒ 12. Output and Input Voltage Ripple
($V_{OUT} = 9\text{ V}$, Load = 0 A)

3.2.5 Start-Up and Shutdown

☒ 13 and ☒ 14 show the start-up and shutdown behavior.



☒ 13. Start-Up and Shutdown
($V_{OUT} = 5\text{ V}$, Load = 4 A)



☒ 14. Start-Up and Shutdown
($V_{OUT} = 5\text{ V}$, Load = 0 A)

3.2.6 Bode Plots

図 15 and 図 16 show the bode plot (loop response) of both output voltages. The phase margin is well above 30°, which indicates stability.

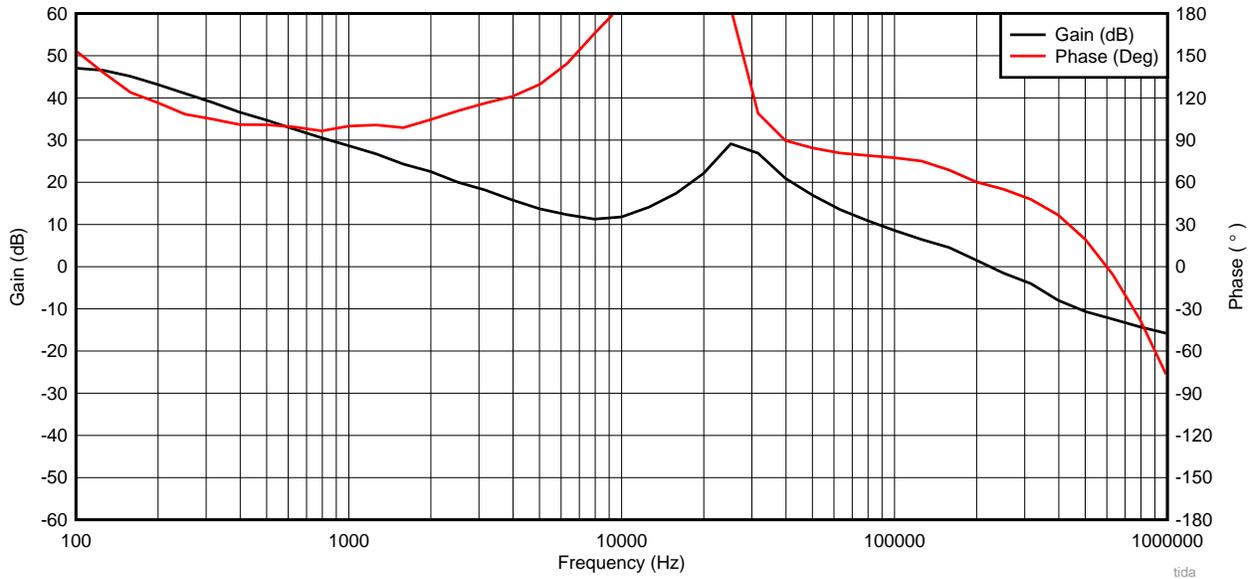


図 15. Bode Plot ($V_{OUT} = 5\text{ V}$, Load = 4 A), Bandwidth = 224 kHz, Phase Margin = 58°

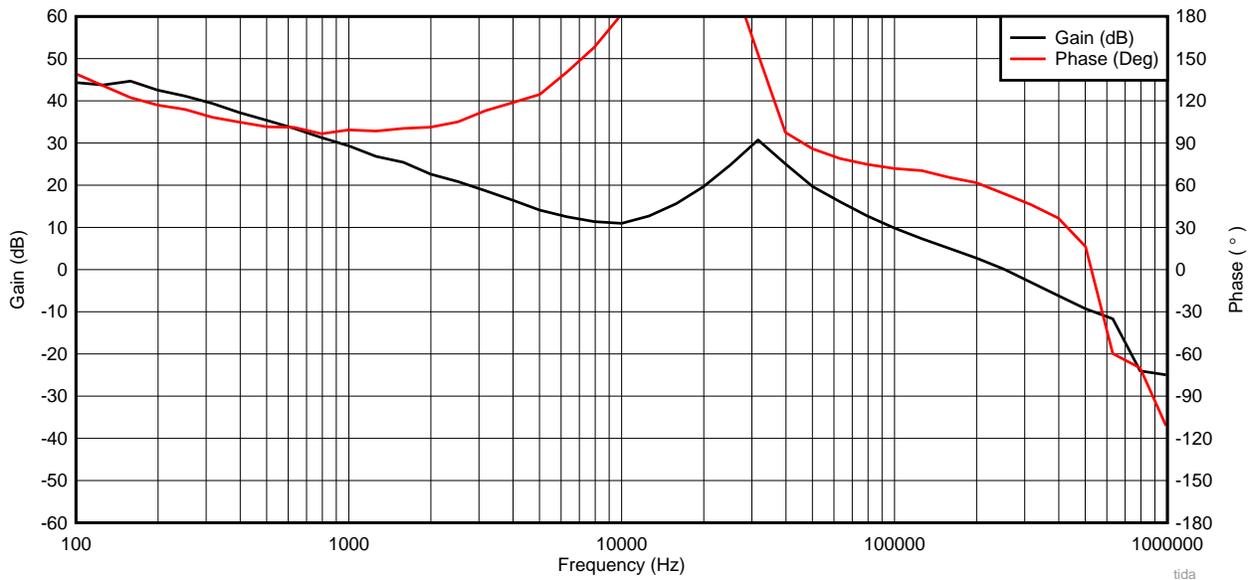
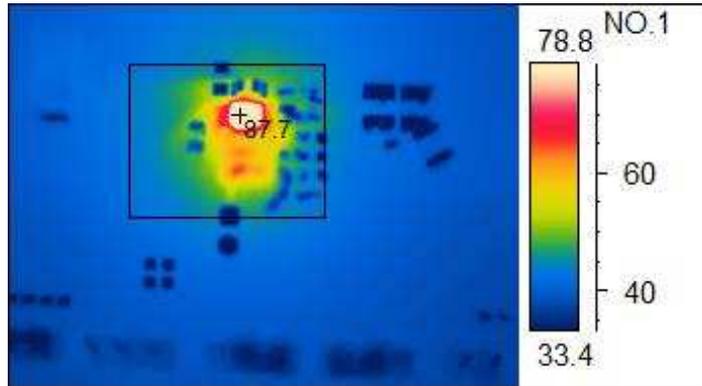


図 16. Bode Plot ($V_{OUT} = 9\text{ V}$, Load = 4 A), Bandwidth = 254 kHz, Phase Margin = 54°

3.2.7 Thermal Performance

☒ 17 shows the thermal performance at full load.



☒ 17. Thermal Performance ($V_{OUT} = 5\text{ V}$, Load = 4 A)

4 Design Files

4.1 Schematics

To download the schematics, see the design files at [TIDA-01567](#).

4.2 Bill of Materials

To download the bill of materials (BOM), see the design files at [TIDA-01567](#).

4.3 PCB Layout Recommendations

4.3.1 Layout Prints

To download the layer plots, see the design files at [TIDA-01567](#).

4.4 Gerber Files

To download the Gerber files, see the design files at [TIDA-01567](#).

4.5 Assembly Drawings

To download the assembly drawings, see the design files at [TIDA-01567](#).

5 Related Documentation

1. Texas Instruments, [TPS62136, TPS621361 1-MHz High Accuracy 3-V to 17-V 4-A Step-Down Converters with DCS-Control™](#)

5.1 商標

USB Type-C is a trademark of USB Implementers Forum, Inc.
すべての商標および登録商標はそれぞれの所有者に帰属します。

TIの設計情報およびリソースに関する重要な注意事項

Texas Instruments Incorporated ("TI")の技術、アプリケーションその他設計に関する助言、サービスまたは情報は、TI製品を組み込んだアプリケーションを開発する設計者に役立つことを目的として提供するものです。これにはリファレンス設計や、評価モジュールに関する資料が含まれますが、これらに限られません。以下、これらを総称して「TIリソース」と呼びます。いかなる方法であっても、TIリソースのいずれかをダウンロード、アクセス、または使用した場合、お客様(個人、または会社を代表している場合にはお客様の会社)は、これらのリソースをここに記載された目的にのみ使用し、この注意事項の条項に従うことに合意したものとします。

TIによるTIリソースの提供は、TI製品に対する該当の発行済み保証事項または免責事項を拡張またはいかなる形でも変更するものではなく、これらのTIリソースを提供することによって、TIにはいかなる追加義務も責任も発生しないものとします。TIは、自社のTIリソースに訂正、拡張、改良、およびその他の変更を加える権利を留保します。

お客様は、自らのアプリケーションの設計において、ご自身が独自に分析、評価、判断を行う責任がお客様にあり、お客様のアプリケーション(および、お客様のアプリケーションに使用されるすべてのTI製品)の安全性、および該当するすべての規制、法、その他適用される要件への遵守を保証するすべての責任をお客様のみが負うことを理解し、合意するものとします。お客様は、自身のアプリケーションに関して、(1) 故障による危険な結果を予測し、(2) 障害とその結果を監視し、および、(3) 損害を引き起こす障害の可能性を減らし、適切な対策を行う目的で、安全策を開発し実装するために必要な、すべての技術を保持していることを表明するものとします。お客様は、TI製品を含むアプリケーションを使用または配布する前に、それらのアプリケーション、およびアプリケーションに使用されているTI製品の機能性を完全にテストすることに合意するものとします。TIは、特定のTIリソース用に発行されたドキュメントで明示的に記載されているもの以外のテストを実行していません。

お客様は、個別のTIリソースにつき、当該TIリソースに記載されているTI製品を含むアプリケーションの開発に関連する目的でのみ、使用、コピー、変更することが許可されています。明示的または黙示的を問わず、禁反言の法理その他どのような理由でも、他のTIの知的所有権に対するその他のライセンスは付与されません。また、TIまたは他のいかなる第三者のテクノロジーまたは知的所有権についても、いかなるライセンスも付与されるものではありません。付与されないものには、TI製品またはサービスが使用される組み合わせ、機械、プロセスに関連する特許権、著作権、回路配置利用権、その他の知的所有権が含まれますが、これらに限られません。第三者の製品やサービスに関する、またはそれらを参照する情報は、そのような製品またはサービスを利用するライセンスを構成するものではなく、それらに対する保証または推奨を意味するものでもありません。TIリソースを使用するため、第三者の特許または他の知的所有権に基づく第三者からのライセンス、あるいはTIの特許または他の知的所有権に基づくTIからのライセンスが必要な場合があります。

TIのリソースは、それに含まれるあらゆる欠陥も含めて、「現状のまま」提供されます。TIは、TIリソースまたはその仕様に関して、明示的か暗黙的にかかわらず、他のいかなる保証または表明も行いません。これには、正確性または完全性、権原、続発性の障害に関する保証、および商品性、特定目的への適合性、第三者の知的所有権の非侵害に対する黙示的保証が含まれますが、これらに限られません。

TIは、いかなる苦情に対しても、お客様への弁護または補償を行う義務はなく、行わないものとします。これには、任意の製品の組み合わせに関連する、またはそれらに基づく侵害の請求も含まれますが、これらに限られず、またその事実についてTIリソースまたは他の場所に記載されているか否かを問わないものとします。いかなる場合も、TIリソースまたはその使用に関連して、またはそれらにより発生した、実際の、直接的、特別、付随的、間接的、懲罰的、偶発的、または、結果的な損害について、そのような損害の可能性についてTIが知らされていたかどうかにかかわらず、TIは責任を負わないものとします。

お客様は、この注意事項の条件および条項に従わなかったために発生した、いかなる損害、コスト、損失、責任からも、TIおよびその代表者を完全に免責するものとします。

この注意事項はTIリソースに適用されます。特定の種類の資料、TI製品、およびサービスの使用および購入については、追加条項が適用されます。これには、半導体製品(<http://www.ti.com/sc/docs/stdterms.htm>)、評価モジュール、およびサンプル(<http://www.ti.com/sc/docs/sampterm.htm>)についてのTIの標準条項が含まれますが、これらに限られません。