

**TI Designs: TIDA-01478****デジタル出力およびDC-DC付きのIO-Linkのリファレンス・デザイン****概要**

産業用オートメーションの増加につれ、堅牢なトランシーバ・モジュールの要件はさらに重要になりました。この高密度リファレンス・デザインでは、IO-Linkトランシーバ・モジュールを搭載する機能を紹介します。このリファレンス・デザインは、IO-Linkトランシーバ・モジュール、デジタル出力チャネル、DC-DC降圧コンバータが搭載されており、各種のアプリケーションに利用可能な、広範な柔軟性があります。この堅牢に保護された設計は、大量の静電放電(ESD)の可能性がある産業用の状況でも使用できます。このモジュールにはDC-DC降圧コンバータがあるため、マイクロコントローラ(MCU)、センサ、ディスプレイなど広範な外部デバイスに電力を供給できます。このリファレンス・デザインでは、IO-Linkの物理層のみを実装します。

**リソース**

TIDA-01478

デザイン・ファイル

TIOL111

プロダクト・フォルダ

TOS101

プロダクト・フォルダ

LM5165X

プロダクト・フォルダ

**特長**

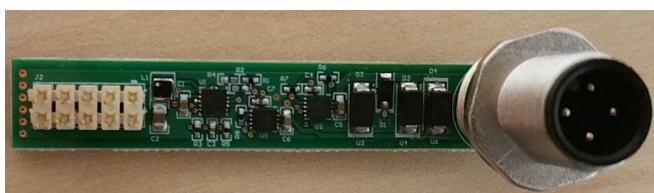
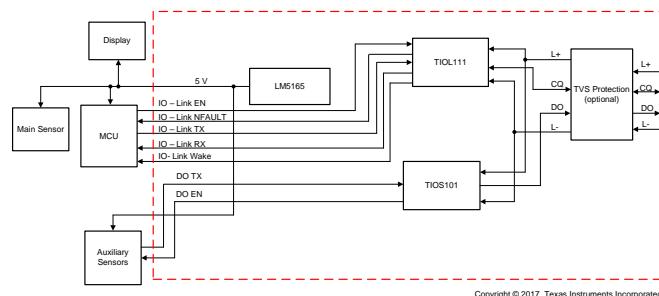
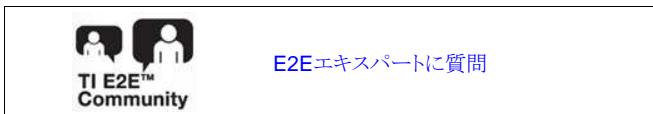
- IO-Linkおよびデジタル出力(M12 Type A)
- MCUおよび外部デバイス用の10ピン・ヘッダー
- 500mWの出力電力
- ±16kV IEC 61000-4-2、±4kV IEC 61000-4-4、±1.5kV/40Ω IEC 61000-4-5を満たす設計

**アプリケーション**

- ファクトリ・オートメーションとプロセス制御
- ビルディング・オートメーション
- センサおよびフィールド・トランスマッタ
- その他産業用



E2Eエキスパートに質問



使用許可、知的財産、その他免責事項は、最終ページにある**IMPORTANT NOTICE(重要な注意事項)**をご参照くださいますようお願いいたします。英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、[www.ti.com](http://www.ti.com)で閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。



## 1 System Description

This reference design demonstrates the ability to have a high-density, IO-Link transceiver module, digital output (DO) <sup>(1)</sup> channel, and a DC-DC buck converter. With the DC-DC this module can power a wide array of external devices, such as microcontrollers (MCUs), sensors, displays, and more. IO-Link and DO communication channels offer a wide range of flexibility for different applications. This reference design will fit applications that require a combination of sensors, such as a flow meters, level sensors, motion sensors, light sensors, or ultrasonic sensors. The TIOL111 and TIOS101 have high tolerances to ESD as outlined in IEC 61000-4-4 and IEC 61000-4-5 (500 Ω), allowing them to be used in industrial settings where there is a potential for high amounts of ESD. With the addition of transient voltage suppression (TVS) diodes, the level of ESD protection can be raised substantially. This reference design only implements the physical layer of IO-Link.

### 1.1 IO-Link Interface

This system includes an IO-Link physical layer interface ([TIOL111](#)), the standard M12, four-position, connector, and 10-pin header for an MCU to interface with the module. This interface has NFault and Wake function pins. Wake pins allow a master controller to initiate communication with the device. NFault pins indicate whether the device is in undervoltage lockout (UVLO), thermal shutdown, or overcurrent.

### 1.2 Power Supply

The TIOL111 and TIOS101 include a built-in, high-voltage, linear voltage regulator (LDO) that powers the IC from L+ with a range of 7V to 36V.

A wide-input voltage range DC-DC buck converter ([LM5165X](#)) can generate 5-V Vcc for the external system from the nominal 24V from the IO-Link L+ line. This device powers an external MCU and a variety of accessories that the end user can choose. This output is accessible using the 10-pin header.

### 1.3 Digital Output (DO)

Along with the IO-Link interface, this module implements DO ([TIOS101](#)) for a second line of communication for sensor data and other one-way data streams. <sup>(2)</sup> This second output channel can be used in applications that require different outputs for two different levels on a sensor. The DO is accessible using the 10-pin header.

<sup>(1)</sup> Digital output (DO) can be referred to as SIO, but this reference design will refer to digital output as DO.

<sup>(2)</sup> This DO output is the same as DI/DQ pin of IO-Link.

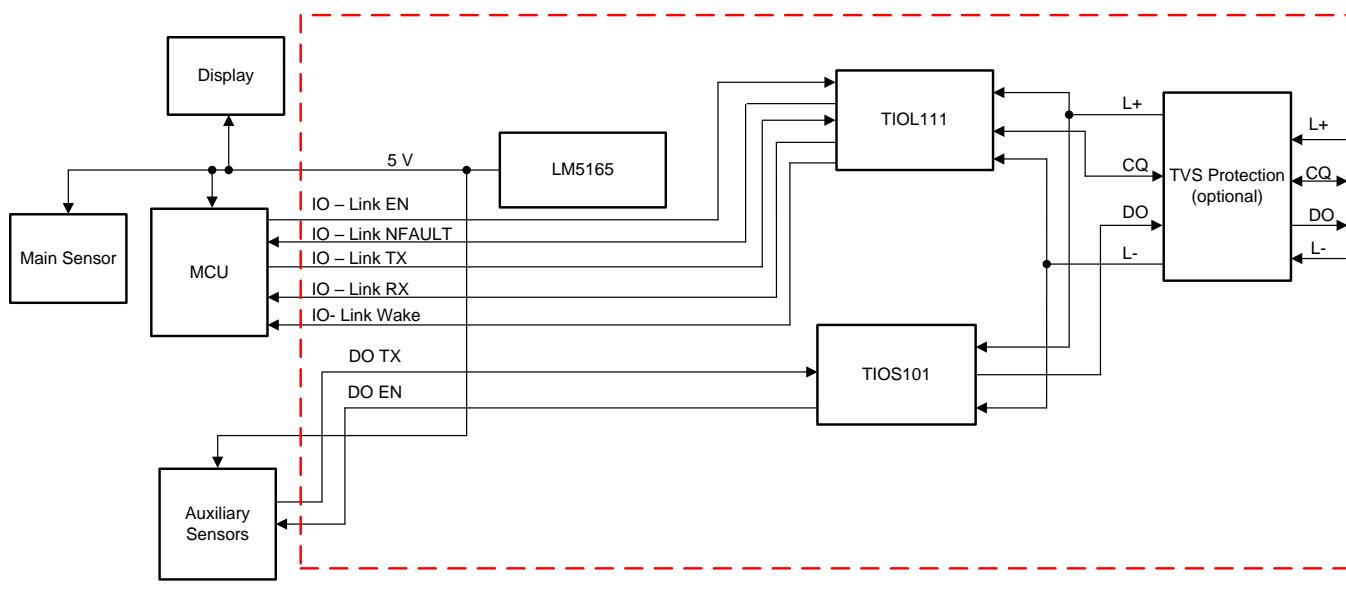
## 1.4 Key System Specifications

**表 1. Key System Specifications**

PARAMETER	SPECIFICATIONS
IO-Link PHY	Meet the physical layer specifications of IO-Link
System level protection	$\pm 16\text{-kV}$ IEC 61000-4-2, $\pm 4\text{-kV}$ IEC 61000-4-4, $\pm 1.5\text{-kV}/40\text{-}\Omega$ IEC 61000-4-5
Small board design	Easy to use in a wide variety of situations
Sensor front end	Digital output, Standard Input Output (SIO) using header pins
DC-DC power	100-mA output current

## 2 System Overview

### 2.1 Block Diagram



Copyright © 2017, Texas Instruments Incorporated

**図 1. TIDA-01478 Block Diagram**

## 2.2 Highlighted Products

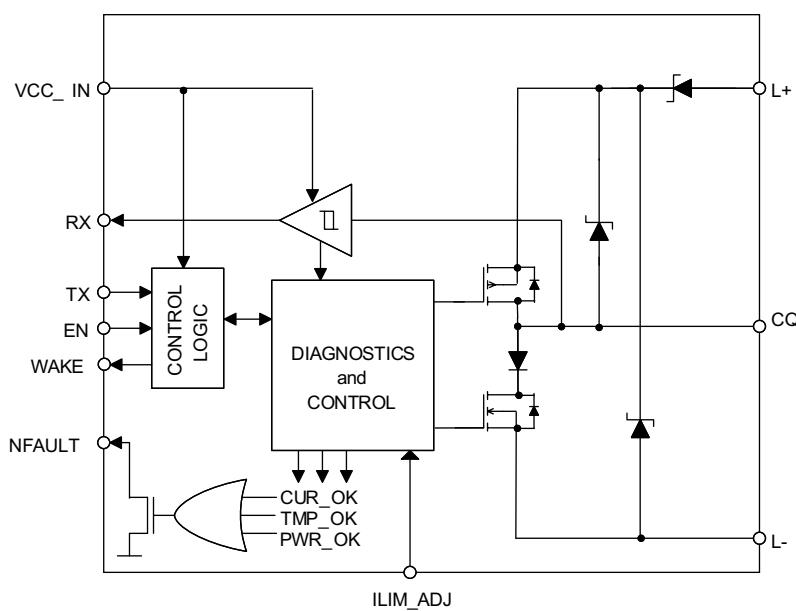
### 2.2.1 TIOL111

The TIOL111 family of transceivers implements the IO-Link interface for industrial, bidirectional, point-to-point communication. When the device is connected to an IO-Link master through a three-wire interface, the master can initiate communication and exchange data with the remote node while the TIOL111 acts as a complete physical layer for the communication.

These devices are capable of withstanding up to 1.2 kV (500 Ω) of IEC 61000-4-5 surge and feature integrated reverse polarity protection.

A simple, pin-programmable interface allows easy interfacing to the controller circuits. An external resistor can configure the output-current limit.

Fault reporting and internal functions provide protection for undervoltage, overcurrent and overtemperature conditions.



Copyright © 2017, Texas Instruments Incorporated

**图 2. Block Diagram of TIOL111**

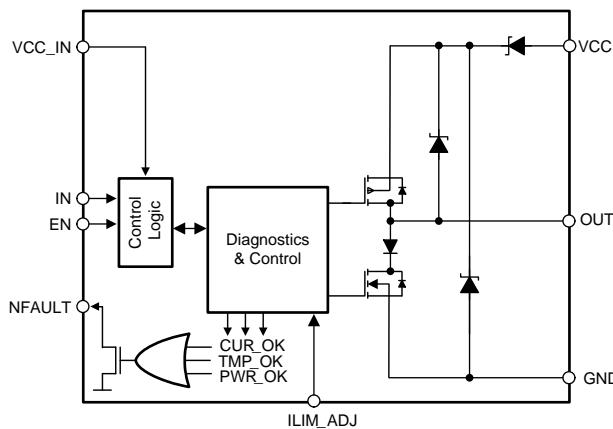
- 7-V to 36-V supply voltage
- Tolerant to ±65-V transients < 100 μs
- Reverse polarity protection of up to 55 V on L+, CQ, and L-
- Integrated electromagnetic compatibility (EMC) protection on L+ and CQ
  - ±16-kV IEC 61000-4-2 ESD contact discharge
  - ±4-kV IEC 61000-4-4 electrical fast transient
  - ±1.2-kV or 500-Ω IEC 61000-4-5 surge (1.2/50 μs)
- Fast demagnetization of inductive loads up to 1.5 H
- Large capacitive load driving capability

## 2.2.2 TIOS101

The TIOS101 devices are configurable as high-side, low-side or push-pull drivers. These devices are capable of withstanding up to 1.2 kV (500  $\Omega$ ) of IEC 61000-4-5 surge and feature integrated reverse polarity protection.

A simple pin-programmable interface allows easy interfacing to the controller circuits. The output current limit can be configured using an external resistor.

Fault reporting and internal protection functions are provided for undervoltage, over circuit current and overtemperature.



Copyright © 2017, Texas Instruments Incorporated

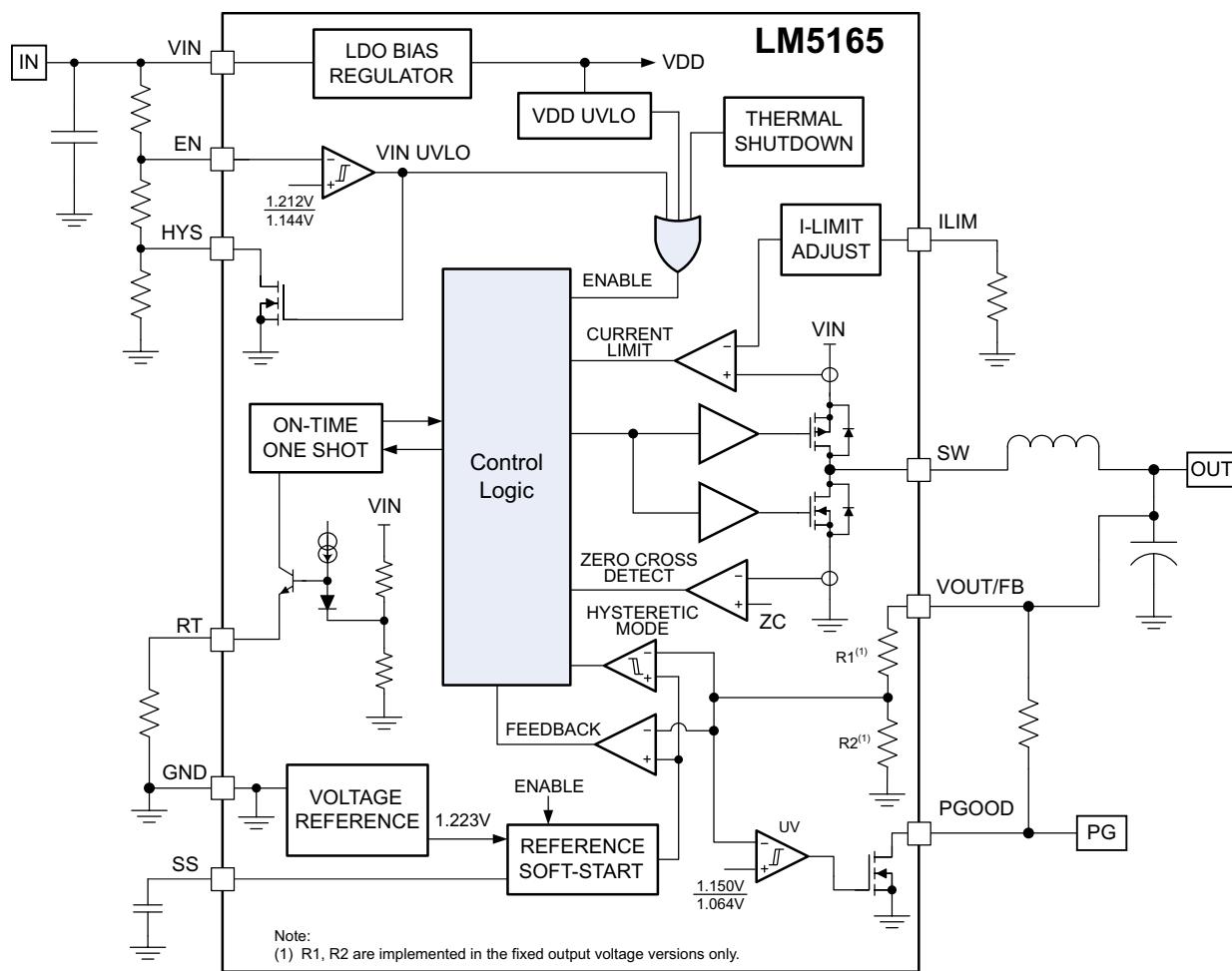
**図 3. TIOS101 Functional Diagram**

- 7-V to 36-V supply voltage
- Tolerant to  $\pm 65\text{-V}$  transients  $< 100 \mu\text{s}$
- Reverse polarity protection of up to 55 V on VCC, OUT, and GND
- Integrated EMC protection on L+ and CQ
  - $\pm 16\text{-kV}$  IEC 61000-4-2 ESD contact discharge
  - $\pm 4\text{-kV}$  IEC 61000-4-4 electrical fast transient
  - $\pm 1.2\text{-kV}/500\text{-}\Omega$  IEC 61000-4-5 surge (1.2/50  $\mu\text{s}$ )
- Fast demagnetization of inductive loads up to 1.5 H
- Large capacitive load driving capability

### 2.2.3 LM5165X

The LM5165X is a compact, easy-to-use, 3-V to 65-V, ultra-low IQ, synchronous buck converter with high efficiency over wide input voltage and load current ranges. With integrated high-side and low-side power MOSFETs, up to 150 mA of output current can be delivered at fixed output voltages of 3.3 V or 5 V or an adjustable output. The converter simplifies implementation while providing options to optimize the performance the target application. Pulse frequency modulation (PFM) mode is for optimal light-load efficiency, or constant on-time (COT) control is for nearly constant operating frequency. Both control schemes do not require loop compensation while providing excellent line and load transient response and short PWM on-time for large, step-down, conversion ratios.

The high-side, p-channel MOSFET can operate at 100% duty cycle for lowest dropout voltage and does not require a bootstrap capacitor for gate drive. Also, the current limit setpoint can adjust to optimize inductor selection for a particular output current requirement. Selectable and adjustable startup timing options include minimum delay (no soft start), internally fixed (900  $\mu$ s), and externally-programmable soft start using an external capacitor. An open-drain PGOOD indicator can be used for sequencing and output voltage monitoring. The LM5165X is qualified to automotive AEC-Q100 grade 1 and is available in a VSON-10 package with 0.5-mm pin pitch.



Copyright © 2017, Texas Instruments Incorporated

図 4. LM5165X Block Diagram

- Wide input voltage range of 3 V to 65 V

- Fixed (3.3 V, 5 V) or adjustable output voltages
- Maximum output current as high as 150 mA
- -40°C to 150°C junction temperature range
- Selectable PFM or COT mode operation
- Switching frequency as high as 600 kHz
- 10-lead, 3-mm × 3-mm VSON package

## 2.3 Design Considerations

The main design consideration is to have a high-density board with a lot of functionality with protection against ESD, EFT, and surge.

This reference design has two communication channels that use the TIOL111 and TIOS101: IO-Link and Digital Out. These two channels support a wide variety of applications on which these board can work.

These parts were chosen of their integrated ESD, EFT, and surge protection and small size. TIOL111 and TIOS101 already have ±16-kV IEC 61000-4-2, ±4-kV IEC 61000-4-4, and ±1.2-kV/500-Ω IEC 61000-4-5.

The use of a DC-DC buck converter provides more power than what could be provided by the integrated LDOs in the TIOL111 and TIOS101. This switching DC-DC will help with thermal effects. The LDO in the TIOL111-5 could dissipate a high amount of heat if the device had to convert 24 V to 5 V. The efficiency ( $\eta$ ) of an LDO is approximately 式 1. 式 1 implies that the efficiency is proportional to the ratio of the output to input voltage. In this case the reference design goes from 24 V to 5V, which gives an  $\eta$  of approximately 20%. All of this power is dissipated as heat.

$$\eta(\%) = I_o V_o \times 100 \quad (1)$$

Where:

- $V_i$  is input voltage
- $V_o$  is output voltage
- $I_o$  is output current

式 2 shows a comparison to a DC-DC buck converter. As described in 3.2, this system has an efficiency of about 75%, which helps with thermal performance of this system.

$$\eta(\%) = \frac{P_o}{P_o + P_D} \times 100 \quad (2)$$

Where:

- $P_o$  is the output power
- $P_D$  is the power dissipated in the buck converter
  - Based upon the switching frequency, duty cycle, and the  $R_{DS(on)}$  of the integrated MOSFETs in the converter.

## 2.4 System Design Theory

There are many design aspects to consider in this reference design. The one with most impact to the overall size would be the DC-DC LM5165X. This section will mostly discuss the design theory of the DC-DC buck converter.

## 2.4.1 TIOL111 and TIOS101

This reference design uses [TIOL111](#) and [TIOS101](#) for their high ESD, EFT, and surge protection. These parts come in a very small package (2.5-mm × 3-mm, 10-pin, VSON package), which makes them well suited for small designs. TIOL111 and TIOS101 can accept a wide range of supply voltages from 7 V to 36 V.

## 2.4.2 LM5165X

[LM5165X](#) provides a small package with a high range of input voltage and high switching frequency. This reference design uses this part for the current the device can supply, the wide range of supply voltages over which the device can work with, and the switching frequency the device can support. A more in-depth design theory for this part can be found in the datasheet for the LM5165X. The *LM5165 3-V to 65-V Input, 150-mA Synchronous Buck Converter With Ultra-Low  $I_Q$*  [1] datasheet will provide an overview of the design process taken for this board design.

### 2.4.2.1 Application Specific Assumptions and Choices

For this application size is the major concern, so the chosen switching frequency is to be around 350 kHz. Because this device is made to be powered off of the L+ line of IO-Link, efficiency is not as big of a concern as size. The output voltage is to be 5 V, and the output current is to be  $I_{out} = 100$  mA.

### 2.4.2.2 Inductor Sizing

Inductor sizing is an important step in designing a DC-DC converter. In this reference design the DC-DC is operating in PFM<sup>(1)</sup> mode ( $R_t=0\Omega$  to ground) with a target frequency of 350 kHz. In PFM mode the chosen filter inductance dictates the PFM pulse frequency. To choose the right size inductor 式3 can be used to find the inductance required to operate at this frequency.  $I_{L(peak)}$  is the peak-to-peak ripple current corresponding to  $R_{ILIM}$  value. In this reference design, 240 mA ( $R_{ILIM} = 0 \Omega$ ) is the  $I_{L(peak)}$ ; therefore using 式3,  $L_f = 47\mu H$ . On this board the  $F_{sw} \approx 320$  kHz. Make sure to choose an inductor with a current rating higher than the peak current limit; in this case,  $I_{peak} = 240$  mA.

$$L_f = \frac{V_{out}}{F_{SW(PFM)} \times I_{PK(PFM)}} \times \left(1 - \frac{V_{out}}{V_{in}}\right) \quad (3)$$

Where:

- $V_{in} = 24$  V
- $V_{out} = 5$  V
- $F_{sw} = 350$  kHz
- $I_{pk(PFM)} = 240$  mA

### 2.4.2.3 Output Capacitance Selection

The output capacitance must be large enough to accept the energy stored in the inductor without a large deviation in output voltage. The approximate output voltage ripple is given by 式4.

$$\Delta V_{out} = I_{out} \times \frac{\mu s}{C_{out}} + \frac{V_{out}}{123} \quad (4)$$

Setting this voltage change equal to 0.5% of the output voltage results in 式5.

<sup>(1)</sup> Note that in PFM mode, the inductor current ramps from zero to the chosen peak threshold every switching cycle. Consequently, the maximum output current is equal to half the peak inductor current.

$$C_{\text{out}} = 100 \times L_f \left( \frac{I_{\text{pk(PFM)}}}{V_{\text{out}}} \right)^2 \quad (5)$$

Where:

- $L_f = 47 \mu\text{H}$
- $I_{\text{pk(PFM)}} = 240 \text{ mA}$
- $V_{\text{out}} = 5 \text{ V}$

This calculation results in a  $C_{\text{out}} = 10.8 \mu\text{F}$ . To add headroom and help with load transients, this design uses a 22- $\mu\text{F}$ , 10-V ceramic output capacitor with X7R dielectric and 0805 footprint.

### 3 Hardware, Testing Requirements, and Test Results

#### 3.1 Required Hardware

This design is meant to be used with an MCU and accessories in an IO-Link application.

For initial setup the following hardware is recommended

- M12 cable
- MCU
- Sensors, displays, and other peripherals

#### 3.2 Testing and Results

##### 3.2.1 Tests Results for LM5165X

In this system implementation, the LM5165X had an efficiency of 75%, an output voltage ripple of <2% during no load condition, and about 5% during full load.

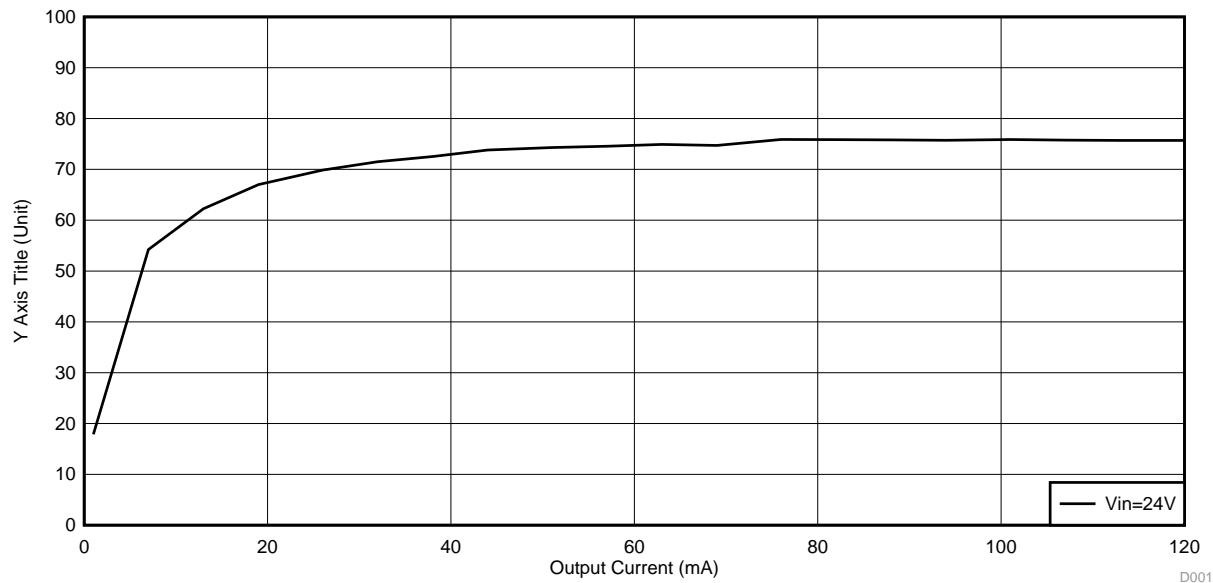


図 5. Efficiency

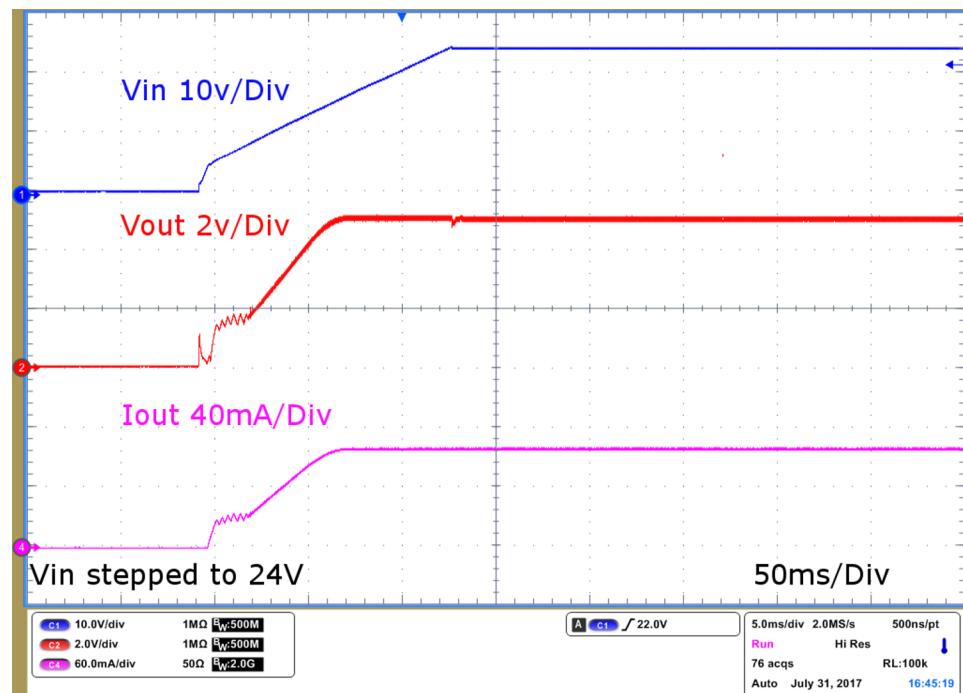


図 6. Start-Up, Full Load (100 mA)

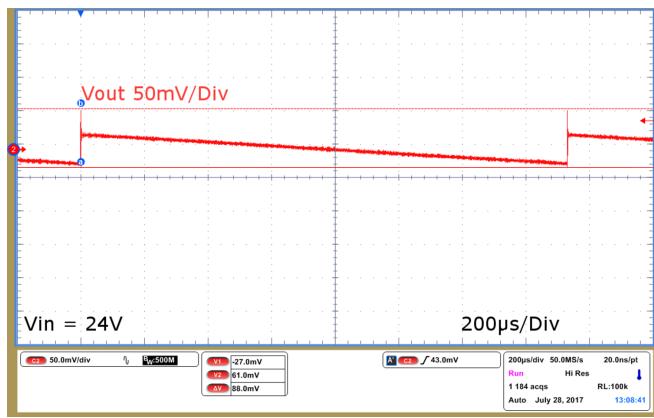


図 7. Output Ripple

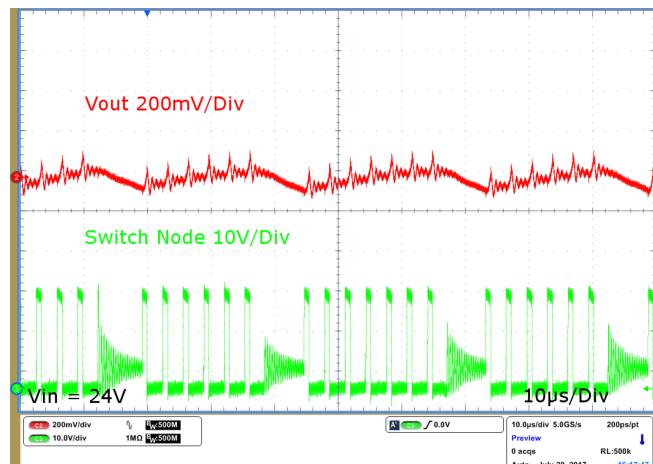


図 8. Switch Node, Full Load

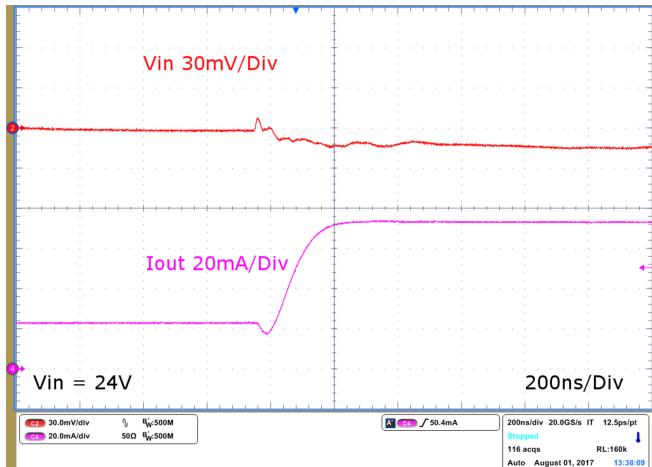


図 9. Load Transient, 25 mA to 75 mA

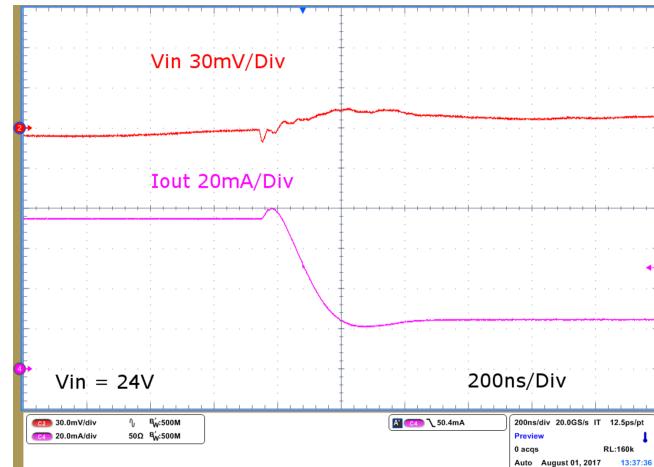


図 10. Load Transient, 75 mA to 25 mA

### 3.2.2 TIOL111 and TIOS101

#### 3.2.2.1 Data Rates

The TIOL111 and TIOS101 can support data rates up-to 230 kbps, as outlined in IO-Link specifications.

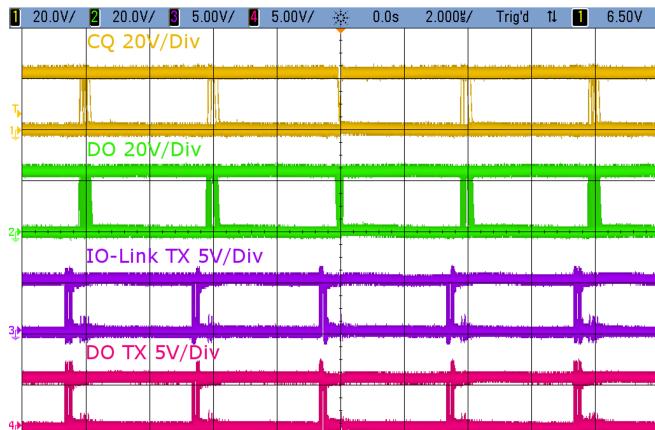


図 11. CQ and DO PRBS-7 230 kbps

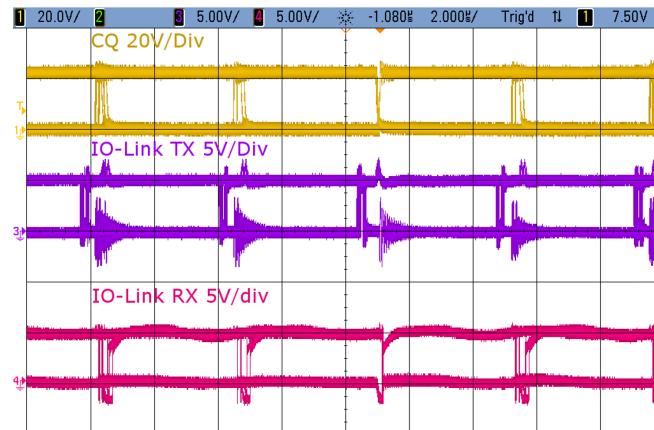


図 12. CQ, TX, and RX PRBS-7 230 kbps

### **3.2.2.2 Thermal Performance**

図 13 and 図 14 show the thermal performance. The ambient temperature of the room was 25°C.

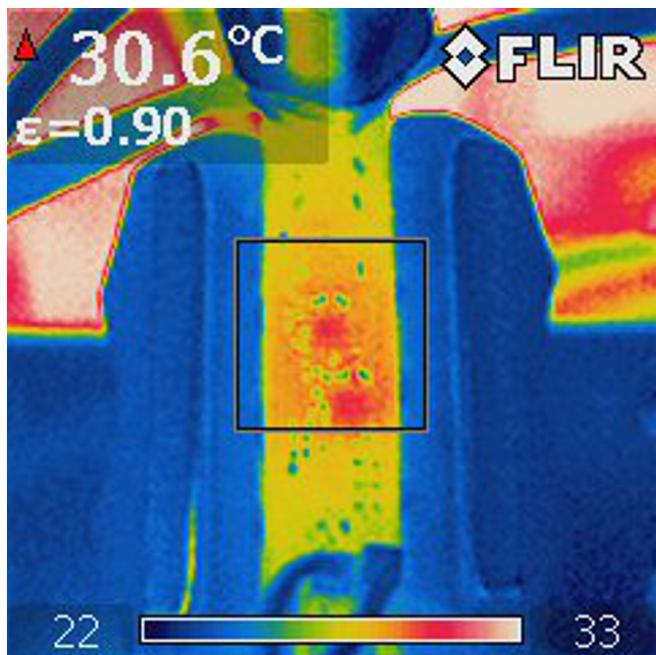


図 13. No Load

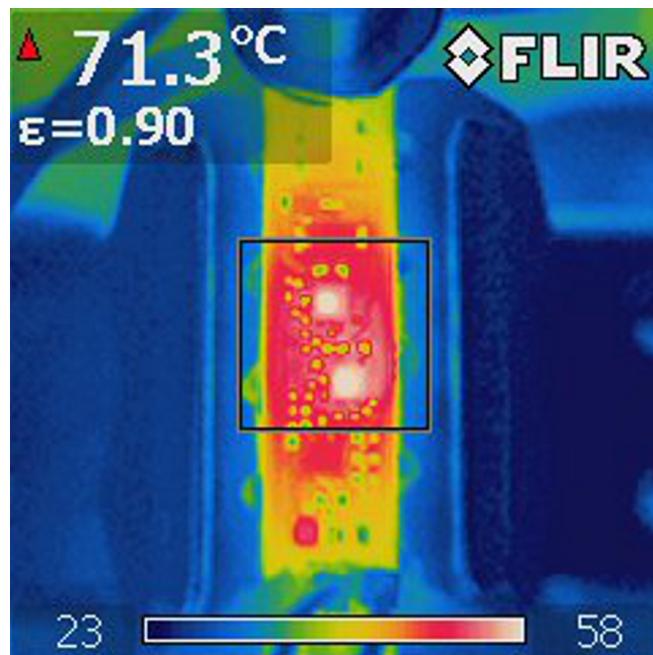


図 14. 100-mA Load on DC-DC, 240-mA Load on CQ and DO Each

### **3.2.2.3 Surge (IEC 61000-4-5)**

For the TIOL111 and TIOS101 to have a higher level of surge protection per IEC 61000-4-5 ( $40\ \Omega$ ), TVS diodes are required to accomplish this. In this application the SMJA30 was used. With the addition of the SMJA30, the system can withstand up to 1.5 kV in surge protection without compromising on size.

## 4 Design Files

### 4.1 Schematics

To download the schematics, see the design files at [TIDA-01478](#).

### 4.2 Bill of Materials

To download the bill of materials (BOM), see the design files at [TIDA-01478](#).

### 4.3 PCB Layout Recommendations

The primary layout recommendation for this reference design is to have as small a current path for the DC-DC as possible, which will reduce the radiated EMI generated by high di/dt components relating to the pulsing currents in switching converters. The larger the area covered by the path of a pulsing current, the more electromagnetic emission is generated. The key to minimize radiated EMI is to identify the pulsing current path and minimize the area of that path.

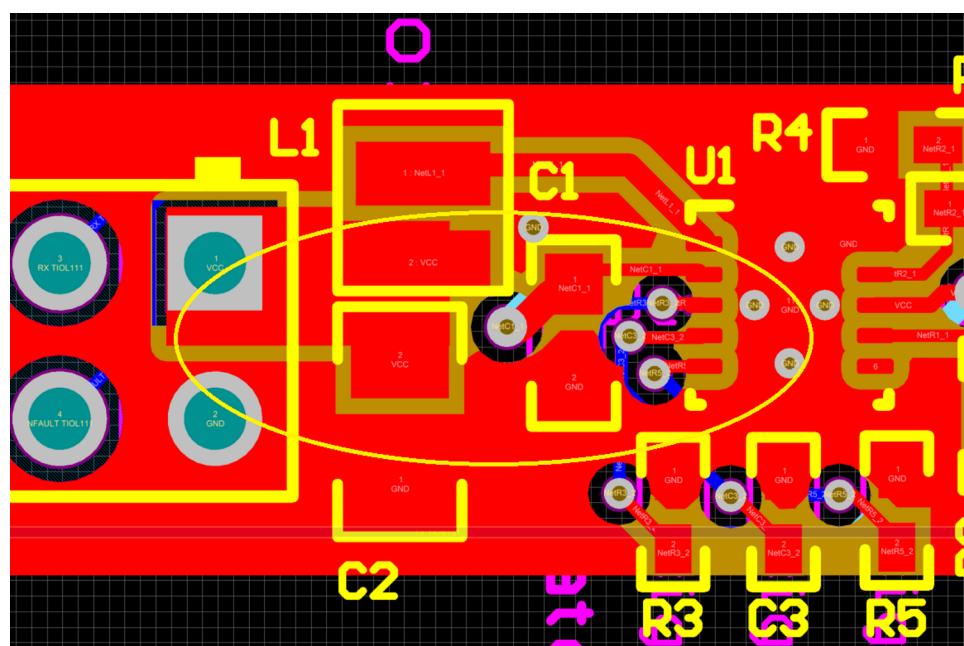


図 15. Small Current Loop

For detailed PCB layout recommendations, refer to the *LM5165 3-V to 65-V Input, 150-mA Synchronous Buck Converter With Ultra-Low  $I_Q$*  [1] datasheet.

#### 4.3.1 Layout Prints

To download the layer plots, see the design files at [TIDA-01478](#).

### 4.4 Altium Project

To download the Altium project files, see the design files at [TIDA-01478](#).

### 4.5 Gerber Files

To download the Gerber files, see the design files at [TIDA-01478](#).

#### 4.6 Assembly Drawings

To download the assembly drawings, see the design files at [TIDA-01478](#).

### 5 Related Documentation

1. Texas Instruments, [LM5165 3-V to 65-V Input, 150-mA Synchronous Buck Converter With Ultra-Low  \$I\_Q\$](#) , LM5165 Datasheet (SNVSA47)

#### 5.1 商標

All trademarks are the property of their respective owners.

## TIの設計情報およびリソースに関する重要な注意事項

Texas Instruments Incorporated ("TI")の技術、アプリケーションその他設計に関する助言、サービスまたは情報は、TI製品を組み込んだアプリケーションを開発する設計者に役立つことを目的として提供するものです。これにはリファレンス設計や、評価モジュールに関する資料が含まれますが、これらに限られません。以下、これらを総称して「TIリソース」と呼びます。いかなる方法であっても、TIリソースのいずれかをダウンロード、アクセス、または使用した場合、お客様(個人、または会社を代表している場合にはお客様の会社)は、これらのリソースをここに記載された目的にのみ使用し、この注意事項の条項に従うことに合意したものとします。

TIによるTIリソースの提供は、TI製品に対する該当の発行済み保証事項または免責事項を拡張またはいかなる形でも変更するものではなく、これらのTIリソースを提供することによって、TIにはいかなる追加義務も責任も発生しないものとします。TIは、自社のTIリソースに訂正、拡張、改良、およびその他の変更を加える権利を留保します。

お客様は、自らのアプリケーションの設計において、ご自身が独自に分析、評価、判断を行う責任をお客様にあり、お客様のアプリケーション(および、お客様のアプリケーションに使用されるすべてのTI製品)の安全性、および該当するすべての規制、法、その他適用される要件への遵守を保証するすべての責任をお客様のみが負うことを理解し、合意するものとします。お客様は、自身のアプリケーションに関して、(1) 故障による危険な結果を予測し、(2) 障害とその結果を監視し、および、(3) 損害を引き起こす障害の可能性を減らし、適切な対策を行う目的での、安全策を開発し実装するために必要な、すべての技術を保持していることを表明するものとします。お客様は、TI製品を含むアプリケーションを使用または配布する前に、それらのアプリケーション、およびアプリケーションに使用されているTI製品の機能性を完全にテストすることに合意するものとします。TIは、特定のTIリソース用に発行されたドキュメントで明示的に記載されているもの以外のテストを実行していません。

お客様は、個別のTIリソースにつき、当該TIリソースに記載されているTI製品を含むアプリケーションの開発に関連する目的でのみ、使用、コピー、変更することが許可されています。明示的または默示的を問わず、禁反言の法理その他どのような理由でも、他のTIの知的所有権に対するその他のライセンスは付与されません。また、TIまたは他のいかなる第三者のテクノロジまたは知的所有権についても、いかなるライセンスも付与されるものではありません。付与されないものには、TI製品またはサービスが使用される組み合わせ、機械、プロセスに関連する特許権、著作権、回路配置利用権、その他の知的所有権が含まれますが、これらに限られません。第三者の製品やサービスに関する、またはそれらを参照する情報は、そのような製品またはサービスを利用するライセンスを構成するものではなく、それらに対する保証または推奨を意味するものではありません。TIリソースを使用するため、第三者の特許または他の知的所有権に基づく第三者からのライセンス、あるいはTIの特許または他の知的所有権に基づくTIからのライセンスが必要な場合があります。

TIのリソースは、それに含まれるあらゆる欠陥も含めて、「現状のまま」提供されます。TIは、TIリソースまたはその仕様に関して、明示的か暗黙的かにかかわらず、他のいかなる保証または表明も行いません。これには、正確性または完全性、権原、統発性の障害に関する保証、および商品性、特定目的への適合性、第三者の知的所有権の非侵害に対する默示の保証が含まれますが、これらに限られません。

TIは、いかなる苦情に対しても、お客様への弁護または補償を行う義務はなく、行わないものとします。これには、任意の製品の組み合わせに関連する、またはそれらに基づく侵害の請求も含まれますが、これらに限られず、またその事実についてTIリソースまたは他の場所に記載されているか否かを問わないものとします。いかなる場合も、TIリソースまたはその使用に関連して、またはそれらにより発生した、実際的、直接的、特別、付随的、間接的、懲罰的、偶発的、または、結果的な損害について、そのような損害の可能性についてTIが知られていたかどうかにかかわらず、TIは責任を負わないものとします。

お客様は、この注意事項の条件および条項に従わなかつたために発生した、いかなる損害、コスト、損失、責任からも、TIおよびその代表者を完全に免責するものとします。

この注意事項はTIリソースに適用されます。特定の種類の資料、TI製品、およびサービスの使用および購入については、追加条項が適用されます。これには、半導体製品(<http://www.ti.com/sc/docs/stdterms.htm>)、評価モジュール、およびサンプル(<http://www.ti.com/sc/docs/samptersms.htm>)についてのTIの標準条項が含まれますが、これらに限られません。