

Technical Article

高電圧 DC-link コンデンサのアクティブ プリチャージ回路の設計



Tilden Chen, Hrag Kasparian

はじめに

電気自動車 (EV) には通常、トラクション インバータの入力での電圧リップルを最小限に抑えるため、大容量の DC リンク コンデンサ ($C_{DC\ LINK}$) が搭載されています。EV に電源を投入する際、プリチャージの目的は、車両を操作する前に $C_{DC\ LINK}$ を安全に充電することです。 $C_{DC\ LINK}$ をバッテリースタック電圧 (V_{BATT}) まで充電することで、接触器端子のアーカ放電を防止し、長期的に致命的な障害につながる可能性があります。

従来のプリチャージ方法では、 $C_{DC\ LINK}$ と直列に電力抵抗を実装して、抵抗/コンデンサ (RC) ネットワークを形成する必要があります。ただし、 $C_{DC\ LINK}$ 容量の合計と V_{BATT} が大きくなると、必要な消費電力は指数関数的に増加します。この記事では、スプレッドシート カリキュレータを使用して効率的なアクティブ プリチャージ回路を設計するための明快なアプローチを紹介します。

アクティブ プリチャージについて理解できます

パッシブ プリチャージでは、コンデンサを漸近的に充電する RC 回路を作成するために電力抵抗を使用しますが、アクティブ プリチャージでは、ヒステリシス インダクタ電流制御を使用してコンデンサに一定の充電電流を供給する降圧トポロジを備えたスイッチング コンバータを採用できます (図 1)。

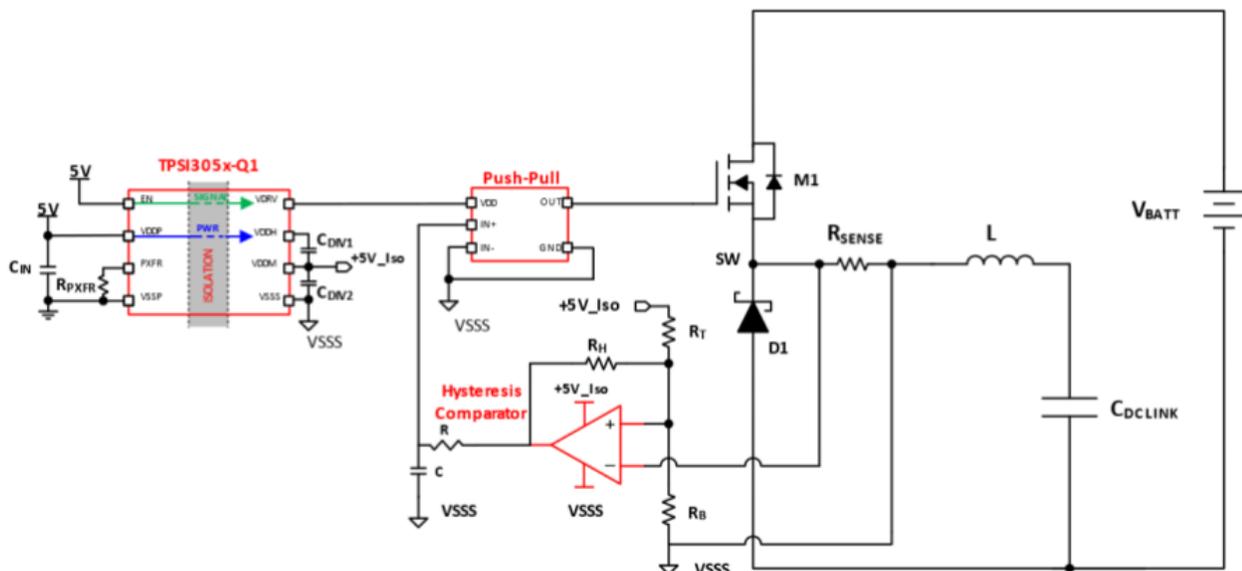


図 1. 降圧コンバータがヒステリシス インダクタ電流制御を使用してコンデンサに一定の充電電流を供給するアクティブ プリチャージ回路により、コンデンサ電圧 (V_{CAP}) の線形充電をバッテリーと同じ電位 (V_{BATT}) まで可能です。出典: テキサス・インスツルメンツ

この定電流により、コンデンサ電圧 (V_{CAP}) をバッテリーと同じ電位まで線形充電できます。図 2 と式 1 は、この線形動作の特性を示します。

$$\frac{dV}{dt} = \frac{I_{CHARGE}}{C_{DC LINK}} \quad (1)$$

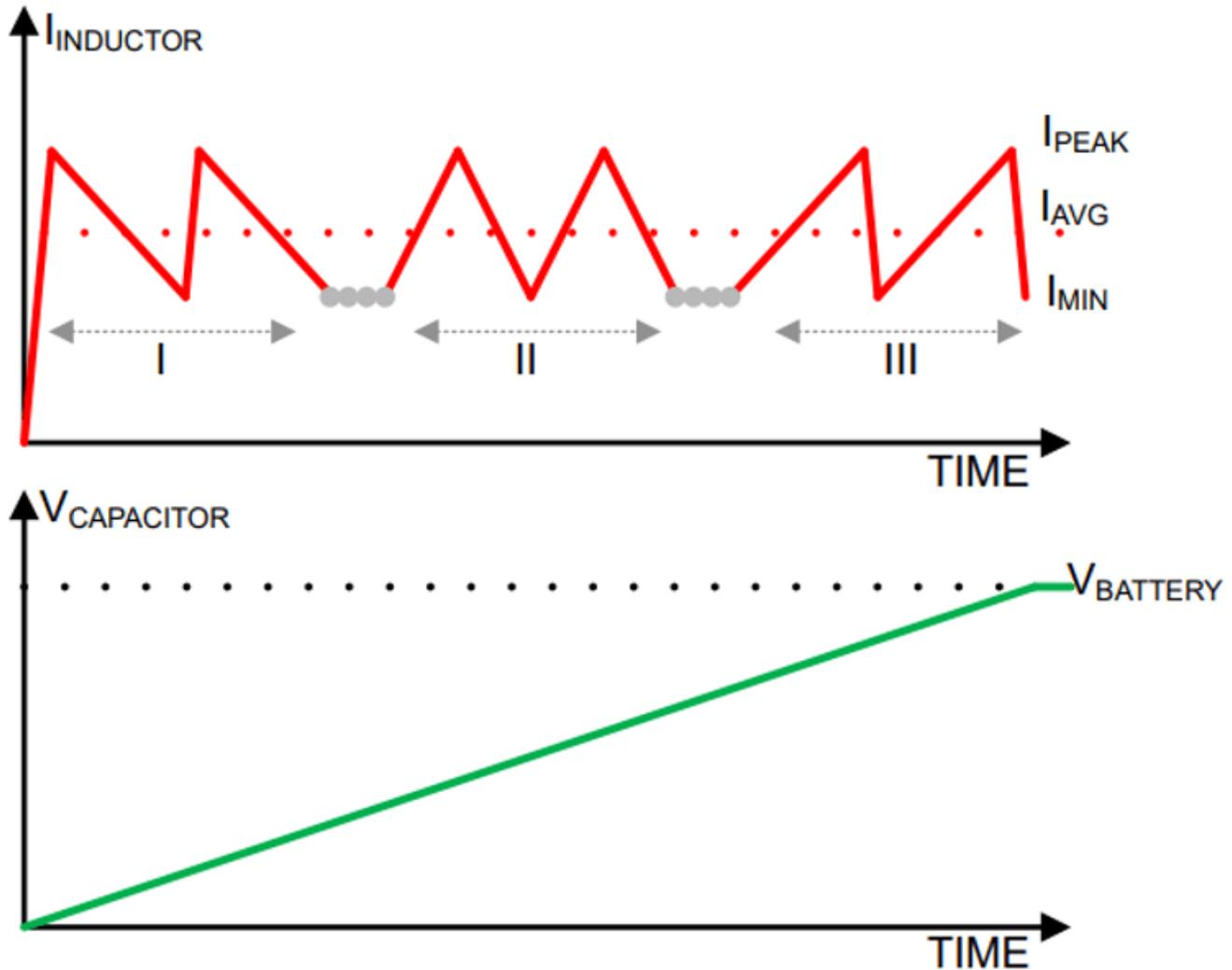


図 2. ヒステリシス インダクタ電流制御を備えた降圧トポロジを使用したアクティブ プリチャージ リニア動作。出典:テキサス・インスツルメンツ

最初の手順は、必要な充電電流 (I_{CHARGE}) を決定することです。 I_{CHARGE} は、式 2 に示す DC リンク電荷の合計 ($Q_{DC LINK}$) と必要なプリチャージ時間 (t_{CHARGE}) の指数です。

$$I_{CHARGE} = \frac{Q_{DC LINK}}{t_{CHARGE}} \quad (2)$$

$Q_{DC LINK}$ は、式 3 に示すように、 $C_{DC LINK}$ と V_{BATT} の積です。

$$Q_{DC LINK} = C_{DC LINK} \times V_{BATT} \quad (3)$$

計算機の概要

このアクティブ ヒステリシス降圧回路には、スイッチ ノードに沿ったフローティング グランド電位があるため、制御システムへの電力供給には絶縁型バイアス電源が必要です。カリキュレータ ツールを使用すると、この制御回路の消費電力を絶縁型バイアス電源のソース能力内にとどめることができます。そうでないと、電圧が低下します。

テキサス インストルメンツ (TI) の高電圧ソリッドステート リレー向けアクティブ プリチャージのリファレンス デザインでは、エネルギー伝達効率を向上させ、実用的な充電時間を短縮するアクティブ ソリューションを紹介します。TI の [TPSI3052-Q1](#) は、アクティブ プリチャージリファレンス デザインで使用されている完全統合型の絶縁型バイアス電源であり、絶縁型 2 次側に最大 83mW の電力を供給し、供給することができます。ゲート駆動電流、デバイスの静止電流、抵抗デバイダが消費電力の主な要因です。式 4 では、ゲート駆動電流 ($I_{\text{GATE DRIVE}}$) とゲート駆動電圧 ($V_{\text{S GATE DRIVER}}$) の積であるゲートドライブ電力 ($P_{\text{GATE DRIVE}}$) の特性を規定しています。リファレンス デザインの場合、この値は 15V です。

$$P_{\text{GATE DRIVE}} = I_{\text{GATE DRIVE}} \times V_{\text{S GATE DRIVER}} \quad (4)$$

式 5 は、金属酸化膜半導体電界効果トランジスタ (MOSFET) の総ゲート電荷量 (Q_{G}) とスイッチング周波数 (F_{SW}) の積であるゲート駆動電流の特性を規定したものです。

$$I_{\text{GATEDRIVE}} = Q_{\text{G}} \times F_{\text{SW}} \quad (5)$$

式 6 に、充電期間全体を通して V_{CAP} に応じて F_{SW} がどのように変化するかを示します。この結果、[図 3](#) の F_{SW} と V_{CAP} の曲線に上下反転パラボラが生じます。下の図に示すように、ゲート駆動電流は最大スイッチング周波数 ($F_{\text{SW_MAX}}$) でピークになります。これは、 v_{capCAP} が V_{BATT} の半分に達したときに発生します。式 7 に、 $F_{\text{SW_MAX}}$ 、 V_{BATT} 、インダクタンス (L)、ピークツーピーク インダクタ電流 (dI) の関係を示します。

$$F_{\text{SW}} = \frac{V_{\text{CAP}} - \frac{V_{\text{CAP}}^2}{V_{\text{BATT}}}}{L \times dI} \quad (6)$$

$$F_{\text{SW_MAX}} = \frac{V_{\text{BATT}}}{4 \times L \times dI} \quad (7)$$

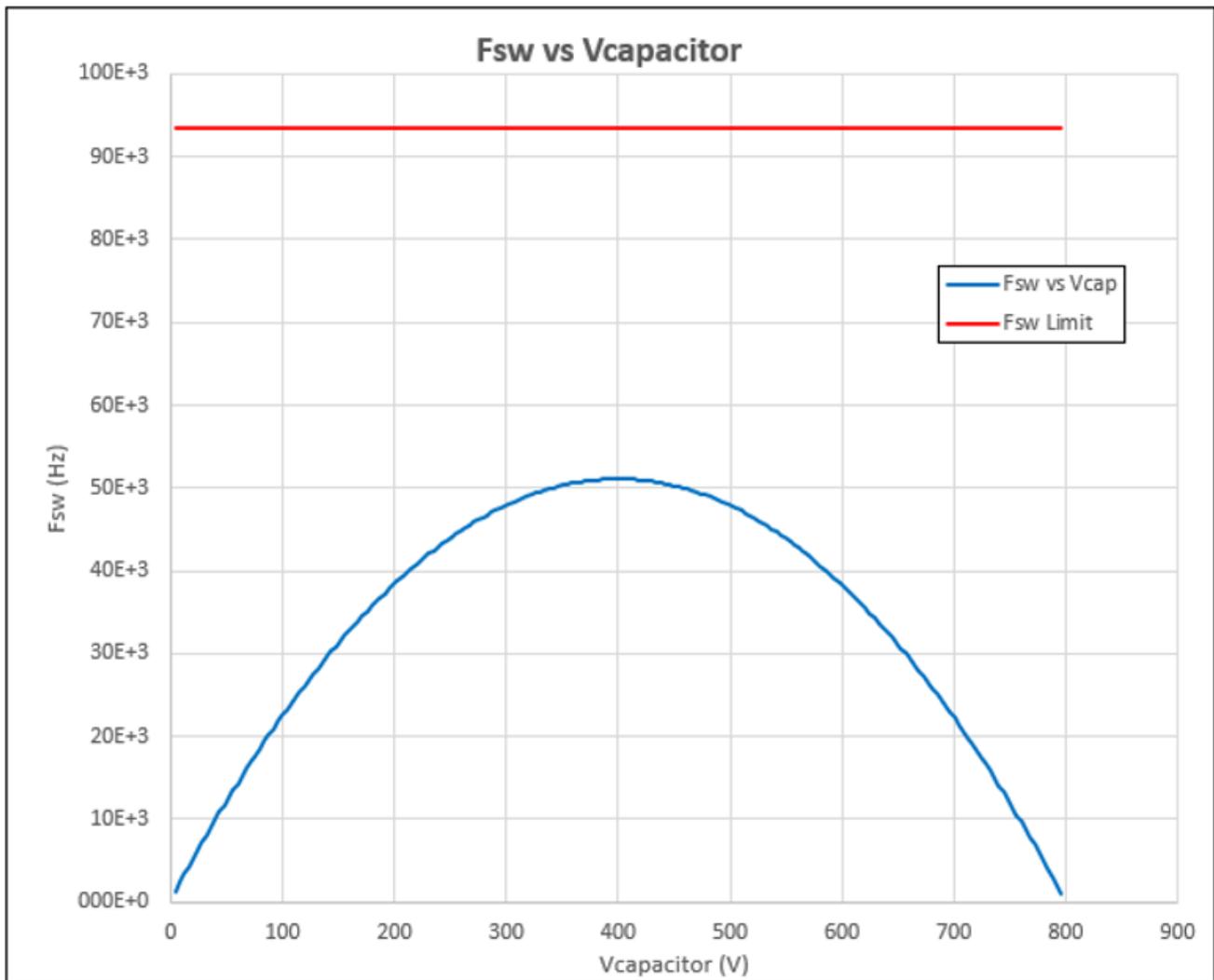


図 3. F_{SW} と V_{CAP} および $F_{SW\ LIMIT}$ との関係を示すカリキュレータ曲線。出典:テキサス・インスツルメンツ

カリキュレータ ツールを使用

このカリキュレータを使用すると、さまざまな設計パラメータを入力するよう求められます。黄色のセルは必須入力であり、灰色のセルはオプション入力を示します。灰色のセルのデフォルト値は、リファレンス デザインのパラメータを反映しています。ユーザーは、必要に応じてグレーのセル値を変更できます。白色のセルは、計算値を出力として示しています。セルの右上隅にある赤い三角形はエラーを示しています。ユーザーは、修正方法に関するポップアップ テキストを表示できます。目的は、赤色のセルを使用しない構成を成功させることです。これは、ユーザーが各ユニットセルの上にマウスを置くことで説明情報を読むことができる反復的なプロセスです。

プリチャージ システム要件

図 4 に示す計算機の最初のセクションでは、必要な充電電流を計算します

($I_{CHARGE\ REQUIRED}$) は、 V_{BATT} 、 t_{CHARGE} 、 $C_{DC\ LINK}$ システム パラメータに基づいています。

Parameter	Value	Units
V_{BATT}	800	V
t_{CHARGE}	400.0E-3	sec
$C_{DC LINK}$	2.0E-3	F
$Q_{DC LINK}$	1.6E+0	C
$I_{CHARGE REQUIRED}$	4.00E+0	A

Battery or supply voltage, which will also be the final voltage the capacitor gets charged up to.

図 4. V_{BATT} 、 t_{CHARGE} 、および $C_{DC LINK}$ システム パラメータに基づいて、必要な充電電流 ($I_{CHARGE REQUIRED}$)。出典：テキサス・インスツルメンツ

インダクタンスと充電電流の設定

図 5 に示すカリキュレータのセクションでは、実際の平均充電電流 (I_{CHARGE}) と F_{SW_MAX} を計算します。平均インダクタ電流は基本的に I_{CHARGE} に等しくなりますが、 I_{CHARGE} は $I_{CHARGE REQUIRED}$ 以上である必要があります。これは、前のセクションで目的の t_{CHARGE} を満たすように計算されました。

式 7 で表されているように、 L 、 dl 、 F_{SW_MAX} の関係に注意します。 L と dl はそれぞれ F_{SW} に反比例するため、最大スイッチング周波数制限 ($F_{SW LIMIT}$) を超えない値を選択することが重要です。インダクタを選択するには、十分な 2 乗平均平方根電流 ($I_{RMS} > I_{CHARGE}$)、飽和電流 ($I_{SAT} > I_{L PEAK}$)、電圧定格に対応しておく必要があります。また、各定格について十分なヘッドルームもバッファとして使用できます。

L	560.0E-6	H
$I_{L PEAK}$	7.5E+0	A
$I_{L VALLEY}$	500.0E-3	A
$V_{HYSTERISIS + OFFSET COMP.}$	22.00E-3	V
V_F	1.25	V
$I_{L PK-TO-PK}$	7.00E+0	A
I_{CHARGE}	4.00E+0	A
$F_{SW MIN.}$	1.0E+3	Hz
$F_{SW MAX.}$	51.1E+3	Hz
$F_{SW MAX. LIMIT}$	93.5E+3	Hz

図 5. インダクタンスと充電電流のプログラミング パラメータ。出典：テキサス・インスツルメンツ

電流センシングとコンパレータの設定ポイント

図 6 に示すカリキュレータのセクションで、前のセクションで規定されているピーク ($I_{L\ PEAK}$) およびバレー ($I_{L\ VALLEY}$) インダクタ電流スレッショルドを満たすために必要なヒステリシス回路の周囲の下側抵抗 (R_B)、上側抵抗 (R_T)、ヒステリシス抵抗 (R_H) を計算します。電流検出抵抗 (R_{SENSE}) と R_B を入力します。これらは柔軟性があり、必要に応じて変更できます。コンパレータの電源電圧 ($V_{S\ COMPARATOR}$) が正しいことを確認します。

R_{SENSE}	100.0E-3	Ω
$P_{AVG. Rsense}$	1.60E+0	W
$V_{COMP. LOW}$	50.00E-3	V
$V_{COMP. HIGH}$	750.00E-3	V
$V_{S\ COMPARATOR IC}$	5.00	V
R_B	2.37E+3	Ω
R_T	201.45E+3	Ω
R_H	14.39E+3	Ω

図 6. ピーク ($I_{L\ PEAK}$) およびバレー ($I_{L\ VALLEY}$) のインダクタ電流スレッショルドを満たすために必要なヒステリシス回路の周囲の下側抵抗 (R_B)、上側抵抗 (R_T)、ヒステリシス抵抗 (R_H) を計算するセクションです。出典: テキサス・インスツルメンツ

バイアス電源とスイッチング周波数の制限

図 7 に示す計算機のセクションでは、まずヒステリシス回路抵抗器 (

$P_{COMP. RESISTORS}$)、ゲートドライバ集積回路 (IC) ($P_{GATE DRIVER IC}$)、およびコンパレータ IC ($P_{COMPARATOR IC}$) に関連する合計消費電力 (P_{TOTAL}) を計算し、それを TPS130 MOSFET の合計ゲート電荷 ($Q_G TOTAL$)、デバイス静止電流 ($I_{S\ GATE DRIVER IC}$ および $I_{SUPPLY COMP IC}$)、ゲートドライバ IC 電源電圧 ($V_{S\ GATE DRIVER IC}$) を入力します。このツールはこれらの入力を使用して、図 3 の赤い線で表示される $F_{SW LIMIT}$ を計算します。

V_S COMPARATOR IC	5.00	V
R_B	2.37E+3	Ω
R_T	201.45E+3	Ω
R_H	14.39E+3	Ω
V_S GATE DRIVER IC	15.00	V
I_S GATE DRIVER IC	750.00E-6	A
$I_{SUPPLY COMP.}$	10.00E-6	A
$P_{MAX ISOLATED BIAS SUPPLY}$	83.00E-3	W
$R_{DIVIDER MIN.}$	15.80E+3	Ω
$I_{MAX R_DIVIDERS}$	316.46E-6	A
$P_{GATE DRIVER IC}$	11.25E-3	W
$P_{COMPARATOR IC}$	50.00E-6	W
$P_{COMP. RESISTORS}$	1.58E-3	W
P_{TOTAL}	12.88E-3	W
$P_{REMAINING FOR FET Drive}$	70.12E-3	W
$Q_G TOTAL$	50.00E-9	Q
$I_{GATE DRIVE}$	4.67E-3	A

図 7. 絶縁型バイアス電源とスイッチング周波数の制限パラメータ。出典: テキサス・インスツルメンツ

このカリキュレータツールは特定の前提条件を持ち、MOSFET とフリーホイール ダイオードの両方でのコンパレータの遅延や電力損失などの要因を考慮していません。このツールでは、レールツーレール入出力コンパレータの使用を想定しています。適切な電圧定格 $R_{DS(on)}$ 、および寄生容量パラメータを持つ MOSFET を選択してください。MOSFET とフリーホイール ダイオードの両方の電力損失を許容される制限内にするようにします。最後に、電流検出のピークおよびバレーレベル電圧に対して、オフセットが小さくヒステリシス電圧が小さいコンパレータを選択します。最終的なカリキュレータ値で回路のシミュレーションを行うことで、意図した動作が保証されます。

目的の充電プロファイルを達成しました

アクティブ ヒステリシス降圧回路を採用することで、効率が大幅に向上し、EV に搭載されている高電圧 DC-link コンデンサの充電回路のサイズが縮小されます。これにより、プリチャージソリューションのサイズ、コスト、発熱の低減を可能にします。

この記事では、希望の充電プロファイルの実現に役立つ適切な部品の値を計算するための設計プロセスを紹介します。

これらの手法とツールを採用することで、エンジニアは EV のプリチャージ機能を効果的に向上させ、自動車業界の高まる需要に対応するためにパワー マネージメント システムの改善を進めることができます。

関連コンテンツ

- [Power Tips #127: 高度な制御手法を用いた GaN ベースの PFC の電力密度の向上](#)
- [Power Tips #126: DC/DC コンバータの安全なホットプラグ](#)
- [Power Tips #125: フォトカプラエミュレータを使用して絶縁型 DC/DC コンバータの信頼性と過渡応答を向上させる方法](#)
- [ティアダウン: 可変周波数ドライブのニュアンス](#)

この記事は、以前 [EDN.com](#) で公開された記事です。

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated