

ホット スワップ コントローラを使用して 48V AI サーバーの保護に関する課題を解決

Avishek Pal
Power Switches

Rakesh Panguloori
Power Switches

はじめに

人工知能 (AI) と機械学習の進歩に伴い、エンタープライズ サーバーは大量のデータとストレージを同時に処理するため、非常に多くの電力を必要とするようになってきました。各サーバー マザーボードの定常状態の電力定格は、一般的なサーバーの 1kW ~ 2kW に対して、5kW ~ 6kW に上昇しました。ただし、フォーム ファクタは従来と同じサイズにとどまっており、電力密度の向上が原因で、システム設計の課題が生じています。AI サーバーの負荷の変動、スルーレート、過渡的な負荷の発生頻度は、一般的なサーバーに比べて 3 ~ 4 倍増加してきました。

図 1 に、入力をホット スワップ回路によって保護した後、すべてのダウンストリームシステム負荷に分配する 48V ラック サーバーの代表的な配電を示します。

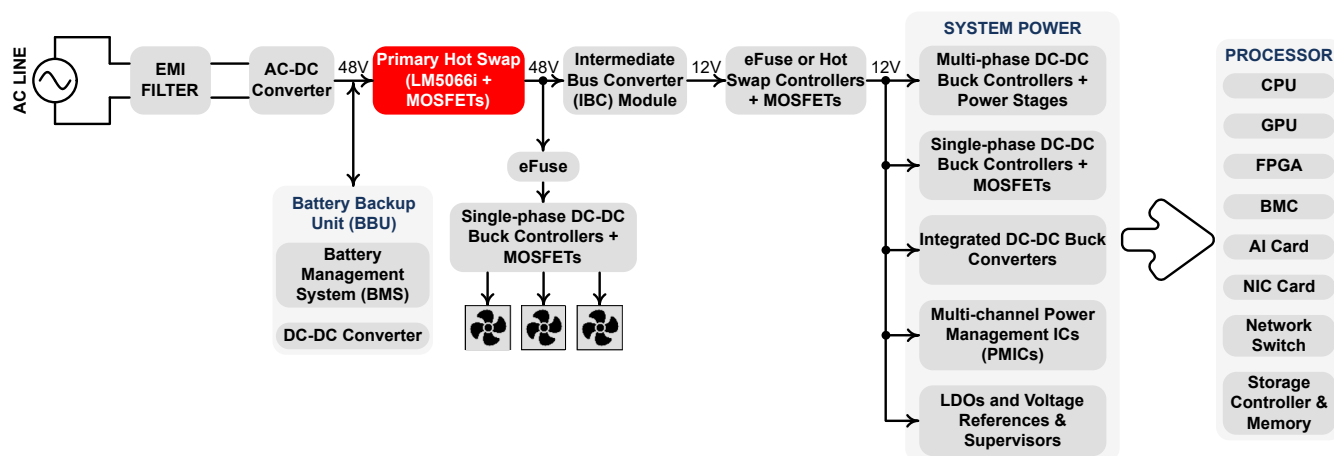


図 1. 48V ラック サーバーの配電の標準的なブロック図。

この記事では、AI ベースのプロセッサが 48V サーバー設計にもたらすさまざまな課題と、表 1 に概要を示したシステム仕様で信頼性の高いホット スワップ ソリューションを実現するための設計ガイドラインと、設計およびレイアウトに関する重要なヒントやコツについて説明します。

設計パラメータ	値
入力電圧範囲	40V ~ 60V
出力容量	4.2mF
定常状態熱設計時の電力定格	6kW
過渡電力定格	8kW (400 μ s 時)
過渡負荷プロファイル	10% のデューティ サイクルで過渡電力定格の 15% ~ 100% を実現
負荷スルーレート	> 2A/ μ s
過渡負荷の周波数	1kHz 超

表 1. 代表的なシステム仕様。

48V AI サーバー向けのホット スワップ回路を設計する際の課題

ホット スワップ回路の構成が、長年にわたってどのように進化してきたかに注目します。ホット スワップ ソリューションは、メイン電源の制御スイッチとして機能する N チャンネル MOSFET (金属酸化膜半導体電界効果トランジスタ)、電流を測定するセンス抵抗、MOSFET のパス電流を制御するループを形成する電流センス アンプの 3 つの主要な部品で構成されています。

図 2 に示すように、低消費電力設計では、単一の MOSFET ベースのホット スワップ ソリューションを使用できます。基本的に、ホット スワップ コントローラには電流および電力制限機能が付属しており、突入電流および故障電流を制限すると同時に、MOSFET の安全動作領域 (SOA) を確保します。これらの機能により、低消費電力 (500W 未満) のホット スワップ ソリューションを十分に設計できます。

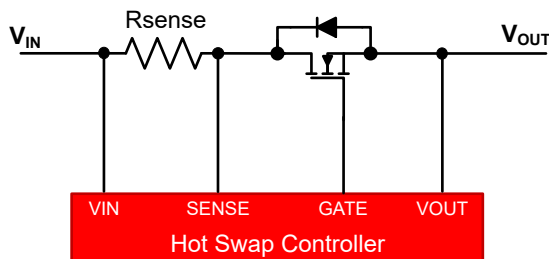


図 2. 従来型の電力制限ホット スワップ回路。

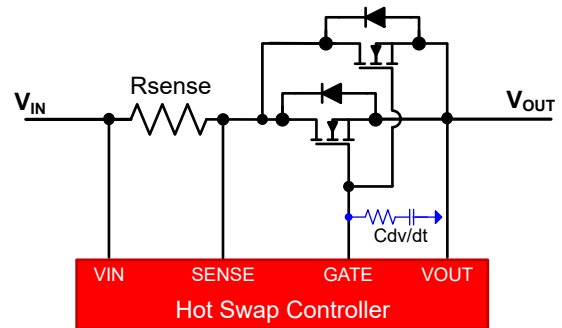


図 3. ゲート スルーレート制御機能を搭載したホット スワップ回路。

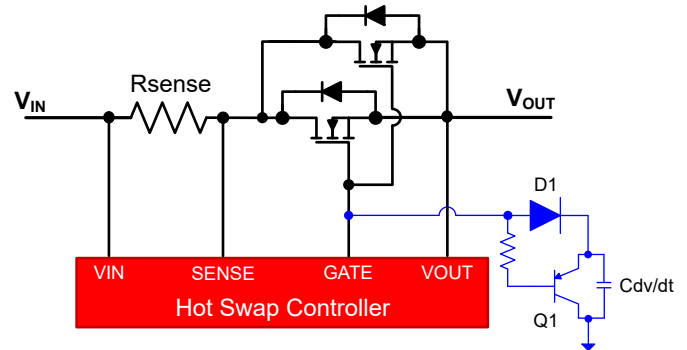


図 4. $C_{dv/dt}$ 向けのローカル放電パス搭載のホット スワップ回路。

デジタル負荷の増加に伴い、システムはより大きい出力キャパシタンス (> 470 μ F) を必要とするので、定常状態の電流に対応するために複数の並列接続した MOSFET が必要になります。また、出力電圧のスルーレート制御 [1] を採用して、MOSFET を SOA 内に維持する必要があります。

出力電圧のスルーレート制御方式では、ゲート - GND 間にコンデンサ $C_{dv/dt}$ を配置し (図 3 を参照)、ゲートおよび出力電圧のスルーレートを制限し、突入電流が制限されます。MOSFET の消費電力が削減され、より長い持続時間にわたって分散するときに、MOSFET はより多くのエネルギーを処理できます。したがって、出力キャパシタンスが大きくなったため、起動時の MOSFET の突入電流と消費電力の両方を低減するために、より高い $C_{dv/dt}$ が必要になります。

$C_{dv/dt}$ が大きいとターンオフ プロセスに干渉しますが、ホット スワップ コントローラのプルダウン強度は制限されます。これにより、図 4 に示すように、 $C_{dv/dt}$ に対応するため、P チャンネル N チャンネル P チャンネル (PNP) に基づくローカル放電回路が必要になります。起動中、 $C_{dv/dt}$ は同様にスルーレートを制御しますが、ターンオフ事象中に Q1 PNP トランジスタが起動し、 $C_{dv/dt}$ がローカルに放電されます。ダイオード D1 はゲ

ートピンへの Cdv/dt 放電をブロックします。これにより、ゲートピンへのストレスが軽減され、コントローラの正常な動作も保証されます。

AI を採用したグラフィックス処理ユニットアプリケーションで、ホットスワップソリューションは約 150A の電流に対応する必要がありますが、高周波とスルーレートの高い負荷過渡にも対応する必要があります。これらには、新しい 3 つの課題があります。

課題 1: 出力短絡時のターンオフ遅延

負荷電流が増加すると、最大定常状態の MOSFET 接合部温度を安全な値 ($100^{\circ}\text{C} \sim 125^{\circ}\text{C}$) に制限するために、より多くの MOSFET を並列接続する必要があります。たとえば、周囲温度 70°C において 150A の定常状態の負荷電流をサポートするには、定常状態の MOSFET 接合部温度を 100°C に制限するため、テキサス インストルメンツ (TI) の CSD19536KTT MOSFET を 8 個並列接続する必要があります。並列接続 MOSFET は熱安定性の向上に役立ちますが、ホットスワップコントローラのゲートピンの実効容量が大きくなり、ターンオフ応答に影響を及ぼすことになります。

出力短絡時は、故障電流のさらなる蓄積を防ぎ、MOSFET、入力電源、またはプリント基板 (PCB) の損傷を回避するため、MOSFET を十分高速にターンオフする必要があります。TI の LM5066I ホットスワップコントローラのゲートプルダウン強度は 160mA に制限されており、図 5 に示すように、短絡事象中に 8 個の MOSFET すべてを完全にオフにするには不十分です。

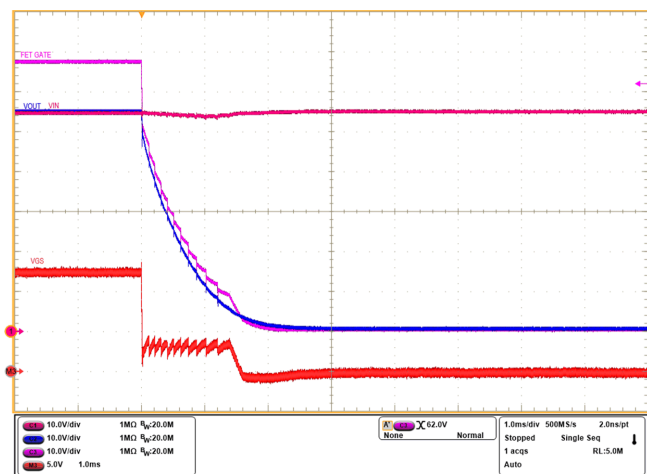


図 5. 8 個の MOSFET による LM5066I コントローラの短絡応答。

課題 2: 負荷過渡中の誤ったゲートターンオフ

Cdv/dt 用のローカル PNP ベースの放電回路は、出力短絡事象時に MOSFET を確実にターンオフするのに役立ちますが、高周波で高スルーレートの負荷過渡が存在する場合には、誤ってゲートターンオフが発生します。負荷の昇圧時には、ホットスワップ回路の入力および出力インピーダンスが有限なため、MOSFET ソースノードの電圧が低下します。ソースノードでの電圧降下が MOSFET の C_{GS} キャパシタンス経由で MOSFET のゲートノードに結合され、ゲートノードも同様に電圧降下します。負荷の降圧中に、MOSFET ソースノードが回復します。LM5066I ホットスワップコントローラではゲート電流 (標準値 $20\mu\text{A}$) が制限されているため、ゲートノードは以前のレベルに完全に回復することはできません。その結果、ホットスワップコントローラのゲートは、以後の負荷過渡サイクルでさらに降圧し続け、Q1 のベースエミッタ電圧が発生します。最後に、PNP バイポーラ接合トランジスタ Q1 がオンになり、システムを誤ってシャットダウンします。図 6 にプロセス全体を示し、図 7 に対応するテスト結果を示します。

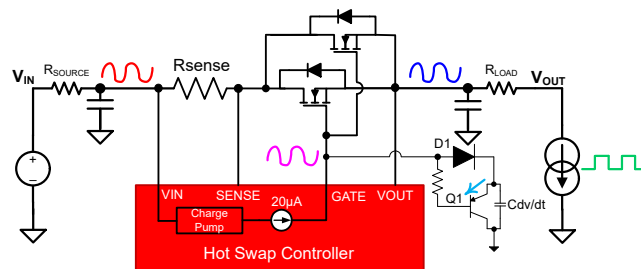


図 6. 動的負荷に対応するホットスワップ回路図。

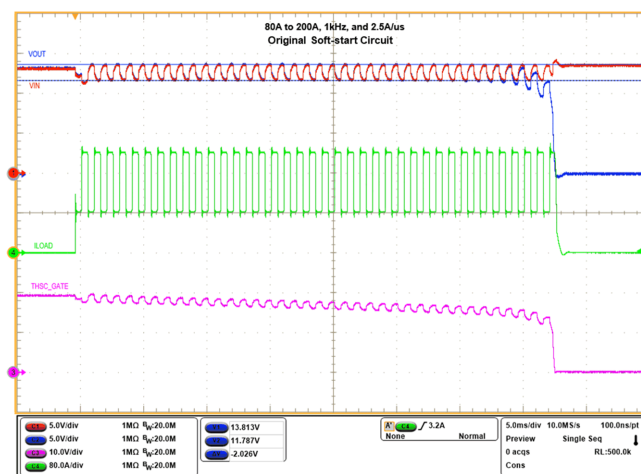


図 7. 動的負荷に対するホットスワップ回路の応答。

課題 3: 制御 (低速) ターンオン時の並列共振

一般に、並列接続 MOSFET は、リニア動作範囲において単一の MOSFET よりも寄生的発振が発生しやすい傾向にあります。これは、ドレイン、ソース、ゲートの各ノードに寄生する浮遊パッケージインダクタンスと寄生容量が存在するためです。これらのノードが、コルピッツ発振器に似た共振タンク回路を形成しています。ゲート駆動能力が 2A を超えるスイッチングレギュレータとは異なり、ゲート駆動能力が低い (20 μ A) ホットスワップコントローラは、MOSFET をリニア領域で動作させることで起動時の突入電流を制限します。その結果、ホットスワップ MOSFET の並列接続は非常に影響を受けやすく、持続的な発振を発生させる可能性が高くなります。この現象により、電源投入での短絡故障時に MOSFET SOA に違反し、MOSFET の損傷が発生します。

推奨される回路の拡張機能

この 3 つの課題の解決に役立つ回路の拡張について説明します。

ターンオフ応答の改善

図 8 で提案しているソリューションでは、-PNP トランジスタ (Q_{PD} および R_{PD}) を使用した外部高速プルダウン回路を使用することで、ターンオフ速度が向上します。出力短絡事象中、160mA のゲート プルダウン電流により、 R_{PD} 抵抗で大きな電圧降下が生じ、PNP トランジスタ (Q_{PD}) の高速プルダウンが可能になります。これによって、すべての並列接続 MOSFET のゲート - ソース間が短絡し、MOSFET を直ちにオフにすることで、パワー パスを迅速に切断できます。図 9 に、高速プルダウン回路を使用した短絡事象の実験結果を示します。

動的負荷での誤ったターンオフの克服

このソリューションでは、図 8 に示すように、D_{SS} ダイオードをホット スワップのゲート ノードと MOSFET のゲート端子との間に配置することで、両者をデカップリングします。この変更により、ホットスワップ コントローラのゲート ノードに対する出力電圧リップルの反射を除去し、ソフト スタート PNP トランジスタである Q_{SS} の誤ったターンオンを回避できます。ダイオードの位置を変更しても、起動中のコントローラの動作にも、故障事象にも影響しません。テスト結果に示すように (図 10 を

参照)、1kHz の周波数で 20A ~ 120A の大きな負荷ステップでもシステムは連続的に動作します。

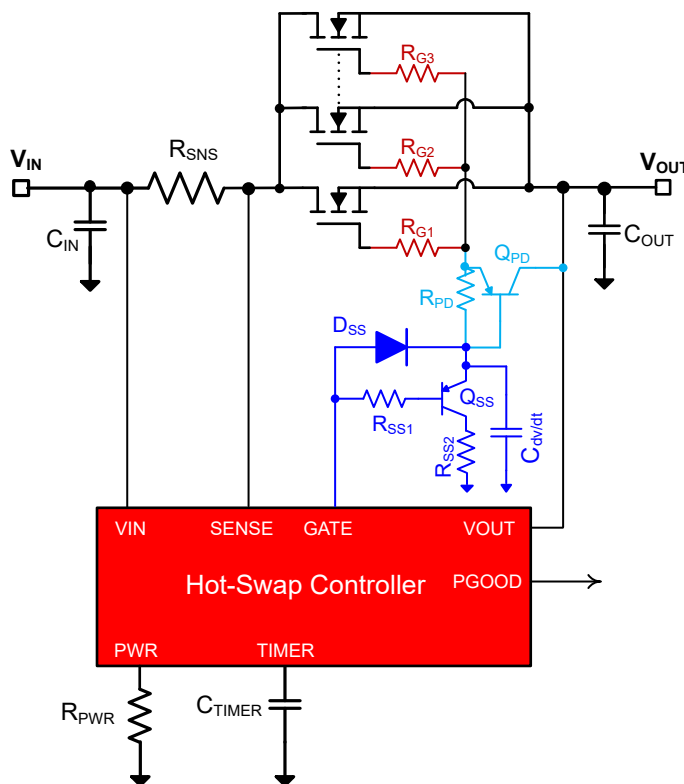


図8. 推奨されるホットスワップ回路構成。

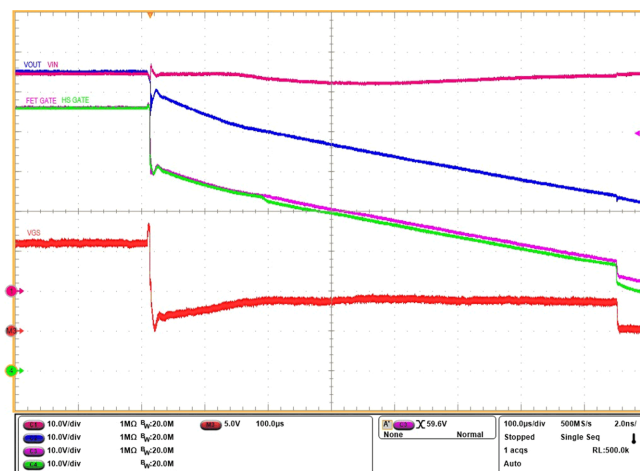


図9. 高速プルダウン回路による出力短絡応答。

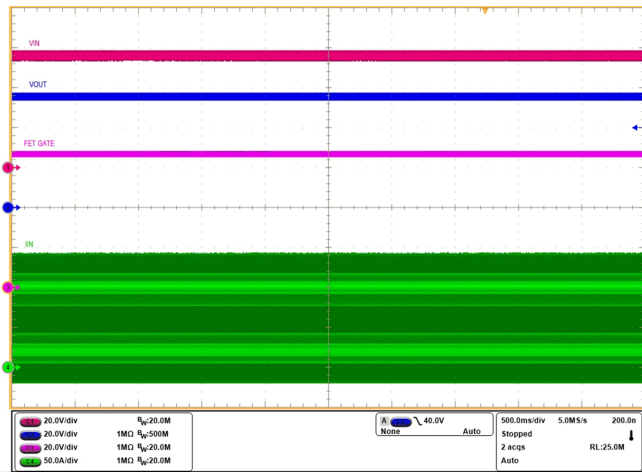


図 10. 1kHz の周波数における 20A ~ 120A ~ 20A のステップでの負荷過渡性能。

寄生的発振の減衰

各 MOSFET のゲートと直列にダンピング抵抗 (R_{G1} 、 R_{G2} 、 R_{G3}) を追加すると、システムの寄生的発振を除去できます。通常は 10Ω 0603 のパッケージ抵抗を推奨しますが、寄生容量に基づき、約 1Ω の小さい値が効果的な場合もあります。PCB でテストを行い、ダンピング抵抗の値を決定することをお勧めします。

設計ガイドラインおよび部品選定

リファレンス [1] では、システムと MOSFET を保護するホットスワップ回路の設計手順を繰り返します。リファレンス [1] を参照して、設計を理解することをお勧めします。

表 1 に示すシステム仕様を **LM5066I 設計カリキュレータ** にフィードすると、電流センス抵抗 (R_{SNS})、電力制限抵抗 (R_{PWR})、故障タイマ コンデンサ (C_{TIMER})、ソフト スタート コンデンサ ($C_{dv/dt}$)、選択した MOSFET の並列接続数 (N) の値が得られます。**48V 人工知能サーバー向け 8kW ホットスワップのリファレンス デザイン** [2] において、 $R_{SNS} = 330\mu\Omega$ 、 $R_{PWR} = 28.7k\Omega$ 、 $C_{TIMER} = 10nF$ 、 $C_{dv/dt} = 47nF$ 、 $N = 8$ です。

図 8 から、式 1 を使用して R_{PD} 抵抗を選択します。

$$R_{PD} > \frac{V_{BE(sat)}}{I_{GATE(CB)}} \quad (1)$$

ここで、 $V_{BE(sat)}$ は Q_{PD} PNP トランジスタのベース - エミッタ間飽和電圧、 $I_{GATE(CB)}$ は LM5066I ホットスワップコントローラ

ラのパワーオンリセットサーキットブレーカのシンク電流です。8kW ホットスワップのリファレンスデザインでは、 R_{PD} 値 = 20Ω を使用します。

$C_{dv/dt}$ 放電回路

図 8 では、 D_{SS} に対して 100V の信号ダイオードを使用します。このダイオードは数十 mA の順方向電流を処理する必要があります。この 8kW ホットスワップのリファレンスデザインは、Diodes Inc. の BAV16W-7-F を使用しています。

R_{SS1} 、 R_{SS2} 、および Q_{SS} を反復的に選択することで、ターンオフ時に 3 つの部品にストレスが生じないようにする必要があります。 Q_{SS} では、コレクタ - エミッタ間 (V_{CEO}) およびコレクタ - ベース間 (V_{BEO}) 電圧が 100V_{DC} を超え、連続コレクタ電流が 200mA を超える任意の標準 PNP トランジスタを選択できます。 R_{SS1} と R_{SS2} の値と、それぞれの電力定格を選択して、 Q_{SS} トランジスタを流れる電流を安全な値に制限します。ターンオフ時の過渡ピーク電力ストレスを管理するには、 R_{SS2} に特殊な高電力抵抗を使用する必要があります。この 8kW ホットスワップのリファレンスデザインは、 Q_{SS} に対して onsemi の MMBT5401LT1G を使用し、 $R_{SS1} = 100\Omega$ 、 $R_{SS2} = 499\Omega$ (Vishay の RCS0805499RFKEA) を採用しています。

入力ホットプラグ時および出力短絡事象時に過渡的な過電圧から保護するために、入力過渡電圧抑制 (TVS) ダイオードが必要です。TI の **TVS ダイオード推奨ツール** は、TVS ダイオードの型番 (電圧定格と電力定格) や、並列に接続する TVS ダイオードの数を取得するのに役立ちます。この 8kW ホットスワップのリファレンスデザインは、3 つの Littelfuse の 8.0SMDJ60A TVS ダイオードを使用しています。TVS ダイオードの選択に関する詳細な分析については、リファレンス [3] を参照してください。

出力短絡事象が発生した場合に、ホットスワップコントローラの出力ピンを負の過渡現象から保護するために、出力ショットキーダイオードが必要になります。この 8kW ホットスワップのリファレンスデザインは、3 つの onsemi の FSV20100V ショットキーダイオードを使用しています。

まとめ

最新の 48V AI サーバーは、従来のサーバーよりもピーク状態と定常状態の両方で、非常に多くの電力を必要とします。大電力消費と高速かつ過渡的な動的特性により、ホットスワップコントローラと並列接続 MOSFET を使用したフロントエンド保護を設計するには課題が発生します。課題としては、実際の故障発生時に並列接続 MOSFET を高速ターンオフすると同時に、計算負荷による高周波過渡現象に対する誤ったターンオフを防止することが挙げられます。この記事で提案しているソリューションでは、従来のホットスワップコントローラの制限を排除し、48V AI サーバー向けの信頼性の高い入力保護ソリューションを設計できるようにしています。

参考資料

1. Rogachev, Artem, 『**堅牢なホットスワップ設計**』、テキサスインスツルメンツアプリケーションレポート、文献番号 SLVA673A、2014 年 4 月
2. テキサスインスツルメンツ。『**48V AI (人工知能) サーバー向け、8kW ホットスワップのリファレンスデザイン**』テキサスインスツルメンツテストレポート、文献番号 PMP23496、2024 年 8 月
3. Hegarty, Timothy. 2011. 『TVS Clamping in Hot-Swap Circuits』Power Electronics Technology、2011 年 10 月。

関連ウェブサイト

- [LM5066I](#)
- [PMP23496](#)

重要なお知らせ:ここに記載されているテキサス・インスツルメンツ社および子会社の製品およびサービスの購入には、TI の販売に関する標準の使用許諾契約への同意が必要です。お客様には、ご注文の前に、TI 製品とサービスに関する完全な最新情報のご入手をお勧め致します。TI は、アプリケーションに対する援助、お客様のアプリケーションまたは製品の設計、ソフトウェアのパフォーマンス、または特許の侵害に対して一切責任を負いません。ここに記載されている他の会社の製品またはサービスに関する情報は、TI による同意、保証、または承認を意図するものではありません。

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated