

Application Note

気密パッケージリフロー プロファイル、終端仕上げ、およびリードトリムとフォーム



Katherine Stadnyk

概要

密閉型マイクロ回路は、現在でもミッションクリティカルな航空宇宙、防衛、産業用のアプリケーションで広く使用されています。パッケージのボードレベルの組み立てに関して、お客様から質問が生じることがあります。このアプリケーションノートでは、一般的なガイドラインについて説明します。

目次

1 リフロー プロファイル	2
2 金メッキ終端処理の重要な考慮事項 — 終了	3
3 『リードレス セラミック チップ キャリア パッケージに関する検討事項』	3
4 鉛形成	4
5 セラミック パッケージ	4
6 参考資料	5
7 改訂履歴	6

図の一覧

図 1-1. 典型的な Pb/Sn はんだペーストの開始プロファイル	2
------------------------------------------	---

表の一覧

表 2-1. MIL-PRF-38535 TABLE A-III 組成および塗膜厚さに関する要求事項	3
----------------------------------------------------------	---

商標

すべての商標は、それぞれの所有者に帰属します。

1 リフロー プロファイル

基板レベルの半田リフロー プロファイルは、半田の種類、フラックス、パッケージの種類、部品数、基板の層数、ボード サイズ、リフロー オープンのタイプ、精度、および洗浄前 / 後プロセスなど、多数の要因に依存しますが、これらに限定されません。変数数が多いため、特定のパッケージタイプを使用するすべての基板を表す单一のリフロー プロファイルを用意することはできません。通常、製造業者ではリフロー プロファイルを使用しており、特定のハードウェアに合わせて変更できます。

TI は、フラックスメーカーの推奨プロファイルを、出発点として使用することをお勧めします。もちろん、はんだが液体に達する前にフラックスを揮発させるために必要な時間に基づいて変動を理解する必要があります。一般的に、セラミック部品は、ランプアップ レート $< 3^{\circ}\text{C}/\text{s}$ 、ランプダウン レート $< 6^{\circ}\text{C}/\text{s}$ 、最高ピーク温度 260°C で互換性があります。

気密パッケージは、ピーク温度とランプレートを超えない場合、3 回のリフロー通過に耐えることができます。

ほとんどの金属製ふたパッケージは、80% Au–20 % Sn 半田プリフォームを使用してふたを取り付けています。金錫半田は 270°C で軟化を始め、共晶点は 280°C です。パッケージの体温はいつでも 260°C を超えてはなりません。超えない、と、パッケージの気密シールが損傷します。スルーホール密封デバイスでは、半田付けの最大温度を 300°C のリード温度として 10 秒間規定されていることに注意してください。これはリフロー温度ではありません。

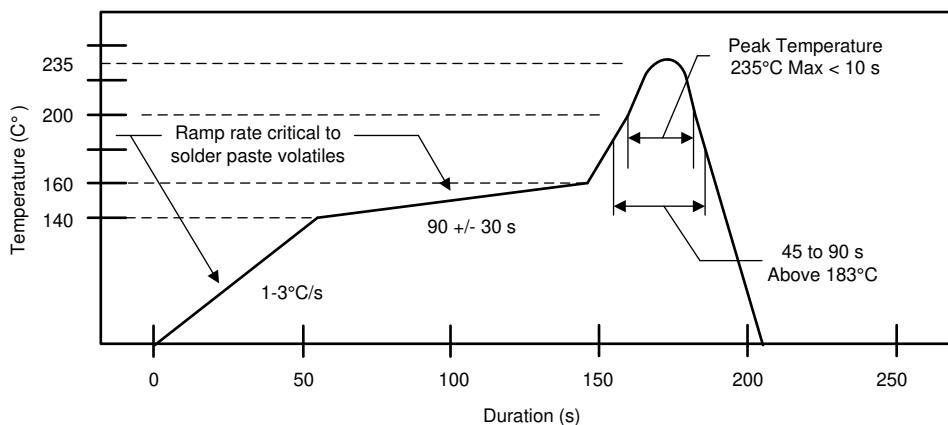


図 1-1. 典型的な Pb/Sn はんだペーストの開始プロファイル

2 金メッキ終端処理の重要な考慮事項 — 終了

TI は、準拠の気密パッケージ向けにさまざまな終端仕上げを提供しています。例:

- Sn63Pb37 ホットはんだディップ付きの合金-42 リード。
- 50 μ in ~ 350 μ in のニッケル アンダープレートと 60 μ in ~ 225 μ in の金メッキプレートを備えた合金-42 または Kovar リード。
- 50 μ in ~ 350 μ in のニッケル アンダープレートと SN63Pb37 ホットはんだディップを備えた合金-42 または Kovar リード。

表 2-1. MIL-PRF-38535 TABLE A-III 組成および塗膜厚さに関する要求事項

コーティングあり	最小	最大
ホット半田降下 (オールラウンドリード用)	60 μ in	指定なし
ホットハンド ディップ (\leq 25mil (0.064cm) (1mil は 1/1000 インチ) ピッチを持つ丸いリード以外のすべての形状用)	150 μ in	指定なし
ホット半田降下 (25mil (0.064cm) (1mil は 1/1000 インチ) ピッチ を超える円形リード以外のすべての形状用)	200 μ in	指定なし
錫リードプレート (メッキ)	300 μ in	指定なし
錫リードプレート (ヒューズ使用)	200 μ in	指定なし
ゴールドプレート	50 μ in	225 μ in
ニッケルプレート (電極プレート)	50 μ in	350 μ in
ニッケルプレート (無電解)	50 μ in	250 μ in
ニッケルクラッディング	50 μ in	350 μ in

電子業界では現在、共晶錫リード半田に溶解できる重量ごとに 3% 金のスレッショルド レベルを認識しており、それを超えると、半田接合は金の脆さを示すことができます。

金の厚さが規定されている場合、基板実装の前に金めっきリードを事前に錫メッキ (ハンドディップ) することを推奨します。これにより、リードから金を回収できます。これを行わないと、基板レベルの半田接合が金でもろもろになる可能性があります。静的なハンドポットには、流れるソルダーポット、または 2 回のパスが推奨されます。半田ポットの半田組成は、金の含有量を定期的に監視する必要があります。

3 『リードレス セラミック チップ キャリア パッケージに関する検討事項』

リードレス セラミック チップ キャリア (LCCC) パッケージの基板レベルのハンド プロセスにとって重要な要素は、ピック アンド プレース時にペーストへのパッケージ挿入の深さと厚さです。

- パッケージの下にあるペーストが薄すぎると、ハンド接合部が不十分になります。
- 半田ペーストが大きすぎると、パッケージの側面に過剰な半田が発生する可能性があります。
- パッケージがペーストの中に遠すぎる (ボードに近すぎる) 場合、パッケージの側面に過剰な半田が生じる可能性があります。
- 半田は、パッケージ裏面のパッドに付着し、キャスター レーションを形成する必要があります。
- パッケージはボードと平行にする必要があります (傾きなし)。
- パッケージはパッドに整列する必要があります。
- 回路基板パッドは、パッケージの下側に複数のパッドに収まるようにサイズを調整し、側面にフィレットを取り付ける必要があります。
- 配置の深さは一定でなければなりません。
- 基板上のパッケージタイプが混在している場合、LCCC 部品の実際のリフロー温度を測定する必要があります (熱伝導性エポキシを介したパッケージ上の熱電対)。

4 鉛形成

密封型表面実装パッケージは、ほとんどのお客様がお客様ごとに異なる最終フォーム ファクタを希望するため、一般に非成形品として販売されています。テキサス インスツルメンツは、TI.com にあるデバイスの製品フォルダを通じて、セラミック パッケージ用の PCB フットプリントの例を提供しています。これらの PCB フットプリントは、セラミック ベースの評価基板 (EVM) に基づいて使用されています。TI の PCB フットプリントは参考用にのみ提供されていることに注意してください。Spirit Electronics などのサードパーティのサービス プロバイダーは、リードフォーミング サービスを提供できます。一般的な情報は、[リードトリム & フォーム](#)に記載されています。TI はこれらの企業を保証や推奨するわけではなく、サンプル サービス プロバイダとして言及しているのみです。

詳細については、www.ti.com/support の TI サポートにお問い合わせください。

5 セラミック パッケージ

次の表は、参照用のスナップショットであり、最新ではない場合があります。パッケージ固有の情報とアプリケーション ノートについては、<http://www.ti.com/support-packaging/packaging-information.html> 参照してください。

パッケージグループ	説明	記号
CBGA	セラミック ボール グリッド アレイ	GJN, GLE, GLG, GLK, GNM
CCGA	セラミック コラム グリッド アレイ	NAA, NWE
CDBGA	セラミック ディンプル ボール グリッド アレイ	GFP, GGP, GGR, GGZ, GHF, GHM, GJM, GKG, ZGR, ZHM
CDIP	セラミック デュアル インライン パッケージ	J, JG, JL, JNA, JNC, JND, JT, JTA, JTB, JTC, NAB, NAY, NAZ, NFE
CDIP-BB	セラミック デュアル インライン パッケージ - ポト ムロウ付け	JDE, JDG
CDIP-SB	セラミック デュアル インライン パッケージ - サイド ブレーズ	JC, JD, JDC, JDD, JDJ, JDK, JDM, JDN, JN, JVA, JVB, JVD, JVE, JVF, NAK
CFCBGA	セラミック フリップ チップ ボール グリッド アレイ	AAD, CDZ, CMA, CME, CMQ, CTF, CTF, CTK, CUB, CUD, CUM, CYC, GDZ, GLL, GLP, GMA, GME, GTF, GTH, GTJ, GTK, GTQ, GUD, GUE, GUF, GUM, ZDZ, ZUF
CFP	セラミック フラット パック	FAA, HAJ, HAY, HBC, HBD, HBE, HBU, HBY, HD, HE, HF, HFD, HFG, HFH, HFL, HFN, HFP, HFQ, HFR, HFS, HG, HGA, HGF, HH, HKB, HKC, HKD, HKE, HKH, HKJ, HKK, HKN, HKP, HKQ, HKR, HKS, HKT, HKU, HKV, HKW, HKX, HKY, HR, HT, HV, HY, HZ, NAD, PHF, PHG, U, W, WA, WD, WH, WJ, WN
CFP	セラミック フラット パック — ガルウイング 成形リード	NAC
CLGA	セラミック ランド グリッド アレイ	FVA, NAF, ZMA, ZMX
CPGA	セラミック ピン グリッド アレイ	GA, GB, GC, GE, GF, GFA, NAQ, NAR, NAT
CQFP	セラミック クワッド フラット パック	NAU, NBA, NBB, NBC
CTO-92	セラミック トランジスタ概要 92	HTA
CZIP	セラミック ジグザグ インライン パッケージ	SV
JLCC	Jリード セラミック チップ キャリア	FJ, FZ, HJ, HJA
LCCC	リードレス セラミック チップ キャリア	FD, FE, FFA, FFC, FFD, FFE, FFF, FFH, FFJ, FFK, FK, FKH, FNC, FPH, FPM, FQ, HL, HM, NAJ

パッケージグループ	説明	記号
TO-CAN	トランジスタ アウトライン [金属] 缶	K,LMC,LMD,LME,LMF,LMG,NDS,NDT,NDU, NDV, NEP, NEQ, NER

6 参考資料

- [MIL-PRF-38535 集積回路\(マイクロ回路\)の製造に関する一般仕様](#)
- [MIL-STD-883 マイクロ回路のテスト方法と手順](#)

7 改訂履歴

Changes from Revision * (May 2020) to Revision A (November 2025)	Page
• Fancort & Corfin の言及を削除.....	4
• リード フォーミング サービスの例として Spirit Electronics を追加.....	4

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月