

Application Note

LM5171 の 2 つのチャネルを個別に動作させる方法



Feng Ji

概要

LM5171 は、デュアルチャネル、双方向の平均電流モードコントローラです。LM5171 の 2 つのチャネルは独立しています。2 つのチャネルを、デュアル降圧、デュアル昇圧、または 1 つの昇圧を持つ 1 つの降圧としても構成することができます。ただし、2 つのチャネルを個別に動作させる場合は、多少の注意が必要です。

このアプリケーションノートでは、LM5171 の 2 つのチャネルの回路の違いを示します。包括的なコンバータにおける CH2 の欠落している機能は、独立して動作した場合にまとめられます。外部回路の設計要件を分析します。LM5171 の 2 つのチャネルを使用する代表的なアプリケーションについて説明します。2 つの独立した定電流 / 定電圧 (CC/CV) チャージャと、双方向の昇降圧コンバータです。詳細なブロック図を示し、いくつかの設計に関するヒントを掲載しています。

目次

1はじめに.....	2
2チャネル間での回路の違い.....	3
3外部エラーアンプ回路の設計.....	4
4追加のOVP回路の設計.....	6
5共通設定.....	7
6ISETx クランプによる定電流動作.....	7
7まとめ.....	8
8参考資料.....	8

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

LM5171 は、平均電流モード制御を利用したデュアルチャネル インターリーブ双方向(降圧または昇圧)コントローラです。高精度の電流制御を実現するために、高精度の電流センサアンプを内蔵しています。堅牢な 5A ハーフブリッジゲートドライバは、ハイパワーの MOSFET を駆動できます。コントローラは、ダイオード エミュレーションモード(DEM)または強制パルス幅変調モード(FPWM)で動作するように動的にプログラムできます。2つのエラーアンプ(3.5V 電圧リファレンス(VREF)と 5V バイアス電源(VDD))を搭載しています。多用途の保護機能には、サイクル単位の電流制限、過電圧保護(OVP)、過熱保護、緊急シャットダウン ラッチが含まれます。I²C インターフェイスは、動作時の監視と診断をサポートしています。

平均電流モード制御を使うと、平均インダクタ電流を正確に制御できる利点があります。定電流動作は、ISET1 と ISET2(ISETx)の電圧を制御することで実現できます。マルチフェーズ動作では、ISETx ピンを互いに接続することで、電流共有が行われます。

LM5171 は、独立チャネル動作をサポートしています。各チャネルには専用の DIRx、ISETx、ENx、SS/DEMx ピンがあり、独立した制御を行います。LM5171 の 2 チャネルは、デュアル降圧、デュアル昇圧、または 1 つの昇圧を持つ 1 つの降圧としても構成することができます。単一の LM5171 で 2 つの独立した CC/CV バッテリチャージャを構築することができます。また、単一の LM5171: 降圧コンバータでカスケード接続された昇圧コンバータを使用して、双方向の昇降圧変換を行うこともできます。二段階コンバータのブロック図を [図 1-1](#) に示します。

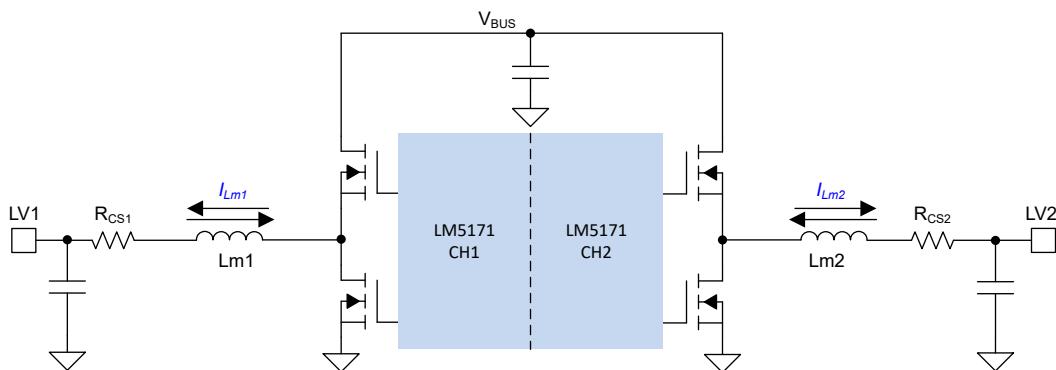


図 1-1. 単一の LM5171 を使用した双方向昇降圧

2 チャネル間での回路の違い

LM5171 のチャネル 1 (CH1) とチャネル 2 (CH2) はピン配置は同じですが、機能は若干異なります。図 2-1 に CH1 と CH2 の回路の違いを示します。主な違いは次のとおりです：

- DIR1 は、HV エラーアンプと LV エラーアンプのどちらがアクティブかを決定します。
- CH1 が非アクティブの場合、VSET は Low にプルされます。
- OVP がトリガされると、VSET および SS/DEM1 は Low にプルされます。

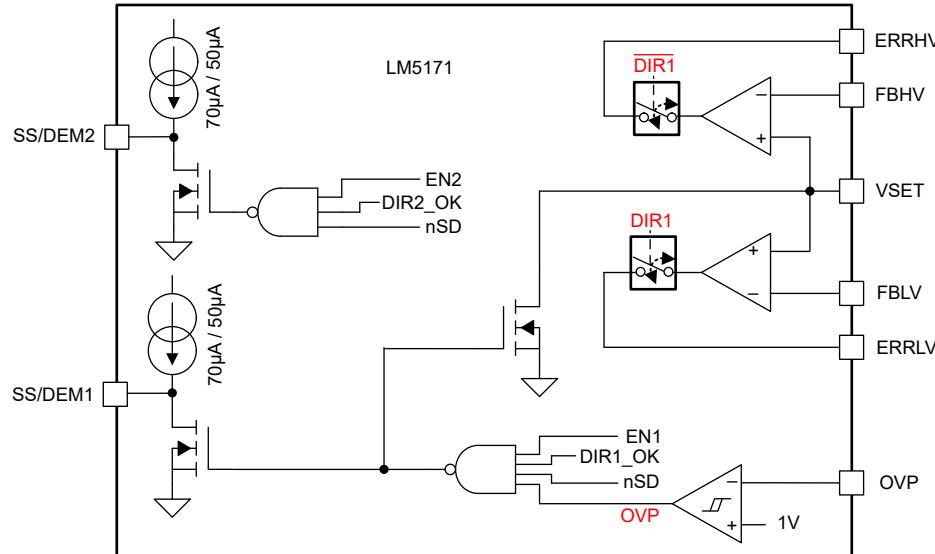


図 2-1. CH1 と CH2 間での回路の違い

CH1 と CH2 が独立して動作する場合、CH1 は包括的な双方向コンバータに必要なすべての機能を備えています。すなわち、HV および LV レール電圧制御用の 2 つのエラーアンプ、ヒステリシス付き OVP、ソフトスタート付きの高精度電圧リファレンスです。CH2 を電圧モードで動作させる場合、これらの機能を外部回路で実装する必要があります。

3 外部エラーアンプ回路の設計

CH2 を電圧モードで動作させる場合は、外部エラーアンプが必要です。図 3-1 に、2 つのチャネルのブロック図を示します。CH2 には、外部エラーアンプ OPA1 および OPA2 を使用します。

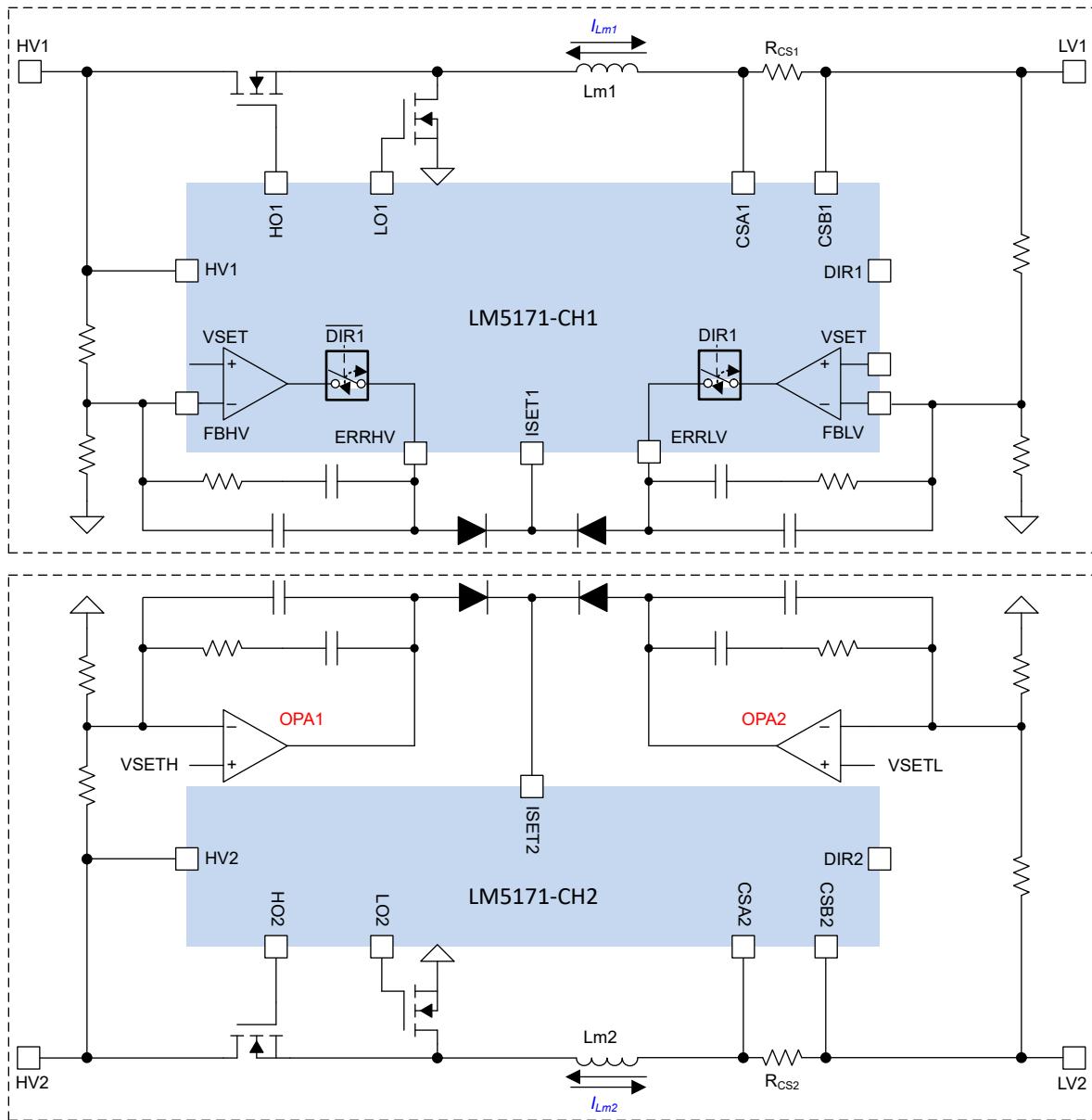


図 3-1. CH2 用外部オペアンプ付き LM5171 の 2 チャネル

外部エラーアンプ回路を設計する際は、以下の機能に注意してください、

- 2 つの外側のループを使用する場合の 2 つのループのハンドオーバー。
- リファレンス電圧 (VSETH および VSETL) のソフトスタート。

図 3-2 に例が示されています。

2 個のコモンカソードダイオードを使用しているので、より高い出力電圧のエラーアンプがループを引き継ぎます。

LM5171 VDD ピンでエラーアンプとロジックゲートに電源を供給します。VDD ピンは、内部 5V リニアレギュレータの出力です。VDD から 10mA を超えて引き込まないでください。

VREF ピンは、許容誤差 1% の 3.5V 電圧リファレンスで、2mA の負荷キャパシティがあります。**VREF** ピンの抵抗デバイダを使用してリファレンス電圧 (**VSETH** および **VSETL**) を設定します。

VSETH と VSETL の電圧レベルを選択するときは、オペアンプの同相モード入力電圧範囲に注意してください。VDD の電源により、LM358 シリーズなど、広く使用されているオペアンプは、全温度範囲で 0V ~ VDD-2V の同相モード入力電圧範囲を持っています。この場合、1V ~ 2.5V が VSETH と VSETL の妥当な範囲です。

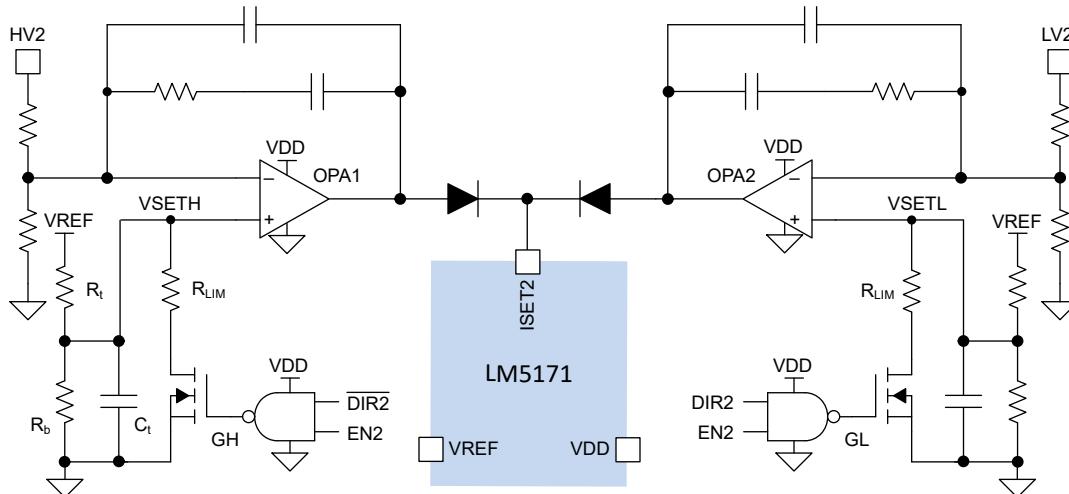


図 3-2. ソフトスタートとループのハンドオバーを考慮した外部オペアンプ回路

CH2 がシャットダウン (EN2 = Low) または昇圧モード (DIR2 = Low) で動作している場合、VSETL を Low にプルします。同様に、CH2 がシャットダウン (EN2 = Low) または降圧モード (DIR2 = High) で動作している場合、VSETH を Low にプルします。NAND ゲートは、図 3-2 に示すようにこのアプリケーションに適しています。

分圧デバイダを設計する際は、VREF ピンから 0.1mA を引き出すことから始めます。 R_b および R_t は次のように求められます。

$$R_b = \frac{V_{SETH}}{0.1\text{mA}} \quad (1)$$

$$R_t = \frac{V_{REF} - V_{SETH}}{0.1\text{mA}} \quad (2)$$

R_t 、 R_b 、 C_t の時定数によって、ソフトスタート時間が決まります。

$$t_{SS} \approx 2(R_b \| R_t) \times C_t \quad (3)$$

ここで、 $R_b \parallel R_t$ は、 R_b と R_t の並列抵抗です、

$$R_b \parallel R_t = \frac{R_b \times R_t}{R_b + R_t} \quad (4)$$

この例では、2V のリファレンス電圧を選択しています。 $R_b = 15\text{k}\Omega$ かつ $R_t = 20\text{k}\Omega$ を選択します。

ソフトスタート時間が 10ms の場合、 C_t はのように求められます、

$$C_t = \frac{t_{SS}}{2(R_h \parallel R_t)} = 583 \text{nF} \quad (5)$$

560nF のコンデンサが選択されています。

C_s を放電するため、2N7002 を選択します。MOSFET を流れるピーク電流を制限するため、 $R_{LIM} = 10\Omega$ を選択します。

4 追加の OVP 回路の設計

図 4-1 では、ヒップモード保護とラッチ保護の両方を示しています。SS/DEMx ピンを Low にプルすると、ヒップモード保護が実現されます。DT/SD ピンを Low にプルすると、両方のチャネルとラッチがシャットダウンされます。

ラッチされた OVP の場合、DT/SD を 0.5V 未満にプルして、両方のチャネルとラッチをシャットダウンします。ここにはオープンドレインのコンパレータが最適です。

ヒップ OVP には、小信号 MOSFET とコンパレータが必要です。SS/DEMx ピンはマルチファンクションピンです。SS/DEMx ピンは ISETx ソフトスタートとして機能し、DEM または FPWM で動作するように各チャネルをプログラムします。ヒステリシスを生成するには、正のフィードバックが必要です。ただし、帰還抵抗を SS/DEMx ピンに接続すると、ソフトスタート電流と DEM/FPWM 制御に影響を及ぼします。帰還抵抗を SS/DEM2 に接続しないように、小信号 MOSFET を使用します。

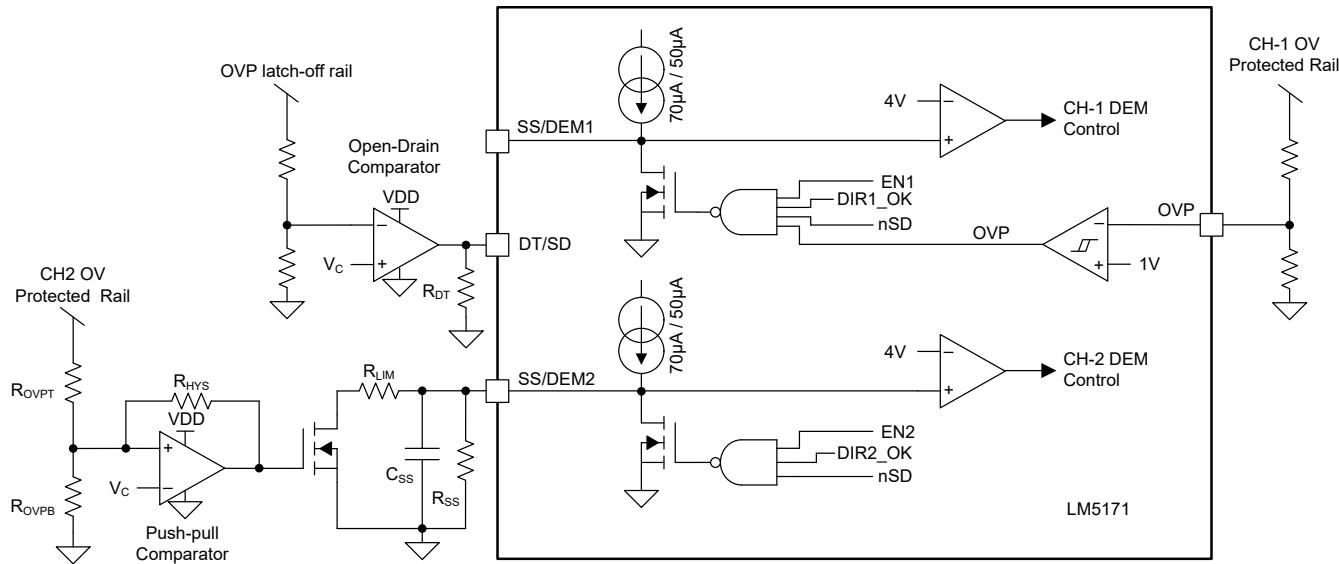


図 4-1. 追加の OVP 回路を搭載した LM5171

図 4-1 に示すように、ヒップ OVP トリガ電圧は、

$$V_{OVPH} = \frac{R_{OVPT} + (R_{OVPB} \parallel R_{HYS})}{R_{OVPB} \parallel R_{HYS}} \times V_C \quad (6)$$

OVP 電圧ヒステリシスは、

$$V_{HYS} = \frac{R_{OVPT} \parallel R_{OVPB}}{R_{HYS} + (R_{OVPB} \parallel R_{OVPT})} \times \frac{R_{OVPT} + (R_{OVPB} \parallel R_{HYS})}{R_{OVPB} \parallel R_{HYS}} \times VDD \quad (7)$$

VSETH と VSETL を選択するのと同様に、 V_C を選択するときはコンパレータの同相モード入力電圧範囲に注意してください。VDD の電源により、LM393 シリーズなど広く使用されているコンパレータは、全温度範囲にわたって 0V ~ VDD-2V の同相モード入力電圧範囲を持っています。この場合、1V ~ 2.5V は V_C に妥当な範囲です。 V_C を設定するには、VREF からの抵抗デバイダを使用します。

5 共通設定

ピーク電流制限設定 (IPK) とデッドタイム設定 (DT/SD) は、2 つのチャネルで共有されます。

CH1 と CH2 で異なるピーク電流が必要な場合は、電流センス抵抗を調整して、チャネルごとに異なるピーク電流制限を得ることができます。

DT/SD が Low にプルされると、両方のチャネルはシャットダウンされラッピングされます。

6 ISETx クランプによる定電流動作

CC/CV 充電は、バッテリ充電の一般的な方法です。平均電流モード制御は、定電流動作を実現する簡単な方法を提供します。つまり、ISETx 電圧をクランプします。

図 6-1 に、TLV431 を使用した ISETx クランプを示します。抵抗デバイダは、ISETx クランプ電圧 V_{clamp} を設定します、

$$V_{clamp} = \frac{R1 + R2}{R2} \times 1.24V \quad (8)$$

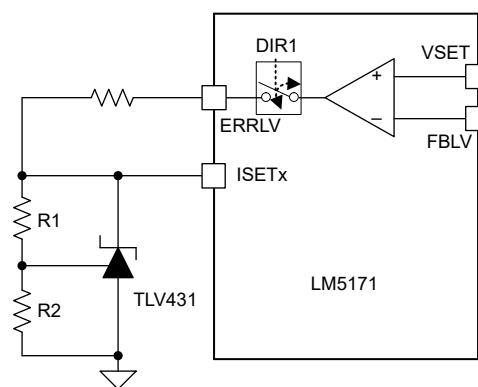


図 6-1. TLV431 を使用した ISETx クランプ

図 6-2 に、充電電流、バッテリ電圧、ERRLV 電圧、ISETx 電圧を示します。CC モードでは、ISETx 電圧は V_{clamp} にクランプされます。バッテリ電圧が目標電圧に達すると、コンバータは CV モードに移行します。エラーアンプの出力が低下し、ISETx 電圧が V_{clamp} 未満に低下し、充電電流は CV ループによって決定されます。

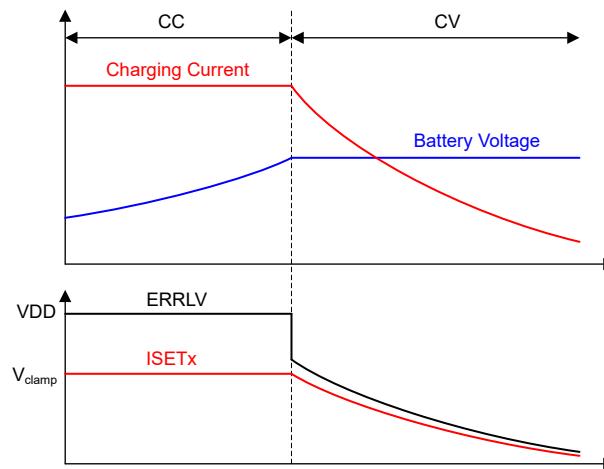


図 6-2. ISETx クランプ付き CCCV

調整可能な定電流が必要な場合は、図 6-3 に示すようにオペアンプで ISETx をクランプします。ISETx クランプ電圧 V_{clamp} は $ISET_{input}$ に追従します、

$$V_{clamp} = ISET_{input} \quad (9)$$

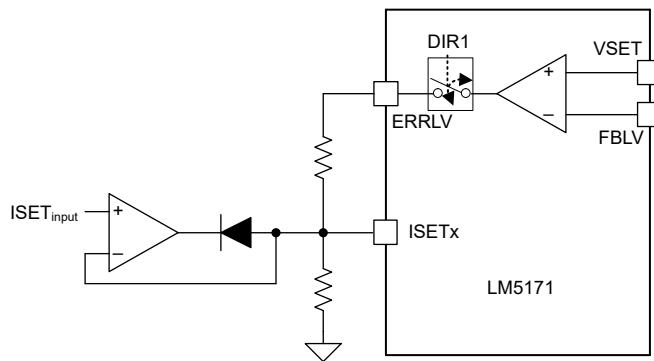


図 6-3. オペアンプを使用した ISET クランプ

7 まとめ

LM5171 の 2 つのチャネルを個別に動作させる 2 つの代表的なアプリケーションが紹介されています、

- 2 個の独立した CC/CV チャージャ。
- 降圧コンバータでカスケード接続された昇圧コンバータ。

LM5171 の 2 つのチャネル間の回路の違いを示します。完全な双方向コンバータの CH2 に欠けている機能をまとめます。外部回路の設計要件を分析します。外部回路の詳細なブロック図を示し、いくつかの設計例を示します。

8 参考資料

- テキサス・インスツルメンツ、LM5171 デュアルチャネル双方向コントローラ、データシート。
- テキサス・インスツルメンツ、LM5171 評価基板ユーザーガイド、ユーザーズ ガイド。
- テキサス・インスツルメンツ、LM5170-Q1 評価基板ユーザーガイド、ユーザー ガイド。
- L.H.Dixon、スイッチング電源の平均電流モード制御、アプリケーションノート。
- テキサス・インスツルメンツ、1000W、双方向、12-V – 12-V コンバータのリファレンスデザイン、リファレンスデザイン。
- テキサス・インスツルメンツ、業界標準のデュアルオペアンプ、データシート。
- テキサス・インスツルメンツ、LM393B、LM2903B、LM193、LM293、LM393、LM2903 デュアルコンバータ、データシート。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月