

*Application Note***絶縁型アンプと逐次比較型 AD コンバータの組み合わせ**

Jiri Panacek

**概要**

AMC0311 や AMC0330 などの絶縁型アンプは、多くの場合、逐次比較型 (SAR) A/D コンバータ (ADC) と組み合わせて使用されます。多くの高電圧システムでは、マルチプレクス ADC を使用して複数のチャネルを迅速にスキャンし、この情報をコントローラに渡します。これにより、厳格なタイミング要件が課され、各チャネル変換で許容される時間を短縮できます。このアプリケーションノートでは、オペアンプの選択が信号チェーンの DC 特性と AC 特性にどのような影響を及ぼすか、またタイミング要件に違反した場合に何が発生するかを示す例を紹介します。

**目次**

<b>1 はじめに</b> .....	<b>2</b>
<b>2 シグナル チェーン</b> .....	<b>4</b>
2.1 マルチプレクス逐次比較型 ADC の内部.....	4
2.2 アンプを使用した ADC の駆動.....	4
<b>3 実験結果</b> .....	<b>5</b>
3.1 DC の特性.....	6
3.2 AC の特性.....	9
<b>4 まとめ</b> .....	<b>11</b>
<b>5 参考資料</b> .....	<b>12</b>

**商標**

すべての商標は、それぞれの所有者に帰属します。

## 1 はじめに

絶縁アンプは、回路の 2 つの部分を電気的に絶縁するためにガルバニック絶縁を必要とするシステムに不可欠な構成要素です。ガルバニック絶縁を必要とするシステムの適切な例として、高電圧 DC/DC コンバータ、モータードライブ、ハイブリッド車 (HEV)、電気自動車 (EV) のトラクション インバータがあります。最も一般的に、絶縁型アンプは電流または電圧を検出し、ガルバニック絶縁バリアをまたぐ形でこの情報をコントローラに転送します。絶縁型アンプは機能においてデルタシグマ変調器に似ていますが、絶縁型アンプの出力はアナログで、変調器の出力はデジタル信号です。一般的にシステムの実装とテストはよりよく理解されており、マイコン (MCU) による支援が不要であるため、多くのシステムやエンジニアはアナログ出力からの利点を活用できます。

通常、絶縁型アンプの出力は比較型 ADC を使用してインターフェイスします。

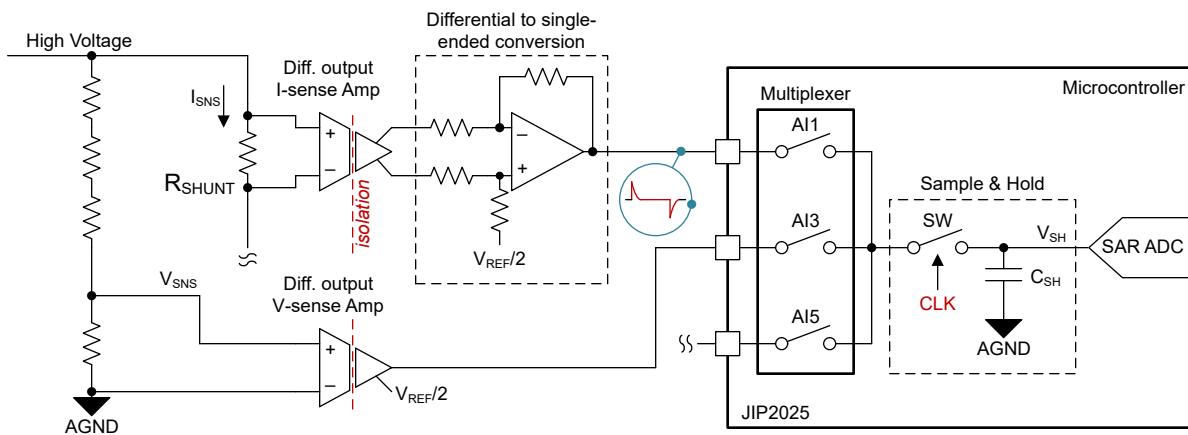


図 1-1. 逐次比較型 ADC とインターフェイスする絶縁型アンプ

逐次比較型 ADC は、マイコンで最も一般的なタイプです。分解能は、低コストの場合は 10b、ハイエンドマイコンの場合は 16b です。この実装の重要な要素は、逐次比較型 ADC のサンプル / ホールド (S/H) 回路がデータ アクイジション中にアナログ信号チェーンを瞬間に中断することです。マイコンは複数のアナログ入力を備えていますが、ADC ブロックは 1 ブロック、2 ブロック、または 3 ブロックのみです。このため、アナログ入力は、アナログマルチプレクサ経由で ADC を共有します。 $C_{SH}$  コンデンサは通常リセットされず、前のチャネルの状態を記憶しているため、多重化システムの方が難しくなります。図 1-1 は、一例としての簡略図を示しています。

アナログアンプには 2 種類の出力タイプがあります。

**差動出力** (図 1-2) は、絶縁型アンプと ADC の間の物理的距離が長い、またはコネクタを経由するシステムに推奨されます。コントローラに転送される情報は、2 つの相補出力間の電圧差であり、共通グランドに対しての絶対値ではありません。したがって、この出力は ADC と絶縁型アンプとの間の回路に侵入する可能性のある同相モードノイズを効果的に抑制します。欠点は、多くの ADC が差動信号と直接組み合わせて動作できないことです。この場合、ADC の直近で差動からシングルエンド変換が行われます。差動アンプは ADC 用の信号を変換しますが、測定誤差が増加し、システムの複雑性が増大します。

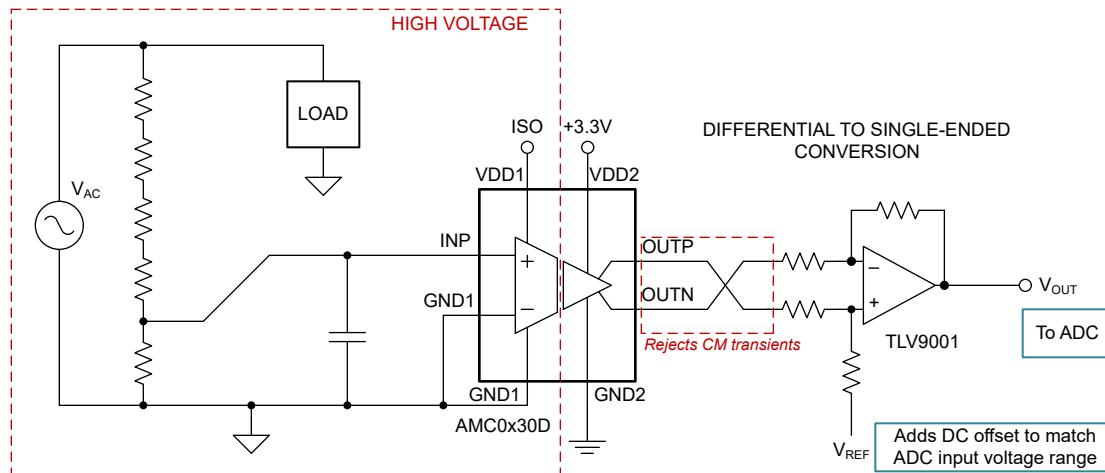


図 1-2. 差動出力絶縁アンプ

シングルエンド出力 (図 1-3) は、ADC と直接インターフェイスできるため、差動アンプは必要ありません。通常、このデバイスにはリファレンス電圧入力 (REFIN) があり、出力 (OUT) にオフセットを追加したり、ゲインを設定したりできます。実装は容易ですが、この構成は同相モードノイズを除去することはできません。したがって、このタイプの出力は、ADC と絶縁型アンプとの間の距離が比較的短い (10cm 未満) 場合や、同相モードノイズによる性能低下が許容される場合に適した設計です。

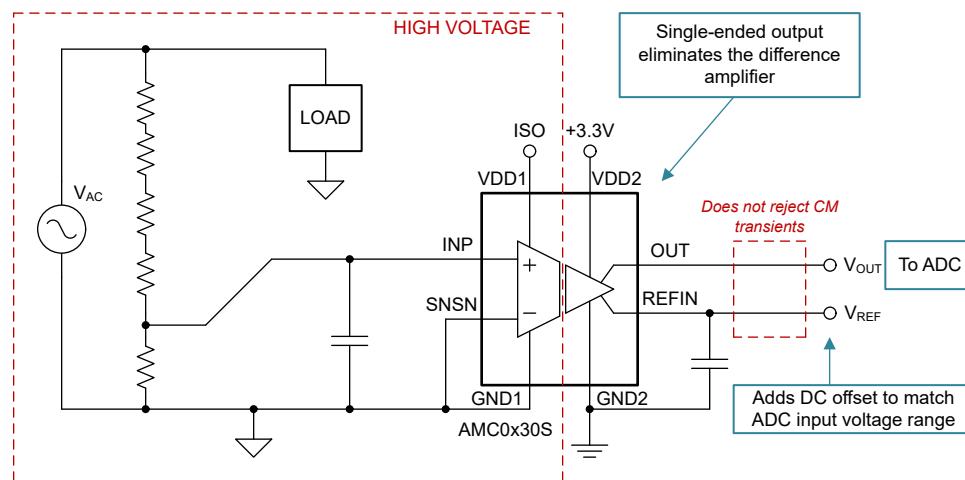


図 1-3. シングル エンド出力、絶縁アンプ

どちらの種類でも、エンジニアはサンプリング プロセスが AC と DC の信号チェーンでの性能損失を回避するためにどのように機能するかを十分に理解する必要があります。

## 2 シグナル チェーン

### 2.1 マルチプレクス逐次比較型 ADC の内部

図 2-1 に、入力マルチプレクサを搭載した逐次比較型 ADC コンバータの概略図を示します。この例では、サンプリング順序はチャネル AI1 から始まり、AI3 を通って AI5 で終了しています。その後、このプロセスが繰り返されます。

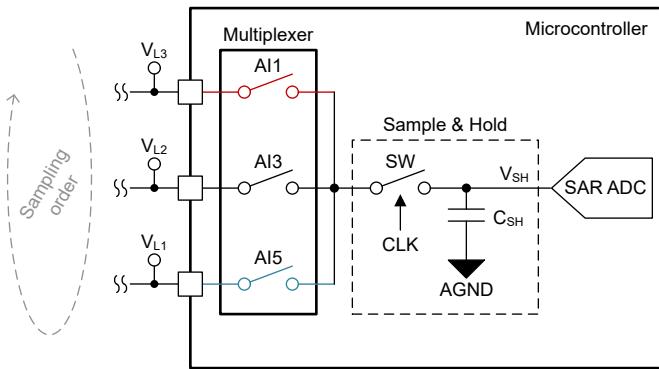


図 2-1. 逐次比較型 ADC の機能ブロック図の例

各チャネルについて、マルチプレクサによって最初にそれぞれのスイッチ  $\text{Alx}$  が閉じ、ADC はサンプルまたはアクイジョン時間  $t_{\text{SMPL}}$  と呼ばれる期間、スイッチ SW を閉じます。サンプリング時間の後、スイッチ SW が再度開き、AD の変換が開始されます。変換が終了すると、図 2-2 に示すように、ADC は次のチャネルに進みます。

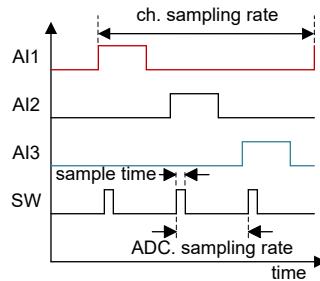


図 2-2. マルチプレクス ADC による反復サンプリングのタイミング図

### 2.2 アンプを使用した ADC の駆動

図 2-3 に、オペアンプ、またはシングルエンド絶縁アンプの出力が ADC のアナログ入力を駆動するシナリオを示します。サンプル / ホールドスイッチ SW がサンプル / ホールドコンデンサ  $C_{\text{SH}}$  を出力に接続する際、アナログアンプは出力で過渡応答を示します。

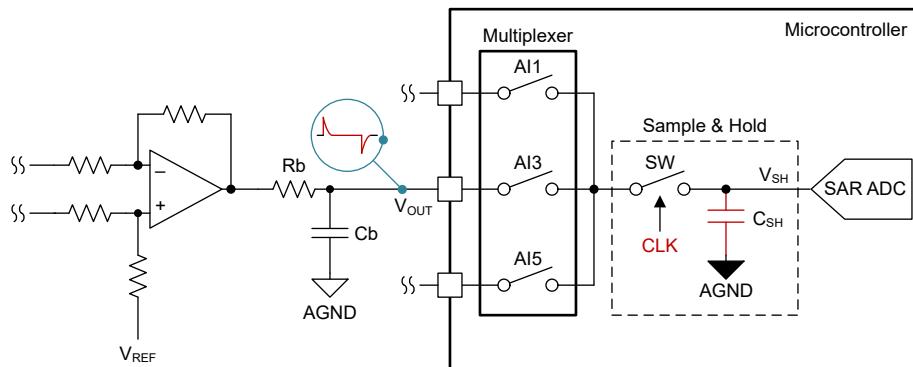


図 2-3. マルチプレクス ADC 入力を駆動するオペアンプ

サンプル / ホールド プロセス中、アンプはサンプル / ホールド コンデンサ  $C_{SH}$  を目的のレベル  $V_{OUT}$  まで上げて再充電する必要があります。ただし、このプロセスは完全に確定的ではありません。ほとんどの（すべてではありません）ADC では、各変換間にサンプル / ホールド コンデンサがリセットされません。これは、前のチャネル変換の結果として、コンデンサに残留電圧（電荷） $V_{SH}$  が保持されることを意味します。このため、次の 3 つのシナリオが考えられます。

1.  $V_{SH} > V_{OUT}$  の場合、外部アンプが  $C_{SH}$  をより低い電圧に放電する必要があるため、オーバーシュートを発生させます
2.  $V_{SH} = V_{OUT}$  の場合、電圧が同じなので過渡応答を引き起しません
3.  $V_{SH} < V_{OUT}$  の場合、外部アンプが  $C_{SH}$  をより高い電圧に充電する必要があるため、アンダーシュートを発生させます

チャージ パケット フィルタ ( $R_b$ 、 $C_b$ ) を追加すると、出力過渡応答の部分的な制御に役立ちます。ただし、フィルタではアンプのセトリング速度を向上させることはできません。これにより、セトリング タイムとオーバーシュート / アンダーシュートの振幅との間の妥協点を調整することしかできません。

### 3 実験結果

図 3-1 に、テストデータの取得に使用した実験用ボードを示します。実験用ボードには、出力タイプが異なる 3 つの絶縁型アンプ（シングルエンド固定ゲイン、シングルエンド レシオメトリック出力、差動出力）が搭載されています。また、この基板には、本アプリケーションノートの対象ではない変調器デバイスが搭載されています。

図 3-2 および図 3-3 に、16 ビット 1MSPS マルチプレクス ADC を搭載した TMS320F28P650 マイコンを使用した、同じ構成での 2 つの異なるオペアンプの性能を示します。サンプル / ホールド時間は  $t_{SMPL} = 425\text{ns}$  です。

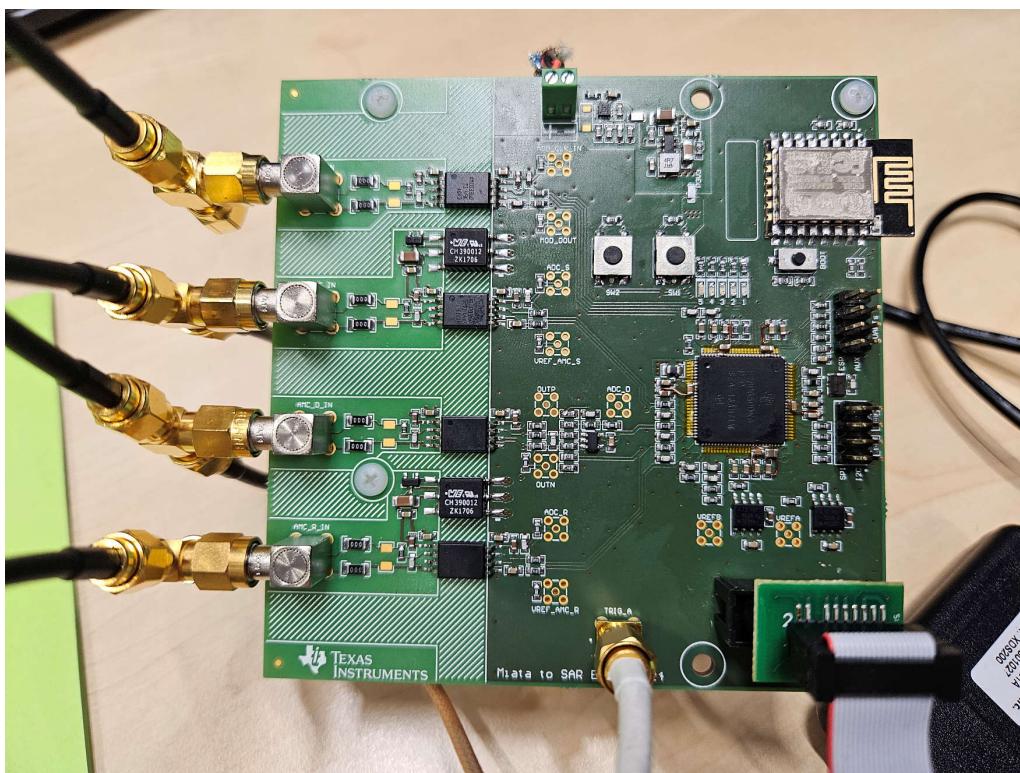


図 3-1. 実験テスト設定

図 3-2 の波形は OPA365 を示しています。高性能、高帯域幅 (50MHz) のレールツーレール オペアンプです。これは、前述の 3 つのシナリオでわかるように、オペアンプの出力は 150ns 未満で安定します。図 3-3 の波形は、低コストの 1MHz 帯域幅、レールツーレール オペアンプである TLV9001 を示しています。これは、オペアンプの出力が同じ 3 つのテスト条件で安定するために 800ns を超える必要があることがわかります。その結果、ADC の入力が安定する前にサンプル / ホールド スイッチが開きます。これは特に、 $V_{SH} < V_{OUT}$  のときのアンダーシュートシナリオで見られます。この場

合、AD 変換に使用される電圧は、必要とされる値よりも 30mV 高くなっています。これにより、システムで 3V の電圧リフアレンスを使用すると、読み取り誤差 1% になります。

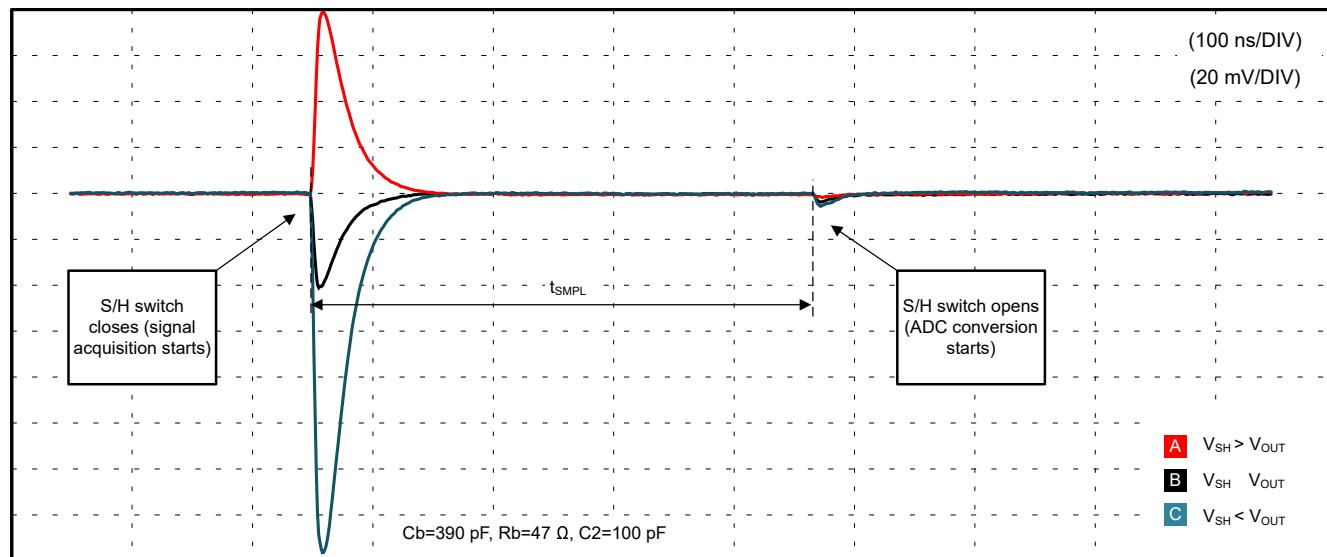


図 3-2. OPA365 による出力安定性

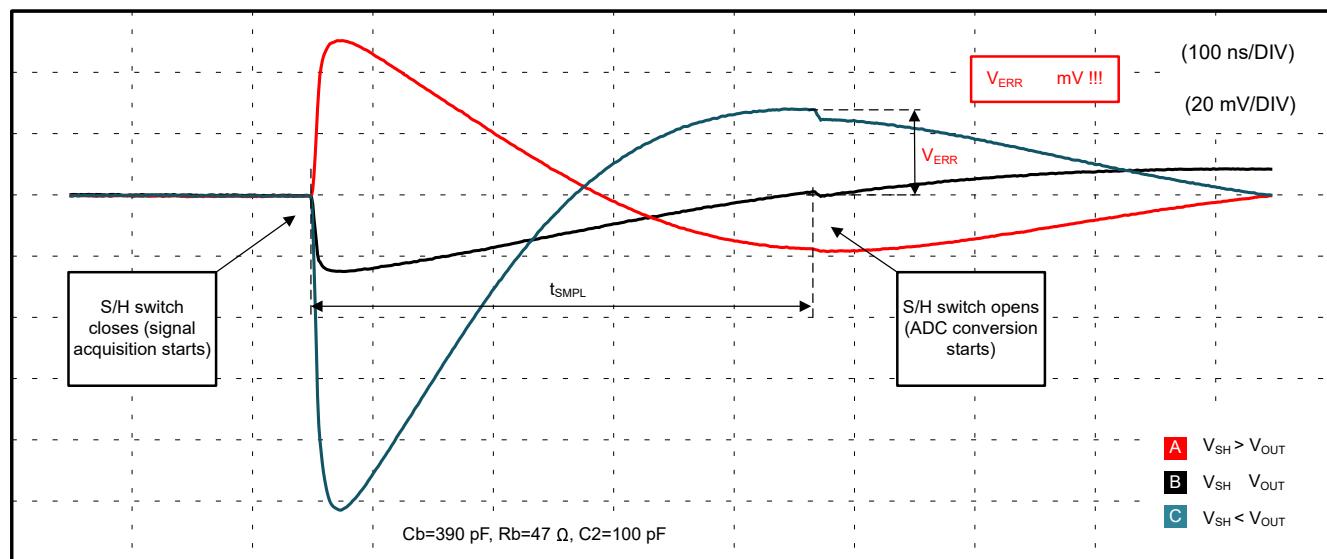


図 3-3. TLV9001 による出力安定性

### 3.1 DC の特性

誤差電圧  $V_{ERR}$  は一定ではなく、動作条件によって変化します。主に寄与するのは、前にサンプリングされた電圧 ( $V_{SH}$ ) と駆動電圧  $V_{OUT}$  との差です。また、入力電圧のみならず、温度の変動、部品の許容誤差、および電圧レール付近での動作も誤差に影響を及ぼすため、較正が困難です。

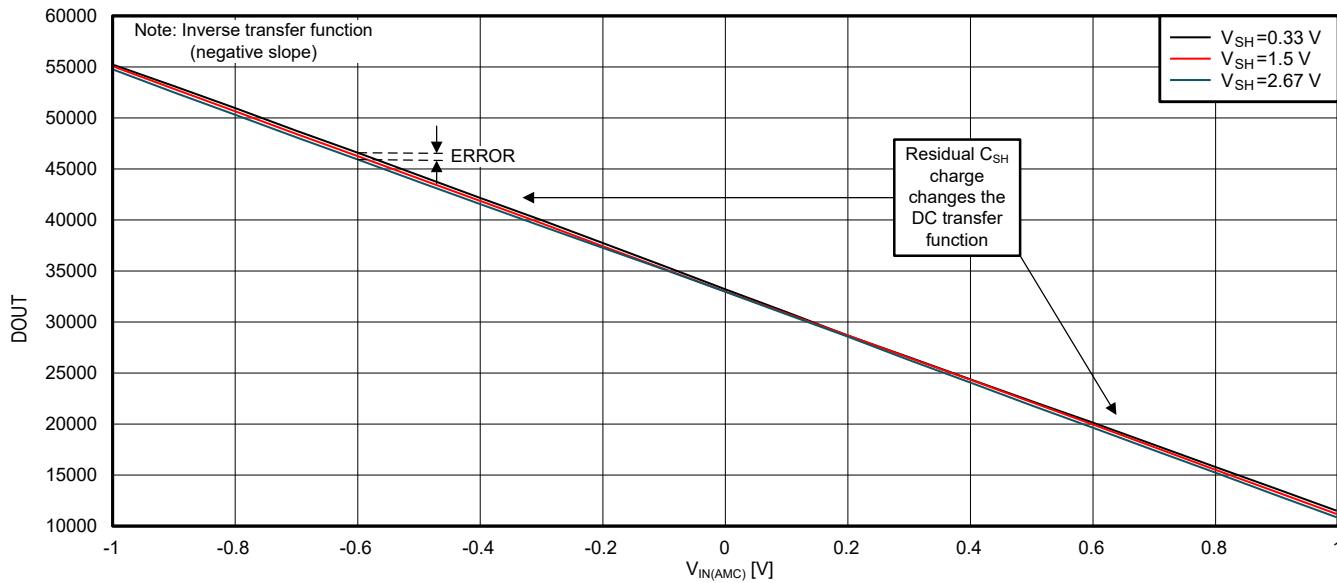


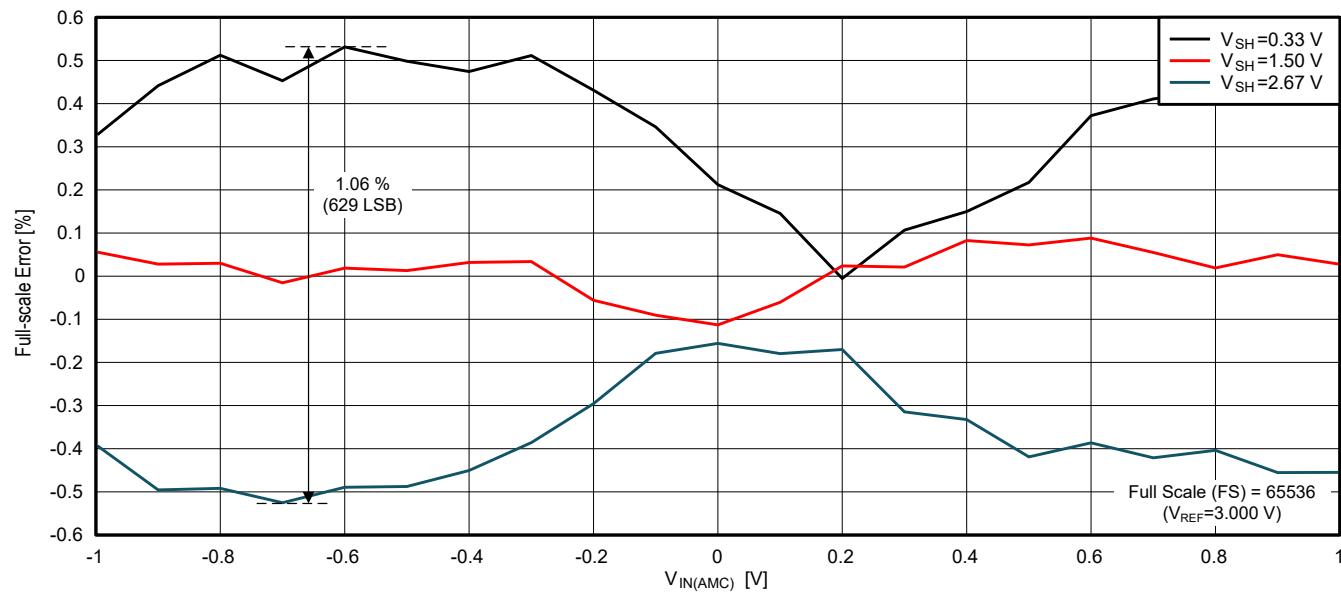
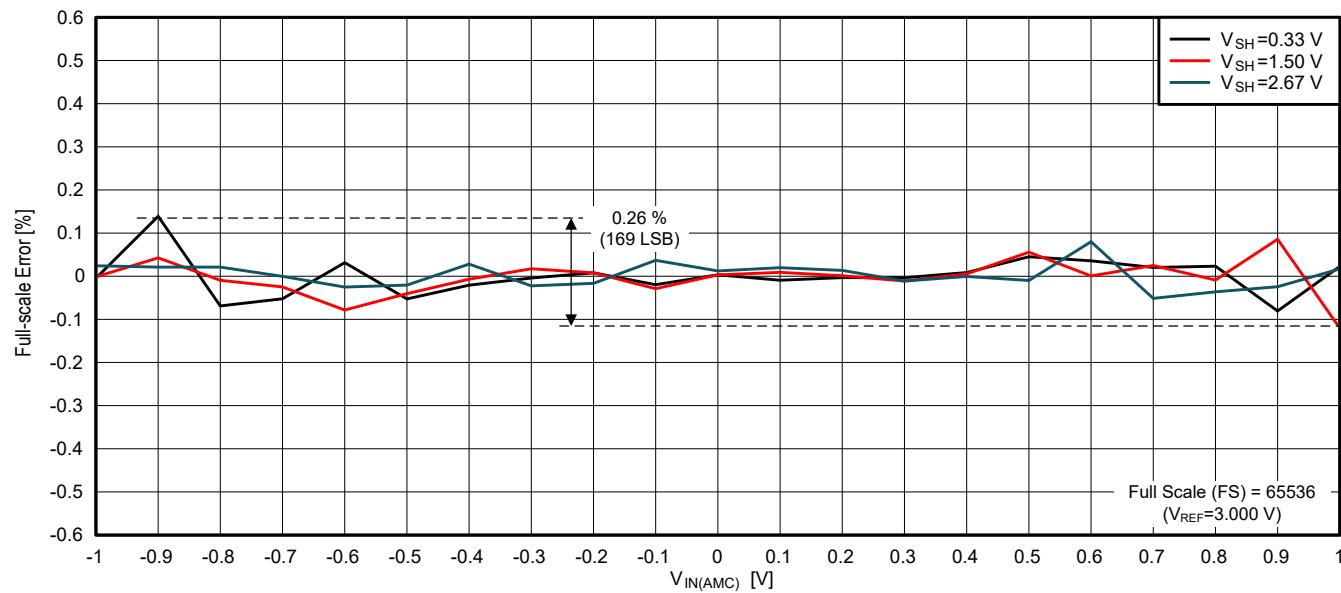
図 3-4. AMC0330D および TLV9001 による信号チェーンの伝達関数、 $t_{SMPL} = 425\text{ns}$

図 3-4 に、AMC0330D と TLV9001 ベースの差動アンプを使用した信号チェーン全体の伝達関数を示します。X 軸は、絶縁アンプに入る入力電圧 ( $V_{IN(AMC)}$ ) を表します。Y 軸は、ADC のデジタル出力 (DOUT) を表します。 $V_{SH}$  の 3 つの異なる条件は、前にサンプリングしたチャネルの値です。グラフでは、誤差は小さく、プロットから読み取るのが困難です。図 3-5 は  $V_{ERR}$  の負の影響を示す良好なプロットです。このプロットは、アナログ入力電圧範囲全体にわたるシステムの積分非直線性 (INL) を示しています。また、これは、伝達関数の最適解の線と実際の変換読み取り値との誤差です。このプロットは、残留電圧  $V_{SH}$  に対して総合的なフルスケール誤差が 1.06% まで変化していることを示しています。

図 3-6 は、より高速な OPA365 ベースの差動アンプについてまったく同じ分析を示しています。このテストは同じハードウェアを使用し、TLV9001 オペアンプと交換する OPA365 のみを使用しています。この場合、フルスケール誤差の変動の合計は 0.26% 未満であり、TLV9001 を使用した回路と比較して 4 倍の改善です。

完全性を高めるため、図 3-7 に絶縁型アンプ (AMC0330S) のシングルエンド バリエーションを使用する信号チェーンを示します。OPA365 ベースの差動アンプを使用した場合、AMC0330D と比べてわずかに改善したのは、アンプのオンチップを完全に統合したことによるものです。高集積なので、差動アンプのディスクリート実装に起因する他の誤差の要因がなくなります。

ご覧のように、ADC 入力を駆動するアンプのセトリング タイムは、信号チェーンの DC 伝達関数と直線性に影響を及ぼします。アンプのセトリング タイムが ADC のサンプリング時間より長い場合、測定に大きな誤差が発生します。

図 3-5. AMC0330D および TLV9001 による信号チェーンの積分非直線性、 $t_{SMPL} = 425\text{ns}$ 図 3-6. AMC0330D および OPA365 による信号チェーンの積分非直線性、 $t_{SMPL} = 425\text{ns}$

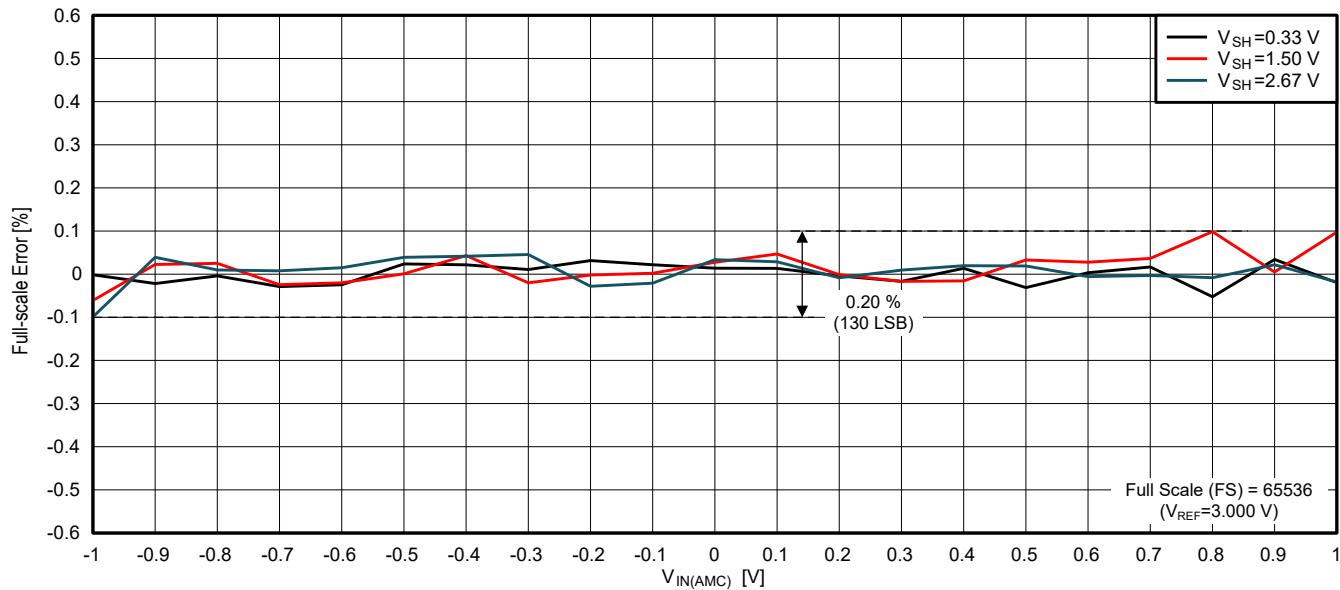


図 3-7. シングルエンド出力 AMC0330S アンプによる信号チェーンの積分非直線性、 $t_{SMPL} = 425\text{ ns}$

### 3.2 AC の特性

DC 伝達関数の非直線性は、AC 特性の高調波歪みに変換されます。

図 3-5、図 3-6、図 3-7 に、8192 データサンプルの高速フーリエ変換 (FFT) を示します。実効サンプリング周波数は 16 ビット分解能で 312.5kHz であり、サンプリング時間は DC の説明から変わりません ( $t_{SMPL} = 425\text{ ns}$ )。入力信号 (キャリア) は振幅 1V の 10kHz 正弦波です。FFT では、スペクトルリークを抑制するためにハニーベンドウを使用しています。

DC 特性で観測される負の影響は、AC ドメインにも現れます。TLV9001 をベースとする差動アンプは、不要な高調波をキャリア周波数の倍数として発生させます。ノイズレベルに消える前に、少なくとも 10 個の高調波が見えます。OPA365 または AMC0330S を使用したシステムは性能が大幅に向上了します。

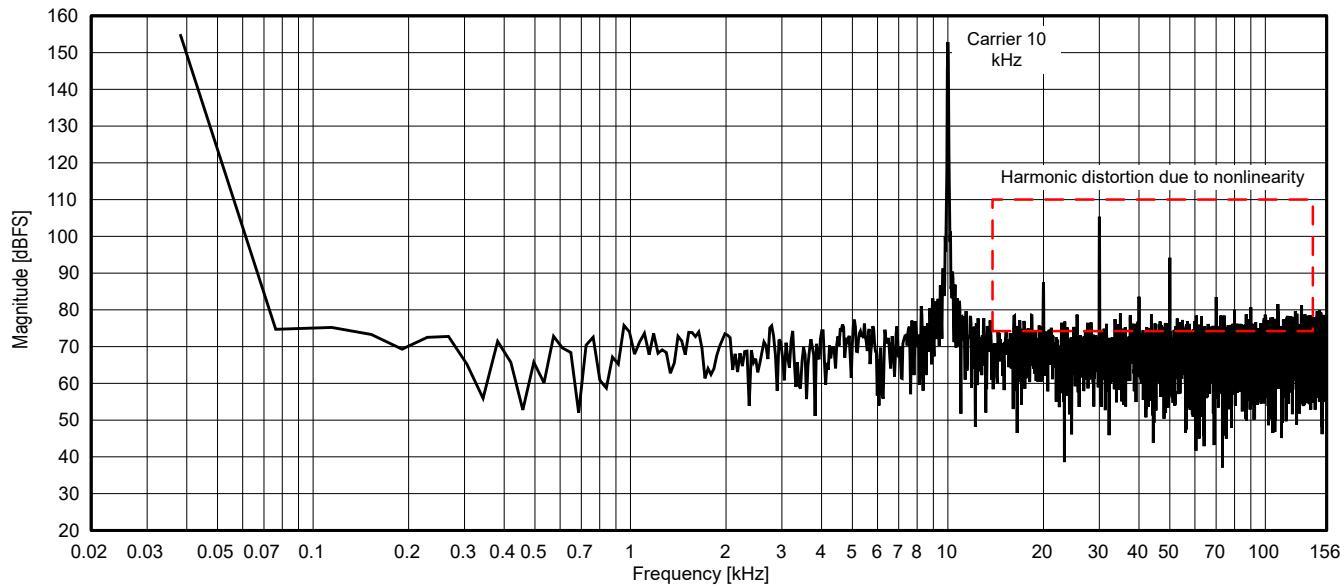


図 3-8. AMC0330D および TLV9001 を使用した信号チェーンの出力スペクトル

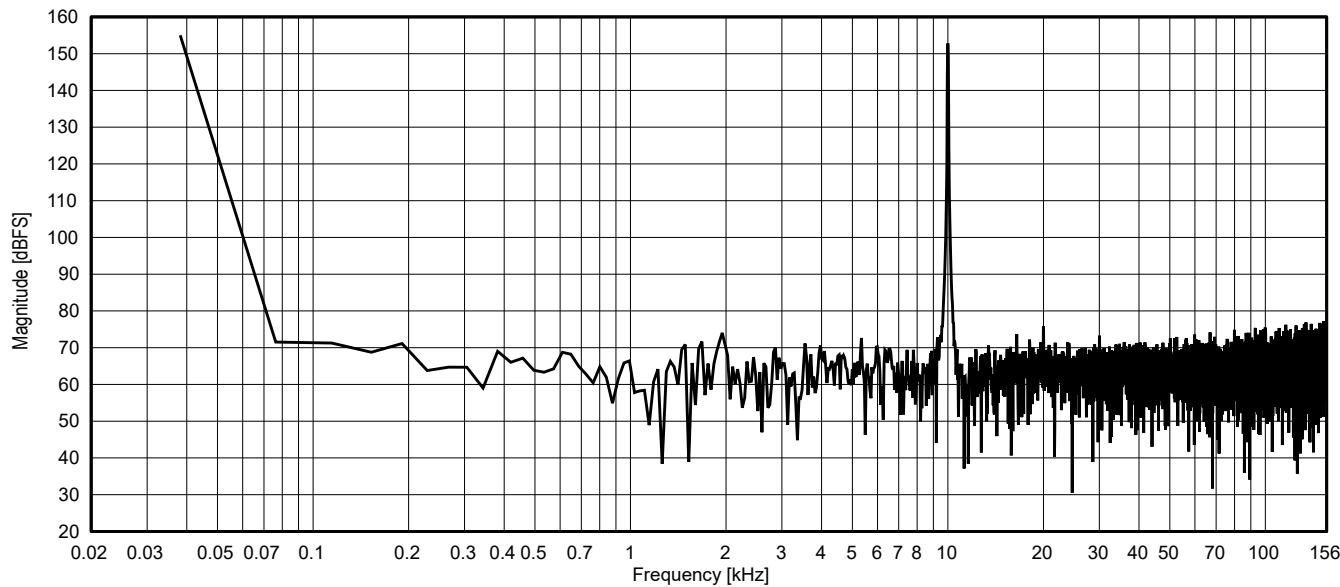


図 3-9. AMC0330D および OPA365 を使用した信号チェーンの出力スペクトル

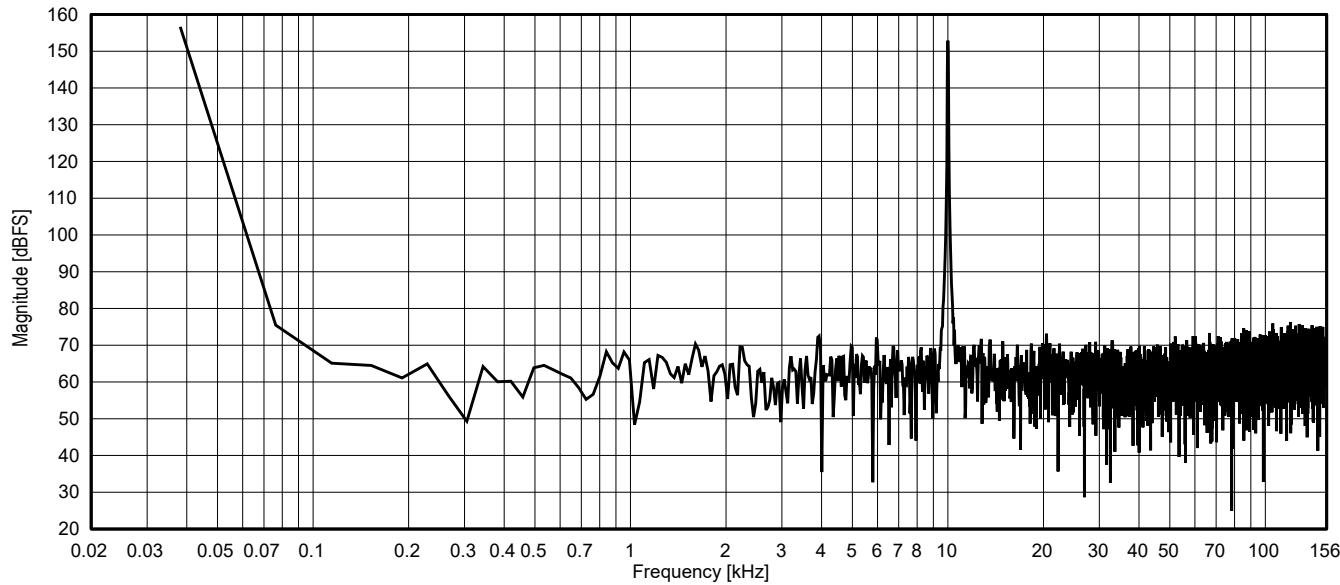


図 3-10. シングルエンド AMC0330S を使用した信号チェーンの出力スペクトル

## 4 まとめ

表 4-1 に、測定の概要を示します。スプリアスフリー ダイナミックレンジ (SFDR) は通信業界でより関連性が高い一方で、これは周波数ドメインで明確に確認できる実用的な指標もあります。TLV9001 と OPA365 ベースの差動アンプの性能差は、テストボードのタイミング仕様に基づいています。TLV9001 オペアンプは、より長いサンプリング時間で動作できるシステムで有効な選択肢であり、サンプル / ホールドスイッチ (SW) が開く前に差動アンプが完全に安定化できます。ただし、他のチャネルが最も遅いチャネルを持つ必要があるため、この場合は変換レートが遅くなります。また、マイコン内にある場合は、低速チャネルと高速チャネルを 2 つの ADC に分割します。

表 4-1. 測定のまとめ

パラメータ	TLV9001	OPA365	AMC0330S	単位
SFDR	48	76	81	dB
INL	0.53	0.14	0.1	%
INL	346	91	65	LSB

より高速な ADC サンプリングを必要とするシステムでは、OPA365 や TLV365 などの高帯域幅オペアンプが利点となります。最も経済的な選択肢は、AMC0330S や AMC0330R などのシングルエンド出力絶縁型アンプで、絶縁アンプと ADC 間の距離が短い場合に最適です。

逐次比較型 ADC とインターフェイスする絶縁型信号チェーンを設計および検証する際の推奨事項一覧を以下に示します。

- コモンモードノイズが懸念されない場合は、シングルエンド出力絶縁型アンプ (AMC0330R、AMC0330S) を使用してください
- ADC 入力の前には、必ずチャージバケットフィルタを使用してください
- 前にサンプリングした信号のさまざまな条件に対して、サンプリング中のアンプの過渡応答を測定します
- 時間ドメインと周波数ドメインの両方でサンプリングされた信号を調査します (FFT を使用)
- ファームウェア実装者と緊密に連携して、開発中にサンプリング順序とタイミングが変化しないようにします
- ADC のサンプリング時間内に入力を安定化できるオペアンプ (例: OPA365、TLV365) を使用します。
- オペアンプの AC 特性は DC 精度に影響を及ぼす可能性があることに注意してください
- 性能とチャージバケットフィルタを最適化するために、pSpice などのツールでサンプリングをシミュレーションします
- オペアンプを変更するときに、たとえ名称が同じであっても、その動作を再テストしてください

表 4-2 に、TMS320F28P650 MCU および 16 ビット分解能のシングルエンド モードで動作する ADC を搭載したシステムの適切な部品値を示します。

表 4-2. TMS320F28P650 付き実験ボードで使用されている部品の値

サンプル / ホールドスイッチ抵抗 $R_{SW} = 425\Omega$				
サンプル / ホールド容量 $C_{SH} = 42.5\text{pF}$				
パラメータ	TLV9001	OPA365	AMC0330(R/S)	単位
Rb	47	47	47	$\Omega$
Cb	1000	390	2200	pF
セトリングタイム	2	0.1	0.4	us

## 5 参考資料

1. テキサス インスツルメンツ、『[AMC0x30S、固定ゲインシングルエンド出力付き、高精度、±1V 入力、基本および強化絶縁型アンプ](#)』、データシート。
2. テキサス インスツルメンツ、『[AMC0x30D、固定ゲイン差動出力付き、高精度、±1V 入力、基本および強化絶縁型アンプ](#)』、データシート。
3. テキサス インスツルメンツ、『[TLV900x 低電力、RRIO、1-MHz オペアンプ、低コストシステム用](#)』、データシート。
4. テキサス インスツルメンツ、『[OPAx365 50MHz、ゼロクロスオーバー、低歪み、高 CMRR、RRI/O、単一電源オペアンプ](#)』、データシート。

## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](#) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月