

Application Note

LM51772 を使用したバッテリーまたはコンデンサ バックアップ動作



Stefan Schauer

概要

多くの場合、主電源の電圧低下や電失喪失時に動作を検証するために、バックアップ システムが必要になります。そのバックアップ時間に対応するエネルギーは、バッテリーまたはコンデンサに蓄積できます。このアプリケーション レポートは、[LM51772](#) を使用してアプリケーションへの安定した電源電圧を維持しながら、このようなバックアップ システムの充放電を制御する方法を提示します。

目次

1 はじめに.....	2
2 電力段の設計.....	3
3 機能ブロック.....	4
3.1 平均電流.....	4
3.2 IVP および IVR.....	5
3.3 VDET.....	5
3.4 UVLO.....	5
3.5 FB.....	5
3.6 逆電流用の GUI 構成.....	6
4 クイックスタート構成ツール.....	8
5 ハードウェアの実装と測定結果.....	9
5.1 ハードウェア設定.....	9
5.2 測定結果.....	11
6 参考資料.....	12

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

バックアップ システムを実装するために、エネルギー ストレージ素子としてバッテリーまたはコンデンサを選択できます。アプリケーションの要件に応じて、両方に長所と短所があります。

- 充電と放電のサイクル数
- エネルギー ストレージのサイズ

[LM51772](#) は両方のバリエーションのコントローラとして使用でき、必要な機能の大半を提供します。このレポートでは、実装と使用事例について説明します。

このドキュメント全体を通して、以下の名称を使用します。

- V_{System} : ターゲット アプリケーションの電源電圧 (バックアップ対応電源)
- V_{Storage} : ストレージ素子 (バッテリーまたはコンデンサ) 用の電源電圧
- V_{Supply} : アプリケーションの主電源電圧。アプリケーションの標準電源およびバックアップ電源の充電に使用

バックアップ システムの場合、定電圧制御ループ (CV) と定電流制御ループ (CC) を実装する必要があります。 V_{System} で安定した電圧を維持するため、バックアップ電源の出力に CV が必要です (V_{Supply} が利用できない場合)。

2 電力段の設計

ストレージ素子を充電するには、一定の充電電流を供給するために **CC** 制御が必要です。最大充電電圧に達した後、充電を停止して V_{Storage} 電圧を維持するために、**CV** 制御が引き継ぐ必要があります。

LM51772 内では、応答レートがより高い電圧制御 (**CV**) を **FB** ピンで利用できます。したがって、通常は **FB** を使用してシステム電圧 V_{System} を維持します。その結果、ターゲット アプリケーションは **VOUT** に接続され、ストレージ素子は **VIN** に接続されます。

LM51772 は、次の 2 種類の平均電流制限方式をサポートしています。

- I_{SET} : 電流制限は、電流センス抵抗と **ILIMCOMP/ISSET** ピンの抵抗によって設定されます。これらの部品によって電流制限が設定および固定されます。
- I_{LIMIT} : 電流制限は、電流センス抵抗と内部 **DAC** によって設定され、**I2C** 経由で **ILIM_THRESHOLD** レジスタを使用して動的に設定できます。

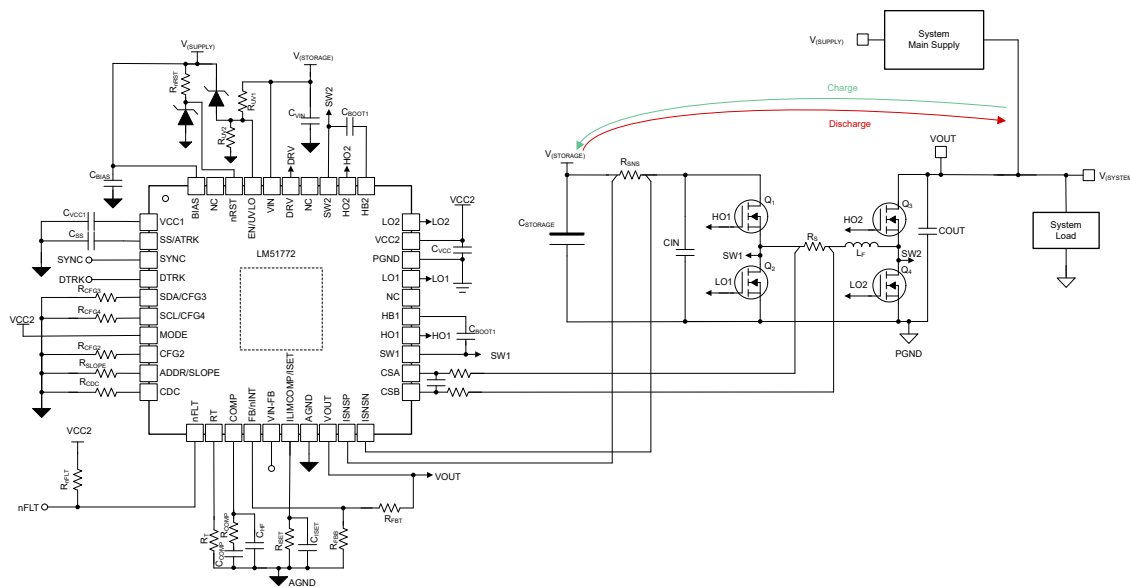


図 2-1. I_{SET} 搭載、I2C なしの回路図

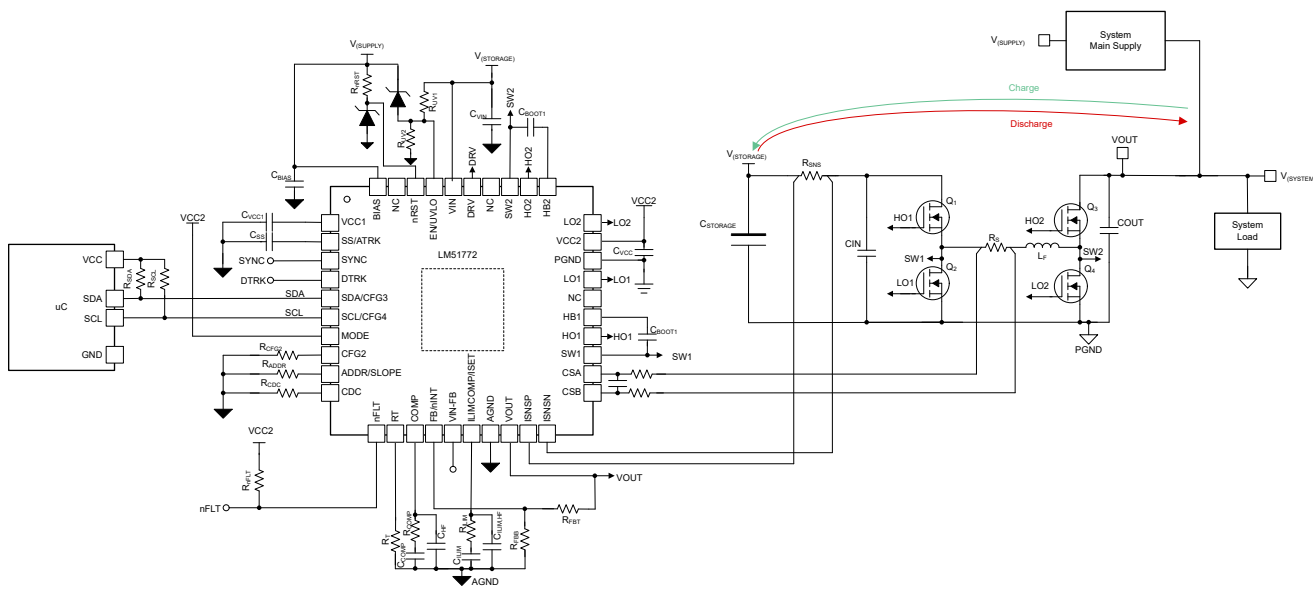


図 2-2. I_{LIMIT} および I2C 搭載の回路図

3 機能ブロック

3.1 平均電流

ISNSx 入力に接続された電流センサを平均電流センサとして使用し、コントローラはその情報に基づいて平均電流をレギュレートおよび制限します。

バックアップ システムの場合、この電流測定用のシャントを V_{Storage} 側に配置し、負方向の電流制限としてシャントを構成する必要があります。これにより、ストレージ素子に一定の充電電流を流すことができます。以下を通じてこの設定を行うことができます。

- R2D インターフェイス:

CFG4 ピンを使用して設定: 負の電流制限と電流制限設定

- I2C インターフェイス:

MFR_SPECIFIC_D0 レジスタ ビットを設定: IMON_LIMITER_EN と EN_NEG_CL_LIMIT

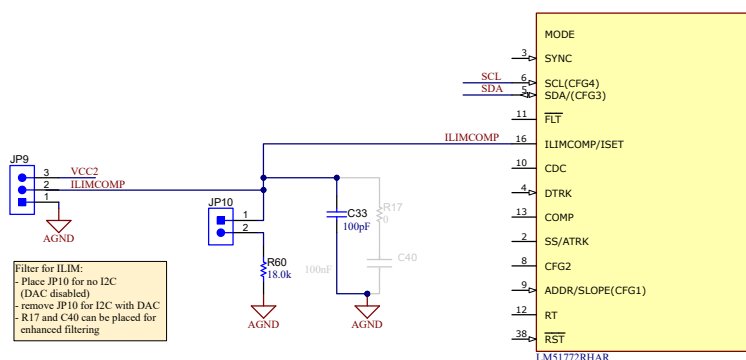


図 3-1. ISET 構成

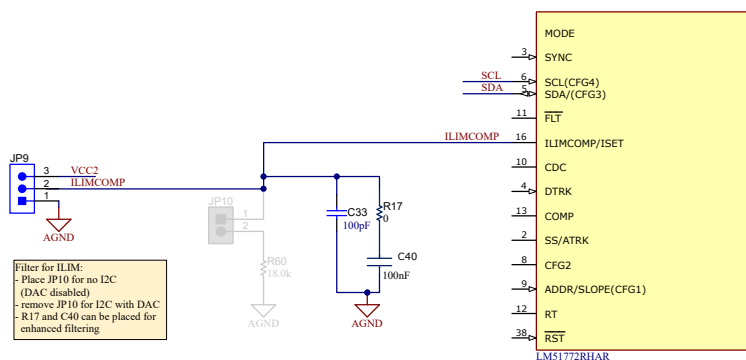


図 3-2. ILIMIT 構成

電流制限の計算と部品選択については、LM51772 データシートの「[電流モニタ / リミッタ](#)」の章を参照してください。

3.2 IVP および IVR

LM51772 は、入力電圧保護 (IVP) と入力電圧レギュレーション (IVR) を備えています。IVR は、I2C 経由で有効にでき、IVP と IVR のレベルも I2C 経由で設定できます。IVR として有効になると入力電圧が観測され、入力電圧が定義された電圧レベルに達すると、充電電流は停止します。

3.3 VDET

LM51772 は入力側に VDET を備えており、UVLO に加えて、特定の電圧レベルに達した場合にのみデバイスを有効にします。これは、ストレージ素子がバッテリーであるバックアップシステムで使用でき、定義された下限レベルを越えてバッテリーが放電されないようにします。ただし、バッテリーがトリガされた場合は、充電のためにシステムを再度有効にする別の方法が必要です。たとえば、レベルを低く設定するか、V_{Supply} が再び利用可能な場合は VDET を無効にします。これは、I2C を使用して実現できます。

コンデンサをストレージ素子として使用するシステムでは、通常 V_{Supply} が利用可能になった直後に VDET 機能を無効にして、コンデンサの充電を可能にする必要があります。

VDET は、CFG2 ピンまたは I2C レジスタ MFR_SPECIFIC_D3 ビット VDET_EN によって無効化できます。

たとえば、バッテリーを充電素子として VDET を使用する必要がある場合、I2C レジスタ MFR_SPECIFIC_D3 と MFR_SPECIFIC_D4 によって立ち下がり / 立ち上がりレベルも設定できます。



図 3-3. GUI を使用した VDET 構成

3.4 UVLO

UVLO 入力は、以下の目的で使用できます。

- システムを過放電から保護
- バックアップ動作時に、電力段が過度に低い入力電圧で動作しないように保護します。バックアップ電源 V_{Storage} がすでに非常に低い電圧レベルまで放電されている場合、必要な出力電力を供給するために、大きな入力電流と電力段での電流が必要になることがあります。
- I2C の構成が完了する前に電力段が動作開始することを防止 (必要に応じて)

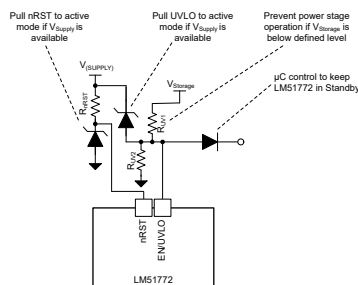


図 3-4. UVLO 制御回路

3.5 FB

FB ピンを介した 出力電圧レギュレーション が出力電圧を観測し、電力段に流れるエネルギーの方向を制御します。

出力電圧が設定レベルを上回っている限り、電力段は逆動作で動作します。IVR が負の電流を停止するまで CC モードは有効になり、ストレージ素子は充電されます。

3.6 逆電流用の GUI 構成

LM51772 は、CFG ピンで行われた構成設定で動作できます。可能なすべての設定にアクセスするには、I2C インターフェイスを使用する必要があります。

LM51772 GUI を使用すると、内蔵の I2C インターフェイスによって LM51772 の構成と制御が可能になります。

バックアップ動作モードの重要な設定は次のとおりです。

- コンバータ有効化
- IMON リミッタ有効化
- ISET 有効化または無効化 (電流リミッタの動作モードによる:ISET または ILIM)
- 負の電流制限有効化 (Neg. CL Limit Enable)

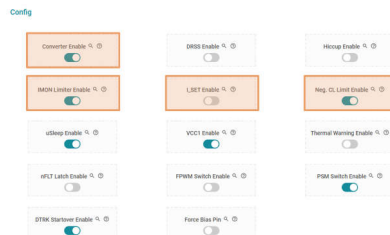


図 3-5. GUI 構成要素

3.6.1 EVM の構成とセットアップ

図 3-6 は、I2C を使用してデバイスを構成および制御するための評価基板構成のセットアップを示します。

図 3-7 は、I2C を使用しない評価基板構成のセットアップを示します。

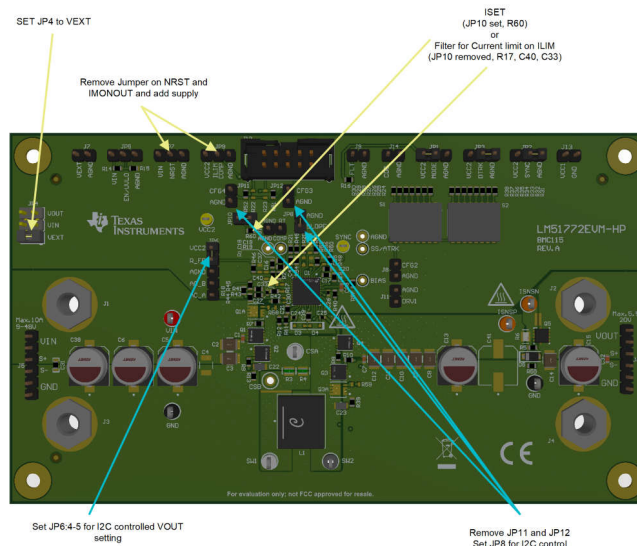


図 3-6. I2C によるバックアップ動作における評価基板のセットアップと制御素子

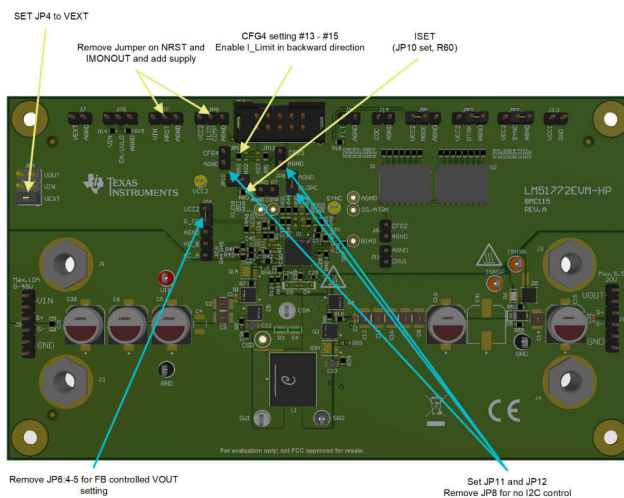


図 3-7. I2C を使用しないバックアップ動作における評価基板のセットアップと制御素子

注

LM51772EVM-HP は、出力側の平均電流測定用にシャントを搭載しています。また、バックアップ構成の場合は、ストレージ素子への定電流充電を可能にするため、通常は入力側に配置します。

4 クイックスタート構成ツール

LM51772 昇降圧クイックスタート カリキュレータ ツールを使用して、このアプリケーション セットアップに必要な外付け部品を構成および選択できます。現在、このツールは逆方向動作モードでは C_{ILIM} フィルタの計算を提供していないため、この構成ステップのストレージ容量を出力コンデンサとして入力します。

図 4-1 に、ILIM 機能を使用するための構成設定と、I2C によって電流制限を調整する方法を示します。

図 4-2 に、 R_{SNS} および R_{SET} により固定電流制限を設定し、ISET 機能を使用するための構成設定を示します。

ILIMIT: ILIM_DAC

Step 4: Output Capacitor

Output Voltage Ripple Spec	150 mV _{pk-pk}
Minimum Output Capacitance	14.1 μ F
Output Capacitance, C_{OUT}	47000 μ F
Maximum Permitted ESR	30.0 m Ω
Output Capacitor ESR	5 m Ω
Resulting Output Voltage Ripple (max)	25 mV _{pk-pk}
Output Capacitor RMS Current (max)	2.9 A (rms)

Current Limiter via I2C

Average Current Limit	1 A
DAC ILIM_THRESHOLD	100
Recommended Current Sense, $R_{SNS(out/in)}$	50.0 m Ω
Used Current Sense, $R_{SNS(out/in)}$	10.0 m Ω
Effective average Current Limit	5 A
ILIMCOMP Capacitor, C_{ILIM}	15.00 nF
C_{OUT2} Output Capacitance	820 μ F

図 4-1. ILIM を使用したクイックスタート カリキュレータによる電流制限の構成

Step 4: Output Capacitor

Output Voltage Ripple Spec	150 mV _{pk-pk}
Minimum Output Capacitance	14.1 μ F
Output Capacitance, C_{OUT}	47000 μ F
Maximum Permitted ESR	30.0 m Ω
Output Capacitor ESR	5 m Ω
Resulting Output Voltage Ripple (max)	25 mV _{pk-pk}
Output Capacitor RMS Current (max)	2.9 A (rms)

Neg. Current Limit: on ILIMIT: ISET R_{CFG4} 20.5 KL1

isabled

Current Limiter via ISET

Average Current Limit	1 A
Recommended Current Sense, $R_{SNS(out/in)}$	50.0 m Ω
Used Current Sense, $R_{SNS(out/in)}$	10.0 m Ω
ILIMCOMP Resistance, R_{ILIM}	100 k Ω
ILIMCOMP Capacitor, $C_{ILIM,HF}$	5.60 pF
C_{OUT2} Output Capacitance	12 μ F

図 4-2. ISET を使用したクイックスタート カリキュレータによる電流制限の構成

5 ハードウェアの実装と測定結果

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

5.1 ハードウェア設定

以下の測定には簡略化されたハードウェア セットアップを使用しました。以下は、セットアップと設定のリストです。

- 7V の外部電源からのバイアス電源
- nRST はバイアスに接続されています
- UVLO はバイアスに接続されています
- ストレージ容量: 47mF/40V (KEMET ALS30A473KE040)
- アプリケーションの負荷 (V_{System}) = 0.5A (CC)
- V_{Supply} = 12V
- GUI 経由で設定
 - VOUT = 11.5V
 - DAC により設定された電流制限値は、負方向で 1A (レジスタの 10 進値 = 10)
 - VDET はディセーブル
- **LM51772EVM-HP** は、平均電流センス抵抗を出力側に取り付けています。これにより、出力側で定電流を制御できます。このアプリケーションでは、ストレージ コンデンサへの定電流充電が推奨されます。そのためには、平均電流センス抵抗を基板の入力側に配置する必要があります。このため、評価基板にも変更が加えられています。基板の変更については、[図 5-1](#) および [図 5-2](#) を参照してください。

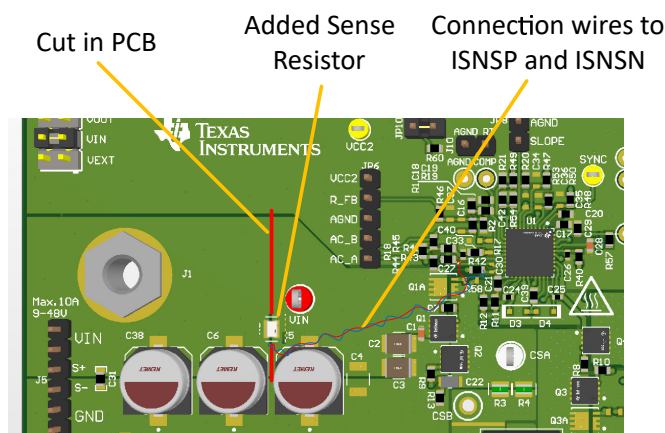


図 5-1. 評価基板の変更

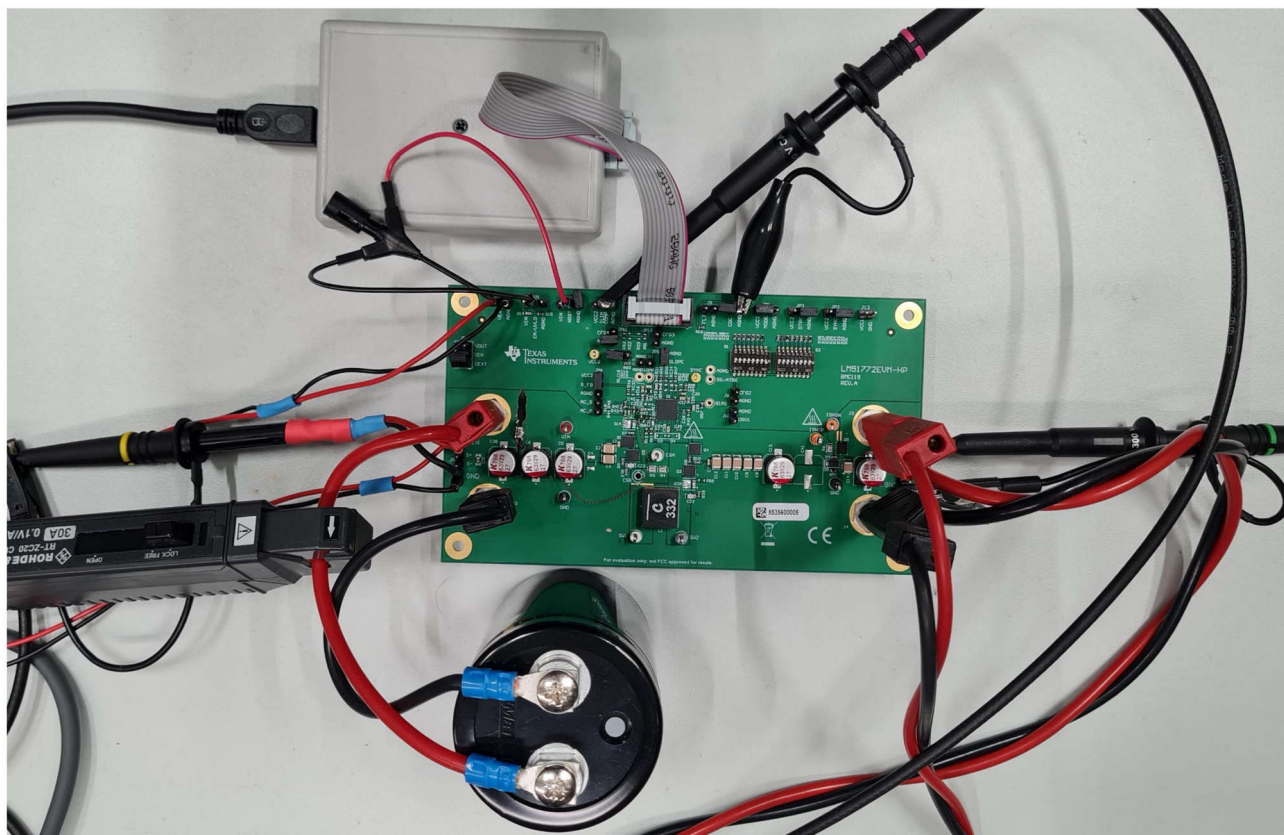


図 5-2. ハードウェア設定

5.2 測定結果

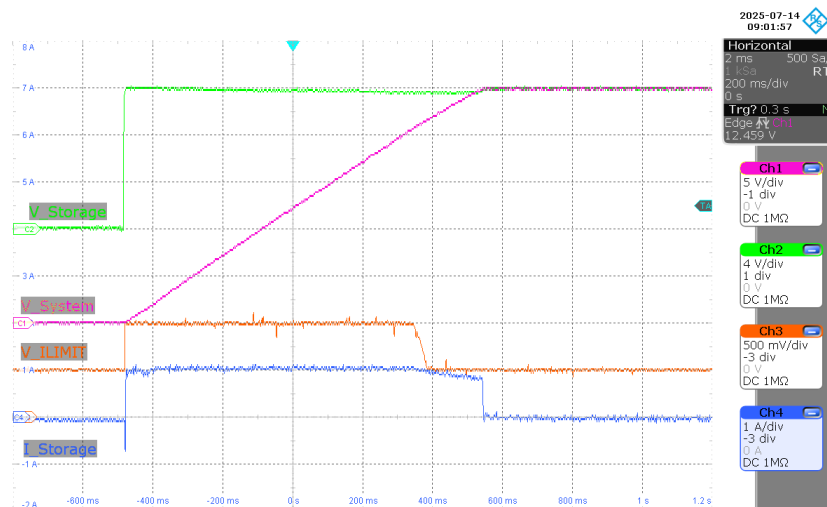


図 5-3. 1A の定電流で最大 25V のスコープ プロット充電

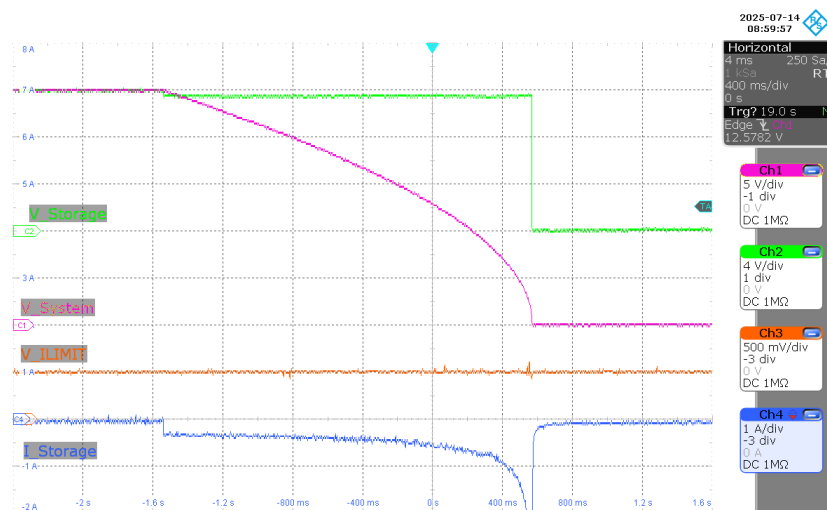


図 5-4. 負荷電流 0.5A でのスコープ プロット放電

6 参考資料

- テキサス インスツルメンツ、『[LM51772 80V、広 VIN 対応双方向 4 スイッチ昇降圧コントローラ](#)』データシート。
- テキサス インスツルメンツ、『[LM51772 昇降圧クイックスタート カリキュレータ ツール](#)』
- テキサス インスツルメンツ、『[I2C 経由で構成するための LM51772 GUI](#)』
- テキサス インスツルメンツ、『[内部電流リミッタによる定電流動作](#)』アプリケーション ブリーフ。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated