

Application Brief

セルフラッチ コンパレータを使用してシステムの複雑さを低減



Ho Siu

はじめに

電圧や電流の故障信号に対しては、システムコントローラによって故障修正の対処が行われるまで、検出信号を故障状態にラッチしておく方が都合が良い場合が多いです。ラッチ動作により、ラッチを意図的に解除するまで、システムコントローラによって故障状態が認識されて対処される状態が保持されます。コンパレータのラッチ機能は、一般的にコンパレータと他のディスクリート部品を組み合わせで実装されます。ディスクリートラッチコンパレータの設計と制御には大きな基板面積が必要であり、設計も複雑になります。このアプリケーションブリーフでは、ディスクリートラッチコンパレータと比較した場合の TI のセルフラッチコンパレータ製品群の利点について説明します。

ディスクリートラッチコンパレータ

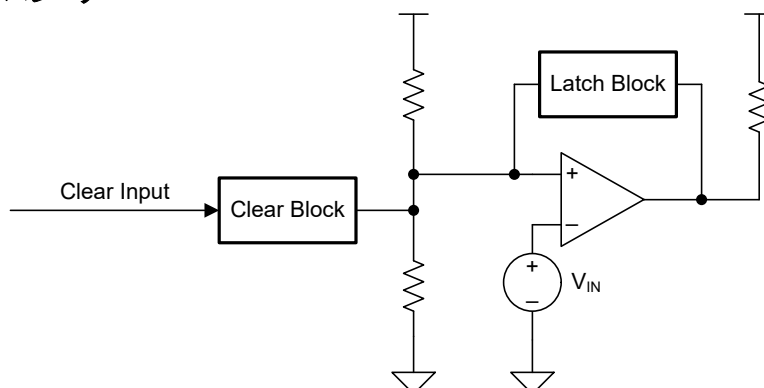


図 1. ラッチコンパレータの実装ブロック図

ディスクリートラッチコンパレータは、ラッチブロックとクリアブロックという 2 つの機能ブロックで構成されます。ラッチブロックは、故障条件が検出されたらコンパレータの出力をラッチします。クリアブロックは、ラッチをリセットしてコンパレータを再び作動可能状態に戻し、次の故障検出に備えます。以下は、出力が Low でラッチする反転コンパレータのディスクリート実装例です。

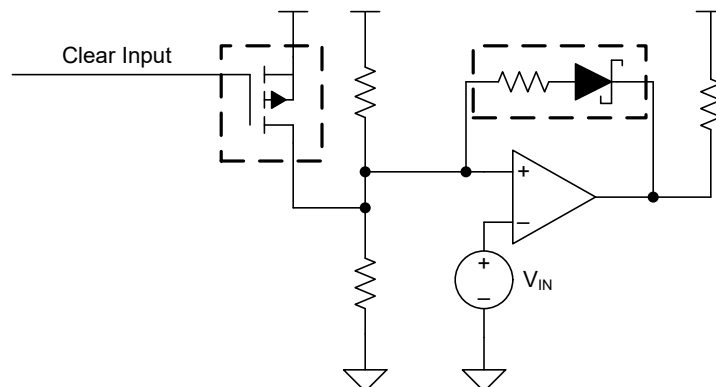


図 2. ラッチコンパレータのディスクリート実装例

ラッチ ブロックは、ショットキー ダイオードと抵抗によって実装されます。出力が **Low** の間、ダイオードは順方向バイアスになって導通し、コンパレータの非反転入力 **Low** に下がります。この動作によりコンパレータはラッチされます。非反転入力が低電圧になることで、反転入力がそれを上回ることができず、出力が **High** 状態になるためです。クリア機能は、アクティブ **Low** 信号でラッチをクリアする拡張モード **PMOS** を用いて実装されます。**PMOS** はコンパレータの非反転入力を供給電圧まで引き上げ、出力を **High** にアサートしてラッチをクリアします。

ラッチ コンパレータのディスクリート実装を使用すると、システムがさらに複雑になります。設計者は、ラッチ ブロックおよびクリア ブロックの電気的特性を考慮する必要があります。図 2 の直列抵抗やショットキー ダイオードなどのディスクリート部品を使用する場合、機能を確認するために、他の検討事項も考慮に入れる必要があります。たとえば、設計者は、非反転入力を反転端子の入力電圧よりも低い電圧に効果的に引き下げるために、適切な抵抗とショットキー ダイオードを選定する必要があります。さらに設計者は、直列抵抗とショットキー ダイオードを乗り越えてラッチを解除できるよう、適切なプルアップ **PMOS** を選定して駆動させる必要があります。ディスクリート部品の追加は、回路の消費電力や、設計で占有する基板面積にも影響を及ぼします。

内蔵セルフラッチ コンパレータ

TI の **TLV902xL** ファミリーには、セルフラッチ コンパレータが内蔵されています。ラッチ機能とクリア機能はデバイス内部に組み込まれているため、コンパレータにラッチやクリア ブロックを実装するためのディスクリート部品は不要です。上記のディスクリート実装は、**TLV9020L** に置き換えることで、ディスクリートの **PMOS**、ショットキー ダイオード、および追加の抵抗を使用せずに実現できます。

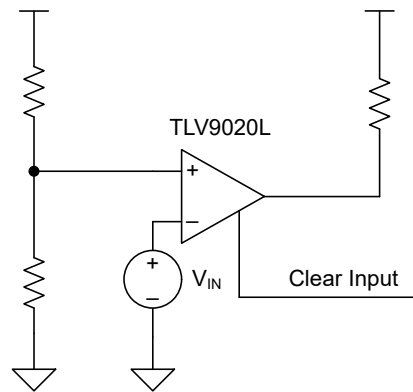


図 3. TLV9020L を用いたセルフラッチ コンパレータの実装例

TLV9020L は、出力が **Low** でラッチされるオープンドレイン型のセルフラッチ コンパレータです。このコンパレータの出力は、最初の **High** から **Low** への遷移で **Low** にラッチされ、その後はネガティブ エッジのクリア信号によって手動でクリアされるまで、**Low** 状態が維持されます。

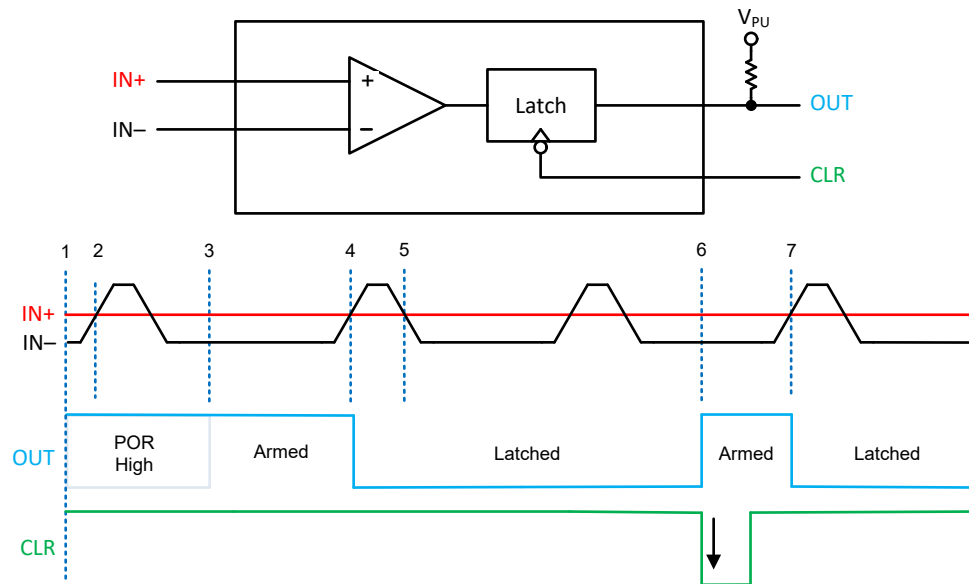


図 4. TLV9020L のタイミング図

TLV9020L はラッチ機能とクリア機能を内蔵しているため、ラッチ付きコンパレータの設計および制御が簡素化されます。追加のディスクリート部品が不要なため、この回路が占有する基板面積を全体的に削減できます。ラッチは TLV9020L 内部で処理され、クリアは入力 Low レベルが 0.6V、入力 High レベルが 1.2V のデジタル信号で行われるため、ラッチおよびクリアに関する考慮事項も少なく済みます。TLV9020L はエッジトリガ型のクリア機能を備えており、レベルトリガ型のクリアに比べて利点があります。故障状態によって、クリア信号がグラウンドや電源電圧に短絡すると、意図せずコンパレータが常にクリア状態となり、故障状態を検出できなくなる可能性があります。このような不具合は、TLV9020L のネガティブエッジトリガ型クリア信号によって軽減されます。全体として、TL902xL ファミリーは、ディスクリートラッチコンパレータと比べて、機能性の向上と設計の簡素化の両面で優れています。

TLV902xL および TLV903xL ファミリーには、電源投入時にコンパレータをラッチ状態で起動させるか、非ラッチ状態で起動させるかに応じて、L1 オプションとおよび L2 オプションによって区別される複数の電源投入オプションが用意されています。

表 1. パワーオン オプション

デバイス	出力タイプ	POR 時の出力状態	POR 後の出力状態	作動可能出力ラッチ オプション	出力ラッチ状態
TLV902xL1	オープンドレイン	High	作動可能	H → L	Low
TLV902xL1-Q1					
TLV902xL2	オープンドレイン	Low	Low にラッチ	H → L	Low
TLV902xL2-Q1					
TLV903xL1	プッシュプル	ハイインピーダンス	作動可能	L → H	High
TLV903xL1-Q1					
TLV903xL2	プッシュプル	High	High にラッチ	L → H	High
TLV903xL2-Q1					

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated