

Application Brief

位置フィードバック: 同時サンプリング SAR ADC を使用したキャプチャ $1V_{PP}$ の Sin または Cos エンコーダ信号

はじめに

高精度モーション システムは、正確な制御を確保するために、高分解能の位置フィードバックを必要とします。これは、サーボドライブ、産業用オートメーション、ロボット、CNC 機械加工などのアプリケーションで特に重要です。このような要求に応えるために、このような産業のエンコーダーはしばしば $1V_{PP}$ の差動正弦信号と余弦信号を生成します。これらの出力はノイズ耐性が高く、より精密な補間が可能になり、最終的にシステムの精度と信頼性の向上に貢献します。

このアプリケーション ブリーフでは、 $1V_{PP}$ の sin または Cos 入力から 16 ビットの補間を実現するシグナル チェーンの実装について説明します。

正弦エンコーダまたは余弦エンコーダ信号

エンコーダは、ロータリーまたはリニア位置と速度を追跡するため、モーション制御システムで広く使用されています。TTL と HTL のデジタル出力形式が一般的ですが、エンコーダの解像度は限られています。一方、アナログ Sin/Cos エンコーダは、 90° の位相シフトで連続的な波形を使用して高分解能フィードバックを実現します。これらの信号は差動で、DC オフセットを中心とし、 $1V_{PP}$ で標準化されています。

モーターの速度が上昇したときに精度を維持するため、アナログ フロント エンドと ADC には十分な帯域幅を提供し、同時差動サンプリングをサポートする必要があります。

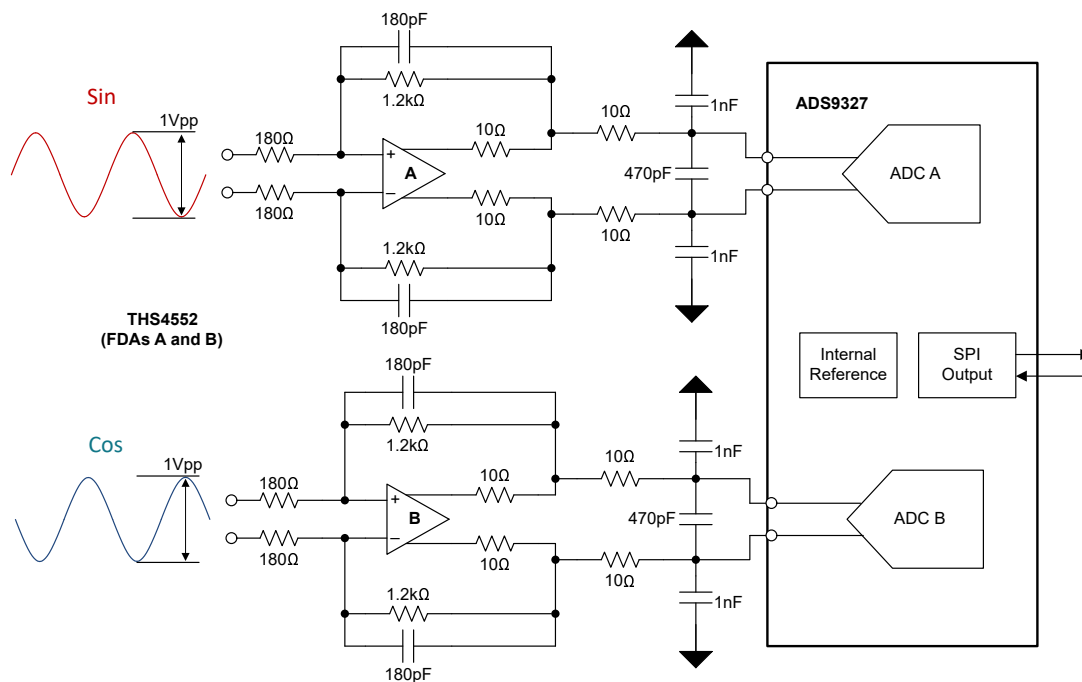


図 1. $1V_{PP}$ の正弦および余弦信号を測定する回路

シグナル チェーン 1V_{PP} 増分信号

このアプリケーション ノートでは、アナログ エンコーダから 1V_{PP} の差動正弦信号と余弦信号をデジタル化するための小型で高性能な 2 チャネル信号チェーンについて説明します。このデザインは、デュアルの完全差動アンプである **THS4552** と、スペース効率の優れた 3.5mm×3.5mm QFN パッケージに封入されたデュアル 16 ビット 5MSPS SAR (逐次比較型) ADC である **ADS9327** を活用しています。

どちらのデバイスも、完全差動信号をサポートしており、電氣的ノイズの多いモータ環境で高い同相除去と堅牢な性能を実現します。**THS4552** は、ADC にゲイン、レベルシフト、低歪みで駆動することにより、差動エンコーダ信号をコンディショニングします。**ADS9327** は、優れたチャネル マッチングを実現しながら、正弦入力と余弦入力を同時にキャプチャします。

この回路には、アンプと ADC の両方にデュアル チャネルが統合されているため、部品数と PCB 占有面積が減少し、モータ位置フィードバック用に最大 16 ビットの補間精度を必要とする、スペースの制約が厳しいアプリケーションに最適な選択肢となります。

回路設計

アナログ フロント エンド (AFE) は、±4.096V の差動入力範囲の同時サンプリング SAR ADC (**ADS9327**) を使用して、1V_{PP} の差動 sin/cos エンコーダ信号を増幅およびフィルタ処理する設計を採用しています。

ゲイン構成

入力クリッピングのリスクを冒さずに ADC 分解能を最大化するため、全範囲にわたって最大 20% の入力信号 (例: 1.2V_{PP} 最大値) を考慮した 6.8V/V のゲインを選択し、ワースト ケースの条件下でも信号が ADC の入力制限内に維持されるようにしました。このトレード オフにより、振幅ドリフト、オーバードライブ、ゲイン較正誤差のヘッドルームが得られます。

$$V_{ADCpeak} = \left(\frac{1.2V}{2}\right) \times 6.8 = 4.096V \quad (1)$$

$$Gain(V/V) = \frac{R_f}{R_g} = \frac{1.2k\Omega}{180\Omega} \cong 6.8V/V \quad (2)$$

帯域幅とフィルタリング

このアンプの閉ループ帯域幅は帰還 RC 回路によって定義され、1 次アクティブ ローパス フィルタリングも実装します。この構成は高周波ノイズを減衰させ、特に容量性負荷や出力フィルタリング段が存在する場合にアンプの安定性を維持します。

フィードバック値は、約 500kHz の -3dB 帯域幅を実現するように選択されており、標準的なエンコーダの信号周波数について、ノイズ抑制、位相応答、セトリング性能との間でバランスのとれたトレードオフが得られます。

$$f_{-3dB} = \frac{1}{2\pi R_f C_f} = \frac{1}{2\pi \times 1.2k\Omega \times 180pF} \approx 700kHz \quad (3)$$

ゲインと帯域幅のバランスにより、正確なエンコーダ信号キャプチャに十分なダイナミックレンジと低い歪みが得られます。

出力フィルタリング

小さな直列抵抗と、差動またはコモンモードの出力コンデンサを組み合わせることで、アンプ出力にパッシブ ローパス フィルタを形成します。これらの部品は、信号帯域幅に大きな影響を及ぼさずに、高周波ノイズを減衰させます。帯域幅の支配的な制御は、アンプのフィードバックパス内に維持されます。

テスト結果

アナログ フロント エンドの性能を評価するため、ゲイン、帯域幅、シグナル インテグリティなどの主な特性を代表的な条件下で測定しました。1V_{pp} の差動入力信号を印加して標準的な Sin/Cos エンコーダ出力をシミュレートし、出力応答をキャプチャし、全範囲の周波数にわたって分析しました。これらの結果から、高分解能エンコーダ アプリケーション向けに設計された一貫した性能を維持しながら、指定された帯域幅とゲイン目標を満たすことが検証されています。

表 1. アナログ シグナル チェーンのテスト結果

f _{in}	SNR	THD
2kHz	91.72dB	-113.02dB
5kHz	91.72dB	-112.14dB
10kHz	91.87dB	-112.37dB
20kHz	91.62dB	-112.27dB
50kHz	90.79dB	-111.62dB

表 2. DC オフセット ヒストグラム結果

標準偏差	SNR
0.568812	95.2096dB

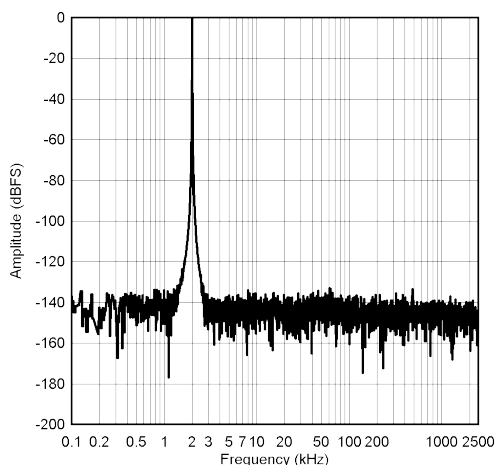


図 2. f_{in} = 2kHz の FFT

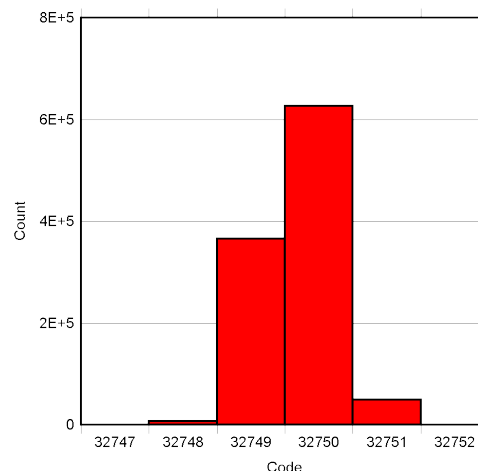


図 3. 短絡入力 DC オフセットのヒストグラム

まとめ

このアナログ フロント エンドのデザインは、高精度モーション コントロール システムで Sin/Cos エンコーダとのインターフェイスを行うための実用的で効果的なアプローチを示します。ゲイン、帯域幅、フィルタリングのバランスを取ることで、この回路は精度と安定性を維持しながら信頼性の高い信号収集を実現します。1V_{pp} の差動信号をサポートし、注意深く調整された 500kHz の帯域幅により、このデザインは、広い速度で動作する高分解能エンコーダ アプリケーション向けに適切に設計されています。この実装は、実際のシステム要件に対応し、デュアル チャネル ADC アーキテクチャに統合するための堅牢な土台を提供します。

詳細

- テキサス インスツルメンツ、『[サーボドライブでの高精度 ADC](#)』、アプリケーションブリーフ
- テキサス インスツルメンツ、『[モーター エンコーダおよび位置検出用高精度 ADC](#)』、製品概要
- テキサス インスツルメンツ、『[広帯域幅データ収集用の 1MHz シグナル チェーン](#)』、アプリケーション ブリーフ
- テキサス インスツルメンツ、『[高精度位置補間機能搭載、Sin/Cos エンコーダへのインターフェイス](#)』、リファレンス デザイン

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated