

Application Brief

TPS62830x を使用した LPCAMM2 への電力供給



Andreas Mueller

はじめに

LPCAMM2 メモリ モジュールには、JEDEC で JESD318 (Compression Attached Memory Module (CAMM2) Common Standard) で標準化された 1.8V (VDD1)、1.05V (VDD2H)、0.9V (VDD2L)、0.5V/0.3V (VDDQ) などの複数の電源電圧レールが必要です。これらの電圧レールは、JESD301-3 (LPDDR5 の PMIC5200 パワー マネージメント IC 仕様) でカバーされます。ただし、LPCAMM2 規格 (JESD318A) は、[図 1](#) に示すように、DDR5 メモリに PMIC5100 パワー マネージメント IC を使用して VDD1 と VDD2 の各電圧レールを生成し、別のディスクリット電圧レギュレータと組み合わせて VDDQ を生成する代替アーキテクチャについても説明しています。

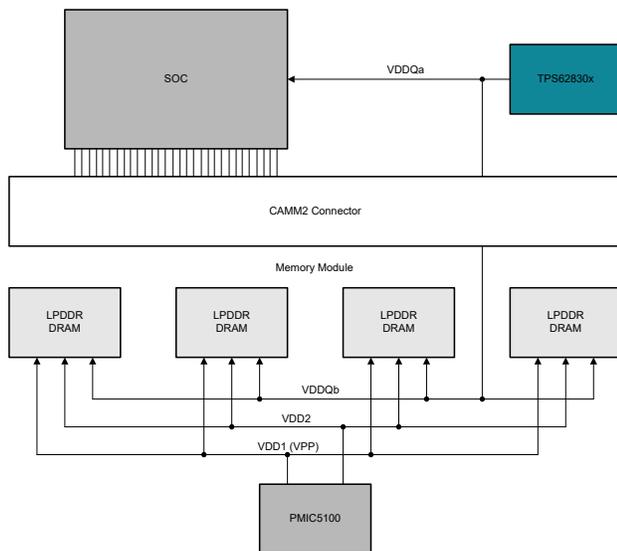


図 1. TPS62830x を LP5 CAMM2 VDDQ の一般的なパワー供給方法

このアプリケーションブリーフでは、TPS62830x デバイスファミリを活用してディスクリットの VDDQ 設計に関する課題を克服する方法を説明します。

TPS62830x を使用したディスクリット VDDQ レール

TPS62830x ファミリは、LPCAMM2 の VDDQ レールに必要な 0.5V の出力電圧をネイティブにサポートしています。通常、必要とされる VDDQ 消費電流は、メモリサイズと VDDQ 分割レール方式または一般的な方法の実装に応じて、1A ~ 3A の範囲内です。TPS62830x ファミリは 1、2、3、4A の各バージョンで構成されており、同等の性能を発揮します。特に、高い出力電圧精度と最適化された負荷過渡性能などの機能があり、VDDQ 要件を満たしています。この VDDQ 電源アプリケーションには、デバイス固有のデータシートに従って過渡最適化された BOM を、0.24 μ H インダクタと 2 x 22 μ F 出力コンデンサとともに使用することをお勧めします。0.5V の出力電圧にはフィードバック電圧デバイダは必要ありません。これはネイティブ FB 基準電圧であるためです。強制 PWM 動作を有効にするには、MODE ピンを high に設定します。[図 2](#) に、LPCAMM2 の VDDQ に関するサンプル アプリケーションを示します。

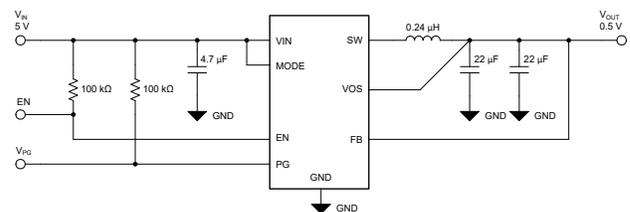


図 2. TPS62830x を使用した LPCAMM2 VDDQ のアプリケーション例

この構成の負荷過渡性能は、**図 3** に、2.5A/μs で 0.1A から 3A への負荷ステップ時のものを示します。

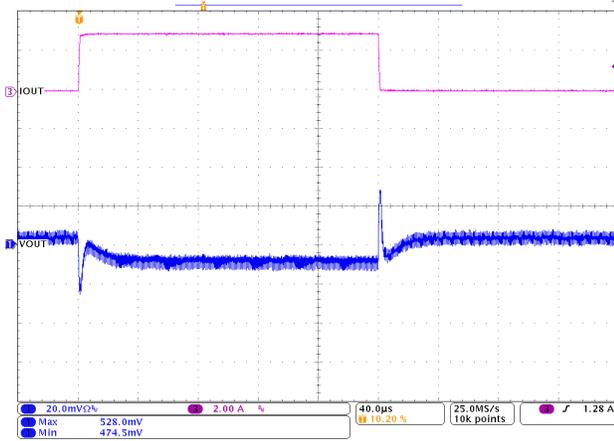


図 3. TPS628303 負荷過渡応答、0.1A ~ 3A (2.5A/μs)

ここに示す負荷過渡には、静的ロードレギュレーションとスイッチングノイズによる電圧リップルが含まれています。出力電圧は、JESD209-5C (低消費電力ダブルデータレート LPDDR 5/5X) で規定されている 0.47V ~ 0.57V の電圧範囲を超えません。

TPS62830x は、標準 300μs の固定ソフトスタート時間でランプアップを実行しています。120μs のイネーブル遅延時間と合わせて、**図 4** に示すように、出力電圧は 420μs (最大 660μs) 以内に完全に電力が供給されます。

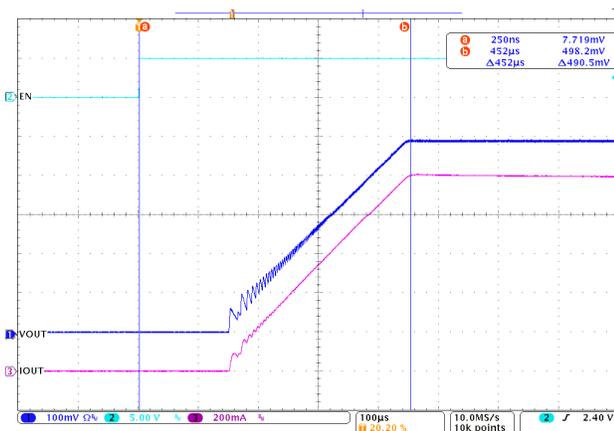


図 4. TPS628303 ソフトスタート (1A 負荷)

VDDQ レールは、JESD209-5C に従うすべての電源のシーケンスの最後で上昇することになっています。TPS62830x のスタートアップ時間は高速に定義されているため、必要とされる最大総電力ランプ持続時間である 20ms を達成できます。

JESD209-5C で定義されている電源オフシーケンスでは、すべてのレールのうち最高速であるように VDDQ を

低減する必要があります。制御されていない電源オフの場合、最大電源オフランプダウン時間は 2s で規定されています。TPS62830x には 400mA の強力なアクティブ放電電流があり、**図 5** に示すように 0A の負荷でも高速ランプダウンを実現しています。

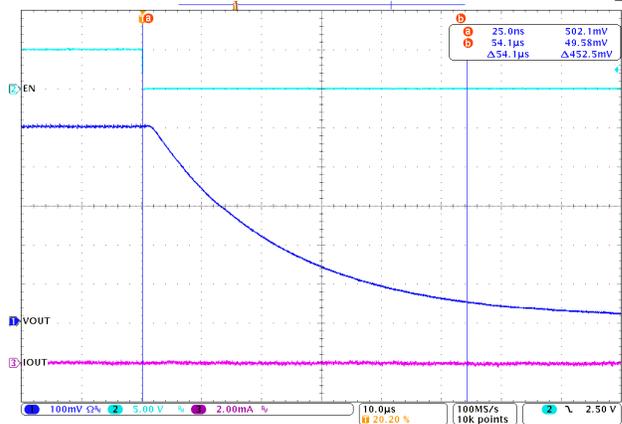


図 5. TPS628303 0A 負荷での無効化

TPS62830x による DVFSQ サポートの実装

JESD318 (Compression Attached Memory Module (CAMM2) Common Standard) は明らかに、ディスクリート VDDQ 実装では DVFSQ の 0.3V サポートを除外していますが、**図 6** の回路で DVFSQ 制御をエミュレートすることができます。

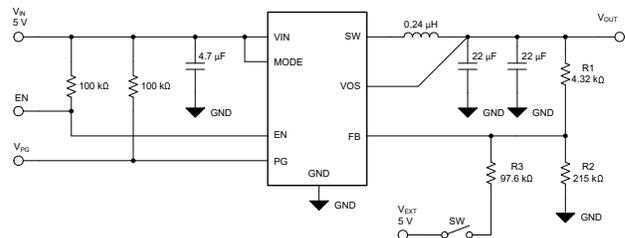


図 6. TPS62830x の DVFSQ の実装例

スイッチがオープンの際の出力電圧は、**式 1** で計算できます。

$$V_{OUT} = V_{FB} \times \left(\frac{R_1}{R_2} + 1 \right) \quad (1)$$

スイッチが閉じているときの出力電圧は、**式 2** で計算できます。

$$V_{OUT} = V_{FB} \times \left(\frac{R_1}{R_2} + 1 \right) - \frac{R_1}{R_3} \times (V_{EXT} - V_{FB}) \quad (2)$$

図 6 の抵抗値は、オープンスイッチの場合 $V_{OUT} = 0.51V$ 、クローズスイッチの場合 $V_{OUT} = 0.31V$ に設定されています。これらの値は、VDDQ の一般的な電力供給方法について JESD318A で推奨されているように、

CAMM2 コネクタと PCB の間で 10mV の電圧降下を考慮しています。

図 7 に、電圧レベルの遷移を示します。

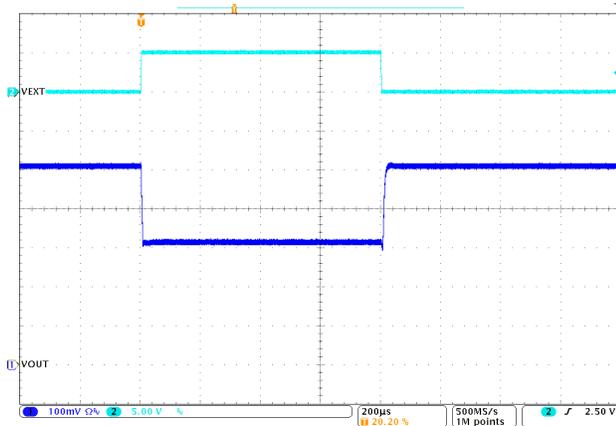


図 7. TPS628303 DVFSQ

PMIC5100 の VIN_BULK 電源は例として外部リファレンス電圧として使用できますが、TPS62830x の出力電圧の精度もこの外部電圧に依存します。

TPS62830x – デュアル ソース パッケージ

TPS62830x デバイス ファミリーは、レイアウト互換の 2 種類のパッケージで供給されます (QFN と SOT583)。設計フェーズで検討すると、図 8 のように、基板設計者は両方のパッケージ フットプリントを重ねることができます。このオーバーラップにより、パッケージを切り替えて、電源の潜在的な問題を緩和できるフレキシビリティが得られます。



図 8. オーバーラップした QFN と SOT583 のフットプリント

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、ます。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated