

Application Note

AM26x カスタム PCB システム入門ガイド



概要

この資料は、高性能マイコンであるテキサス インスツルメンツの AM26x 製品ファミリに属する MCU を採用したカスタム PCB システムを製作するエンジニアのためのガイドとして活用できます。AM26x デバイスを使用したカスタム PCB プロジェクトで製造と組み立てが完了した後は、PCB システムと AM26x デバイスの正常な動作を検証するために、一連の基本的なチェックを実行できます。

このアプリケーション ノートは、『AM26x ハードウェア設計ガイドライン』アプリケーション ノートとともに使用します。AM26x ベースの PCB システムを設計するエンジニアは、カスタム PCB プロジェクトの設計フェーズにおいて、設計ガイドラインを確実に遵守する必要があります。この資料は、PCB を手に入れ、開発の準備ができた時点で、製造後とアセンブリを使用する方法を示します。

目次

1 はじめに.....	3
2 電源ネット チェック.....	3
2.1 AM26x の電源レールの適切な電圧レベルを確認します.....	3
2.2 最大電流負荷を検証:.....	3
2.3 AM26x のパワー シーケンシング.....	4
2.4 Am26x 電源トポロジのリファレンス デザイン.....	7
3 デバイス ブート ステータス.....	7
3.1 AM26x SOP ピンのステータス.....	7
3.2 SOP ブート モード ラッチ タイミング.....	8
3.3 AM26x SOP ピン絶縁.....	8
4 UART 出力を確認します.....	9
4.1 AM26x を UART ブート用に構成します.....	9
4.2 UART ブート検証用にホスト PC を構成します.....	9
5 JTAG 接続を確認.....	13
5.1 AM26x を JTAG 用に構成.....	13
5.2 JTAG デバッグ用にホスト PC を構成します.....	13
5.3 JTAG 接続をテストします.....	16
5.4 AM26x R5F コアに接続します.....	17
6 コード例のロードおよび実行.....	19
6.1 プロジェクトのインポート、ビルド、およびロード.....	19
7 まとめ.....	22
8 参考資料.....	22
9 改訂履歴.....	22

図の一覧

図 2-1. AM26x のパワーダウン シーケンシング.....	5
図 2-2. パワーダウン シーケンス.....	6
図 4-1. AM26x UART ポート保護.....	10
図 4-2. Tera Term のセットアップ.....	11
図 4-3. AM26x UART ブートコンソール出力.....	11
図 4-4. パワー オンリセット後の UART コンソール。UART 出力の最後に CS 印刷.....	12
図 5-1. Code Composer Studio のインストール - コンポーネントの選択.....	13
図 5-2. 表示 → ターゲット構成.....	14
図 5-3. 「ユーザー定義」→「新しいターゲット構成」.....	14

図 5-4. 「ターゲット構成」に名前を付けます.....	15
図 5-5. 一般設定 - 接続.....	15
図 5-6. JTAG 接続を保存してテストします.....	16
図 5-7. JTAG 接続テスト出力.....	16
図 5-8. ターゲット構成を起動.....	17
図 5-9. ターゲットに接続.....	17
図 5-10. GEL ファイル ビューを開きます.....	18
図 6-1. プロジェクトのインポート.....	19
図 6-2. プロジェクトのビルド.....	20
図 6-3. プログラムをロードします.....	20
図 6-4. リリース フォルダ.....	21
図 6-5. CPU のリセット.....	21
図 6-6. バイナリを再開します.....	21
図 6-7. Hello World コンソール出力.....	21

表の一覧

表 2-1. AM26x パワー ネット - 推奨動作条件.....	3
表 2-2. 150°C 接合部温度での推定ピーク消費電力.....	4
表 2-3. AM26x のパワーオン シーケンシング タイミング.....	5
表 3-1. SOP および機能モードの信号マッピング.....	7
表 3-2. AM263x ブート モード.....	7
表 3-3. AM263Px ブート モード.....	7
表 3-4. AM261x ブート モード.....	8

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

製造および組み立て済みの AM26x をベースとする PCB システムを受け取った後、エンジニアは基板を目視検査する必要があります。この検査の際には、ハンダ接合部が不十分な部品や実装されていない部品がある場合、電源オン時に問題や PCB の損傷を引き起こす可能性がある場合は、その部品に注意する必要があります。

AM26x ベースの PCB システムを初めて起動するときは、この順序で次の手順を実行してください。

1. 電源チェック
2. AM26x デバイスのブート ステータスを確認します
3. AM26x デバイスが動作していることを確認します
4. AM26x JTAG 接続を確認します
5. サンプル コードを実行して、プログラムのロードと出力を検証します

このドキュメントでは、AM26x ベースの PCB システムを正常に起動するために従うプロセスについて詳細に説明します。

注

AM26x は、高性能マイクロコントローラの AM263x、AM263Px、AM261x ファミリーに属するすべての MCU デバイスを指しています。

2 電源ネット チェック

2.1 AM26x の電源レールの適切な電圧レベルを確認します

目視検査が完了し、問題が特定されない場合、PCB の最初の電源オンの準備が整います。電源を投入した後、AM26x デバイスの各クリティカル電圧ネットを調査し、推奨動作条件の範囲内であることを確認する必要があります。これは、表 2-1 に示すとおりです。

表 2-1. AM26x パワー ネット - 推奨動作条件

パラメータ	説明		最小値	公称値	最大値	単位
VDD	SOC VDD コア電源	R5F = 400MHz	1.140	1.200	1.260	V
		R5F = 500MHz ¹	1.188	1.250	1.320	V
VDDAR1 ² 、VDDAR2、VDDAR3	SRAM アレイ電源	R5F = 400MHz	1.140	1.200	1.260	V
		R5F = 500MHz ¹				
VDDS18	基板経由で配線されたバイアス LDO からの 1.8V IO バイアス電源		1.710	1.800	1.890	V
VDDS33	3.3V IO 電源		3.135	3.300	3.465	V
VDDA18_OSC_PLL	PLL の 1.8V アナログ電源。アナログ LDO 出力からボードを介して配線		1.710	1.800	1.890	V
VDDA33	アナログ 3.3V 電源		3.135	3.300	3.465	V
VDDA18	1.8V アナログ電源。1.8V アナログ LDO 出力からボードを介して配線		1.710	1.800	1.890	V

(1) 速度グレードが「O」の AM261x デバイスでは、コア周波数の設定に関係なく、1.25V の公称コア電圧が必要です

(2) AM263x および AM263Px のみ

2.2 最大電流負荷を検証:

AM26x デバイスの電力回路をプローブした後、デバイスがアイドル状態のときに、デバイスのコアと IO 電力回路網の最大電流負荷を超えないことを確認するために不可欠です。電流負荷を超過した場合、システムでアプリケーションを実行した後で AM26x MCU とシステムが損傷するリスクが高くなります。表 2-2 に、超過しないピーク消費電力の詳細を示します。

表 2-2. 150°C 接合部温度での推定ピーク消費電力

デバイス電源名	公称電圧 (V)	Am263x ピーク電流 (mA)	AM263Px ピーク電流 (mA)	AM261x, R5F = 400MHz ピーク電流 (mA)		AM261x, R5F = 500MHz ピーク電流 (mA) ⁽¹⁾		電源の説明
VDD, VDDAR	1.2	2500	2800	1750		1500		デジタル コア電源
VDDS33	3.3	200	200	3.3V IO のみ	200	3.3V IO のみ	200	3.3V デジタル I/O 電源
				1.8V と 3.3V IO	120	1.8V と 3.3V IO	120	
VDDA33	3.3	100	200	100		100		3.3V アナログ I/O 電源

(1) R5F = 500MHz の消費電力データは、125°C 接合部温度のものです

2.3 AM26x のパワー シーケンシング

デバイスの電源接続と電流負荷を検証したら、オシロスコープまたは同様の電子試験装置を使用して AM26x の電源シーケンスをチェックする必要があります。オシロスコープと PCB の間を確実に接続するために、テストワイヤやプローブ フックをテスト ポイントに接続するか、PCB 上の露出した銅箔を接続することを TI は推奨します。

AM26x の電源シーケンスを検証する際に考慮する必要のあるいくつかの重要な点は次のとおりです。

- 1 次側コアのデジタル VDD 1.2V と I/O 電源 3.3V レール に関してシーケンスの要件はありません。
- 1 対のオンダイ LDO には、VDDS33 パワー ネット経由で供給されます。これらのオンダイ LDO は、必要な 1.8V のデジタルおよびアナログ電源である VDDS1V8 および VDDA1V8 を生成します。
- 3.3V レールの最小ランプ時間、 t_{Ramp_3V3} を考慮する必要があります
- PCB 設計では、追加の PORz および SOP ブート モード ラッチのタイミングを遵守する必要があります。

注

産業用グレードの AM261x デバイス (「O」速度グレード) では、コア電圧 VDD および VDDAR は 1.25V です

AM26x の電源オン シーケンスを、[図 2-1](#) に示します。[表 2-3](#) は、[図 2-1](#) に示すタイミングを説明します。

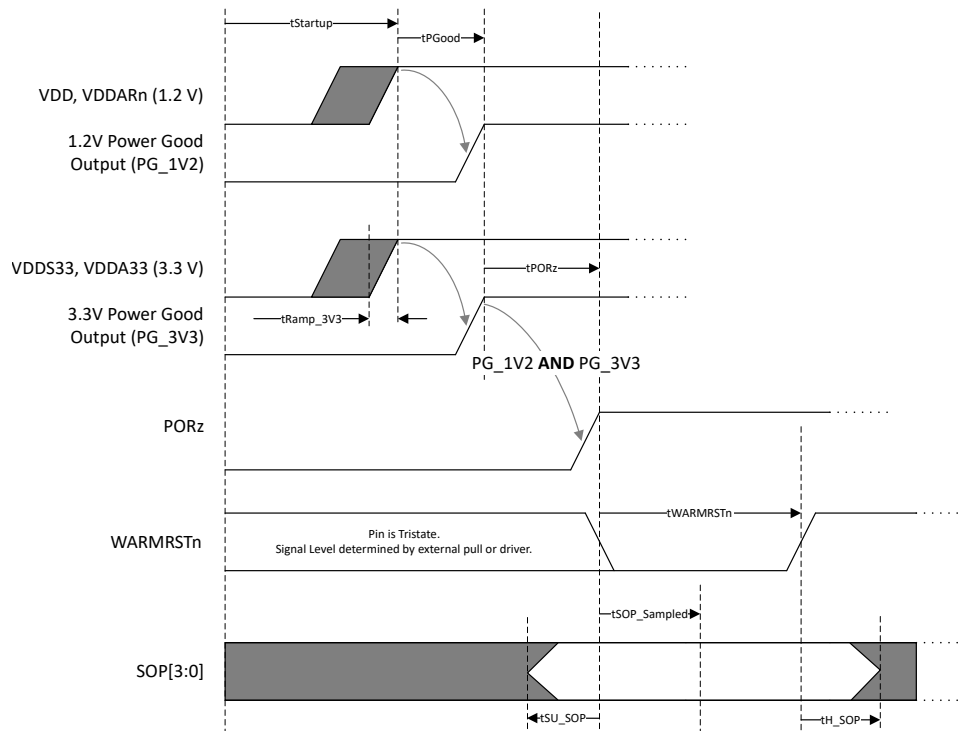


図 2-1. AM26x のパワーダウン シーケンシング

表 2-3. AM26x のパワーオン シーケンシング タイミング

パラメータ		最小値	最大値	単位
$t_{Startup}$	イネーブル後に 1.2V および 3.3V DC-DC コンバータが起動するまでの時間。これは任意の時間であり、デバイスによって制限されることはありません。	-	-	ms
t_{PGood}	レールが安定した後、DC-DC コンバータからパワー グッド信号を生成するための時間。これは任意の時間です。デバイスによって制限されることはありません。	-	-	ms
t_{Ramp_3V3}	VDDS3V3 および VDDA3V3 電源のランプ時間。これはデバイスが課す要件です。	0.1	-	ms
$t_{SOP_Sampled}$	PORz がデアサートされてから、SOP[3:0] ピンがサンプリングされるまでの時間。これは、デバイス内部のペンタメーターです。内部で生成された電源が安定している場合、サンプリングが行われます。参考用のみです。アプリケーションの使用方法については、TSU_SOP および TH_SOP パラメータを参照してください。	0	-	ms
t_{SU_SOP}	PORz アサーションに対する SOP のセットアップ時間。	10	-	μ s
t_{H_SOP}	WARMRSTn のデアサートに対する SOP のホールド時間。	0	-	μ s
$t_{WARMRSTn}$	PORz がデアサートされてから、デバイスが WARMRESETn 信号をデアサートするまでの時間。	2.0	-	ms

パワーオンリセット (PORz) からデバイスをブートするために、PCB と AM26x では、以下の手順に従います。

1. 外部電源モニタによって PORz が Low に保持されます。
2. VDD コア デジタル 1.2V および VDDS3V3/VDDA3V3 3.3V 電源は、公称電圧までランプを供給します。
 - a. これは、各電源から生成されるパワー グッド信号に対して論理 AND を適用する必要があります。
3. SOP[3:0] ピンがブート ラッチ状態に保持されています。
4. PCB で供給される電源回路が安定すると、外部電源モニタは PORz をデアサートします。
5. デバイスは 1.8V オンチップ LDO を起動します。
6. 内部電源モニタにより、外部で生成される電源が安定していることが示された後、SOP[3:0] ピンの状態がラッチされます。
7. R5F コアが停止され、SOP 選択のブート ROM の実行が開始されます。

電源投入シーケンスが検証されたら、電源切断シーケンスを検証するために、プローブを PCB に接続したままである必要があります。電源投入プロセスと同様に、1.2V および 3.3V レールでの電源切断の順序は問題ありません。

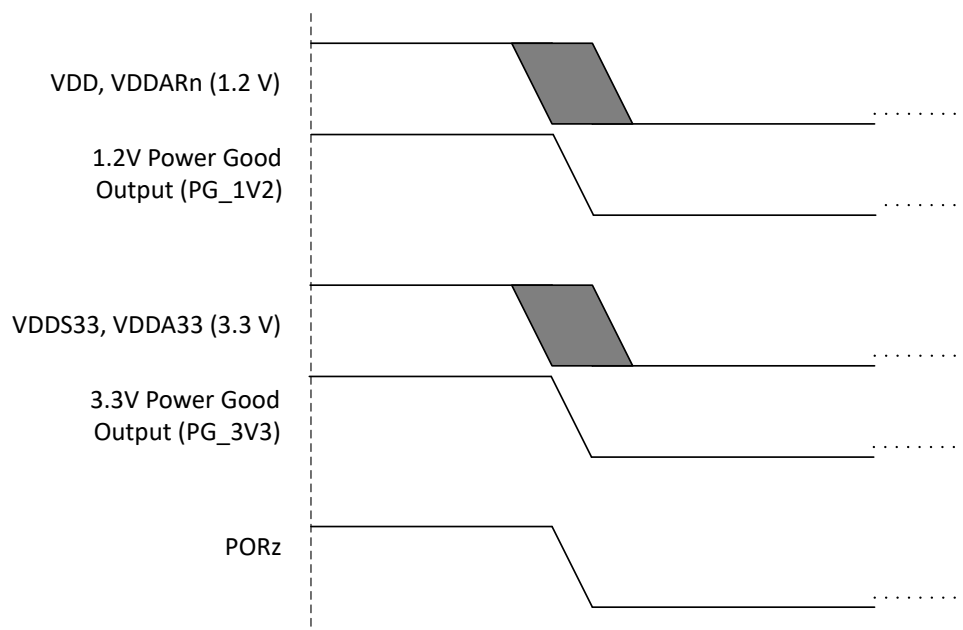


図 2-2. パワーダウン シーケンス

2.4 Am26x 電源トポロジのリファレンス デザイン

[Am26x ハードウェア設計ガイドライン](#) アプリケーション ノートは、カスタム PCB 設計に類似した特定の電源トポロジについて参照できます。以下のセクションでは、AM26x PCB システム電源トポロジについて詳しく説明します。

- ディスクリート DC-DC パワー ソリューション
- 統合型 PMIC 電源ソリューション

3 デバイス ブート ステータス

3.1 AM26x SOP ピンのステータス

Am26x マイクロコントローラには、デバイスのブート モードを構成する 4 つの SOP (Start On-Power) ピンがあります。各 SOP ピンは有効なロジック状態に保持する必要があります。外付けプル抵抗を使用して、3.3V (1) または GND (0) に保持する必要があります。各 AM26x デバイスのピン割り当ては、[表 3-1](#) に示されています。

表 3-1. SOP および機能モードの信号マッピング

SOP モード信号	1 次側 Pinmux 信号	AM26x ZCZ ピン	AM261x ZFG ピン	AM261x ZNC ピン	AM261x ZEJ ピン
SOP[0]	OSPI0/QSPI0_D0	N1	R2	N2	M2
SOP[1]	OSPI0/QSPI_D1	N4	R1	N1	N1
SOP[2]	SPI0_CLK	A11	A13	A12	A12
SOP[3]	SPI0_D0	C10	B12	B12	A10

各 AM26x デバイスのブート モード オプションを以下の表に示します。

表 3-2. AM263x ブート モード

ブート モード	SOP[3]	SOP[2]	SOP[1]	SOP[0]
QSPI (4S) - クワッド読み取りモード	0	0	0	0
UART	0	0	0	1
QSPI (1S) - シングル読み取りモード	0	0	1	0
QSPI (4S) - クワッド読み取り UART フォールバック モード	0	1	0	0
QSPI (1S) - 単一読み取り UART フォールバック モード	0	1	0	1
DevBoot	1	0	1	1
サポートされていない起動モード	上記に定義されていない他のすべての組み合わせ			

表 3-3. AM263Px ブート モード

ブート モード	SOP[3]	SOP[2]	SOP[1]	SOP[0]
QSPI (4 個の直列)、50MHz - クワッド読み取り UART フォールバック モード	0	0	0	0
UART	0	0	0	1
QSPI (1S)、50MHz - シングル読み取り UART フォールバック モード	0	0	1	0
OSPI (8S)、50MHz - オクタル読み取り UART フォールバック モード	0	0	1	1
xSPI (1S->8D)、25MHz、SFDP	1	1	0	0
DevBoot	1	0	1	1
サポートされていない起動モード	上記に定義されていない他のすべての組み合わせ。			

表 3-4. AM261x ブート モード

ブート モード	SOP[3]	SOP[2]	SOP[1]	SOP[0]
OSPI-OSPI (4 個の直列)、50MHz - クワッド読み取り UART フォールバック モード	0	0	0	0
UART、XMODEM、115200bps	0	0	0	1
OSPI-OSPI (1S)、50MHz - シングル読み取り UART フォールバック モード	0	0	1	0
OSPI (8S)、SDR、33MHz - オクタル読み取り UART フォールバック モード	0	0	1	1
DevBoot	1	0	1	1
xSPI (1S->8D)、20MHz、SFDP	1	1	0	0
USB DFU-USB、UART フォールバック モード付き	1	1	1	0
サポートされていない起動モード	上記に定義されていない他のすべての組み合わせ。			

3.2 SOP ブート モード ラッチ タイミング

SOP ブート モード ラッチ タイミングについては、表 2-3 を参照してください。注意する必要のあるパラメータは次のとおりです。

- $t_{SOP_Sampled}$
- t_{SU_SOP}
- t_{H_SOP}
- $t_{WARMRSTn}$

電源シーケンスの一部として要件を確認することは重要ですが、SOP ブート モード ピンのラッチ タイミングの重要性を強調することは重要です。

これらの重要な信号のタイミングをチェックする方法は、他にもあります。デバイスのパワー マネージメント ユニット (PMU) が VDD_OK 信号を供給すると、AM26x の内部回路で SOP ピンがラッチされます。すべてのデバイス電源が上昇し、安定した時点で、VDD_OK が生成されます。VDD_OK をトリガする最後の電源は、1.8V アナログ LDO 電源である VDDA18 です。PORz が解放されると、VDDA18 は立ち下がります。したがって、ブート モード ピンをラッチするための重要なシーケンスは次のとおりです。

1. PORz がリリースし、high になります
2. 1.8V アナログ LDO (VDDA18) 電源ランプ
3. VDD_OK 信号がトリガされます
4. SOP ピンの状態がサンプリングされます

AM26x のブート モードをラッチするために SOP ピンの状態がサンプリングされるタイミングをプローブして通知するために利用できる明示的なデバイス ピン信号はありませんが、VDDA18 のランプを監視してこのポイントを見つけることができます。VDD_OK 信号が生成されると、AM26x デバイスは 2 ~ 6ms の間起動します。ブートの最後のポイントは、WARMRSTn 信号の解放です。このリリースでは、ブート モードがラッチされ、SOP ピンは状態を保持する必要がなく、変更可能になります。

3.3 AM26x SOP ピン絶縁

AM26x SOP 信号は、他のデジタル I/O と共有されるデバイス上のピンです。SOP および機能モードの多重化に起因するため、SOP モード選択抵抗、ジャンパ、またはスイッチパスが、SOP モードの分岐が機能モード信号パスに誘導性スタブが存在しないように配線されるように、設計フェーズではさらに注意を払う必要があります。SOP ラッチのタイミング、機能モードのシグナル インテグリティ、またはタイミングの問題、特に機能しない OSPI、QSPI、SPI が機能しない場合はこの原因となる可能性があり、PCB レイアウトを確認する必要があります。

テキサス インスツルメンツの推奨 SOP ピン絶縁方法については、『AM26x ハードウェア設計ガイドライン』アプリケーション ノートの「SOP 信号の実装」セクションを参照してください。

4 UART 出力を確認します

デバイスのブート ステータスが検証されて機能すると、次にデバイスの UART 出力がチェックされ、デバイスが正常にブートしたことを検証します。

4.1 AM26x を UART ブート用に構成します

AM26x UART 出力を確認するには、まずデバイスを UART ブート モードにする必要があります。

PCB 設計で構成可能なブート モード (つまり DIP スイッチ経由) を考慮している場合は、SOP[3:0] を 0001 に設定します。UART ブート モードのこの SOP[3:0] 設定は、すべての AM26x デバイ스에適用されます。

PCB 設計で、半田付けされたプル抵抗により構成された固定ブート モードが使用されている場合は、AM26x が UART フォールバックによるブート モードに設定されている可能性があります。確認するには、[セクション 3.1](#) を参照してください。

UART ブート モードが設定されたら、USB/UART アダプタを使用して、AM26x PCB システムをホスト PC に接続します。UART0 インスタンスの TX、RX ピンがホスト PC への接続に使用されていることを確認します。テキサス インストルメンツは、[XDS110 JTAG デバッグ プローブ](#)を推奨しています。このプローブは、すべての AM26x マイクロコントローラでサポートされており、テキサス インストルメンツのソフトウェアおよびデバッグ ツールとよく統合されています。

4.2 UART ブート検証用にホスト PC を構成します

AM26x UART0 インターフェイスをホスト PC に接続した後、デバイス マネージャまたは類似のアプリケーションを開き、UART ポートが検出されていることを確認します。

注

COM ポートが実装されていない場合は、[TI XDS ドライバ](#)をインストールする必要があります。XDS ドライバは通常、Code Composer Studio をインストールしたときにデフォルトでダウンロードされます。ただし、別の IDE を使用している場合は、ドライバを別々にインストールする必要があります。

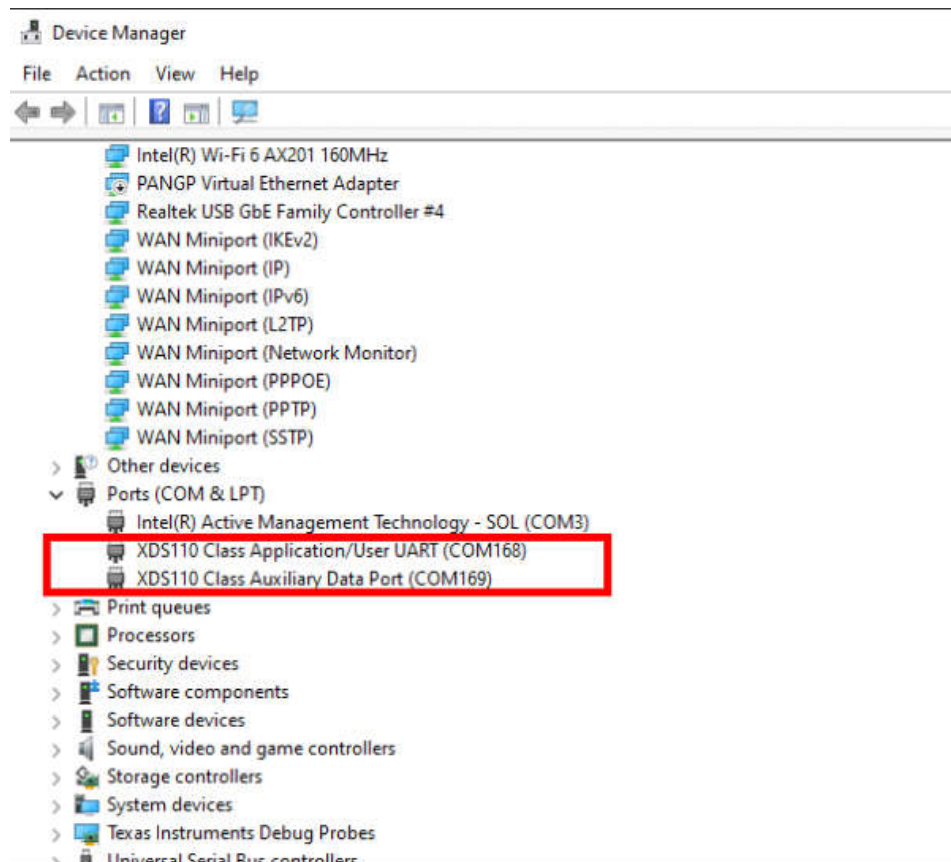


図 4-1. AM26x UART ポート保護

確認したら、[Tera Term](#) などの UART 端末アプリケーションを開きます。

Tera Term ウィンドウで、**Setup** → **Serial Port** を選択し、次の設定を行います。

- ポート: COM#### (クラス アプリケーション、ユーザー UART、[図 4-1](#) から)
- 速度: 115200
- データ: 8 ビット
- パリティ: なし
- ストップ ビット: 1 ビット

[New Open] をクリックします。AM26x のパワー オンリセット (PORz) をアサートします。この機能は、PCB 上の PORz リセット回路をトリガするか、単に PCB システムの電源をオフにしてから再度オンにすることで実現されます。

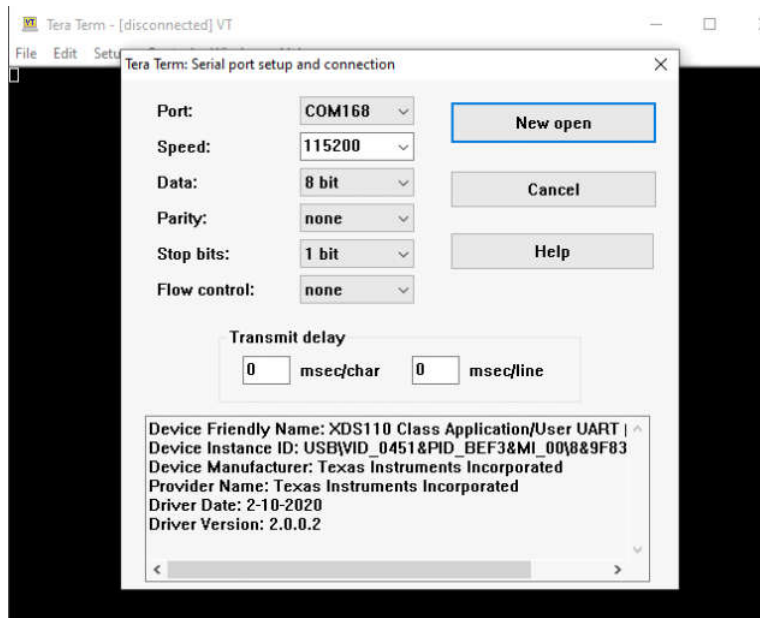


図 4-2. Tera Term のセットアップ

AM26x の電源をオフにしてから再度オンにした後、ASCII 文字「C」が UART コンソールに出力されます。これにより、AM26x が動作しており、UART を介してブートしていることが確認されます。

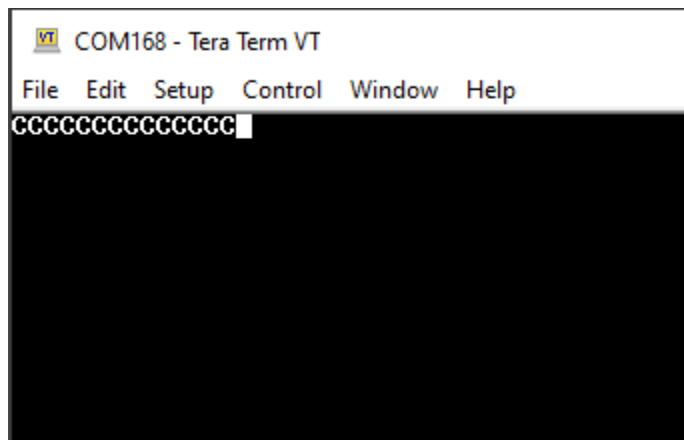


図 4-3. AM26x UART ブート コンソール出力

UART ブート デバッグ

CS が UART コンソールに出力されない場合は、次の点を確認してください。

- UART 端末アプリケーションのボーレートが 115200 に設定されていることを確認します。
- Am26x のブート モードが UART、または UART フォールバックによるブート モードであることを確認します。
- AM26x のパワー オンリセット。

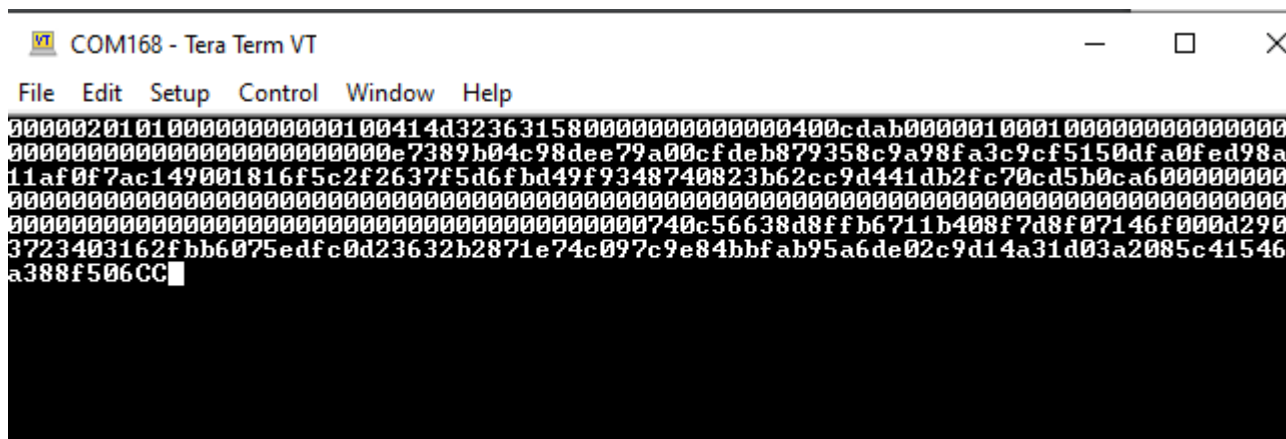


図 4-4. パワー オンリセット後の UART コンソール。UART 出力の最後に CS 印刷

5 JTAG 接続を確認

UART 接続を確立し、デバイスがブートすることで、AM26x デバイスが PCB 上で動作していることを確認できる。次に、JTAG 接続を検証して、ホスト PC とのデバッグ インターフェイスをチェックします。

5.1 AM26x を JTAG 用に構成

AM26x デバイスを JTAG デバッグ用に構成するには、SOP[3:0] ピンを **1011** に設定します。JTAG デバッグのブートモード設定は、DevBoot と呼ばれます。これはすべての AM26x デバイスで同じです。

AM26x JTAG ピン (TDI、TDO、TMS、TCK) を [XDS110 JTAG デバッグ プローブ](#)などの JTAG エミュレータに接続し、デバッガをホスト PC に接続します。

5.2 JTAG デバッグ用にホスト PC を構成します

Code Composer Studio のセットアップ

ホスト PC に最新バージョンの TI [Code Composer Studio \(CCS\)](#) がインストールされていることを確認します。

注

- 初めてダウンロードする場合は、インストール実行ファイルで「カスタム インストーラー」を選択します。
- 部品を選択する際には、*Sitara AM2x MCU* を選定します。

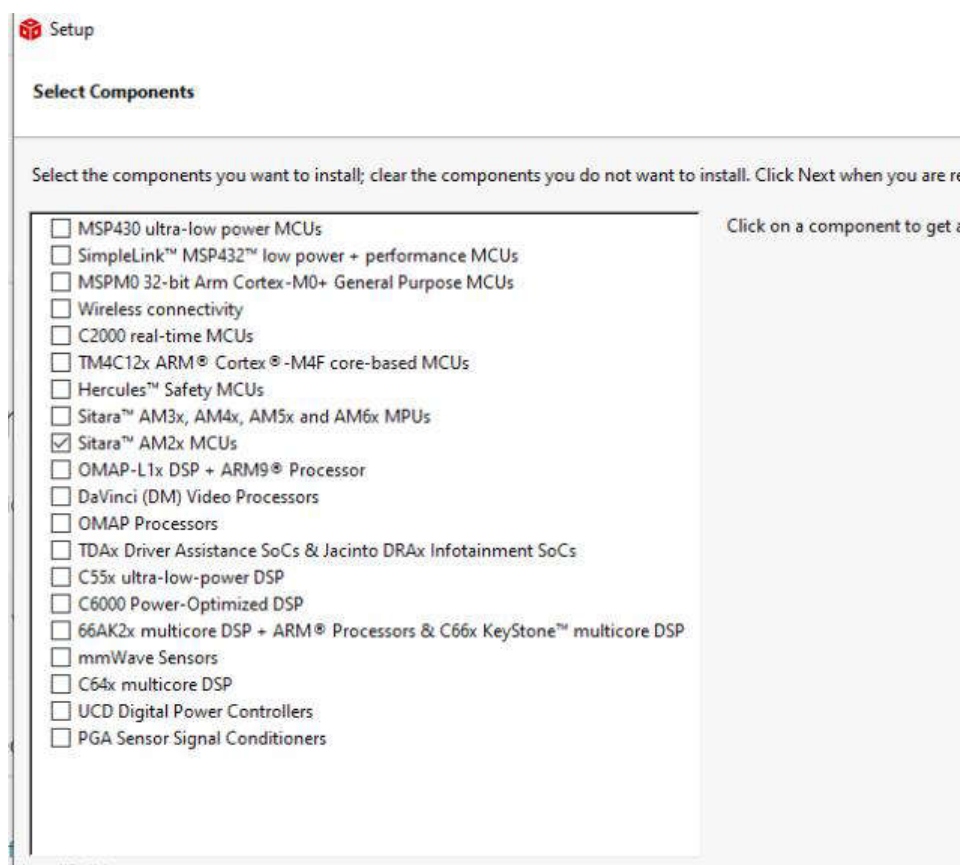


図 5-1. Code Composer Studio のインストール - コンポーネントの選択

AM26x ターゲット構成を作成します

Code Composer Studio のインストール プロセスが完了した後、AM26x デバイス向けの新しいターゲット接続を作成します。

1. CCS では、「表示 → ターゲット構成」を順に選択します。

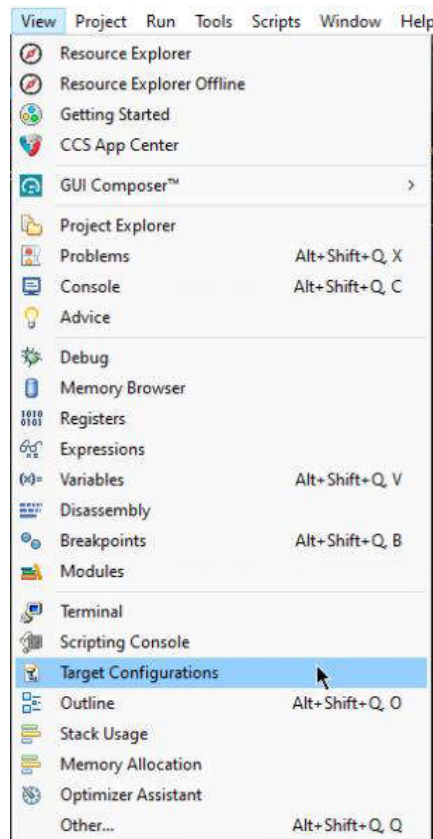


図 5-2. 表示 → ターゲット構成

2. 「ターゲット構成」ウィンドウで、「ユーザー定義」を右クリックし、「新しいターゲット構成」を選択します。

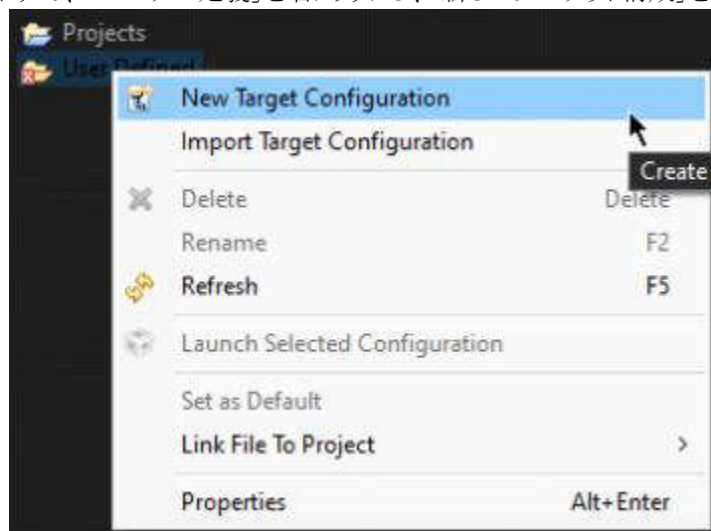


図 5-3. 「ユーザー定義」→「新しいターゲット構成」

3. 「ターゲット構成」に名前を付け、「完成」をクリックします。

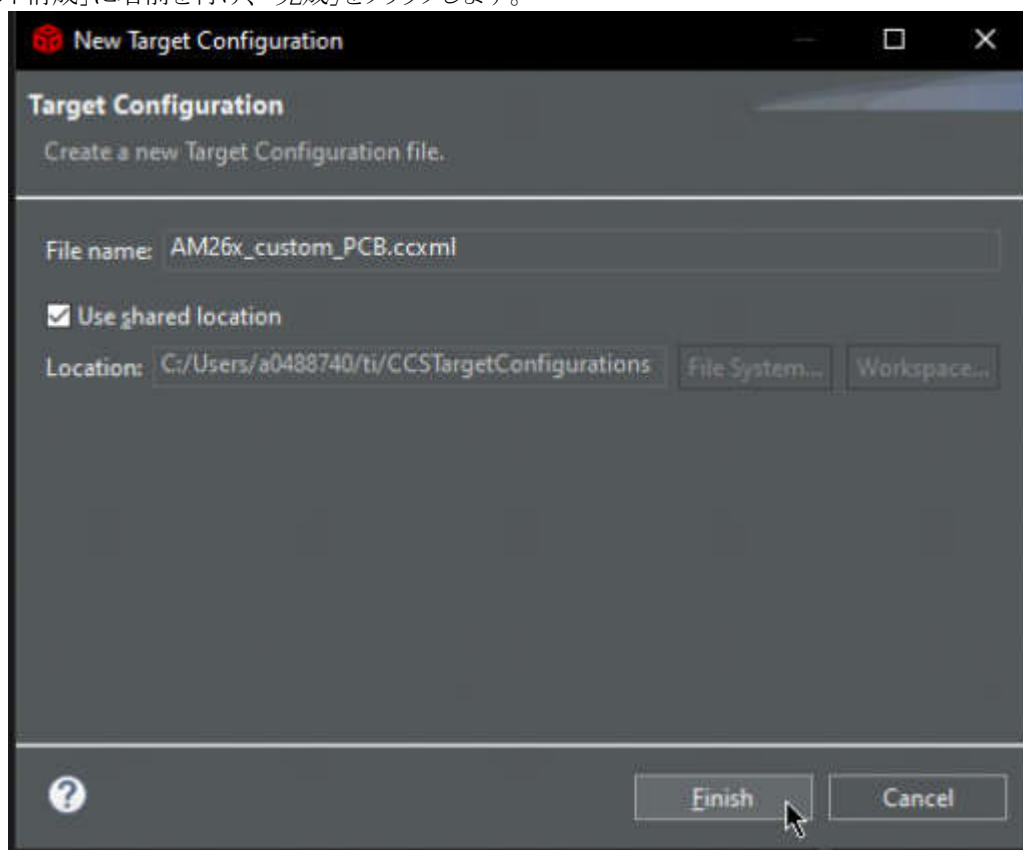


図 5-4. 「ターゲット構成」に名前を付けます

4. 「一般設定」で、「接続」(この例では XDS110 USB デバッグ プローブ) と、PCB システム上の AM26x デバイス (この例で使用する AM263Px) を選択します。

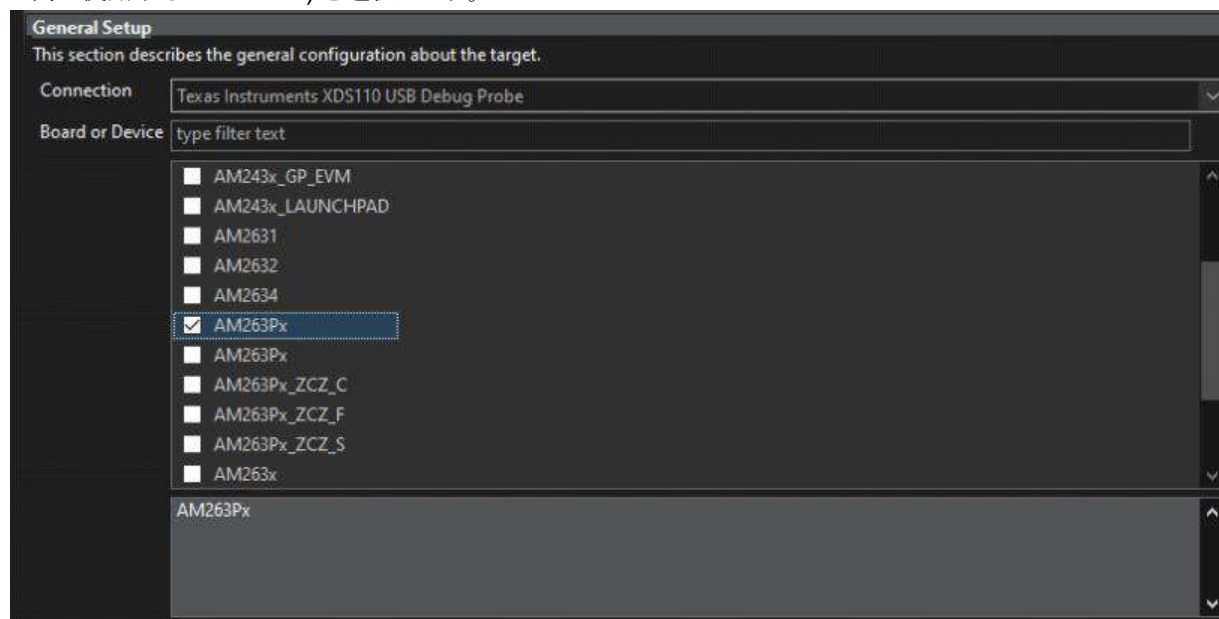


図 5-5. 一般設定 - 接続

5.3 JTAG 接続をテストします

ターゲット接続の一般設定が完了したら、**[構成の保存]**をクリックし、**[接続のテスト]**をクリックします。

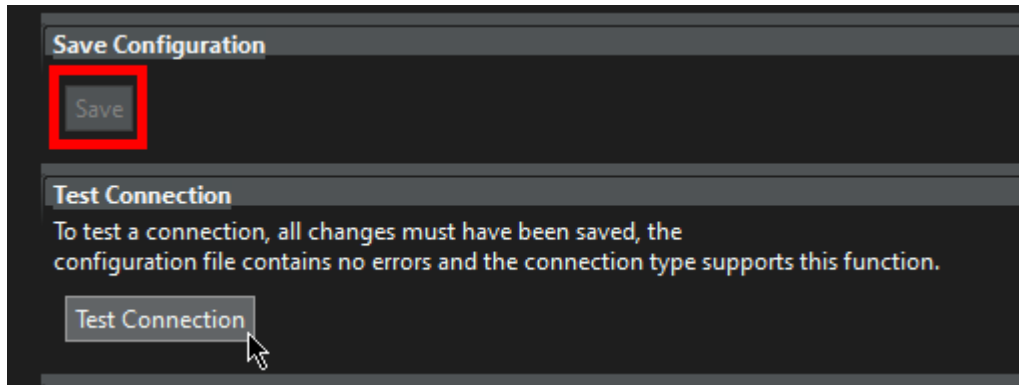


図 5-6. JTAG 接続を保存してテストします

JTAG 接続ウィンドウが表示されます。コンソール出力を観察して、JTAG DR 整合性スキャン テストが成功したことを確認します。

The JTAG DR Integrity scan-test has succeeded

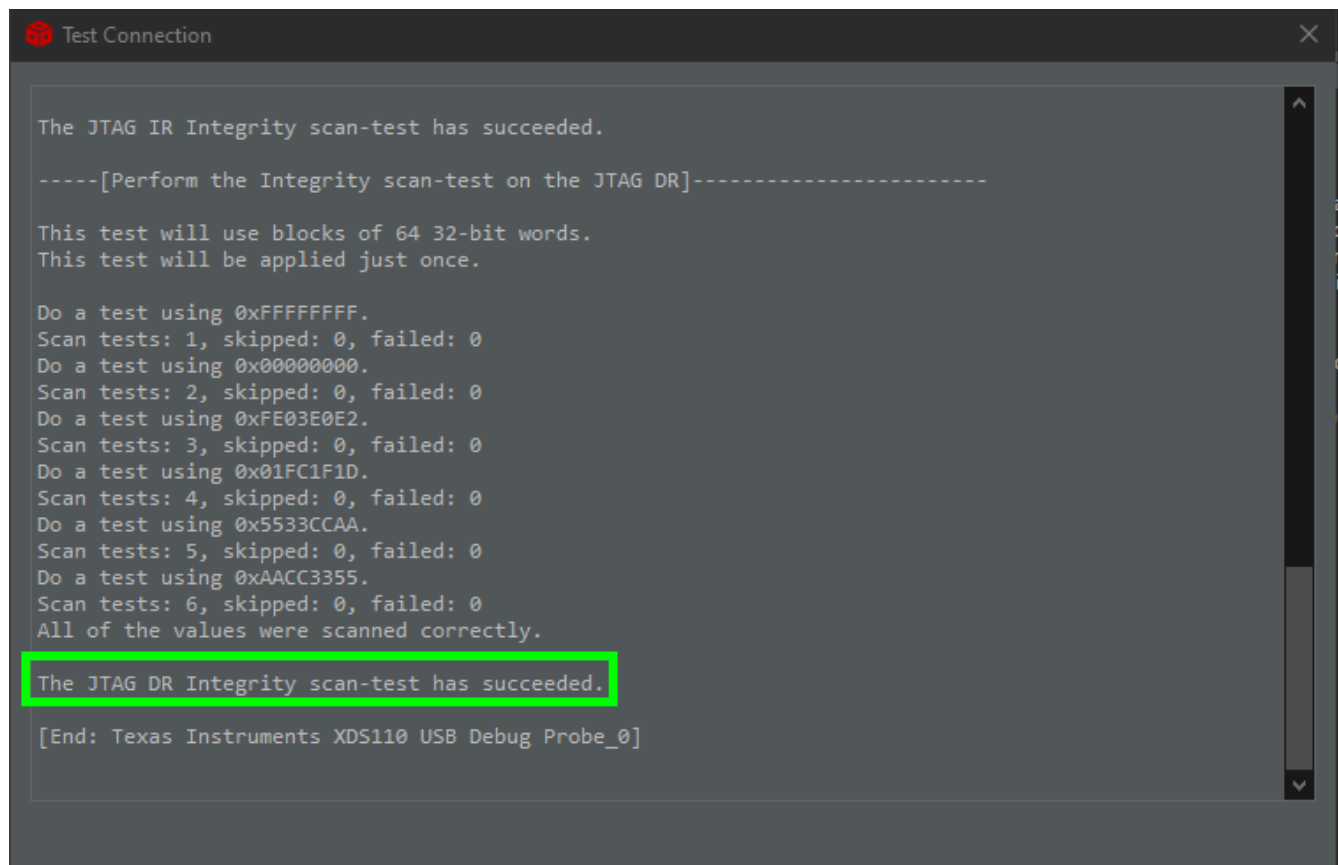


図 5-7. JTAG 接続テスト出力

5.4 AM26x R5F コアに接続します

ターゲット接続を起動します

JTAG スキャン テストが成功した場合は、「ターゲット構成 **ccxml** ファイル → 選択した構成を起動」を右クリックします。

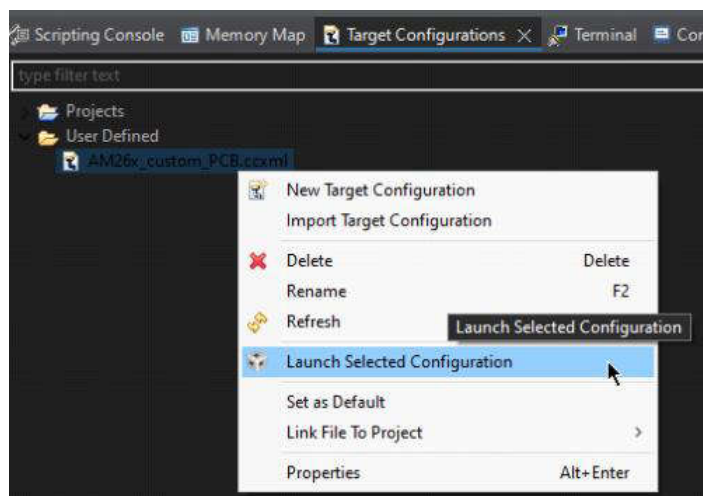


図 5-8. ターゲット構成を起動

AM26x に接続

ロードが完了したら、R5_0 コアを右クリックし、「デバッグ」ウィンドウで「ターゲットに接続」をクリックします。

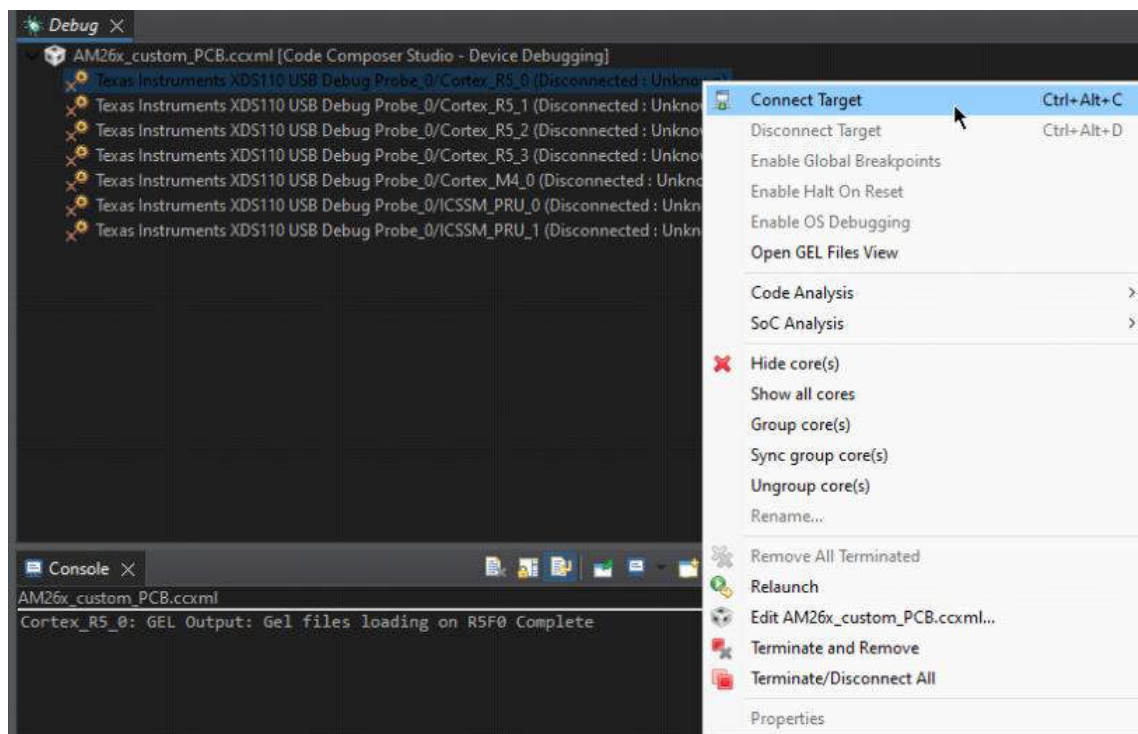


図 5-9. ターゲットに接続

コンソール出力を確認します。出力コンソールが表示されていない場合は、Code Composer Studio で、「表示 → コンソール」を選択します。

AM26x ターゲットに接続すると、AM26x R5F コアに GEL (General Extension Language) ファイルが自動的にロードされ、AM26x デバイスが初期化されます。これには、デバイス クロックの構成、ペリフェラル クロックのイネーブル化、制御レジスタのロック解除が含まれます。

代替 GEL ファイルのロード方法

GEL ファイルは、AM26x デバイ스에 手動でロードすることもできます。これは初期起動には推奨されませんが、AM26x のペリフェラル セット全体ではなく、特定のデバイス ブロックのカスタマイズと起動が可能になります。

1. R5_0 Core を右クリックし、「GEL ファイルを開くビュー」をクリックします。

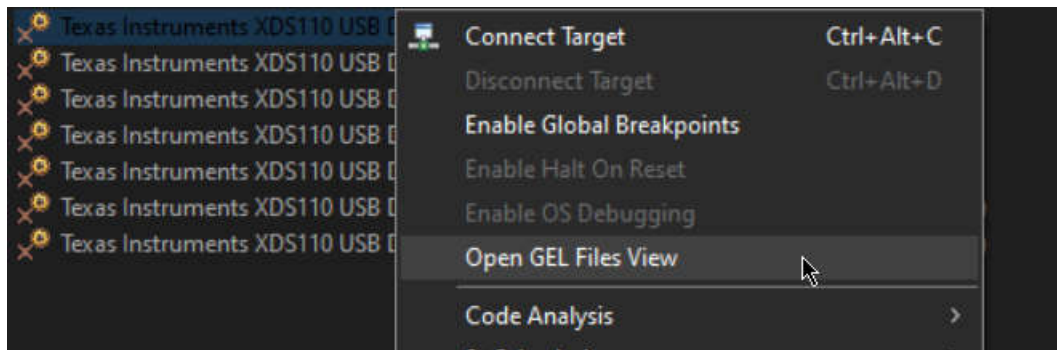


図 5-10. GEL ファイル ビューを開きます

2. GEL ファイルを表示するウィンドウが開きます。デバイス固有の GEL ファイルは、`{CCS_install_path}/ccs[version]/ccs_base/emulation/gel/[device_name]`にあります。

注

GEL ファイルはターゲット デバイスとのみ互換性があります。AM263x GEL ファイルは AM263x などとのみ互換です。

出力コンソールでエラーが検出されない場合は、デバイスへの JTAG 接続が検証されます。

6 コード例のロードおよび実行

AM26x デバイスを JTAG 経由で接続した後、ソフトウェア サンプルを AM26x にロードし、デバイスで実行できます。このセクションでは、AM26x の *MCU+ SDK* から *Hello World* サンプル バイナリを実行し、プログラムの適切なロードと出力を検証します。

注

このセクションは、前のセクションの続きです。これは、AM26x コアがすでに JTAG によって接続されており、システムがアイドル状態であることを想定しています。

6.1 プロジェクトのインポート、ビルド、およびロード

注

最新の AM26x MCU + ソフトウェア開発キットがホスト PC にインストールされていることを確認します。

- AM263x: <https://www.ti.com/tool/MCU-PLUS-SDK-AM263X>
- AM263Px: <https://www.ti.com/tool/MCU-PLUS-SDK-AM263PX>
- AM261x: <https://www.ti.com/tool/MCU-PLUS-SDK-AM261X>

プロジェクトをインポートする

1. Code Composer Studio で、[ファイル] → [インポート] を選択します。

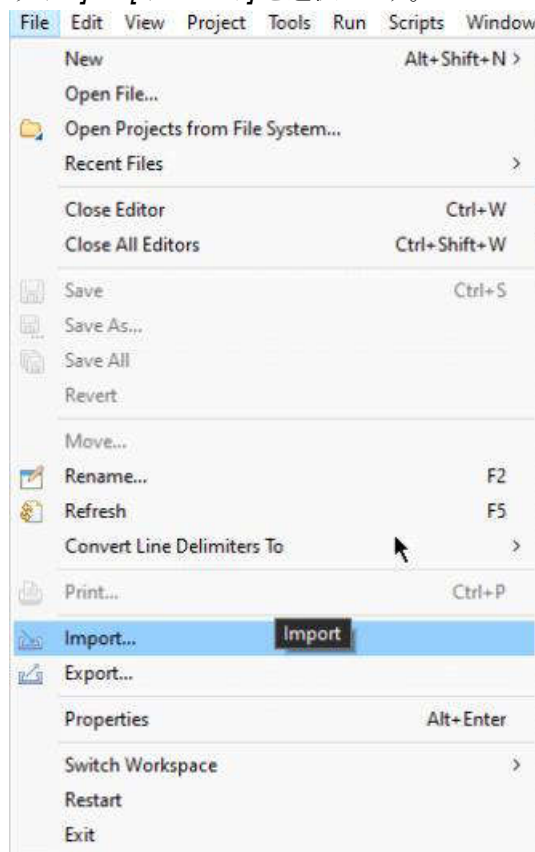


図 6-1. プロジェクトのインポート

2. *CCS Projects* を選択します。
3. *Import* ウィンドウで、*Browse* を選択し、`mcu_plus_sdk_{AM26x_device_name}_{version}\examples\hello_world\am263px-cc\r5fss0-0_freertos\ti-arm-clang` に移動します。
4. *[Finish]* をクリックします。

プロジェクトの構築

Project Explorer ウィンドウで、プロジェクト名を右クリックして、**Build Project** を選択します。

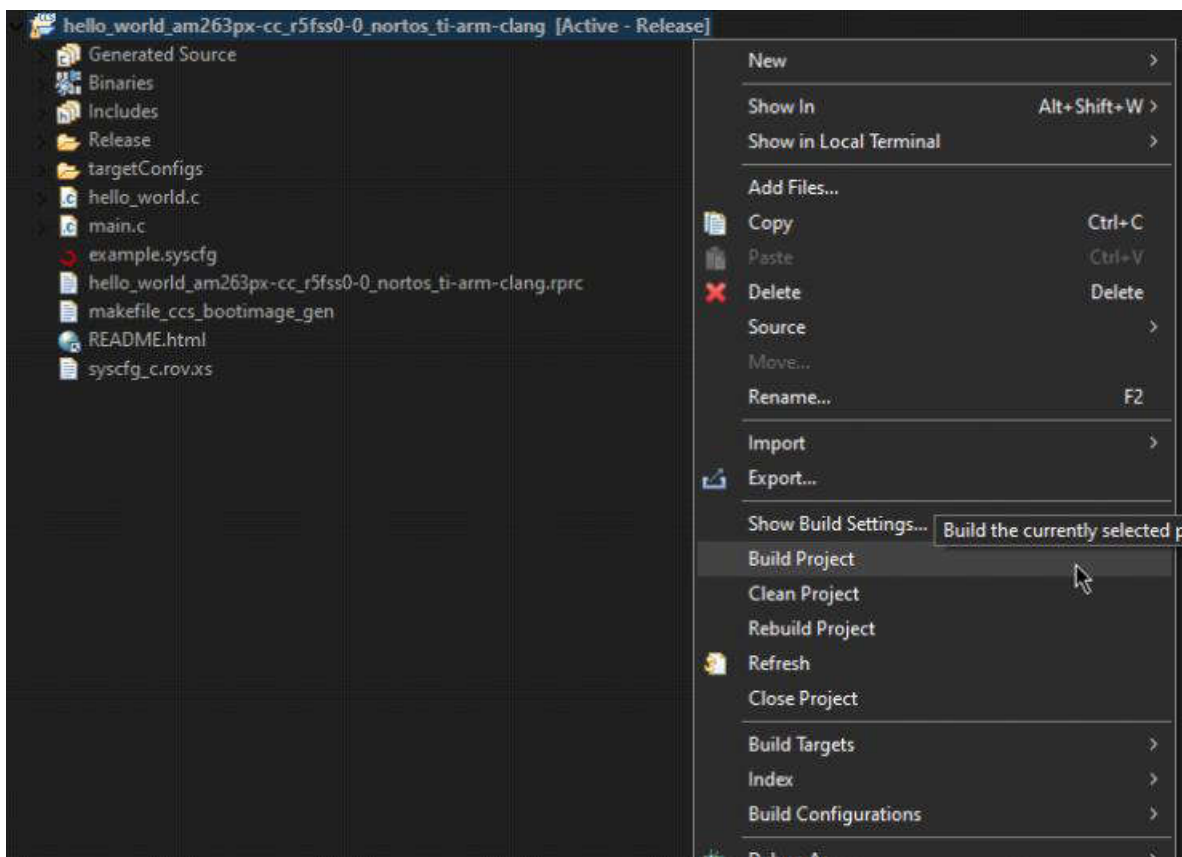


図 6-2. プロジェクトのビルド

プロジェクトのビルドが完了した後、[セクション 5.4](#) に概説するように、ターゲット接続の R5_0 コアに接続します (これがまだ行われていない場合)。

プログラムをロードします

1. CCS ツールバーで、**Run** → **Load** → **Load Program** の順にクリックします。

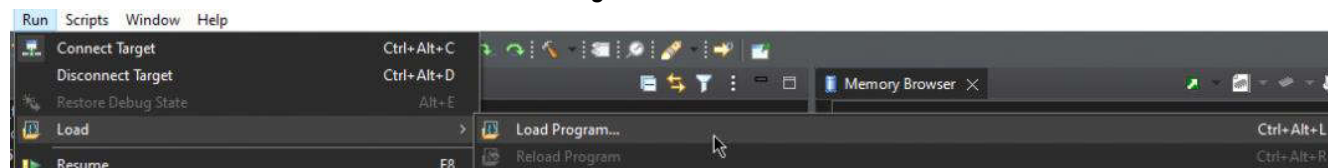


図 6-3. プログラムをロードします

2. 「Load Program」ウィンドウで「Browse Project」を選択し、CCS プロジェクトの「Release」フォルダに移動します。

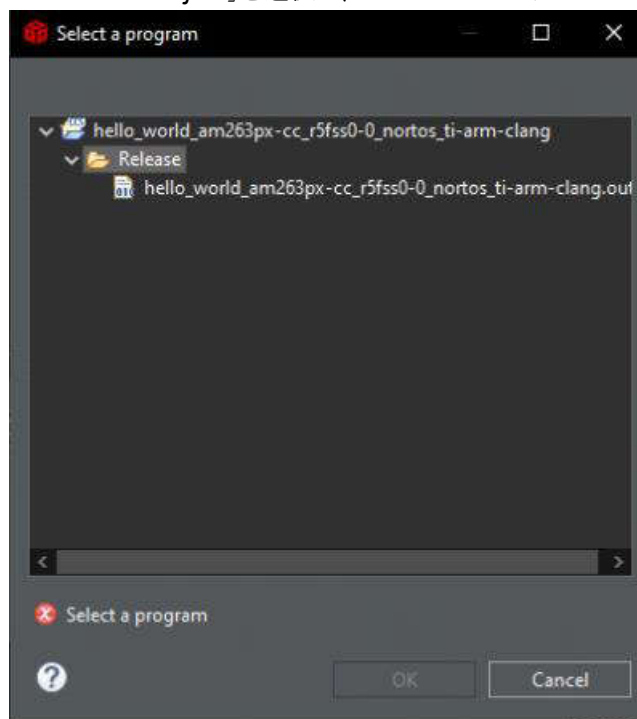


図 6-4. リリース フォルダ

3. 「OK」をクリックして、プロジェクトのバイナリをクリックして、プロジェクトのバイナリ ファイルを AM26x デバイス R5_0 Core にロードします。

注

プログラムのロードに失敗した場合は、CCS ツールバーの CPU リセットアイコンを選択して CPU リセットを実行します。次に、プログラムを再ロードします。

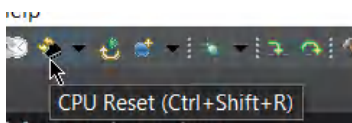


図 6-5. CPU のリセット

4. CCS ツールバーの「再生 (再開)」ボタンをクリックして、AM26x デバイスでバイナリを実行します。

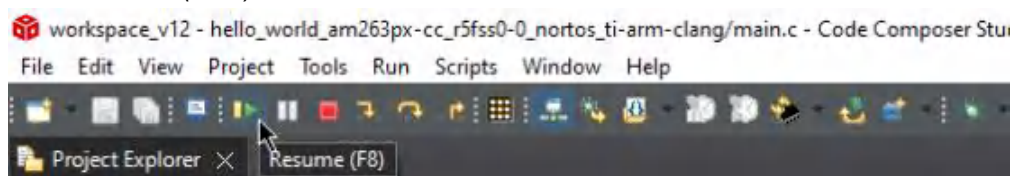


図 6-6. バイナリを再開します

5. コンソール出力を確認します。正しい出力は、に図 6-7 示されます。

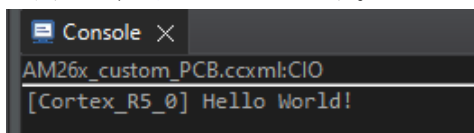


図 6-7. Hello World コンソール出力

AM26x デバイスを使用してカスタム PCB を起動するための基本的なチェックはこれで完了です。

7 まとめ

このアプリケーション ノートでは、AM26x ベースの PCB システムを起動するプロセスと、起動シーケンスで発生する可能性のある問題を診断およびデバッグする方法について説明します。これで、カスタム AM26x PCB システムの初期開発プロセスは終了です。このガイドの各項目を完了すると、エンジニアは電源、起動、デバッグの接続性に関して AM26x システムが通常どおり動作していることを確信できます。アプリケーション開発は、これらのシステム属性の健全性を気にすることなく進むことができます。

8 参考資料

一般的な AM26x リソース

- テキサス インスツルメンツ、『AM26x ハードウェア設計ガイドライン』、アプリケーション ノート

AM263x

- テキサス インスツルメンツ、『AM263x Sitara™ マイクロコントローラ』、データシート
- テキサス インスツルメンツ、『テキサス インスツルメンツ製品ファミリの AM263x Sitara™ マイクロコントローラ』、テクニカル リファレンス マニュアル
- テキサス インスツルメンツ、『AM263x レジスタ補足事項』テクニカル リファレンス マニュアル
- テキサス インスツルメンツ、『AM263x ソフトウェア開発キット (SDK)』、ウェブページ

AM263Px

- テキサス インスツルメンツ、『AM261x Sitara™ マイクロコントローラ』、データシート
- テキサス インスツルメンツ、『AM263Px テクニカル リファレンス マニュアル』、テクニカル リファレンス マニュアル
- テキサス インスツルメンツ、『AM263Px レジスタ補足事項』テクニカル リファレンス マニュアル
- テキサス インスツルメンツ、『AM263Px ソフトウェア開発キット (SDK)』、ウェブページ

AM261x

- テキサス インスツルメンツ、『AM261x Sitara™ マイクロコントローラ』、データシート
- テキサス インスツルメンツ、『AM261x テクニカル リファレンス マニュアル』、テクニカル リファレンス マニュアル
- テキサス インスツルメンツ、『AM261x レジスタ補足事項』テクニカル リファレンス マニュアル
- テキサス インスツルメンツ、『AM261x ソフトウェア開発キット (SDK)』、ウェブページ

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (February 2025) to Revision A (May 2025)	Page
• Am261x デバイスの「O」速度グレードのコア電圧要件を追加。.....	3
• 500MHz AMm261x デバイスの電流情報を追加。.....	3
• 500MHz で動作する産業用グレードの AM261x デバイスの注を追加。コア VDD の要件は 1.25V です。.....	4

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated