

Application Brief

TPS546E25 と TPS546C25 DC/DC コンバータ、スタック接続により高い出力電流を実現



Richard Nowakowski

はじめに

TPS546E25 と TPS546C25 の各同期整流降圧コンバータは、複数のデバイスをリンクして共通の出力を共有する機能を提供します。この方法でスタック接続すると、これらのデバイスは電流の共有、スイッチング周波数の同期、入力および出力のリプルノイズの低減と位相差の縮小を実現すると同時に、より高いレベルの出力電流を供給できます。

スタック接続は、スタック接続するデバイスのトリガーピンと ISHARE ピンを連結することで機能します。さらに、すべてのデバイスの GOSNS および VOSNS ピンを負荷の同じポイントに接続する必要があります。

MSEL1 および MSEL2 ピンのプログラミング

このデバイスのうち 1 つは、MSEL1 ピンを、デバイスごとに希望する電流制限、フィードバックの選択 (内部か外部か)、故障応答、ソフトスタート時間を選び、抵抗とともに AGND に接続する必要があります。このデバイスがプライマリになりますが、各スタック接続のプライマリは 1 つだけにしなければなりません。セカンダリのデバイスを選択するには、追加の各デバイスの MSEL1 ピンがフローティング状態 (AGND に対して $> 412k\Omega$) になっていなければなりません。

プライマリデバイスは、MSEL2 を使用してスイッチング周波数のほか、 V_{RAMP} とゲインの補償オプションを選択します。単相動作と同様、スイッチング周波数は各相ごとであるので、800kHz で動作する 3 相スタック接続の入力リプルと出力リプル周波数は $3 \times 800kHz = 2.4MHz$ になる場合があります。

セカンダリデバイスは、MSEL2 ピンを使用してスイッチング周波数と位相電流制限を選択します。各デバイスはコンスタント・オンタイムジェネレータで動作するため、スタック接続内のすべてのデバイスでは同じスイッチング周波数を選択することが重要です。異なるスイッチング周波数を選択すると、電流共有が機能せず、位相電流に大きな不均衡が生じる可能性があります。

VSEL/FB ピンのプログラミング

プライマリデバイスは、VSEL/FB ピンを使用して安定化出力電圧を設定します。内部帰還分圧回路を利用する場合、VSEL/FB と AGND の間に 1 つの抵抗を配置して内部分圧回路比 ($V_{OUT_SCALE_LOOP}$) と基準電圧 (V_{BOOT}) を設定することにより、電源オン出力電圧を設定します。外部帰還分圧回路を利用する場合は、上側の抵抗を VOSNS と VSEL/FB の間に、下側の抵抗を VSEL/FB と AGND の間に配置します。これにより、基準電圧とともに出力電圧を次のように設定します：

$$V_{OUT} = V_{REF} \times (1 + R_{TOP}/R_{BOT}) \quad (1)$$

セカンダリデバイスでは、VSEL/FB プログラミング・ピンを使用して、オン時間ジェネレータ用に VOSNS の内部帰還分圧回路を設定します。内部分圧回路を利用する場合、セカンダリデバイスは、プライマリと同じ VSEL 抵抗を使用する必要があります。外部分圧回路を利用する場合、セカンダリデバイスは、帰還分圧回路で選択できる値に最も近く、利用可能な V_{OUT} を選択して、VSEL 抵抗を使用する必要があります。

PBM_ADDR/VORST# ピンのプログラミング

プライマリデバイスとセカンダリデバイスは、共に PMB_ADDR/VORST# ピンを使用して、デバイスのスタック構成と PMBus® アドレスをプログラムします。マルチフェーズスタックを適切に動作させるには、PMB_ADDR/VORST# 抵抗オプションの推奨ペアのみを使用するようにします。すべてのデバイスは、同じ共通アドレスがプログラムされており、プライマリデバイスは、セカンダリデバイスの正しい数をトリガするようにプログラムされ、各セカンダリデバイスには異なる固有の PMBus アドレスがあり、これによりトリガ順序も割り当てられます。

D-CAP4 制御アーキテクチャによるスタック接続

D-CAP4 制御ループは、単相の場合と同様にマルチフェーズで動作します。スタック接続した各コンバータはオン時間ジェネレータで動作し、これにより、プログラミングしたスイッチング周波数、検出した入力電圧、検出した出力電圧に応じたオン時間を生成します。プライマリデバイスは、スタック内のすべてのデバイスのループを動作させ、セカンダリデバイスにトリガパルスを送信してデバイスオン時間ジェネレータを起動できます。

調整のため、プライマリデバイスはループ全体に対して単一の固定振幅リップルエミュレーションランプ (V_{RAMP}) で動作します。これにより、位相ごとのスイッチング周波数で $N \times V_{RAMP}$ の有効ランプ電圧が生成されます。

この N_x ランプ電圧のスケールリングにより、マルチフェーズスタック接続の過渡性能は、同じ補償による単相動作と同様になり得ます。したがって、設計式が簡素化され、設計者は補償オプションを再設計する必要はなく、負荷電流および熱環境の要件に合わせて位相数をより簡単に調整することができます。

注

理論的には、複数の位相により追加のスイッチング周波数が加わることで、単相動作で実現できる周波数よりも広いループ帯域幅を実現することができます。ただし、実際には、この帯域幅が広がることで動的位相電流の共有が減少するという代償を伴うため、マルチフェーズスタックの出力容量が減少するので、安定状態を維持することは可能ですが、一般的には推奨されません。

インダクタの選択

スタック接続内のすべての位相は同じインダクタ値でなければなりません。ISHARE ループは、通常の部品間のインダクタンスの変動を補償できますが、異なる公称インダクタ値を補償するためのものではありません。

インダクタの接続

プライマリデバイスは単一点で出力電圧を監視し、出力電圧リップルと内部リップルを位相をトリガに使用するため、インダクタの出力を出力コンデンサの前で単一接続に統合する必要があります。共有出力に統合する前に、インダクタ出力を別々の位相ごとのコンデンサで分離したレイアウトでは、位相タイミングが不平衡であることが示されており、出力リップルが増加します。

PVIN の接続

D-CAP4 スタック接続可能アーキテクチャは、共通の PVIN 電圧で動作することを意図しています。スタック接続で動作するすべてのデバイスは、共通の入力電圧を共有することが推奨されます。

制御ライン

スタック接続内のすべてのデバイスは、共通の CNTRL ラインを共有する必要があります。スタック接続内のいずれかのデバイスがイネーブルになっていない場合、スタック接続はイネーブルになりません。

VOSNS および GOSNS ピン

前述のように、スタック接続内のすべてのデバイスでは、VOSNS ピンと GOSNS ピンを同じポイントに接続する必要があります。VOSNS 端子は位相ごとのオン時間ジェネレータの出力電圧を検出するために使用され、GOSNS 端子は ISHARE の仮想グラントを提供します。VOSNS と GOSNS を同一ポイントに接続しないと、電流共有に悪影響を及ぼすおそれがあります。

スタック接続内のデバイスとの通信

スタック接続内の各デバイスには、共通アドレスと固有アドレスの両方があります。スタック接続した各デバイスとは、通常、デバイス固有のアドレスを使用して通信できます。また、P2_PLUS_READ および P2_PLUS_WRITE コマンドを使用して、共通アドレスを介して各デバイスと通信することもできます。P2_PLUS コマンドを使用する場合は、PAGE 値を FFh (すべてのページ) または 00h (ページ 0) に設定する必要があります。他のページはサポートされていません。位相値は、プライマリデバイスでは FFh (全位相) もしくは 00h となり、他方第 1、第 2、または第 3 セカンダリ デバイスの場合は 01h ~ 03h となります。位相 = FFh から読み取る場合、プライマリデバイスはすべての位相に対して応答しているので、位相数によって電流応答をスケールリングします。

商標

PMBus® is a registered trademark of SMIF Inc.

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated