

Application Note

RF コンバータのアナログ入力に関する謎の全容解明

Rob Reeder

概要

このアプリケーションノートには、アナログ入力のトレードオフに関する詳細と、アナログ入力ネットワークに関してコンバータのフルスケールレンジを dBm 単位で適切に推定する方法が記載されています。

目次

1 はじめに.....	2
2 フルスケールと ADC のヘッドルームについて.....	2
3 フルスケールトレードオフ.....	3
4 フルスケールのブレイクダウン.....	5
5 まとめ.....	8
6 参考資料.....	8
7 改訂履歴.....	9

商標

Marki® is a registered trademark of Marki Microwave.

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

高速 A/D コンバータ (ADC) は、動作がそれぞれに異なります。ADC のアナログ入力には電圧感度型のデバイスであるため、RF エンジニアにとっては、コンバータをアナログ入力にどのように整合させるべきかが課題となります。こうした課題に加えて、通常、アナログ入力インターフェイスはその性質上差動型であり、内部サンプリングスイッチが光速に近い速度で開閉するため、時変タイプの入力インピーダンスによってホストします。この入力インピーダンスは、コンバータの入力帯域幅全体にわたる実際の抵抗値と考えられますが、スミス・チャートにプロットした場合、トレース曲線はぐるぐると回るだけです。

2 フルスケールと ADC のヘッドルームについて

数年前、最大 10 Vpp のフルスケール電圧スイングをサポートするプロセスノード上に搭載する高速データコンバータを設計していました。

これらのコンバータはシングルエンドでもあります。コンバータのリファレンス電圧の設定によって、フルスケールレンジでユニポーラまたはバイポーラにする柔軟性が得られます。

現在のコンバータはプロセスノードが 65nm 以下と微細化されており、内部のアナログ入力フロントエンドは 2V 未満の AVDD でバイアスされています。この結果、ヘッドルームが大幅に小さくなり、シグナルチェーンの設計で RF が停止して ADC が開始される 1 Vpp または 2 Vpp のフルスケールレンジのインターフェイスが必要な場合、このことが課題となる可能性があります。

現在、ほとんどの高速データコンバータは差動入力を採用しています。これは、コモンモード電圧 (VCM) バイアスに回り込む信号スイングが 4 分の 1 しかないことを暗示しており、各アナログ入力はスイングの半分だけを処理することになります。図 1 に、シングルエンド信号と差動信号の特性と定義を示します。

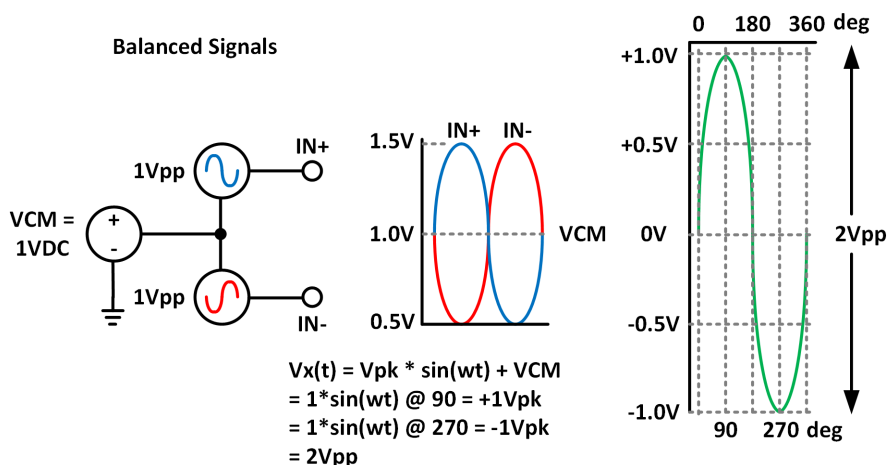


図 2-1. シングルエンド入力信号と差動アナログ入力信号の比較

コンバータのアナログ入力における共通モード電圧 (VCM) は重要なパラメータであり、外部の入力ネットワーク (フロントエンド) によって適切に満たされる必要があります。これが満たされない場合、コンバータの性能に悪影響を及ぼす可能性があります。

このインターフェイスを使用すると、信号スイングを差動形式で分割することにより、フルスケールレンジ (すなわち、1Vpp または 2Vpp) にわたって、より高い電圧レベルを維持できます。したがって、アナログ入力の差動特性によって、プロセスノードを小型化できます。

3 フルスケールトレードオフ

一部のコンバータには柔軟性があり、数千あるシリアルペリフェラルインターフェース (SPI) レジスタのうち、いくつかのレジスタを、フルスケールのスイング変更ができるような専用レジスタにすることが可能です。一般に、フルスケールレンジが大きい設計では SN 比 (SNR) が優れています。ただし、SNR 性能が向上すると、通常はスプリアスフリーダイナミックレンジ (SFDR) の高調波性能は低下します。ノイズが一定であると仮定すると、アナログ入力信号のスイングが大きくなるため、SNR は大きくなります。一方で、フルスケール範囲を小さくすると、通常は SFDR (特に HD2 や HD3) の性能が向上しますが、その代わりにわずかに SNR が低下するというトレードオフがあります。これらのトレードオフについて理解するには、図 3-2 および図 3-1 を参照してください。

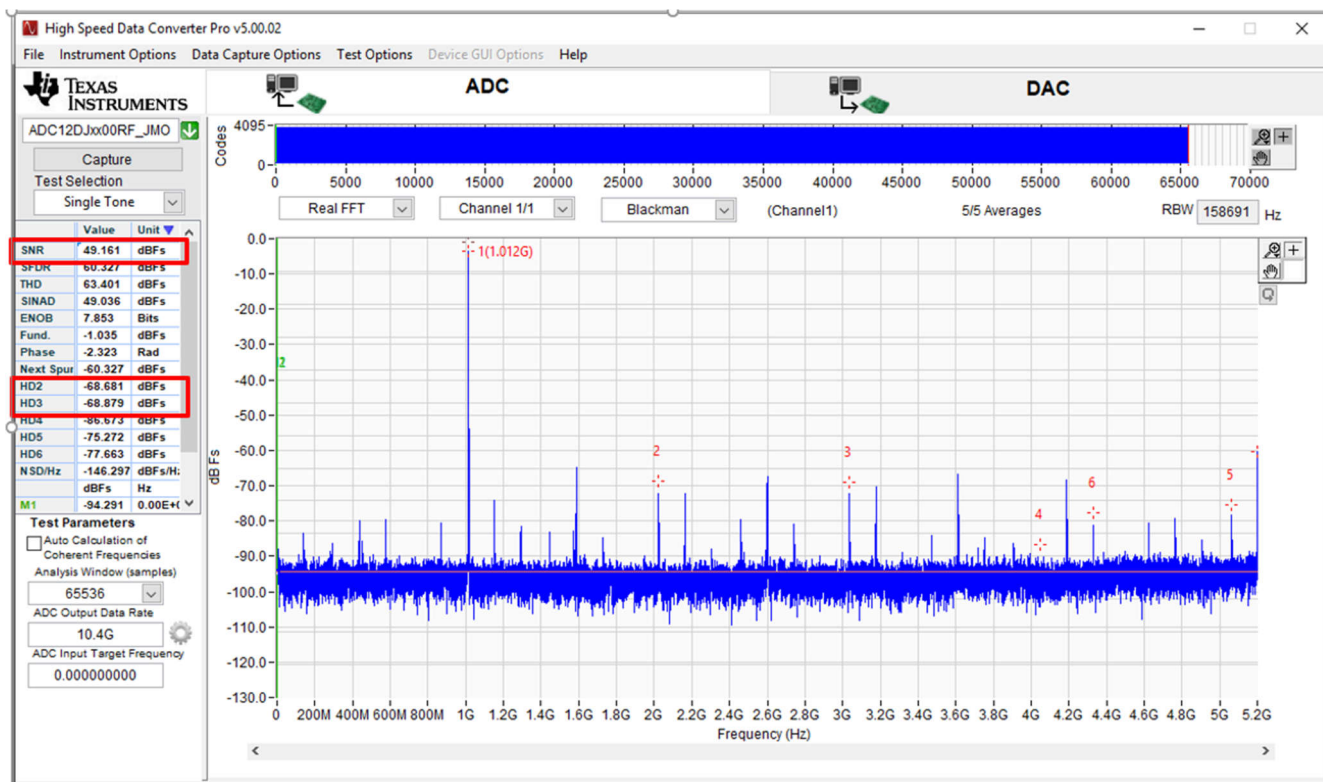


図 3-1. 最小フルスケール値 (430mVpp) = SFDR の増加、または SNR の低下

図 3-1 に示すように、入力フルスケールレンジがデフォルト値の 800mVpp から 430mVpp に変更されました。これは、SFDR または HD2 と HD3 のわずかな増加を反映しています。フルスケールの入力値をデフォルトの 800mVpp から 1.0Vpp に変更すると、図 3 に示すように、S/N 比はわずかに増加します。図 3-2 と図 3-1 で、HD2 と HD3 が減少していることに注意してください。

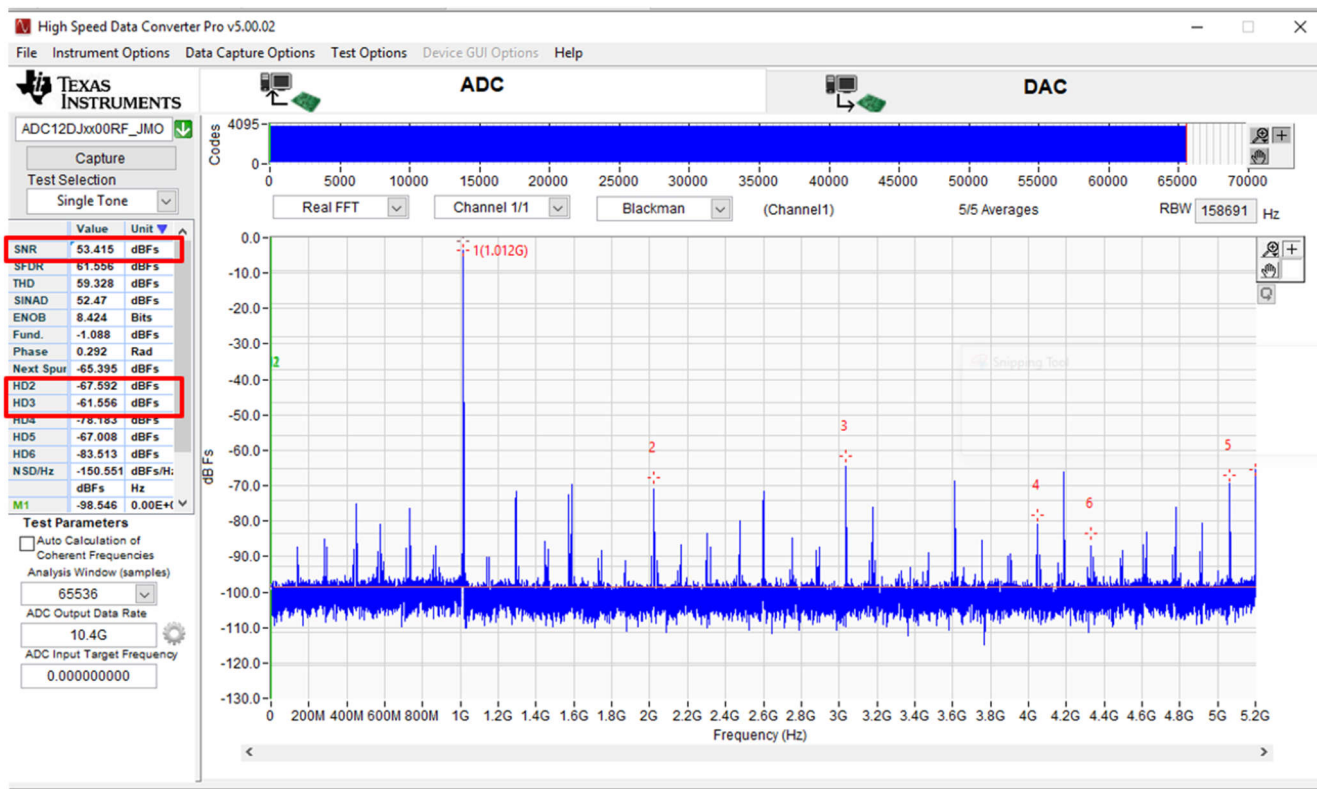


図 3-2. 最大フルスケール値(1.0Vpp)= SNR の増加、または SFDR の減少

いずれの場合も、フルスケールの値を最適化して、アプリケーションに最適の AC 性能をダイヤルインできます。

その他の SPI レジスタにより、入力インピーダンスの変更ができるようになりますが、差動入力の入力インピーダンスが半分または 2 倍になる場合があります。つまり、フロントエンドを設計する際に、マッチングネットワークを最適化できるということです。入力フルスケール範囲の値も再度変化が可能です。これらの機能はすべてのコンバータに搭載されているわけではありませんが、一部のコンバータでは対応しており、異なるアプリケーションに対応するためにフロントエンド回路を改修したり、追加のコンポーネントを導入するよりも効率的です。

4 フルスケールのブレイクダウン

ADC に対する高速マッチング ネットワークを設計する際に生じるトレードオフの事例を以下に示します。バランやフロントエンド回路は、信号に損失やノイズを加えることがあるため、設計の際には入力信号の扱い方のバランスをよく考えて、フルスケールの設定を最適にすることが大切です。入力ドライブとは、インターフェースネットワーク(この場合はパッシブバランネットワーク)の手前で、コンバータをフルスケール範囲で動作させるために必要な信号レベル(dBm 単位)を指します。

この例では、ADC がテキサス インストルメンツの RF サンプリング 12 ビット **ADC12DJ5200RF** で、バランが Marki® Microwave 社の **BAL-009SMG** です。フロントエンドの抵抗性ネットワークでは、バランの差動出力を ADC の差動入力に接続します。図 4-1 を参照してください。

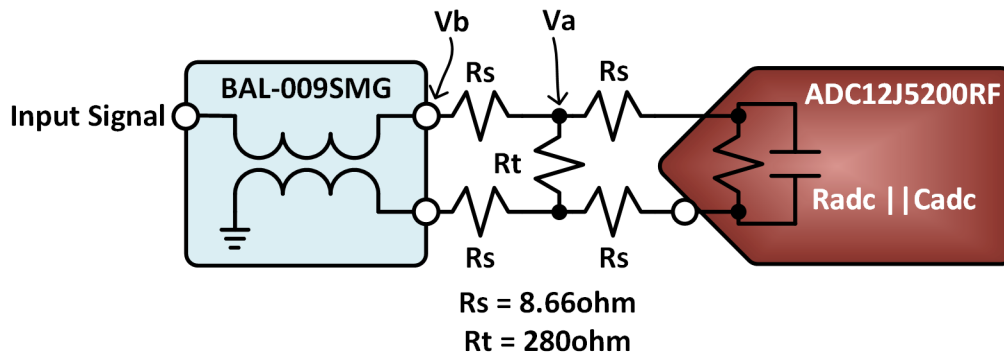


図 4-1. フロントエンドネットワークの例

次は、計算です。dBm カリキュレータがなければ、最新の TI 84 Plus アプリケーションを携帯電話にダウンロードすることをお勧めします。

ADC12DJ5200RF には、デフォルトで内部に 100Ω (R_{adc}) 差動負荷による 800mV_{pp} (V_{fs}) のアナログ入力フルスケールレンジがあり、これは dBm で計算されます。

$$P_{adc} = 10 \times \log \left(\frac{\left(\frac{V_{fs}}{2} \right)^2}{\frac{R_{adc}}{0.001}} \right) \text{ or } 10 \times \log \left(\frac{\left(\frac{800\text{m}}{2} \right)^2}{\frac{100}{0.001}} \right) = -0.97 \text{ dBm} \quad (1)$$

入力ネットワークは差動であるため、ネットワークで数値を算出するのが少し困難になる場合があります。ただし、シングルエンド方式のアプローチを使用すると、コンバータの入力におけるフルスケール電圧の値は、 400mV_{pp} ($V_{fs}/2$) または -3.97dBm になります。

ここで説明したように、フロントエンド抵抗ネットワークを使用して分圧回路を計算し、 400mV_{pp} ($V_{fs}/2$) のフルスケール値を達成するために必要な損失を把握します。

$R_{adc}/2 = 50\Omega$ と R_s は、抵抗分圧回路を形成します

$$V_a = \left(\frac{V_{fs}}{2} \right) \times \left(\frac{\left(\frac{R_{adc}}{2} + R_s \right)}{R_{adc}} \right) = 0.47 \text{ V} \quad (2)$$

この回路は、 R_s と R_t にシングルエンド電圧入力を供給しますここで、バラン出力でのシングルエンド電圧を計算します、または

$$V_b = V_a \times \frac{\left(\left(\frac{R_{adc}}{2} + R_s \right) \parallel \left(\frac{R_t}{2} \right) + R_s \right)}{\left(\left(\frac{R_{adc}}{2} + R_s \right) \parallel \left(\frac{R_t}{2} \right) \right)} = 0.57 \text{ V} \quad (3)$$

このシングルエンド電圧を差動電圧または $2 \times V_b$ もしくは $1.13V = V_{diffbo}$ にすることができます。 balan 出力電力は次のようになります。

$$P_{bo} = 10 \times \log \left(\frac{\left(\frac{V_{diffbo}}{\frac{2}{\sqrt{2}}} \right)^2}{\frac{R_{adc}}{0.001}} \right) = +2.06 \text{ dBm} \quad (4)$$

ここからが興味深いところですが、検討中の balun のデータシートを参照するか、最も近い位置にある 4 ポートベクトルネットワークアナライザで balun を測定して、SDS21 の測定を行います。これにより、シングルエンドから差動への測定が可能になり、balun 全体に対する正しい挿入損失が得られます。この例では、BAL-0009SMG を測定すると、1GHz で 4.2dB の損失が得られます。図 4-2 を参照してください。

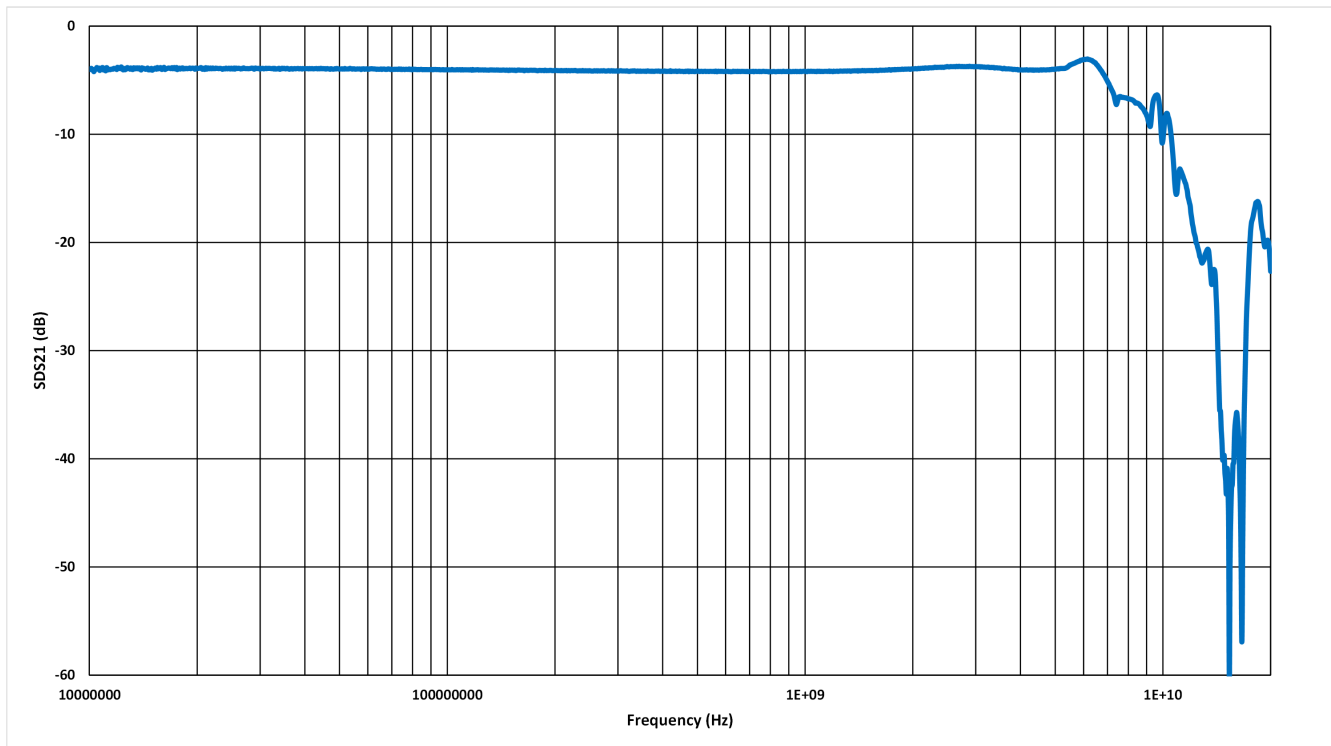


図 4-2. マーキ マイクロウェーブ社の BAL-0009SMG balun の SDS21 挿入損失プロット

balun の出力で検出された出力電力に balun 損失 (抵抗性ネットワーク損失) を追加することで、入力ドライブの値が次のように決まります: $2.06 + 4.2$ または $+6.26 \text{ dBm} + 6.26 \text{ dBm}$ は、balun の 1 次側にあるアナログ入力信号を ADC のフルスケールレンジまで駆動するために必要な入力振幅です。

したがって、上から下までの合計損失は $6.26 + 0.97$ 、または 7.26 dBm の損失です。フルスケールの値を得るための P_{adc} 方程式 (結果は、 -0.97 dBm) を覚えていますか? その結果を加味して、ADC の 0 dB フルスケールを実現します。

NF に関する簡単なメモ: アナログレシーバチェーンを設計する場合、balun とフロントエンドネットワークでの損失も考慮に入れます。この場合、NF を加味すると、損失 (6.26 dBm) が得られ、この値は、デフォルトのフルスケール値である 800 mVpp に対して、 1.3 Vpp になります。つまり、レシーバシグナルチェーンにおける $20 \times \log(1.3/0.8) = 4.22 \text{ dB}$ の追加 NF を意味します。

別のアプローチによる考察: ADC12DJ5200RF 評価基板を使用してラボで測定を実施。シグナルジェネレータを使用して、コンバータが 1 GHz でほぼフルスケールの値になるように出力レベルを調整します。この場合の入力フルスケール値はシグナルジェネレータの読み取り値から $+6.3 \text{ dBm}$ となりました。balun のばらつきとケーブル/コネクタの損失によって、多少の違いが生じる可能性があるのでご注意ください。図 4-3 を参照してください。

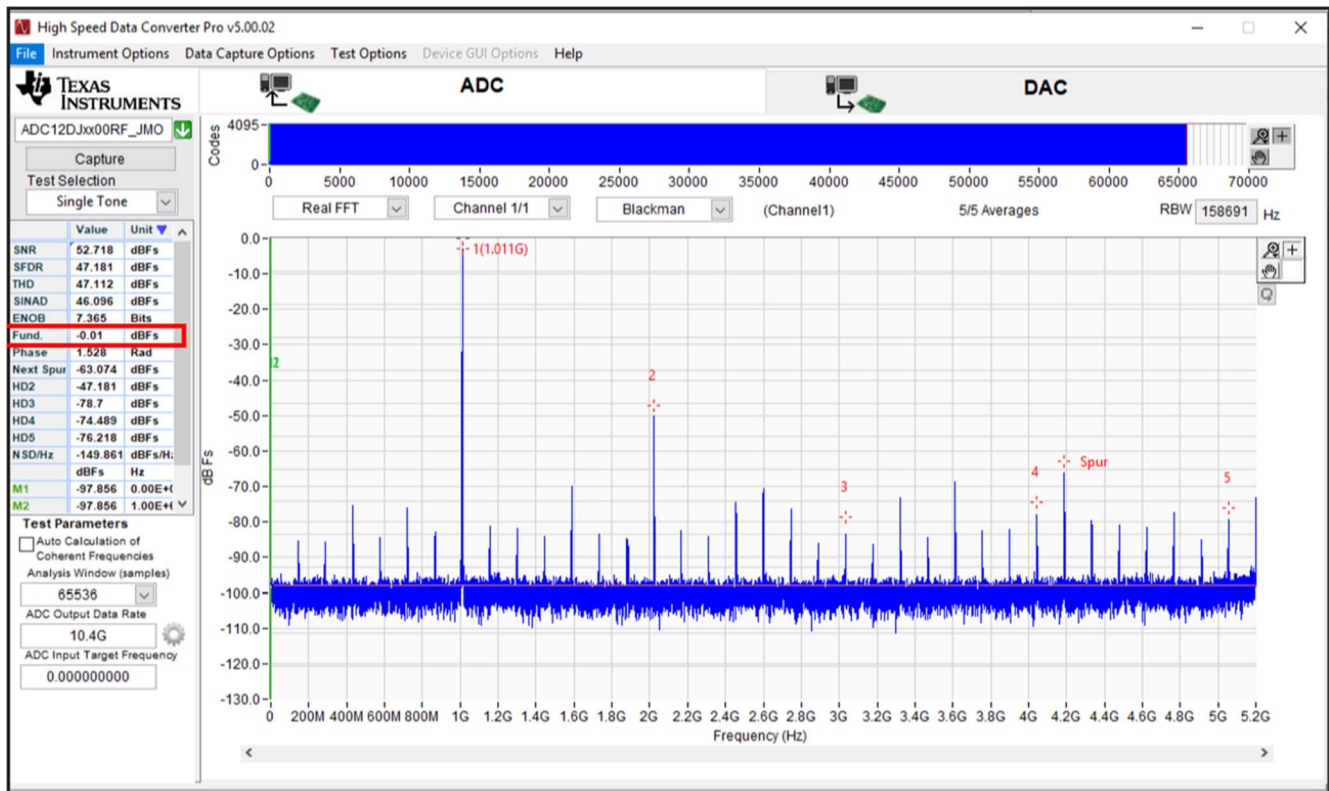


図 4-3. 1GHz、-0.01dBFS で、フィルタなしの中間周波数を示す HSDC-Pro FFT プロット

5 まとめ

アナログレシーバのフロントエンドを設計するときは、コンバータ内の入力ドライブとフルスケールレンジのトレードオフの関係について理解することが重要です。このアプリケーションノートで説明する簡単な方法は、フロントエンドを解析して、トレードオフを適切な範囲内に収めるの役立ちます。この記事に掲載されている解析用スプレッドシートについては、Rob Reeder (r-reeder@ti.com) までメールにてお問い合わせください。

6 参考資料

- テキサス インストルメンツ [ADC12DJ5200RF 10.4GSPS シングル チャネルまたは 5.2GSPS デュアル チャネル、12 ビット、RF サンプルング A/D コンバータ \(ADC\)](#)、データシート
- マーキ マイクロウェーブ社、[BAL-0009SMG 表面実装ブロードバンドバラン](#)、デバイスの概要。
- テキサス インストルメンツ、[入力電圧範囲計算](#)、Excel スプレッドシート

7 改訂履歴

Changes from Revision * (March 2025) to Revision A (April 2025)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• ハイパーリンクを入力電圧範囲計算に変更.....	8

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated