

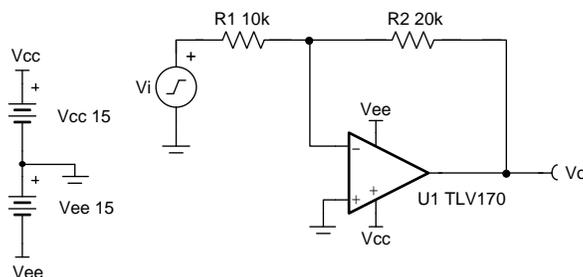
## 反転アンプ回路

### 設計目標

入力		出力		周波数	電源	
$V_{iMin}$	$V_{iMax}$	$V_{oMin}$	$V_{oMax}$	f	$V_{cc}$	$V_{ee}$
-7V	7V	-14V	14V	3kHz	15V	-15V

### 設計の説明

このデザインは、入力信号  $V_i$  を反転し、 $-2V/V$  の信号ゲインを適用します。この回路の入力インピーダンスは入力抵抗  $R_1$  により決定されるため、入力信号は一般に低インピーダンスのソースから供給されます。反転アンプの同相電圧は、非反転ノードに接続される電圧と等しく、この設計においてはグラウンドです。



Copyright © 2018, Texas Instruments Incorporated

### デザイン・ノート

1. オペアンプは線形動作領域で使用します。リニア出力スイングは通常、 $A_{oL}$  のテスト条件に記載されています。この回路の同相電圧は、入力電圧とともに変化しません。
2. 入力インピーダンスは入力抵抗により決定されます。この値が、ソースの出力インピーダンスと比較して十分に大きいことを確認してください。
3. 値の大きい抵抗を使用すると、回路の位相マージンが劣化し、回路に追加のノイズが発生することがあります。
4. 安定性の問題を最小限に抑えるため、アンプの出力に容量性の負荷を直接配置することは避けてください。
5. 小信号の帯域幅は、ノイズ・ゲイン(または非反転ゲイン)と、オペアンプのゲイン帯域幅積(**GBP**)により決定されます。 $R_2$  と並列にコンデンサを追加すると、追加のフィルタリングを実現できます。また、 $R_2$  と並列にコンデンサを追加することで、値の大きい抵抗を使用したときの回路の安定性も向上します。
6. 大信号の性能は、スルーレートにより制限されることがあります。この理由から、スルーに起因する歪みを最小限にするため、データシートにある最大出力スイングと周波数との関係プロットをチェックしてください。
7. オペアンプの線形動作領域、安定性、スルーに起因する歪み、容量性負荷の駆動、ADC の駆動、および帯域幅の詳細については、「設計の参照資料」セクションを参照してください。

## 設計手順

この回路の伝達関数を次に示します。

$$V_o = V_i \times \left(-\frac{R_2}{R_1}\right)$$

1.  $R_1$ の開始値を決定します。信号ソースのインピーダンスに対する  $R_1$  の相対的な大きさが、ゲイン誤差に影響を及ぼします。信号ソースのインピーダンスが低い (100Ωなど) 場合、 $R_1 = 10\text{k}\Omega$ に設定すると、ゲイン誤差が 1% に抑えられます。

$$R_1 = 10\text{k}\Omega$$

2. 回路に必要なゲインを計算します。これは反転アンプなので、計算には  $V_{i\text{Min}}$  および  $V_{o\text{Max}}$  を使用します。

$$G = \frac{V_{o\text{Max}}}{V_{i\text{Min}}} = \frac{14\text{V}}{-7\text{V}} = -2\frac{\text{V}}{\text{V}}$$

3. 目的の信号ゲイン  $-2\text{V/V}$  について、 $R_2$  を計算します。

$$G = -\frac{R_2}{R_1} \rightarrow R_2 = -G \times R_1 = -(-2\frac{\text{V}}{\text{V}}) \times 10\text{k}\Omega = 20\text{k}\Omega$$

4. 小信号回路の帯域幅を計算し、3kHz の要件を満たすことを確認します。回路のノイズ・ゲイン(非反転ゲイン)を必ず使用してください。

$$\text{GBP}_{\text{TLV170}} = 1.2\text{MHz} \quad ($$

$$\text{NG} = 1 + \frac{R_2}{R_1} = 3\frac{\text{V}}{\text{V}}$$

$$\text{BW} = \frac{\text{GBP}}{\text{NG}} = \frac{1.2\text{MHz}}{3\text{V/V}} = 400\text{kHz}$$

5. スルーに起因する歪みを最小限にするため、必要な最小スルーレートを計算します。

$$V_p = \frac{\text{SR}}{2 \times \pi \times f} \rightarrow \text{SR} > 2 \times \pi \times f \times V_p$$

$$\text{SR} > 2 \times \pi \times 3\text{kHz} \times 14\text{V} = 263.89\frac{\text{KV}}{\text{s}} = 0.26\frac{\text{V}}{\mu\text{s}}$$

- $\text{SR}_{\text{TLV170}} = 0.4\text{V}/\mu\text{s}$ なので、この要件は満たされます。

6. 安定性の問題を回避するため、ゲイン設定抵抗とデバイスの入力容量によって生じるゼロが、回路の帯域幅より大きいことを確認します。

$$\frac{1}{2 \times \pi \times (C_{\text{cm}} + C_{\text{diff}}) \times (R_2 \parallel R_1)} > \frac{\text{GBP}}{\text{NG}}$$

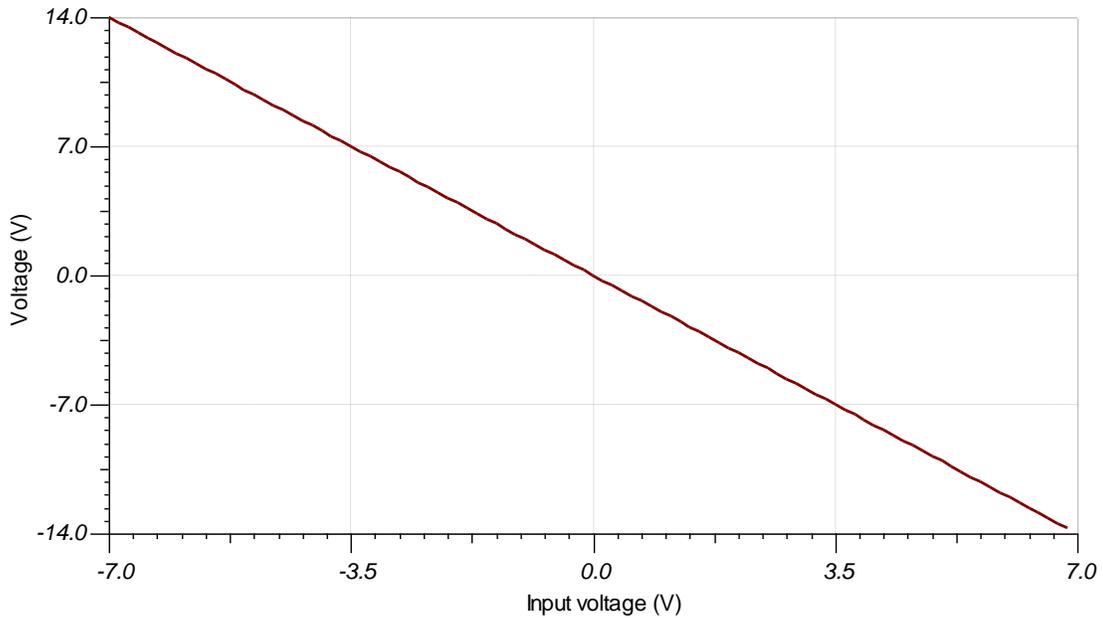
$$\frac{1}{2 \times \pi \times 3\text{pF} + 3\text{pF} \times \frac{20\text{k}\Omega \times 10\text{k}\Omega}{20\text{k}\Omega + 10\text{k}\Omega}} > \frac{1.2\text{MHz}}{3\text{V/V}}$$

$$43.77\text{MHz} > 400\text{kHz}$$

- $C_{\text{cm}}$ と $C_{\text{diff}}$ は、それぞれTLV170の同相入力容量と差動入力容量です。
- ゼロ周波数は回路の帯域幅より大きいいため、この要件は満たされます。

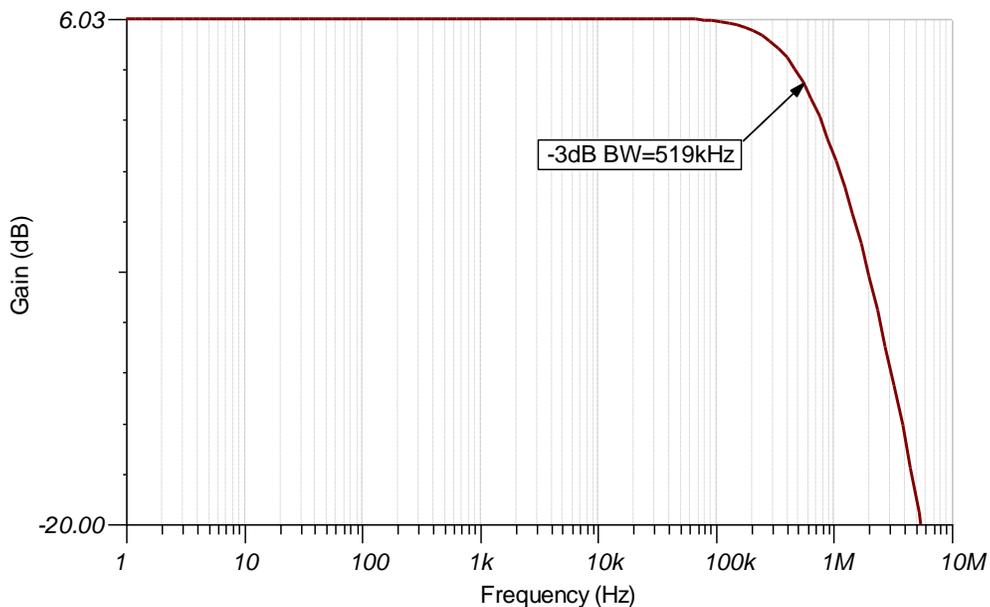
設計シミュレーション

DCシミュレーション結果



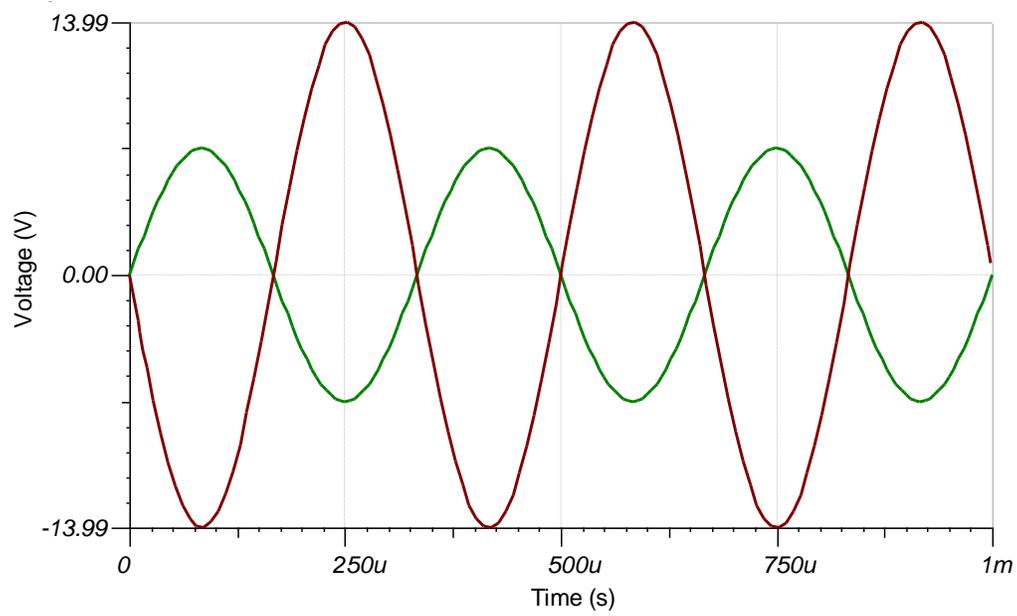
ACシミュレーション結果

回路の帯域幅はノイズ・ゲインに依存し、この場合は  $3V/V$  です。帯域幅は  $-3dB$  のポイントを調べることで決定され、信号ゲインが  $6dB$  なら、 $3dB$  になるポイントに対応します。このシミュレーション結果は、計算された値の  $400kHz$  と十分な相関を示しています。



### 過渡シミュレーション結果

出力は入力との 2 倍の振幅で、反転されています。



**関連資料**

1. [アナログ・エンジニア向け回路クックブック](#)
2. [SPICE シミュレーション・ファイル SBOC492](#)
3. [TI プレゼンテーション・ラボ](#)

**設計に使用されるオペアンプ**

<b>TLV170</b>	
$V_{SS}$	±18V (36V)
$V_{inCM}$	( $V_{ee}-0.1V$ )~( $V_{cc}-2V$ )
$V_{out}$	レール・ツー・レール
$V_{os}$	0.5mV
$I_q$	125µA
$I_b$	10pA
<b>UGBW</b>	1.2MHz
<b>SR</b>	0.4V/µs
チャンネル数	1、2、4
<a href="http://www.ti.com/product/tlv170">www.ti.com/product/tlv170</a>	

**設計の代替オペアンプ**

<b>LMV358A</b>	
$V_{SS}$	2.5V~5.5V
$V_{inCM}$	( $V_{ee}-0.1V$ )~( $V_{cc}-1V$ )
$V_{out}$	レール・ツー・レール
$V_{os}$	1mV
$I_q$	70µA
$I_b$	10pA
<b>UGBW</b>	1MHz
<b>SR</b>	1.7V/µs
チャンネル数	1 (LMV321A)、2 (LMV358A)、4 (LMV324A)
<a href="http://www.ti.com/product/lmv358a">www.ti.com/product/lmv358a</a>	

**改訂履歴**

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さく変更。 回路クックブックのランディング・ページへのリンクを追加。
B	2019年3月	「設計の代替オペアンプ」セクションで、LMV358をLMV358Aに変更。

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022, Texas Instruments Incorporated