

SM72442

Application Note 2124 Power Circuit Design For SolarMagic SM3320



Literature Number: JAJA378

SolarMagic® SM3320 の 電源回路の設計



パネルモード機能を有する SolarMagic MPPT の概要

ナショナル セミコンダクターの SolarMagic テクノロジーは、実際の環境条件での太陽光発電 (PV) パネルからできるだけ多くのエネルギーを取得することを目的とした、最先端の最大電力点追従 (MPPT) チップセットで構成されています。SolarMagic の性能をさらに高めるために、ナショナル セミコンダクターでは、インテリジェントな最大電力点追従 (MPPT) 機能とダイレクト・パネルモード (PM) 機能の両方を備えた、MPPT チップ SM72442 を主体とする第 2 世代のチップセットを開発しました。Figure 1 に、SolarMagic の分散型 MPPT/PM ソリューションを採用してシステム性能を高めた PV システムの構成例を示します。それぞれの PV モジュールに MPPT 用 DC/DC コンバータを搭載するとともに、特定の動作条件下で DC/DC コンバータをバイパスできるように、パネルモード用のダイレクト・スイッチを追加しています。MPPT/PM 機能を追加した第 2 世代の SolarMagic チップセットは、第 1 世代の SolarMagic チップセットのほとんどのメリットを維持しながら、次のような特長を持っています。

- MPPT/PM 機能は第 1 世代の SolarMagic チップセットが持っていたインターリーブ昇降圧スイッチング・モードを置き換えるもので、ホスト PV パネルの最大電力点電圧が DC/DC

National Semiconductor
Application Note 2124
Youhao Xi
2011 年 2 月



コンバータの出力電圧に近いときに、エネルギー・ハーベスタの損失をほぼゼロにできます。すなわち、損失を生むパワー・コンバージョン処理を行う代わりに、DC/DC コンバータのスイッチングをシャットダウンし PM スイッチをターンオンして PV パネルの電力を直接取り出すことで、損失がほぼゼロのエネルギー・ハーベスタを実現します。

- DC/DC コンバータが故障した場合でも太陽光発電機能を維持できます。確率はきわめて小さくてもパワー・コンバージョン処理を行う DC/DC コンバータで障害が発生することが考えられますが、故障が発生したとしても従来のようにホスト PV パネルを切り離す必要はなく、MPPT/PM コントローラが PM スイッチをターンオンするだけで済むため、連続したエネルギー・ハーベスタが得られます。

Figure 1 に示すように、複数の MPPT/PM 機能付きモジュールの入出力を直列に接続してストリング回路を形成しています。さらに、ブロッキング・ダイオードを経由して各ストリングを並列に接続して MPPT/PM 機能を備えた PV アレイを構成し、おそらくは商用グリッドに接続されている DC/AC パワー・コンディショナに電力を供給します。

DC/AC パワー・コンディショナは、PV アレイから受け取った電力を DC リンク・シャント・キャパシタに蓄えるのではなくグリッドに送出するように、入力 DC 電圧のレギュレーション動作を行います。DC リンク電圧とも呼ばれるパワー・コンディショナ入力 DC 電圧が一定となるように制御することが SolarMagic の役割の 1 つであり、その結果として、SolarMagic の電源回路の設計にはいくつかの制約が課されます。

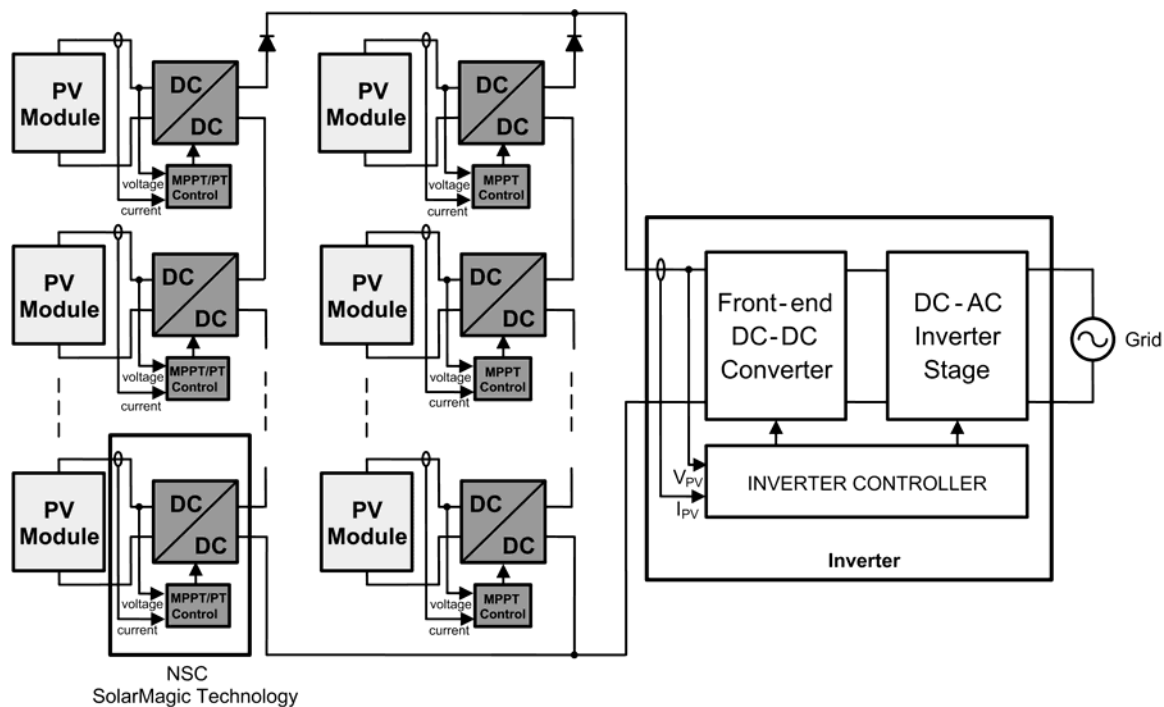


FIGURE 1. SolarMagic MPPT/PM Enhanced PV System Architecture

SolarMagic® はナショナル セミコンダクターの商標です。

パネルモード機能を有する SolarMagic MPPT の概要 (つづき)

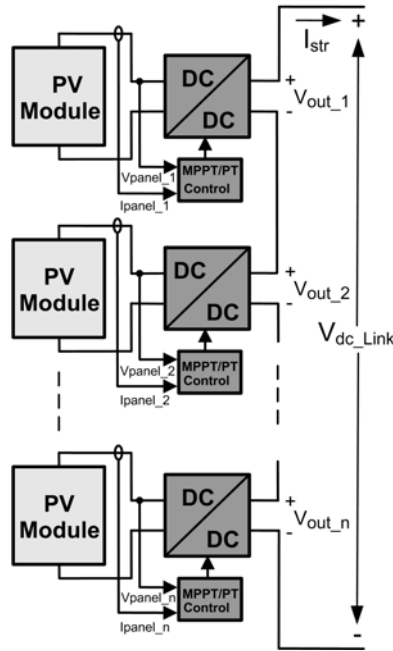


FIGURE 2. A String of MPPT/PM Enhanced PV Modules

具体的に説明すると、SolarMagic の各コンバータの出力は DC リンク電圧の一部を占めています。パワー・コンディショナに接続されるシングル・ストリングの構成は Figure 2 のとおりです。n 枚のモジュールで構成されるストリングの k 番目のパネルが電力 P_k を生成します。k=1, 2, ..., n です。そのため、ストリングが生成する合計電力は以下の式で求められます。

$$P_{str} = \sum_{k=1}^n P_k \quad (1)$$

ストリング内の SolarMagic コンバータは直列に接続されているため、それぞれの出力電流はストリング電流 I_{str} として同じ値となり、次式で与えられます。

$$I_{str} = \frac{P_{str}}{V_{dc_Link}} \quad (2)$$

その結果、k 番目の SolarMagic コンバータの出力電圧は次式で記述されます。

$$V_{out_k} = \frac{P_k}{P_{str}} \cdot V_{dc_Link} \quad (3)$$

一方、PV パネルを電力源としてみた場合は、各パネルを最大電力点で動作させることが望ましいといえます。すなわち、パネルの端子電圧が最大電力点電圧 V_{mpp} となる状態です。そのためには、Figure 1 に示す各 SolarMagic の MPPT コントローラは、パネルの V_{mpp} に追従した入力電圧を得るように DC/DC コンバータを制御することが役割の 1 つとなります。その結果として、SolarMagic の電源回路の設計にさらにいくつかの制約が課されることになります。k 番目のモジュールでのコンバータの入力電圧は次の式でなければなりません。

$$V_{in_k} = V_{mpp_k} \quad (4)$$

式 3 と式 4 は SolarMagic コンバータが動作すべき電圧条件を示します。ストリング内で、ホスト PV パネルの日影が強くコンバータの電力が失われた場合、またはパネルか DC/DC コンバータが故障した場合、コンバータはストリング電流を遮断してしまふことがあります。こうした課題を解決するために、Figure 3 に示すように出力バイパス・ダイオードを採用します。通常動作中に出力バイパス・ダイオードは逆バイアス状態となる一方で、コンバータのシャットダウン中はダイオードは順バイアス状態となるため、ストリング電流は流れ続けストリングの発電機能は維持されます。

パネルモード機能を有する SolarMagic MPPT の概要 (つづき)

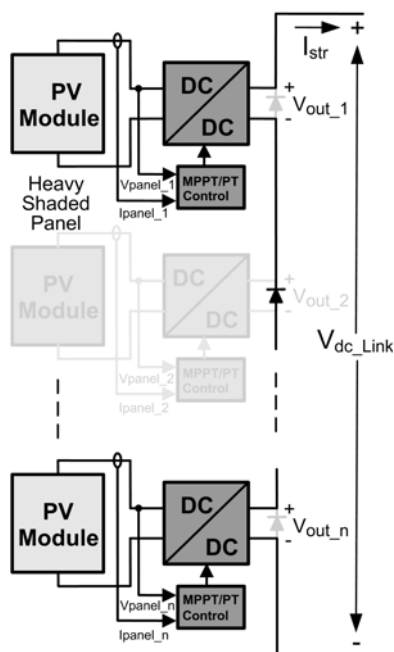


FIGURE 3. Output Bypass Diode Continues the String Current

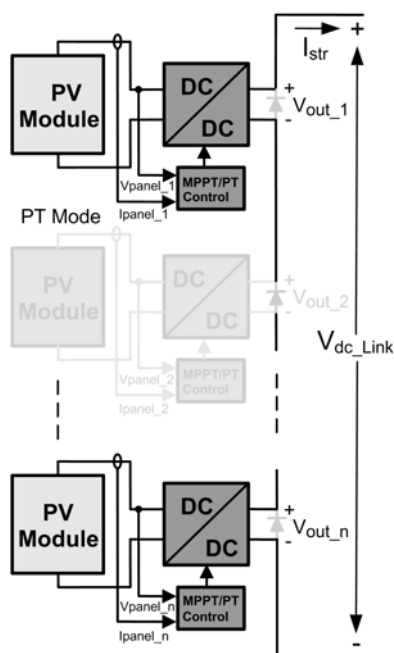


FIGURE 4. Panel Mode Offering Almost Lossless Energy Harvest

ストリング内の 2 番目の PV モジュールがパネルモードで動作するときのシナリオを Figure 4 に示します。パネルモード条件が有効であれば、より多くのモジュールまたはストリング全体がパネルモードで動作する場合もあり得ます。パネルモードでは DC/DC コンバータはシャットダウンされるため、スイッチング・モードに伴うパワー・コンバージョン損失は発生しません。ホスト PV パネルが発電した電力は PM スイッチを介してほとんど損失なく伝達されます。また、ホスト PV パネルによる発電を継続しようとフォールト保護機能が働いたときも PM スイッチは動作します。

なお、フォールトの原因としては、オーバーカレント、オーバーヒート、あるいはコンバータ回路の故障などが考えられます。

電源コンバータのトポロジー選択

SolarMagic の DC/DC コンバータは式 3 と式 4 で定義される 2 つの電圧を結ぶ役割を担っていることは明らかです。実際の PV システムでは、各 PV モジュールが受ける日射条件や他の要因によってこれら 2 つの電圧は変動します。コンバータはこれらの変動に対応できる必要があり、具体的には、(i) $V_{in} < V_{out}$ 、(ii) $V_{in} = V_{out}$ 、(iii) $V_{in} > V_{out}$ のすべての条件で動作できなければなりません。言い換えると、コンバータには入力電圧を昇圧する機能と降圧する機能の両方が必要です。以上のような要件から、PM スイッチを備えた 4 スイッチ型の昇降圧トポロジーが導かれます。このうち PM スイッチは、損失がほぼゼロのダイレクト・リンクをストリング内に形成する機能です。

Figure 5 に PM スイッチを備えた昇降圧コンバータ・トポロジーを示します。この回路は次の要素で構成されています。

(i) パワー・インダクタ L1

(ii) Q1 と Q2 で構成される降圧 (BK) スイッチ列

(iii) Q3 と Q4 で構成される昇圧 (BST) スイッチ列

(iv) 入力フィルタ・コンデンサ C_{in} と出力フィルタ・コンデンサ C_{out}

(v) 出力バイパス・ダイオード D1

(vi) コモンゲートとコモンソースの MOSFET Q5A と Q5B を用いて実装した PM スイッチ

2 個の同期整流器 Q2 と Q4 は、動作に影響を与えることなく、理論的には整流ダイオードに置き換えが可能です。一見すると回路を簡略化できそうですが、ダイオードは MOSFET よりも導通損失が大きいため、効率の面からコンバータ・スイッチ列にダイオードは適しません。

日影が多い状態などホスト PV パネルが発電力を失ったときでもストリング電流が継続して流れるように、出力バイパス・ダイオード D1 を設けています。通常の発電状態では D1 は逆バイアスされています。

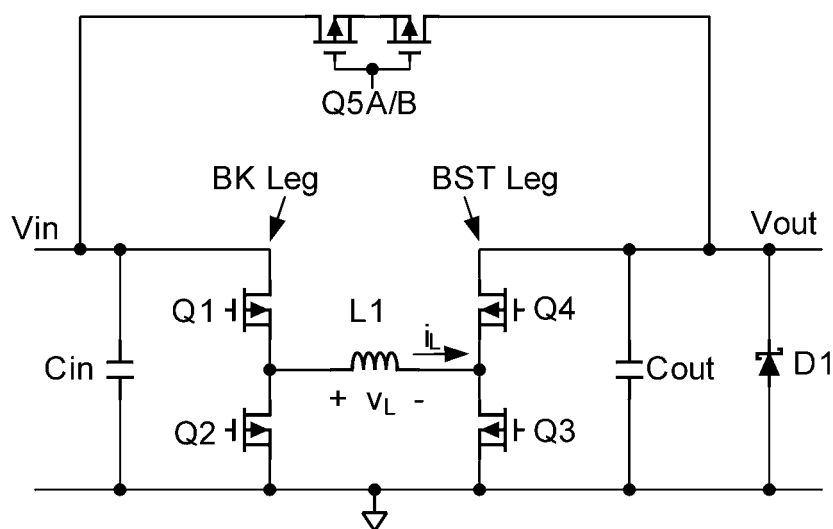


FIGURE 5. Buck-and-Boost Converter Topology with Panel Mode Switch

動作の仕組みとパワー・コンバータの設計式

SolarMagic の MPPT/PM コントローラは、実際の動作状態を常に評価しながら、コンバータが PV パネルの最大電力点追従を行うように、3 種類の動作モードの中から最適なモードを動的に決定します。Vin と Vout が互いにおよそ ±2% 以内のわずかな差しかない場合は、最適な動作条件としてパネルモードが選択され、損失がほぼゼロのエネルギー回収が実現されます。パネルモードでは、Figure 6 に示すように、DC/DC コンバータはシャットダウン状態となる一方で Q5A と Q5B はオンとなって、PV パネル出力とストリング間にダイレクトなリンクが確立されます。なお、このパネルモードは、SM72441 MPPT コントローラを持つ第 1 世代の SolarMagic SM1230 ソリューションにおけるインターリーブ昇降圧モードに代わる機能です。

パネルモードが最適な動作モードではない条件では、MPPT/PM コントローラは最大電力追従を目的として DC/DC コンバータを有効にする一方で、PM スイッチをターンオフします。従来の昇降圧コンバータでは、対角スイッチのスイッチング動作は同期していました。つまり、Q1 と Q3 は同時にターンオン/ターンオフし、Q2 と Q4 も同様です。SolarMagic アプリケーションでは、Figure 5 に示す 4 個のスイッチのスイッチング・シーケンスは従来の昇降圧コンバータとは異なります。SolarMagic コンバータは、降圧モード (BK)、昇圧モード (BST)、昇降圧インターリーブ・モード (BB) の 3 種類の動作モードを備えています。SolarMagic の MPPT/PM コントローラは、実際の動作状態を常に評価しながら、コンバータが PV パネルの最大電力点追従を行うように、3 種類の動作モードの中から最適なモードを動的に決定します。

一般に PV パネルの V_{mpp} が式 3 で定義される Vout のおよそ 102% 以上の場合、コントローラはコンバータを BK モードで動作させます。BK モードでの等価回路を Figure 7a に示します。Q1 と Q2 のみがスイッチングし、Q3 はオフ、Q4 はオンに固定されます。

PV パネルの V_{mpp} が式 3 で定義される Vout のおよそ 98% 以下の場合、コントローラはコンバータを BST モードで動作させます。BST モードでの等価回路を Figure 7b に示します。Q3 と Q4 のみがスイッチングし、Q2 はオフ、Q1 はオンに固定されます。

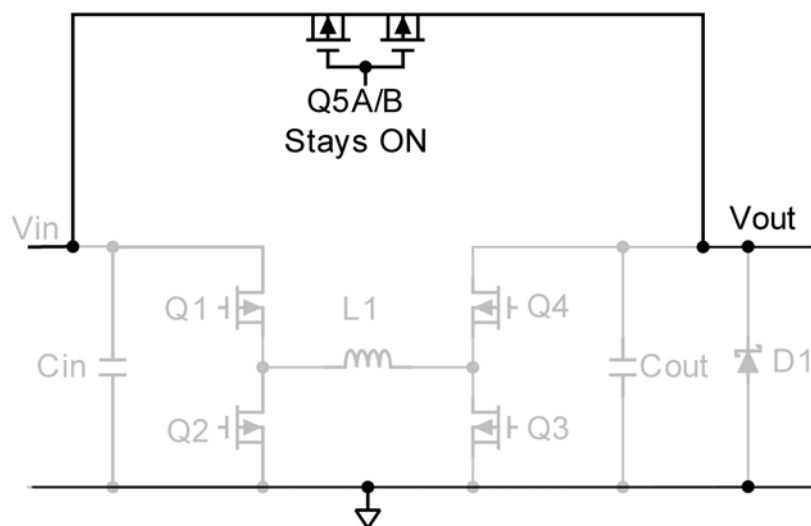


FIGURE 6. Panel Mode

動作の仕組みとパワー・コンバータの設計式 (つづき)

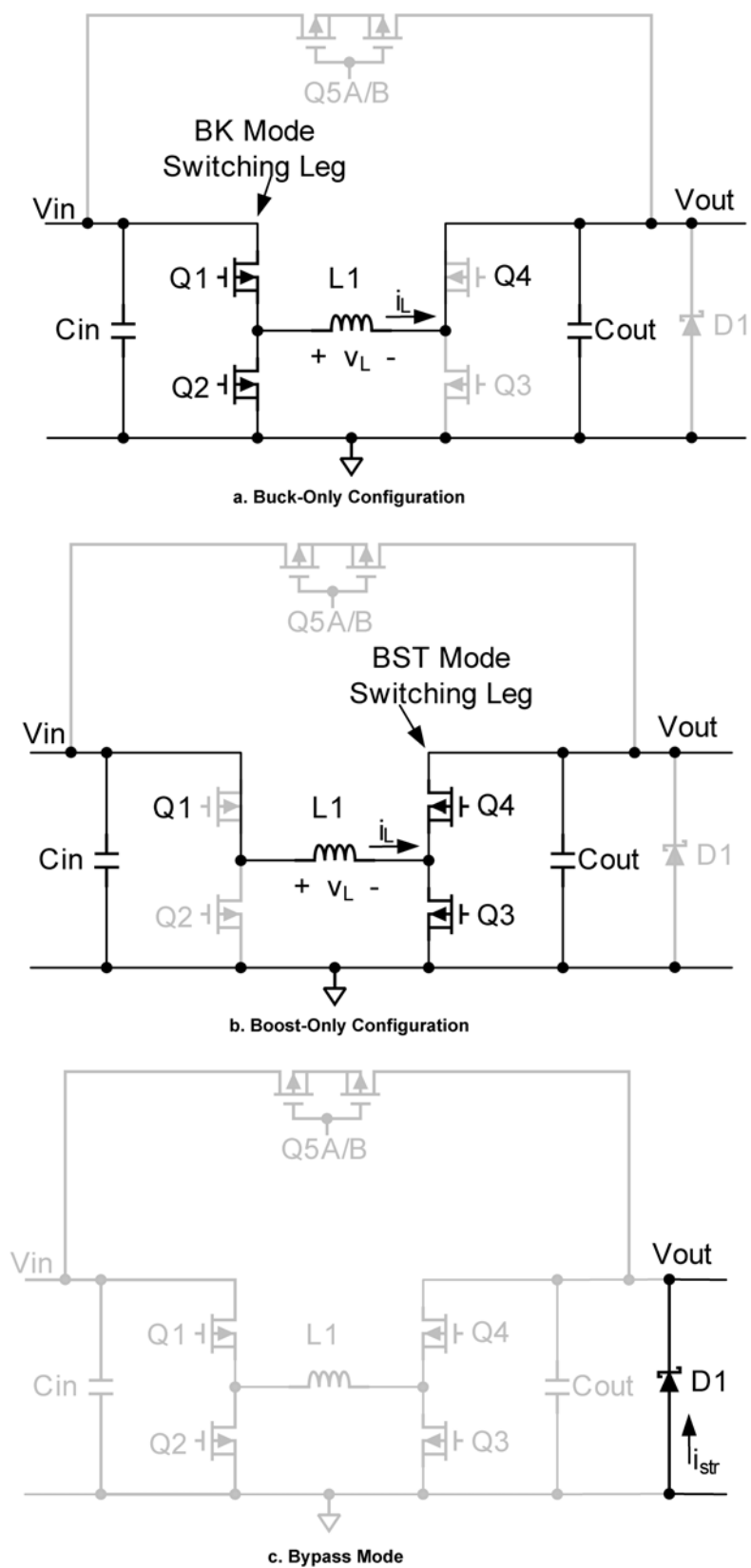


FIGURE 7. Buck-Only, Boost-Only and Output Bypass Configurations

動作の仕組みとパワー・コンバータの設計式 (つづき)

説明をわかりやすくするために、以下を仮定します。

- (i) インダクタ L_1 は理想インダクタとします。インダクタンスは一定です。等価直列抵抗は無視できるものとします。
- (ii) 入力コンデンサと出力コンデンサは理想コンデンサとします。容量は一定です。等価直列抵抗は無視できるものとします。
- (iii) インダクタとコンデンサは理想 LC フィルタを形成し、入力電流リップルと出力電圧リップルは無視できるものとします。
- (iv) Q_1 から Q_4 は理想的なスイッチとします。各スイッチともに瞬時にオンまたはオフとなり、オン抵抗 $R_{ds(on)}$ は無視できるものとします。
- (v) Q_1 と Q_2 間のゲート・ドライブのデッドタイムと、 Q_3 と Q_4 間のゲート・ドライブのデッドタイムは無視できるものとします。
- (vi) コンバータのその他の電力損失は無視できるものとします。

1. BK モード

Figure 8 に Figure 5 のコンバータ回路が BK モード (等価回路は Figure 7a) で動作しているときの主な波形を示します。BK モードでは Q_1 と Q_2 は相補的にスイッチング動作を繰り返します。インダクタ両端の電圧 v_L は、 Q_1 がオンのときは $(V_{in} - V_{out})$ となり、 Q_1 がオフのときは $(-V_{out})$ になります。安定状態では、各スイッチング・サイクルでインダクタの電圧時間積のバランスが維持されます。

$$(V_{in} - V_{out}) \times D + (-V_{out}) \times (1 - D) = 0 \quad (5)$$

D は Q_1 のデューティ・サイクルです。

式 4 の PV パネル電圧 V_{mpp} を式 5 に代入して D について解くと、BK モードでのコンバータのデューティ・サイクルが得られます。

$$D_{BK} = \frac{V_{out}}{V_{mpp}} \quad (6)$$

Note : 式 6 は、BK モードで、PV パネルの最高電圧 (V_{mpp}) と式 3 で定義されるシステム共通の DC リンク電圧 V_{out} との間で電力リンクを確立するために必要なデューティ・サイクルを表しています。

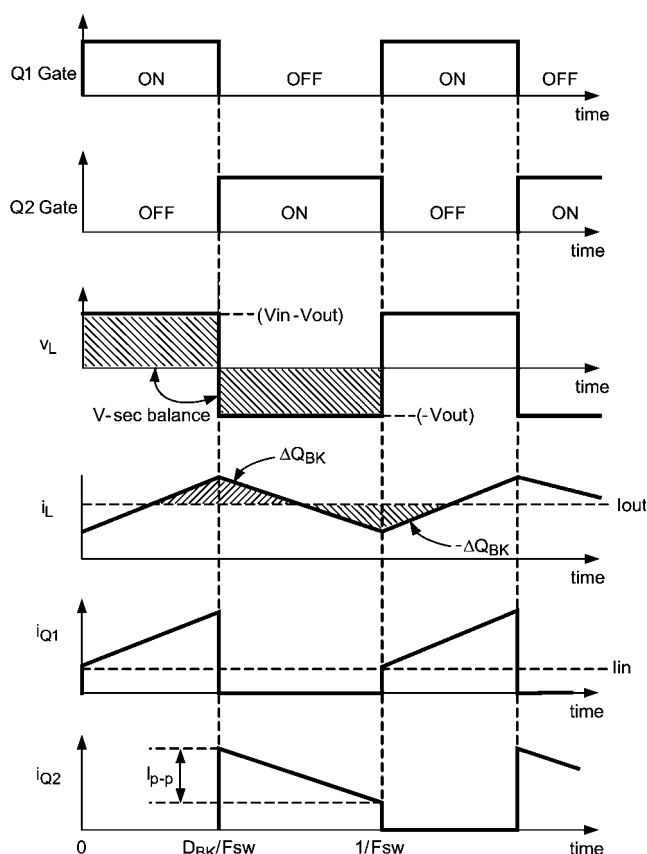


FIGURE 8. Buck-Only Key Waveforms

動作の仕組みとパワー・コンバータの設計式 (つづき)

2. BST モード

Figure 9 に Figure 5 のコンバータ回路が BST モード (等価回路は Figure 7b) で動作しているときの主な波形を示します。BST モードでは Q3 と Q4 は相補的にスイッチング動作を繰り返します。インダクタ両端の電圧 v_L は、Q3 がオンのときは V_{in} となり、Q4 がオフのときは $(V_{in} - V_{out})$ になります。安定状態では、各スイッチング・サイクルでインダクタの電圧時間積のバランスが維持されます。

$$V_{in} \times D + (V_{in} - V_{out}) \times (1 - D) = 0 \quad (7)$$

D は Q3 のデューティ・サイクルです。

式 4 の PV パネル電圧 V_{mpp} を式 7 に代入して D について解くと、BST モードでのコンバータのデューティ・サイクルが得られます。

$$D_{BST} = \frac{V_{out} - V_{mpp}}{V_{out}} \quad (8)$$

Note : 式 8 は、BST モードで、PV パネル最高電圧 (V_{mpp}) と式 3 で定義されるシステム共通の DC リンク電圧 V_{out} との間で電力リンクを確立するために必要なデューティ・サイクルを表しています。

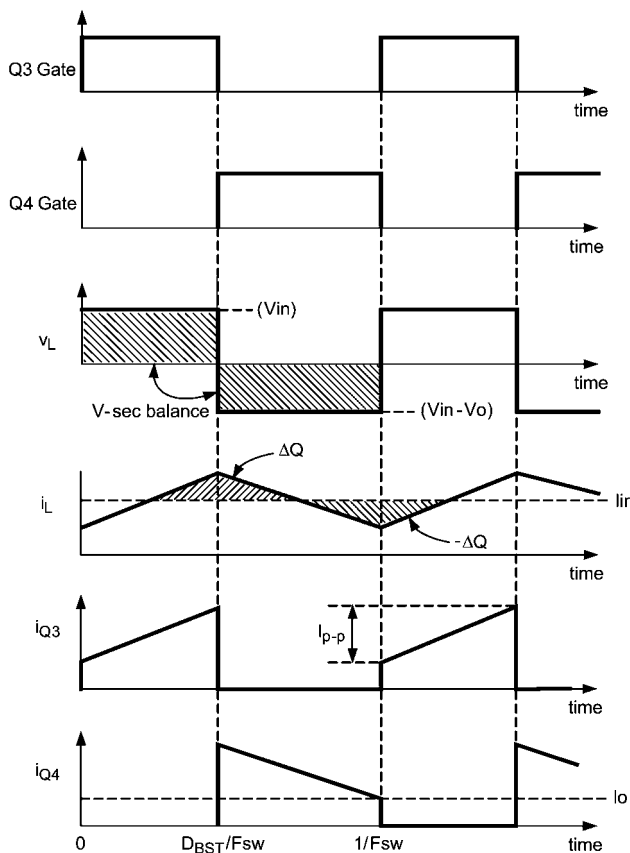


FIGURE 9. Boost-Only Key Waveforms

動作の仕組みとパワー・コンバータの設計式 (つづき)

3. コンバータの電源回路設計の計算式

計算では、コンバータはパネルの最大電力点 P_{mpp} で動作し、かつ、コンバータの内部損失は無視できるものと仮定します。以下の式が得られます。

$$\begin{cases} I_{in} = \frac{P_{mpp}}{V_{mpp}} = I_{mpp} \\ I_{out} = \frac{P_{mpp}}{V_{out}} \end{cases} \quad (9)$$

3.1 インダクタ電流

最初にインダクタ電流について計算します。BK モード (Figure 7a と Figure 8 を参照) で Q1 がオンになるとインダクタ L1 の両端に $(V_{in} - V_{out})$ が印加され、その結果インダクタ電流はリニアに増加します。Q2 がオンになると L1 の両端に $(-V_{out})$ が印加され、インダクタ電流はリニアに減少します。以上から Figure 8 に示すようにインダクタ電流波形は三角波になります。

同様に BST モード (Figure 7b と Figure 9 を参照) では、Q3 がオンになるとインダクタ L1 の両端に V_{in} が印加され、その結果インダクタ電流はリニアに増加します。Q4 がオンになると L1 の両端に $(V_{in} - V_{out})$ が印加され、インダクタ電流はリニアに減少します。以上から Figure 9 に示すようにインダクタ電流波形は三角波になります。

インダクタ電流は以下の式によって決まることは明らかです。

$$I_{p-p} = \begin{cases} \frac{V_{out}}{L1} \cdot \frac{1-D_{BK}}{F_{sw}} & (\text{BK_Mode}) \\ \frac{V_{mpp}}{L1} \cdot \frac{D_{BST}}{F_{sw}} & (\text{BST_Mode}) \end{cases} \quad (10)$$

インダクタを流れる平均電流は、BK モードでは I_{out} 、BST モードでは I_{in} になるため、ピーク・インダクタ電流は以下の式で与えられます。

$$I_{pk} = \begin{cases} I_{o} + \frac{V_{out}}{2 \cdot L1} \cdot \frac{1-D_{BK}}{F_{sw}} & (\text{BK_Mode}) \\ I_{in} + \frac{V_{mpp}}{2 \cdot L1} \cdot \frac{D_{BST}}{F_{sw}} & (\text{BST_Mode}) \end{cases} \quad (11)$$

3.2 コンデンサのリプル電圧

Figure 8 と Figure 9 に示す i_L の波形でハッチングをかけた三角形の領域は、1 つのスイッチング・サイクル内で入力コンデンサまたは出力コンデンサでそれぞれ交換される全電荷と等価です。つまり、1 つのスイッチング・サイクル内での交換される正味の電荷は次の式で定義されます。

$$\begin{cases} \Delta Q_{BK} = \frac{1}{8} \cdot \frac{I_{p-p}}{F_{sw}} = \frac{(1-D_{BST}) \cdot V_{out}}{8 \cdot F_{sw}^2 \cdot L1} & (\text{BK_Mode}) \\ \Delta Q_{BST} = \frac{1}{8} \cdot \frac{I_{p-p}}{F_{sw}} = \frac{D_{BST} \cdot V_{mpp}}{8 \cdot F_{sw}^2 \cdot L1} & (\text{BST_Mode}) \end{cases} \quad (12)$$

これから、入力リップル電圧と出力リップル電圧は以下の式で見積もられます。

$$\begin{cases} \Delta v_{out_{pk-pk}} = \frac{\Delta Q_{BK}}{C_{out}} = \frac{(V_{mpp} - V_{out}) \cdot V_{out}}{8 \cdot F_{sw}^2 \cdot L1 \cdot C_{out} \cdot V_{mpp}} & (\text{BK_Mode}) \\ \Delta v_{in_{pk-pk}} = \frac{\Delta Q_{BST}}{C_{in}} = \frac{V_{out} - V_{mpp}}{8 \cdot F_{sw}^2 \cdot L1 \cdot C_{in}} & (\text{BSTMode}) \end{cases} \quad (13)$$

動作の仕組みとパワー・コンバータの設計式 (つづき)

3.3 MOSFET 電流

各 MOSFET を流れるピーク電流は式 11 で定義されます。ここで、各 MOSFET の rms 電流を求めてみます。

Figure 8 と Figure 9 の波形から、Q1 を流れる rms 電流は以下の式で近似できることがわかります。

$$I_{rms_Q1} = \begin{cases} I_{out} \cdot \sqrt{D_{BK}} & (\text{BK_ Mode}) \\ I_{mpp} & (\text{BST_ Mode}) \end{cases} \quad (14)$$

式 14 に式 6 と式 9 を代入すると次式が得られます。

$$I_{rms_Q1} = \begin{cases} \frac{P_{mpp}}{\sqrt{V_{out} \cdot V_{mpp}}} & (\text{BK_ Mode}) \\ I_{mpp} & (\text{BST_ Mode}) \end{cases} \quad (15)$$

同様に、Q2 を流れる rms 電流は次式で与えられます。

$$I_{rms_Q2} = \begin{cases} \frac{P_{mpp}}{V_{out}} \cdot \sqrt{1 - \frac{V_{out}}{V_{mpp}}} & (\text{BK_ Mode}) \\ 0 & (\text{BST_ Mode}) \end{cases} \quad (16)$$

Q3 を流れる rms 電流は次式で与えられます。

$$I_{rms_Q3} = \begin{cases} \frac{P_{mpp}}{V_{out}} & (\text{BK_ Mode}) \\ \frac{P_{mpp}}{V_{mpp}} \cdot \sqrt{\frac{V_{out} - V_{mpp}}{V_{out}}} & (\text{BST_ Mode}) \end{cases} \quad (17)$$

Q4 を流れる rms 電流は次式で与えられます。

$$I_{rms_Q4} = \begin{cases} 0 & (\text{BK_ Mode}) \\ \frac{P_{mpp}}{\sqrt{V_{out} \cdot V_{mpp}}} & (\text{BST_ Mode}) \end{cases} \quad (18)$$

式 15 から式 18 で定義されるワーストケースは電源部品が満たさなければならない上限要件を表します。

電源コンバータ部品の選択手順

ステップ 1 : PV パネルの特性

Figure 5 に示す電源コンバータ回路の部品を選択する前に、対象とする PV パネルに関して、以下に示すような電気的特性を把握しておかなければなりません。

- **P_{max}** : PV パネルの最大電力レベル
- **V_{oc_min} , V_{oc_max}** : PV パネルの開放電圧の最小値と最大値
- 実際に適用可能となる最大 V_{oc} は、SolarMagic ドライバ IC の 100V 最大定格か、アプリケーションが規定する上限のいずれか低いほうで制限されます。
- **V_{mpp_min} , V_{mpp_max}** : MPP 電圧の最小値と最大値。以下で近似できる場合があります。
 $V_{mpp_max} \cong 0.78 \times V_{oc_max}$;
 $V_{mpp_min} \cong 0.78 \times V_{oc_min}$
- **I_{sc_max}** : PV パネルの最大短絡電流
- **I_{mpp_min} , I_{mpp_max}** : PV パネルの MPP 電流の最小値と最大値で、明らかに、
 $I_{mpp_min} = P_{max} / V_{mpp_max}$;
 $I_{mpp_max} = P_{max} / V_{mpp_min}$

これらのパラメータによって電源回路の入力仕様が決まります。

動作の仕組みとパワー・コンバータの設計式 (つづき)

ステップ 2 : コンバータのその他の仕様

部品選択の前に以下のパラメータも決めておかねばなりません。

- **Vout_{max}** : 最大出力電圧
絶対最大出力電圧は、SolarMatic ドライバ IC の 100V 最大定格、またはアプリケーションが規定する上限の、いずれか低いほうで制限されます。
- **Vout_{min}** : フルパワー時の最小降圧電圧で、以下のいずれか低いほうで定義されます。
最大出力電流リミットで制限されるとき、 $V_{out_min} = P_{max} / I_{out_max}$
パワー・コンディショナの DC リンク電圧で制限されるとき、 $V_{out_min} = V_{dc_link_min} / n$ 。
n はストリングを構成する PV モジュールの枚数、V_{dc_lin_min} は最大電力動作での最小パワー・コンディショナ DC リンク電圧です。
- **ΔVin_{p-p}** : 最大ピーク・ツー・ピーク入力リップル電圧です。一般に入力 DC 電圧の 5% 未満の値です。
- **ΔVout_{p-p}** : 最大ピーク・ツー・ピーク出力リップル電圧です。一般に出力 DC 電圧の 5% 未満の値になります。
- **Fsw** : SolarMagic MPPT コントローラによって制御されるスイッチング周波数。公称 Fsw は 200kHz ± 10% です。
Fsw_{min} = 180 kHz
Fsw_{max} = 220 kHz

ステップ 3 : フルパワー時の BK と BST のデューティ・サイクルの決定

電源回路部品は、コンバータのデューティ・サイクルが最大または最小となるようなワーストケース動作条件にも対応するように選択しなければなりません。そこで、(i) 入力から出力への降圧比が最大となるとき最小 BK デューティ・サイクル、(ii) 入力から出力への昇圧比が最大となるとき最大 BST デューティ・サイクルを、いずれもフルパワー時で求める必要があります。式 6 と式 8 から、デューティ・サイクルのワーストケースは次の式で表現できることが簡単にわかります。

$$\left\{ \begin{array}{ll} D_{BK_min} = \frac{V_{out_min}}{V_{mpp_max}} & (BK_Mode) \\ D_{BST_max} = \frac{V_{out_max} - V_{mpp_min}}{V_{out_max}} & (BST_Mode) \end{array} \right. \quad (19)$$

ステップ 4 : インダクタ L1、入力コンデンサ Cin、出力コンデンサ Cout の選択

BK モードではインダクタ L1 と出力コンデンサ Cout によって出力 LC フィルタが形成され、一方の BST モードではインダクタ L1 と入力コンデンサ Cin によって入力 LC フィルタが形成されます。いずれのモードもインダクタとコンデンサの両方がフィルタの性能に影響を与えるため、L1、Cin、Cout の選択は関連しあっています。一般に選択すべきインダクタ値とコンデンサ容量値との間にはトレードオフが存在します。

式 10 から最大インダクタ・リップル電流は次式で与えられます。

$$I_{p-p_max} = \left\{ \begin{array}{ll} \frac{V_{out_min}}{L1} \cdot \frac{1 - D_{BK_min}}{F_{sw_min}} & (BK_Mode) \\ \frac{V_{mpp_min}}{L1} \cdot \frac{D_{BST_max}}{F_{sw_min}} & (BST_Mode) \end{array} \right. \quad \text{whichever is greater.} \quad (20)$$

設計指針としては、インダクタ・リップル電流を最大 DC 電流の 30% 以内に収めるか、リップルのピーク・ツー・ピーク振幅を最大 DC 電流の 60% に収めることが適切です。この制約を式 20 に適用すると、最小インダクタンス値は以下を満足しなければなりません。

$$\left\{ \begin{array}{ll} L1 \geq \frac{V_{out_min}^2}{0.6 \cdot P_{max}} \cdot \frac{1 - D_{BK_min}}{F_{sw_min}} & (BK_Mode) \\ L1 \geq \frac{V_{mpp}^2}{0.6 \cdot P_{max}} \cdot \frac{D_{BST_max}}{F_{sw_min}} & (BST_Mode) \end{array} \right. \quad \text{whichever is greater.} \quad (21)$$

L1 は、インダクタンス値の要件に加えて、式 11 で定義されるピーク電流でも飽和してはなりません。

動作の仕組みとパワー・コンバータの設計式 (つづき)

ワーストケース値を代入すると、飽和を起こさずに L1 が扱えなければならないピーク電流は次式で与えられます。

$$I_{pk} = \begin{cases} \frac{P_{max}}{V_{out_{min}}} + \frac{V_{out_{min}}}{2 \cdot L1} \cdot \frac{1 - D_{BK_{min}}}{F_{sw_{min}}} & \text{(BK_Mode)} \\ \frac{P_{max}}{V_{mpp_{min}}} + \frac{V_{mpp_{min}}}{2 \cdot L1} \cdot \frac{D_{BST_{max}}}{F_{sw_{min}}} & \text{(BST_Mode)} \end{cases} \quad \text{whichever is greater.} \quad (22)$$

インダクタの芯線は電力損失の少ないマルチ・ストランド品を推奨します。

入力リップル仕様と出力リップル仕様の上限値を式 13 に代入し、さらに、これまでに求めたワーストケース・パラメータを適用すると、リップルの上限に適合する最小フィルタ容量は次のように求められます。

$$\begin{cases} C_{out} \geq \frac{(V_{mpp_{max}} - V_{out_{min}}) \cdot V_{out_{min}}}{8 \cdot F_{sw_{min}}^2 \cdot L1 \cdot V_{mpp_{max}} \cdot \Delta v_{out_{p-p}}} \\ C_{in} \geq \frac{V_{out_{max}} - V_{mpp_{min}}}{8 \cdot F_{sw_{min}}^2 \cdot L1 \cdot \Delta v_{in_{p-p}}} \end{cases} \quad (23)$$

コンデンサの電圧定格は以下を満足しなければならないことは明かです。

$$\begin{cases} V_rating_of_C_{out} \geq V_{out_{max}} \\ V_rating_of_C_{in} \geq V_{oc_{max}} \end{cases} \quad (24)$$

式 23 から、L1 を大きくすると必要な C_{in} と C_{out} のコンデンサ容量は小さくなることがわかり、逆も同様です。全体のコスト、サイズ、部品の入手状況などのトレードオフを考慮して、L1、C_{in}、C_{out} を選択してください。

C_{in} と C_{out} には X7R タイプのセラミック・コンデンサを推奨します。なお C_{in} と C_{out} は、その値のコンデンサを 1 個のみで構成するのではなく、複数の小容量コンデンサを複数個並列にして構成しても構いません。通常はそのほうが、部品の入手性、単価、調達納期などを含めた全体のコストの低減に寄与します。

ステップ 5 : パワー MOSFET スイッチの決定

パワー MOSFET は一般に、電圧定格、rms 電流要件、ピーク電流に従って選択します。4 個の MOSFET の電圧定格が以下の式で定義されることは明かです。

$$\begin{cases} V_rating_of_Q1 \geq V_{oc_{max}} \\ V_rating_of_Q2 \geq V_{oc_{max}} \\ V_rating_of_Q3 \geq V_{out_{max}} \\ V_rating_of_Q4 \geq V_{out_{max}} \end{cases} \quad (25)$$

各 MOSFET のピーク電流は式 22 で定義されます。

それぞれの MOSFET の rms 電流は、ワーストケース値を式 15 から式 18 に代入して、次のように求められます。

$$I_{rms_Q1} = \begin{cases} \sqrt{\frac{P_{max}}{V_{out_{min}} \cdot V_{mpp_{max}}}} & \text{(BK_Mode)} \\ \frac{P_{max}}{V_{mpp_{min}}} & \text{(BST_Mode)} \end{cases} \quad \text{whichever is greater.} \quad (26)$$

動作の仕組みとパワー・コンバータの設計式 (つづき)

$$I_{\text{rms_Q2}} = \frac{P_{\text{max}}}{V_{\text{out_min}}} \cdot \sqrt{1 - \frac{V_{\text{out_min}}}{V_{\text{mpp_max}}}} \quad (27)$$

$$I_{\text{rms_Q3}} = \begin{cases} \frac{P_{\text{max}}}{V_{\text{out_min}}} & (\text{BK_Mode}) \\ \frac{P_{\text{max}}}{V_{\text{mpp_min}}} \cdot \sqrt{\frac{V_{\text{out_max}} - V_{\text{mpp_min}}}{V_{\text{out_max}}}} & (\text{BST_Mode}) \end{cases} \quad \text{whichever is greater.} \quad (28)$$

$$I_{\text{rms_Q4}} = \frac{P_{\text{max}}}{\sqrt{V_{\text{out_max}} \cdot V_{\text{mpp_min}}}} \quad (29)$$

このほか、MOSFET で生じる電力損失を低減するために、 $R_{\text{ds(on)}}$ とゲート電荷の 2 点についても検討が必要です。ただし、低 $R_{\text{ds(on)}}$ MOSFET は一般にゲート電荷量が多く、そのため導通損失は少なくなりますがスイッチング損失は増大してしまいます。また、低 $R_{\text{ds(on)}}$ の MOSFET は、電圧定格や電流定格、パッケージが同等の高 $R_{\text{ds(on)}}$ MOSFET に比べて一般にコスト高です。全体の効率やコストなどのトレードオフを考慮して MOSFET を選択してください。

ステップ 6 : 出力バイパス・ダイオードの決定

出力バイパス・ダイオードは最大出力電圧よりも高い逆電圧に対応できなければなりません。ダイオードが導通モードのとき、最大ストリング電流が連続して流れます。そのため、出力バイパス・ダイオードの定格は、以下の要件を満たさなければなりません。

$$\begin{cases} V_{\text{rating_of_D1}} > V_{\text{out_max}} \\ I_{\text{rating_of_D1}} > \frac{P_{\text{max}}}{V_{\text{out_min}}} \end{cases} \quad (30)$$

導通時に発生する導通損失をできるだけ抑えるためにショットキ・ダイオードを推奨します。導通損失を発熱と等価と考えればショットキ・ダイオードは放熱要件の緩和につながり、すなわちコンバータ全体のコスト低減に寄与します。

ステップ 7 : PM スイッチの決定

第 2 世代の MPPT コントローラ SM72442 をパネルモードで動作させる場合にのみ必要なステップです。コンバータがパネルモードのとき、スイッチ Q5A と Q5B を通してパネルの最大電力点電流 I_{mpp} が流れます。また、パネルモード・スイッチはコンバータがフォールト状態になったときも導通させる必要があるため、最大パネル短絡電流 I_{sc} を流せるだけの定格が必要です。ゆえに PM スイッチの電流定格は以下の式を満たす必要があります。

$$I_{\text{D_Q5A}} = I_{\text{D_Q5B}} \geq I_{\text{sc_max}} \quad (31)$$

コンバータがパネルモードのとき、PM スイッチ両端の最大電圧は次式で与えられます。

$$\begin{cases} V_{\text{rating_of_Q5A}} = V_{\text{rating_of_Q5B}} > V_{\text{oc_max}} \\ V_{\text{rating_of_Q5A}} = V_{\text{rating_of_Q5B}} > V_{\text{out_max}} \end{cases} \quad \text{whichever is greater} \quad (32)$$

Q5A と Q5B の導通損失を最小限に抑えるために、PM スイッチには、式 31 と式 32 で与えられる定格要件を満たす超低 $R_{\text{ds(on)}}$ FET を選択してください。

電源回路の部品セレクション・ガイドの要点

SolarMagic パワー・コンバータを構成する電源部品の選択のポイントを Table 1 に示します。

電源回路の部品セレクション・ガイドの要点 (つづき)

TABLE 1.

部品	値	定格	Note
L1	$L1 \geq \frac{V_{out_{min}}^2}{0.6 \cdot P_{max}} \cdot \frac{1 - D_{BK_{min}}}{F_{sw_{min}}} \quad (BK_Mode)$ And $L1 \geq \frac{V_{mpp}^2}{0.6 \cdot P_{max}} \cdot \frac{D_{BST_{max}}}{F_{sw_{min}}} \quad (BST_Mode)$ whichever is greater.	$I_{pk} = \begin{cases} \frac{P_{max}}{V_{out_{min}}} + \frac{V_{out_{min}}}{2 \cdot L1} \cdot \frac{1 - D_{BK_{min}}}{F_{sw_{min}}} & (BK_Mode) \\ \frac{P_{max}}{V_{mpp_{min}}} + \frac{V_{mpp_{min}}}{2 \cdot L1} \cdot \frac{D_{BST_{max}}}{F_{sw_{min}}} & (BST_Mode) \end{cases}$ whichever is greater.	芯線を並列に接続した電力損失の少ないマルチ・ストランド品を推奨
Cin	$C_{in} \geq \frac{V_{out_{max}} - V_{mpp_{min}}}{8 \cdot F_{sw_{min}}^2 \cdot L1 \cdot \Delta v_{in_{p-p}}}$	$V_rating_of_C_{in} \geq V_{oc_{max}}$	複数のセラミック・コンデンサの並列構成を推奨
Cout	$C_{out} \geq \frac{(V_{mpp_{max}} - V_{out_{min}}) \cdot V_{out_{min}}}{8 \cdot F_{sw_{min}}^2 \cdot L1 \cdot V_{mpp_{max}} \cdot \Delta v_{out_{p-p}}}$	$V_rating_of_C_{out} \geq V_{out_{max}}$	複数のセラミック・コンデンサの並列構成を推奨
Q1		$I_{rms_Q1} = \begin{cases} \sqrt{\frac{P_{max}}{V_{out_{min}} \cdot V_{mpp_{max}}}} & (BK_Mode) \\ \frac{P_{max}}{V_{mpp_{min}}} & (BST_Mode) \end{cases}$ whichever is greater. $I_{pk} = \begin{cases} \frac{P_{max}}{V_{out_{min}}} + \frac{V_{out_{min}}}{2 \cdot L1} \cdot \frac{1 - D_{BK_{min}}}{F_{sw_{min}}} & (BK_Mode) \\ \frac{P_{max}}{V_{mpp_{min}}} + \frac{V_{mpp_{min}}}{2 \cdot L1} \cdot \frac{D_{BST_{max}}}{F_{sw_{min}}} & (BST_Mode) \end{cases}$ whichever is greater. $V_rating_of_Q1 \geq V_{oc_{max}}$	MOSFET での電力損失を低減するために Rds(on) とゲート電荷量に関してトレードオフが必要

電源回路の部品セレクション・ガイドの要点 (つづき)

部品	値	定格	Note
Q2		$I_{rms_Q2} = \frac{P_{max}}{V_{out_min}} \cdot \sqrt{1 - \frac{V_{out_min}}{V_{mpp_max}}}$ $I_{pk} = \begin{cases} \frac{P_{max}}{V_{out_min}} + \frac{V_{out_min}}{2 \cdot L1} \cdot \frac{1 - D_{BK_min}}{F_{sw_min}} & (BK_Mode) \\ \frac{P_{max}}{V_{mpp_min}} + \frac{V_{mpp_min}}{2 \cdot L1} \cdot \frac{D_{BST_max}}{F_{sw_min}} & (BST_Mode) \end{cases}$ whichever is greater. $V_rating_of_Q2 \geq V_{oc_max}$	MOSFET での電力損失を低減するために Rds(on) とゲート電荷量に関してトレードオフが必要
Q3		$I_{rms_Q3} = \begin{cases} \frac{P_{max}}{V_{out_min}} & (BK_Mode) \\ \frac{P_{max}}{V_{mpp_min}} \cdot \sqrt{\frac{V_{out_max} - V_{mpp_min}}{V_{out_max}}} & (BST_Mode) \end{cases}$ whichever is greater. $I_{pk} = \begin{cases} \frac{P_{max}}{V_{out_min}} + \frac{V_{out_min}}{2 \cdot L1} \cdot \frac{1 - D_{BK_min}}{F_{sw_min}} & (BK_Mode) \\ \frac{P_{max}}{V_{mpp_min}} + \frac{V_{mpp_min}}{2 \cdot L1} \cdot \frac{D_{BST_max}}{F_{sw_min}} & (BST_Mode) \end{cases}$ whichever is greater. $V_rating_of_Q3 \geq V_{out_max}$	MOSFET での電力損失を低減するために Rds(on) とゲート電荷量に関してトレードオフが必要

電源回路の部品セレクション・ガイドの要点 (つづき)

部品	値	定格	Note
Q4		$I_{rms_Q4} = \frac{P_{max}}{\sqrt{V_{out_max} \cdot V_{mpp_min}}}$ $I_{pk} = \begin{cases} \frac{P_{max}}{V_{out_min}} + \frac{V_{out_min}}{2 \cdot L1} \cdot \frac{1 - D_{BK_min}}{F_{sw_min}} & (BK_Mode) \\ \frac{P_{max}}{V_{mpp_min}} + \frac{V_{mpp_min}}{2 \cdot L1} \cdot \frac{D_{BST_max}}{F_{sw_min}} & (BST_Mode) \end{cases}$ whichever is greater. $V_rating_of_Q4 \geq V_{out_max}$	MOSFET での電力損失を低減するために Rds(on) とゲート電荷量に関してトレードオフが必要
D1		$V_rating_of_D1 > V_{out_max}$ $I_rating_of_D1 > \frac{P_{max}}{V_{out_min}}$	順方向での電圧降下がきわめて小さいショットキ・ダイオードを推奨
Q5A, Q5B		$\begin{cases} V_rating_of_Q5A = V_rating_of_Q5B > V_{oc_max} \\ V_rating_of_Q5A = V_rating_of_Q5B > V_{out_max} \end{cases}$ whichever is greater $I_{D_Q5A} = I_{D_Q5B} \geq I_{sc_max}$	超低 Rds(on) の MOSFET を推奨

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2011 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社／〒 135-0042 東京都江東区木場 2-17-16

TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上