

LMV851,LMV852,LMV854

Application Note 1698 A Specification for EMI Hardened Operational Amplifiers



Literature Number: JAJA354

EMI 強化オペアンプの仕様

National Semiconductor
Application Note 1698
Gerrit de Wagt and Arie van Staveren
2007 年 9 月



はじめに

世界で販売される電子機器（モバイル機器）の台数は増えるばかりです。送信機能を備えた機器の増加によって、モバイル機器どうしあるいは他の機器間との電磁干渉（EMI）が大きな問題になっています。空中に存在する電磁波（EM）に対してより堅牢な機器が求められていて、ひいては、EMI に対して堅牢な集積回路が必要とされています。そこでナショナルセミコンダクターは、電磁干渉の問題に対処するために、EMI 耐性を高めたオペアンプを開発しました。また、このような EMI 強化オペアンプの開発と併せて、オペアンプの EMI 耐性を一義的に規定するパラメータとして EMIRR を導入しました。本アプリケーション・ノートでは、EMIRR パラメータの背景、詳細、利用方法について説明します。

まず、次のセクションで RF 信号がオペアンプ・ピンに拾われて伝達する仕組みを説明します。続いて、RF 信号とオペアンプ動作の相互作用に関して定量的な説明を加えます。複数のオペアンプを EMI 耐性の観点で比較できるように、EMIRR を定義します。EMIRR は RF 信号がオペアンプ性能に与える影響を定量的に表したパラメータです。EMIRR の定義および EMIRR の直接的な測定方法を説明します。最後に EMI 強化オペアンプのメリットを示しながら、代表的な 2 種類のアプリケーション例を取り上げます。

EMI とオペアンプ

EMI 耐性の観点でオペアンプの性能を表現するには、まずははじめに、妨害信号（RF）がオペアンプのピンに到達するモデルを導き出さなければなりません。そのためには、干渉（RF）源からオペアンプ（犠牲電子デバイス）へと至る経路のなかで、結合が考えられるパスを特定する必要があります。次に、オペアンプ・ピンが受信した信号によって、オペアンプ回路が実際にどのような動作をするか検討しなければなりません。

干渉信号あるいは妨害信号（RF）は 2 種類の結合パスを介してオペアンプに到達します。

- 放射
- 電気伝導

放射を介した干渉は犠牲電子デバイスが EM 波を拾うことでの起こります。この現象が起こるかどうかは、EM 波の周波数と、その周波数での電子デバイスの感受性に依存します。感受性は妨害 EM 波の波長と犠牲電子デバイスの大きさの関係でほぼ決まります。

電気伝導を介した干渉では、犠牲デバイスに接続されたケーブルや PCB トレースなどの他のデバイスが受信デバイスとして作用します。つまり EM 波のアンテナになるわけです。受信された信号（電圧と電流）は電気的な経路を伝わって犠牲デバイスへと伝搬します。

オペアンプ IC の寸法は妨害 RF 信号の波長（GHz レンジでは数 cm、数百 MHz レンジでは数十 cm）と比べてきわめて小さい（数 mm）ため、電気的経路でオペアンプ・ピンに到達する妨害が支配的になります。電気伝導によるオペアンプ・ピンへの妨害は、PCB および接続ワイヤが受信する（RF の）電圧と電流によって表現できます。RF 信号の電圧や電

流によってオペアンプに干渉が及び、正常な動作が阻害されるおそれがあります。電気的な伝導を介した妨害が支配的という事実から、オペアンプの EMI 耐性を求めるうとした場合、伝導によって受信される妨害のみを考慮すれば十分であることがわかります。つまり、オペアンプの EMI 耐性を求めるには電気的な伝導の測定を行えば十分です。高価な EMI 暗室を用意してテストを実施する必要はありません。

RF 信号はオペアンプ回路の非線形性を介してオペアンプに干渉を及ぼします。非線形特性はオペアンプ帯域を超えた周波数で最大になります。つまり、全体的な帰還が実質的にゼロとなる周波数以上の領域が該当します。アンプの非線形形によって帯域外の信号が拾われ、帯域外信号の振幅変調が帯域内にダウン・コンバートされる現象が起こります。ダウン・コンバートされた信号の帯域は、オペアンプが本来扱う信号帯域と重複することになります。

例として、RF キャリアをオンとオフで切り替えたときに、オペアンプに現れる等価入力オフセットの変化を Figure 1 に示します。オペアンプはユニティゲイン ($A_V = 1$) で構成されていると仮定します。つまり発生した出力電圧変動は入力オフセット電圧変動と等価であることを意味します。RF キャリアのオン / オフに伴ってオフセット変動が変化していることは明らかです。

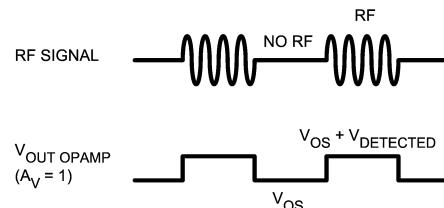


FIGURE 1. Offset Voltage Variation Due to a Detected RF Signal

印加した RF 信号レベルと発生オフセット電圧変動との関連性を示すことが、オペアンプの EMI 耐性を表すキーポイントです。

EMIRR の定義

EMI に強いオペアンプを区別するには、EMI 性能を定量的に表す何らかのパラメータが必要です。定量的指標があればオペアンプを EMI 強度の観点で比較およびランク付けができます。本アプリケーション・ノートでは EMI 除去比（EMIRR）を導入します。このパラメータは、特定の周波数とレベルの RF キャリア（干渉）を印加したときに、発生するオペアンプの入力換算オフセット電圧シフトを表現するものです。EMIRR の定義は次のとおりです。

$$\text{EMIRR}_{V_{RF_PEAK}} = 20 \log \left(\frac{V_{RF_PEAK}}{\Delta V_{OS}} \right)$$

ここで、 V_{RF_PEAK} は印加した非変調 RF 信号の振幅（単位 V）、 V_{OS} は発生する入力換算オフセット電圧シフト（単位 V）です。

この定義の EMIRR を決定する条件には RF 信号レベルが含まれています。そのため、発生オフセット電圧シフト量と RF 信号レベルの関係は 2 次になります（2 次関係の詳細は本アプリケーション・ノートの範囲を超えます）。発生オフセット・シフト量 (V_{OS}) と印加 RF レベル (RF ピーク電圧) の例を Figure 2 に表します（これらの結果を取得した測定セットアップの詳細は「EMIRR 測定」セクションに記載しています）。グラフは両方の軸ともに対数スケールで、オフセット電圧シフトと RF レベルの関係の 2 次の性質を明確に示しています。つまりグラフの傾きは 2 です。グラフの下端が平坦に制限されている理由は、RF 信号レベルが相対的に低く、発生オフセット・シフト量が測定セットアップの分解能（ノイズ）を下回ったためです。RF 感度が比較的高い（低 EMIRR）オペアンプの場合、RF 入力レベルが高くなるとグラフはおそらく飽和を見せると考えられます。その理由は、オペアンプがクリッピングを起こす程度に、オフセット・シフト量が大きくなるためです。

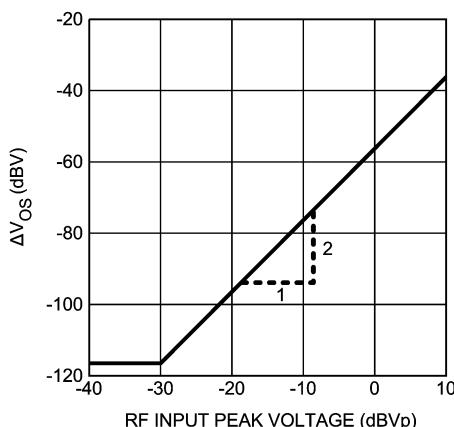


FIGURE 2. Measured Input Referred Offset Voltage Shift vs. Applied RF Peak Level

EMIRR の 2 次関係（印加 RF レベルと発生オフセット電圧シフト量との間の関係）の影響は簡単に説明できます。EMIRR の定義から、 V_{OS} は RF 信号レベルの 2 次依存性を考慮した式によって置き換えることができ、すなわち、

$$\begin{aligned} \text{EMIRR}_{V_{RF_PEAK}} &= 20 \log \left(\frac{V_{RF_PEAK}}{\Delta V_{OS}} \right) \\ &= 20 \log \left(\frac{V_{RF_PEAK}}{C \cdot V_{RF_PEAK}^2} \right) \\ &= 20 \log \left(\frac{1}{C \cdot V_{RF_PEAK}} \right) \end{aligned}$$

この式は RF 信号レベルが 2 倍になると EMIRR は 6dB 低くなることを示しています。つまり RF レベルが 2 倍になると、発生オフセット電圧シフト量は 4 倍になります。

EMIRR では標準テスト条件として -20dBV_P に相当する 100mV_P を使用します。ただし、EMI 強化オペアンプでは、測定回路のノイズ・レベルを十分に超えるだけのオフセット・シフト量を得るために、大信号を使わなければならぬ場合が生じます。その場合は EMIRR を表記する際に使用した RF レベルを明記する必要があります。異なる RF 信号レベルで得た EMIRR 値どうしは比較できない点に注意が必要です。そのため、100mV_P 以外の RF 信号で EMIRR を求めた場合は、標準の EMIRR 値に変換することが適切です。使用した信号レベル $V_{RF_PEAK_B}$ を 100mV_P にスケーリングする次の式で変換します。

$$\begin{aligned} \text{EMIRR} &= 20 \log \left(\frac{100 \text{ mV}_P}{\Delta V_{OS}} \right) \\ &= 20 \log \left(\frac{V_{RF_PEAK_B}}{\Delta V_{OS}} \cdot \frac{100 \text{ mV}_P}{V_{RF_PEAK_B}} \right) \\ &= \text{EMIRR}_{V_{RF_PEAK_B}} + 20 \log \left(\frac{100 \text{ mV}_P}{V_{RF_PEAK_B}} \right) \end{aligned}$$

例えば、あるオペアンプで EMIRR_{1V} という値が得られたとします。この値を標準 EMIRR 値に変換します。

$$\begin{aligned} \text{EMIRR} &= \text{EMIRR}_{1V} + 20 \log \left(\frac{100 \text{ mV}_P}{1V} \right) \\ &= \text{EMIRR}_{1V} - 20 \text{ dB} \end{aligned}$$

EMIRR パラメータの解釈は単純です。2 つのオペアンプの EMIRR に 20dB の差がある場合、EMI によって発生する誤差信号は、同じセットアップを使用していれば、同じように 20dB の差が生じます。つまり、EMIRR 値が大きいほうがより堅牢なオペアンプを示します。

EMIRR の測定

EMIRR はきわめて単純な次の 3 つの基本ステップで測定します。

- 適切に定義した方法で RF 信号をテスト対象のオペアンプ・ピンに与えます。
- RF 信号をオフしてオフセット電圧を測定し、次に RF 信号をオンにしてオフセット電圧を測定します。
- オフセット電圧シフトを計算して EMIRR 値を得ます。

EMIRR はオペアンプの EMI 性能を比較する手段です。公平な比較を行うために、EMIRR の測定条件を統一するとともに、測定機器やテスト基板などテスト・セットアップの影響を最小限に抑えることが必須条件です。ここでは、EMIRR 測定の精度を保つとともに再現性を確保するテスト回路およびテスト方法を示します。テストの中心となるのは標準部品を搭載した簡単な基板です。テスト機器も、電源、RF ジェネレータ、マルチメーターといった標準的な市販品を使います。テスト対象のピンに RF 信号を印加する際には注意が必要です。つまり、セットアップとテスト基板は RF 信号を取り扱えなければなりません。高い分解能を必要とする場合は、AM 変調の RF キャリアを使って、ダウン・コンバートされた振幅変調のレベルをスペクトラム・アナライザで測定して EMIRR を求めることもできます。

この場合、測定方法が異なるため、EMIRR 値の算出には何らかの補正が必要です。

妨害 RF 信号はすべてのオペアンプ・ピンから侵入する可能性があるため、すべてのオペアンプ・ピンを対象として EMIRR テストを説明します。

- IN+
- IN-
- V_{DD}
- V_{SS}
- V_{OUT}

各ピンのセットアップに触れる前に、テスト回路の構築と測定の実行で考慮すべき一般的な注意とガイドラインを先に説明します。

オペアンプの構成

適切に定義した RF レベルをテスト対象のピンに与えるには、RF シグナルバス内にオペアンプの帰還要素が存在してはなりません。そのため、オペアンプは可能な限りユニティゲインで構成します。ユニティゲインにすることで帰還ネットワークが持つ RF フィルタ効果を最小限に抑えられます。

RF 信号の印加

テスト対象のピンに RF 信号を印加する際は注意が必要です。最高で数 GHz の信号を使用することになるため、RF シグナルバス全体を RF ジェネレータの特性インピーダンスに整合させなければなりません。ジェネレータからテスト・ボードへは適切な同軸ケーブルが必要です。テスト・ボード上では 50 Ω のストリップラインを使って RF 信号をテスト対象ピンのできるだけ近くまでルーティングします。また、テスト対象ピンにおいて 50 Ω 終端が必要です。このような方法でテスト環境をセットアップすると、テスト対象ピンでの RF レベルを正確に定義できます。

他のピンの遮断

テスト対象のピン以外は RF 信号をデカップリングしなければなりません。テスト対象ピンへの結合の影響が支配的となるオフセット電圧シフトを得るために、デカップリングを行うには標準的な SMD 部品を使用します。

テスト 1：RF 信号を IN + ピンに印加する

IN + ピンのテストではオペアンプをユニティゲインで構成します。RF 信号の印加は簡単で、IN + ピンに直接接続するだけです。その結果、RF シグナルバス上に存在する外乱部品は最小限に抑えられます。回路図を Figure 3 に示します。RFIn から IN + ピンまでの PCB トレースは、ケーブルおよび RF ジェネレータの RF インピーダンスに整合させるために、50 Ω のストリップラインで設計しなければなりません。PCB 上には 50 Ω 抵抗を IN + ピンとグラウンド・レベル間のバイアス設定にも使われます。DC 測定はオペアンプの出力端で行います。オペアンプがユニティゲイン構成のため、入力換算オフセット電圧シフト量は、測定した出力電圧シフト量にそのまま対応します。

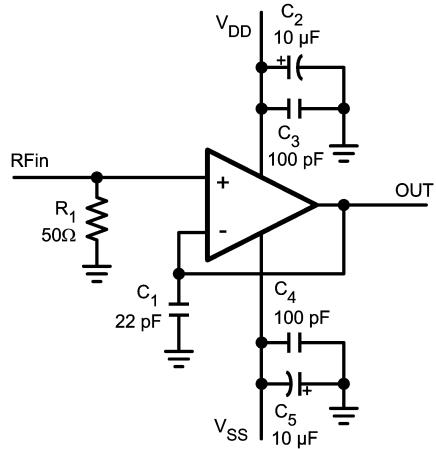


FIGURE 3. Circuit Diagram for Coupling the RF Signal to the IN+ Pin

テスト 2：RF 信号を IN - ピンに印加する

RF 信号を IN - ピンに結合させる場合、IN + ピンで説明したようなユニティゲイン構成は使えません。ユニティゲイン構成では RF 信号は IN - ピンだけではなく出力ピンにも印加されるからです。IN - ピンの EMIRR を正確に測定するには、出力ピンに対して RF を遮断しなければなりません。そのため、Figure 4 に示すように、電圧ゲイン構成を採用します。発生オフセット・シフトに適用される低周波ゲインは 2 に設定しています。帰還抵抗 R3 と負荷コンデンサが IN - ピンに注入した RF 信号を出力ピンから遮断します。

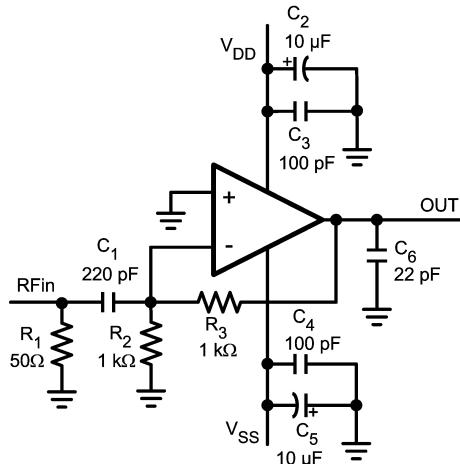


FIGURE 4. Circuit Diagram for Coupling the RF Signal to the IN- Pin

帰還ネットワークのゲインは印加した RF 信号からみて重要ではありません。オペアンプのゲイン帯域積 (GBP) よりも RF 周波数のほうがはるかに高いため、RF 信号からはオペアンプは開ループ回路構成として見えます。オペアンプ回路のゲインは発生出力電圧シフトを入力換算オフセット電圧シフトに変換する際に必要になります。入力換算オフセット電圧シフトは、測定された出力電圧シフトを、この場合は 2 に設定した電圧ゲインで除算して求めます。

この PCB も先ほどと同様に、RFin から IN - ピンへのシグナルパスは適切な終端を設けた 50 Ω ストリップラインで設計してください。RF 信号はカップリング・コンデンサ C_1 を介して IN - ピンに与えられます。このコンデンサの寄生直列インダクタンスを、RF シグナルパスの 50 Ω インピーダンスと比較します。数 GHz を最高として測定する場合は数 nH のインダクタンスであれば許容可能であり、標準的な SMD 部品が使えます。

対称性の性質によって、正入力と負入力は印加した RF 信号に対して同じ感度を有すると見込まれますが、発生入力換算ノイズの極性は逆になります。つまり、正負入力ピンの EMIRR は同じです。

テスト 3、4：電源ピンに RF 信号を印加する

RF 信号を電源ピンにカップリングさせるために、オペアンプを再びユニティゲインで構成します。1 種類の PCB で V_{DD} と V_{SS} の両方の電源ピンの EMIRR 測定が行えます。Figure 5 に回路図を示します。PCB 上の RF 注入点から両方の電源ピンへの RF シグナルパスは、50 Ω 終端を設けた 50 Ω ストリップラインで設計しなければなりません。テスト対象のピンからはデカップリング・コンデンサを必ず外してください。つまり、 V_{DD} ピンに RF 信号を注入するときはコンデンサ C_4 と C_5 を外します。一方、 V_{SS} ピンに RF 信号を与えるときはコンデンサ C_6 と C_7 を外します。インダクタ L_1 と L_2 は電源から RF 信号を遮断するために使用します。このインダクタには測定精度を悪化させる可能性のある RF 信号が電源に混入しないようにする働きがあります。

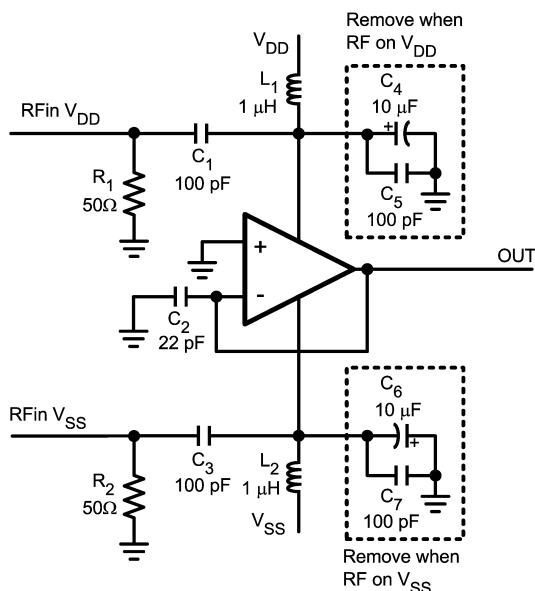


FIGURE 5. Circuit Diagram for Coupling an RF Signal to Either of the Supply Pins

テスト 5：出力ピンに RF 信号を印加する

出力ピンのテスト回路にも IN - ピンのテスト回路と同じように電圧ゲイン構成が必要です。RF 信号を出力ピンに与える際には IN - ピンを遮断する必要があります。出力ピンの感度は入力ピンの感度よりもかなり低いと見込まれるため、より適切な遮断が必要です。RF 信号を出力ピンに結合させる回路を Figure 6 に示します。発生オフセット・シフト量はこの場合も出力で測定します。つまり、発生出力電圧シフトを回路のゲイン $1 + (R_2 + R_3)/R_1$ で除算して、等価な入力換算オフセット電圧シフトを求めます。出力に接続する DC メーターの遮断には特別な注意が必要です。RF 信号を印加するポイントでオフセット電圧シフトも測定するため、RF 注入ノードと DC メーター間にローパス・フィルタ (R_5 , R_6 , C_7) を配置します。ローパス・フィルタによって、DC メーターは印加した RF 信号を拾う心配がなく、測定結果に影響を及ぼしません。

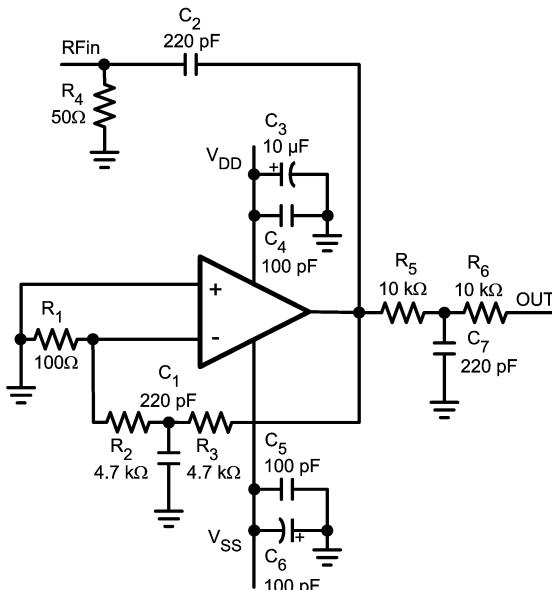


FIGURE 6. Circuit Diagram for Coupling an RF Signal to the Output Pin

測定手順

上記の 5 種類のテスト回路ともにテスト手順は同じです。EMIRR の算出に必要な入力換算オフセット電圧シフトを測定するには次の手順に従います。

1. RF 信号をオフにした状態で V_{OUT} を測定します。
2. RF 信号をオンにした状態で V_{OUT} を測定します。
3. 測定した V_{OUT} 電圧を回路ゲインで除算して入力換算電圧に変換します。
4. 2 つの入力換算電圧を引きます。
5. オフセット・シフトがオペアンプのノイズ・レベルを超えていること、かつ、オペアンプが飽和していないことを確認します。両方の要件が満足されていない場合は RF レベルを変更してテストを再実行します。
6. EMIRR を算出します。
7. 求めた値は必要に応じて 100mV_P RF 信号での EMIRR 値に換算します。

LMV851/LMV852/LMV854 の測定結果

前述のセクションで説明した 5 種類のテスト回路を使用して、LMV851 の EMIRR を測定しました。LMV851 はシングル回路の EMI 強化オペアンプで、帯域は 8MHz です。使用した電源電圧は正電源が 2.5V、負電源が -2.5V です。測定結果は、デュアル品の LMOV52、クワッド品の LMOV54 にも同様に適用されます。

各ピンの感度を特性化するために、2種類の測定方法で得られた結果を示します。

- 印加した信号周波数の関数としての EMIRR。信号レベルは標準レベルの $100mV_p$ ($-20dBV_p$) に設定。
- 印加した信号レベルの関数としての EMIRR。周波数は代表的な4種類に設定。 400 MHz 、 900 MHz 、 1.8 GHz 、 2.4 GHz 。

EMIRR と周波数の関係

Figure 7 に各のピンの EMIRR と周波数の関係を示します。測定は $-20dBV_p$ に設定した一定 RF レベルで行い、RF 信号の周波数を変化させています。周波数範囲は 10MHz から 1GHz です。

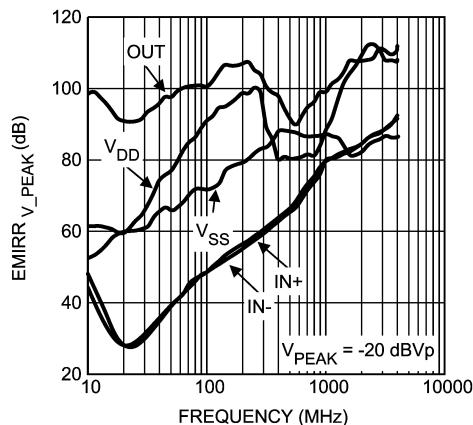


FIGURE 7. EMIRR vs. Frequency for IN+, IN-, V_{DD} , V_{SS} , and OUT

これらの結果からいくつかの結論が導きだされます。まず、IN + と IN - ピンは同じ EMIRR を示していることがわかります。この点は入力段の対称性によるものとしてすでに述べたとあります。次に、 V_{DD} 、 V_{SS} および OUT ピンは、入力ピンに比べてかなり高い EMIRR を示しています。この点も、入力が信号に対して敏感という性質から考えると妥当です。ただし、どのようなオペアンプも入力ピンに比べて電源ピンと出力ピンが堅牢かといえば、そうではない点に注意が必要です。一般にオペアンプは、それらピンについても、高い EMIRR を実現するように設計しなければなりません。

EMIRR とパワーとの関係

Figure 8 に4種類の代表的な周波数における RF ピーク・レベルの関数として EMIRR を示します。

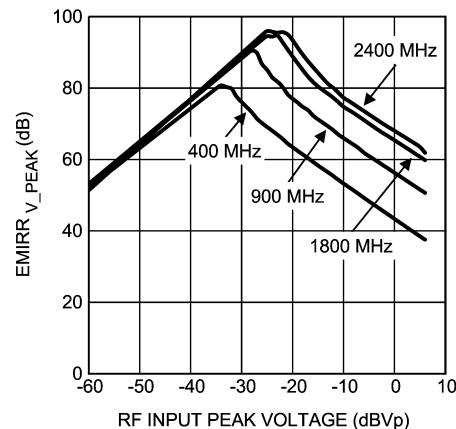


FIGURE 8. EMIRR vs. RF Input Peak Level for IN+

この図から2つの領域の存在がわかります。図の左側では入力レベルの関数として EMIRR は増加しています。一方、右側では入力レベルの関数として EMIRR は減少しています。

図の左側は測定セットアップの精度不足による影響です。入力レベルが比較的小さい場合に、発生オフセット電圧シフトはノイズ・レベルを下回ります。つまりこの領域では、入力レベルとノイズ・レベルの比が EMIRR となって示されています。ノイズ・レベルはセットアップにおいて一定のため、入力信号レベルの増加に対して EMIRR も増加しているようにみえます。

右側の領域では発生オフセット・シフトはノイズ・レベルを十分に超えています。オフセット電圧シフトと RF 入力レベルの関係は2次なので、EMIRR の算出に用いられている式から、比は RF 入力レベルに反比例し、表示されているように「 -1 」の傾きが得られます。

アプリケーション例と EMIRR

EMI 強化オペアンプは幅広いアプリケーションに使えます。相対的に低信号レベルを扱うセンサ・アプリケーションは EMI 耐性の高いオペアンプのメリットが生かせる例の1つです。センサのような小信号は干渉 RF 信号によって簡単に劣化します。小信号は高ゲインのオペアンプ回路で増幅する必要がありますが、拾われた RF 信号も同じように増幅されて、全体のシグナル処理バスに大きな誤差を生じさせる可能性があります。EMI 強化オペアンプを使うことで、干渉が重畠したとしても後段の回路への伝搬の影響を最小限に抑えられます。EMI 強化オペアンプのメリットを2つの例で示します。最初の例は汎用的なシグナルバス・アプリケーションです。2番目に携帯電話が圧力センサ・アプリケーションに干渉を与える様子を示します。

シグナルバス・アプリケーション

Figure 9 に、センサ、オペアンプ、マイクロコントローラに接続された A/D コンバータで構成されるシグナルバス・アプリケーションの例を示します。センサとしては PH センサあるいは熱電対などが考えられ、測定を行うべき信号を生成します。オペアンプは、A/D コンバータの入力電圧範囲に整合するように、センサ出力を増幅します。最後に、後処理のためにマイクロコントローラが読み込むように、A/D コンバータが信号をデジタル化します。

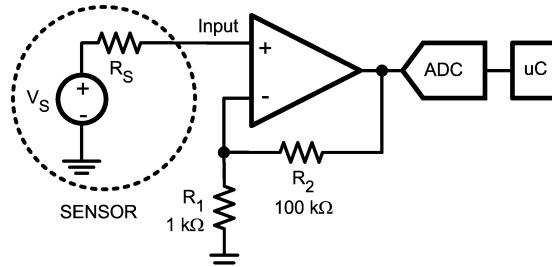


FIGURE 9. Typical Signal Path Application

このアプリケーションは EM が強い環境にあって、干渉信号は主にセンサとそのワイヤによって受信されるものと仮定します。その結果 RF 信号はオペアンプの入力に到達します。さらに、オペアンプの入力での RF 信号は 900MHz で -20dBV_P とし、オペアンプのゲインは 101 と仮定します。使用する A/D コンバータは 10 ビット分解能で入力範囲は 5V です。2 種類のオペアンプを使い、A/D コンバータ測定精度および全体性能に与える影響を示します。

まず、特別な EMI 耐性を持たない標準的なオペアンプを使用した場合です。そのようなオペアンプは、900MHz での EMIRR は例えれば 50dB です。この特性の場合、 -20dBV_P の RF 信号を与えると、入力換算オフセット電圧シフトがおよそ 0.32mV になることを意味します。ゲインは 101 ですから 32mV の出力電圧シフトが発生します。

次に、EMI 強化オペアンプである LMV851 に置き換えてみます。LMV851 の EMIRR は 900MHz でおよそ 80dB です。この値は入力換算オフセット電圧シフトがおよそ $10\mu\text{V}$ に相当するので、発生する出力オフセットは 1mV です。

ADC は 5V の範囲で 10 ビットの分解能を有します。つまり、1 ビットは $5/1024 = 4.88\text{ mV}$ に相当します。誤った読み取りを生じさせることなく適切な分解能を得るには、信号誤差は 1 ビットの半分以下、つまり 2.44 mV 以下でなければなりません。標準的なオペアンプを使用した場合の出力シフトは 32mV なので 7 ビット分に相当します。一方で EMI 強化オペアンプの LMV851 を使用した場合の出力シフトは 1mV なので 0.2 ビット相當に收まります。

携帯電話の通話

圧力センサ・アプリケーションに携帯電話が干渉を与えるように構成したテスト・セットアップを用いて、電磁干渉の影響を例示します (Figure 11)。このアプリケーションは 2 個のオペアンプを必要とするためデュアル品を使います。実験は先ほどの例と同じように 2 種類のオペアンプを使用しました。一般的な標準オペアンプとデュアル品の EMI 強化オペアンプ LMV852 です。オペアンプは単一電源に接続しました。携帯電話はオペアンプから数 cm 離れた位置に固定しました。

携帯電話を架電すると携帯電話が送出する RF 信号をオペアンプが拾います。2 段目のオペアンプの出力電圧に及ぼす影響を Figure 10 に示します。

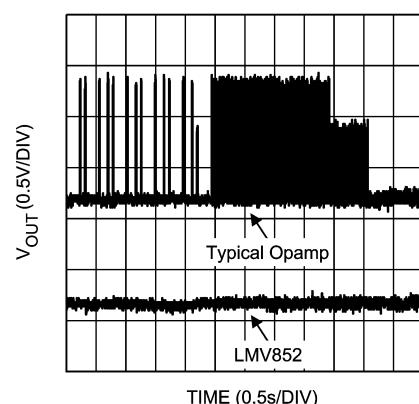


FIGURE 10. Comparing EMI Robustness

2 種類のデュアル・オペアンプ間の違いは波形から明らかです。携帯電話が RF 信号を送出したとき、一般的な標準デュアル・オペアンプの出力電圧シフト (妨害信号) は 1V を超えています。EMI 強化オペアンプ LMV852 ではそのような大きな干渉は見られません。

これらの 2 つの例で、出力信号に及ぶ干渉の相対的な大きさは、使用したデュアル・オペアンプの EMIRR の差に等しい点に着目してください。つまり EMIRR を比較することで、EMI に対して堅牢なアプリケーション構築に必要な部品の一次選別が可能です。

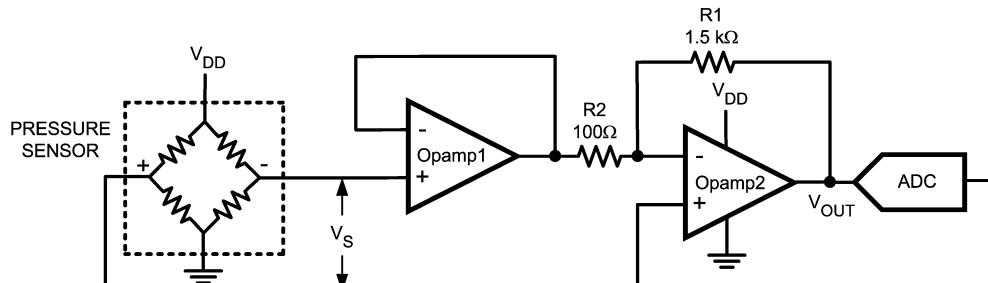


FIGURE 11. Pressure Sensor Application

このドキュメントの内容はナショナルセミコンダクター社製品の関連情報として提供されます。ナショナルセミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、默示的、禁反言による意起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナルセミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのバラメータの試験を必ずしも実施するわけではありません。ナショナルセミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナルセミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナルセミコンダクター社の製品を用いたいとする製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナルセミコンダクター社との取引条件で規定される場合を除き、ナショナルセミコンダクター社は一切の義務を負わないものとし、また、ナショナルセミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または默示的保証も行いません。

生命維持装置への使用について

ナショナルセミコンダクター社の製品は、ナショナルセミコンダクター社の最高経営責任者(CEO)および法務部門(GENERAL COUNSEL)の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは(a)体内に外科的に使用されることを意図されたもの、または(b)生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductorとナショナルセミコンダクターのロゴはナショナルセミコンダクターコーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2008 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナルセミコンダクター ジャパン株式会社

本社 / 〒135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料(日本語/英語)はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明しておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならぬ場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 溫・湿度環境

- 温度：0～40°C、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要件及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計もされていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

- 直射日光があたる状態で保管・輸送しないこと。
- 3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
- 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
- 5. 熱衝撃
 - はんだ付け時は、最低限260°C以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
- 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上