

LM25115,LM25115A,LM25116,LM5115A,LM5116, LM5116WG

*Application Note 1628 Minimizing FET Losses For a High Input Rail Buck
Converter*



Literature Number: JAJA326

入力電圧が高い降圧型コンバータの FET 損失を最小化する

National Semiconductor
Application Note 1628
2007 年 9 月



設計者にとって、POL (ポイント・オブ・ロード) 用の DC/DC コンバータに最適な入力電圧レールを決める作業は面倒です。12V を超える高電圧レールでは大概中間のレギュレーション段が必要ですが、これは全体的な効率低下やコスト増の要因になります。しかし、新世代のレギュレータ IC やコントローラ IC を使えば、これらの高い入力電圧レールから直接、POL レギュレーションを行えるようになります。通常、降圧型レギュレータは POL 用の電源として採用されていますが、その効率はハイサイド (HS) とローサイド (LS) の MOSFET (FET) の組み合わせが最適かどうか大きく依存します。入力電圧が低い場合は HS と LS に同じ FET を使用できますが、入力電圧が高い場合は FET の選択基準が異なります。本アプリケーション・ノートはこの課題を取り上げます。

降圧型コンバータの損失のメカニズム

Figure 1 の回路図は、パルス幅変調 (PWM) スイッチング・コントローラとして LM5116 を採用した DC/DC 降圧型電圧レギュレータ回路の基本アーキテクチャです。重要な電流パスは、入力電圧 (V_{IN}) から HS FET を通りインダクタを経由して出力に至る経路か、もしくはグラウンドから R_s と LS FET を通って出力に至る経路です。このパス上の FET による電力損失は他のすべての損失よりも支配的であるのが一般的です。

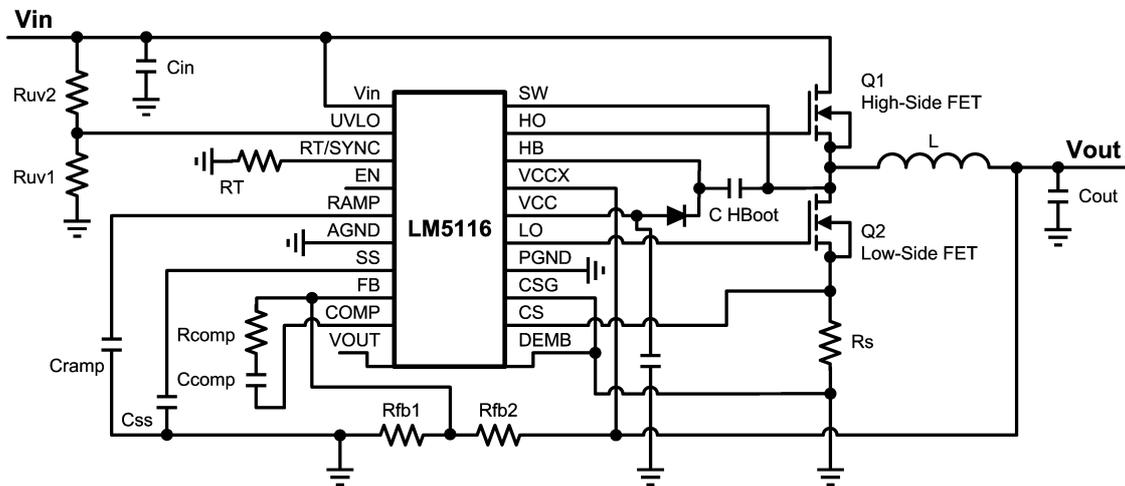


FIGURE 1. Synchronous Buck Regulator Schematic

FET 内で発生する損失は、FET のオン抵抗での導通損失とターンオンおよびターンオフ時のスイッチング損失の和です。導通損失は各 FET を通る RMS 電流値に比例し、出力インダクタのリプル電流を無視すると、その値は HS と LS についてそれぞれ次式で近似されます。

$$P_{QHS} = I_{OUT}^2 \cdot R_{DHS} \cdot D$$

$$P_{QLS} = I_{OUT}^2 \cdot R_{DLS} \cdot (1 - D)$$

両方の式において、 I_{OUT} は出力電流、 R_{DHS} と R_{DLS} はそれぞれ HS FET と LS FET のオン抵抗、 D は HS FET のデューティ・サイクル、 $(1-D)$ は LS FET のデューティ・サイクルです。

デューティ・サイクル D は、

$$D = \frac{V_{IN}}{V_{OUT}}$$

で求められます。

降圧型レギュレータにおける HS FET と LS FET のスイッチング挙動は互いに異なります。Figure 2 は、この違いを示したものです。

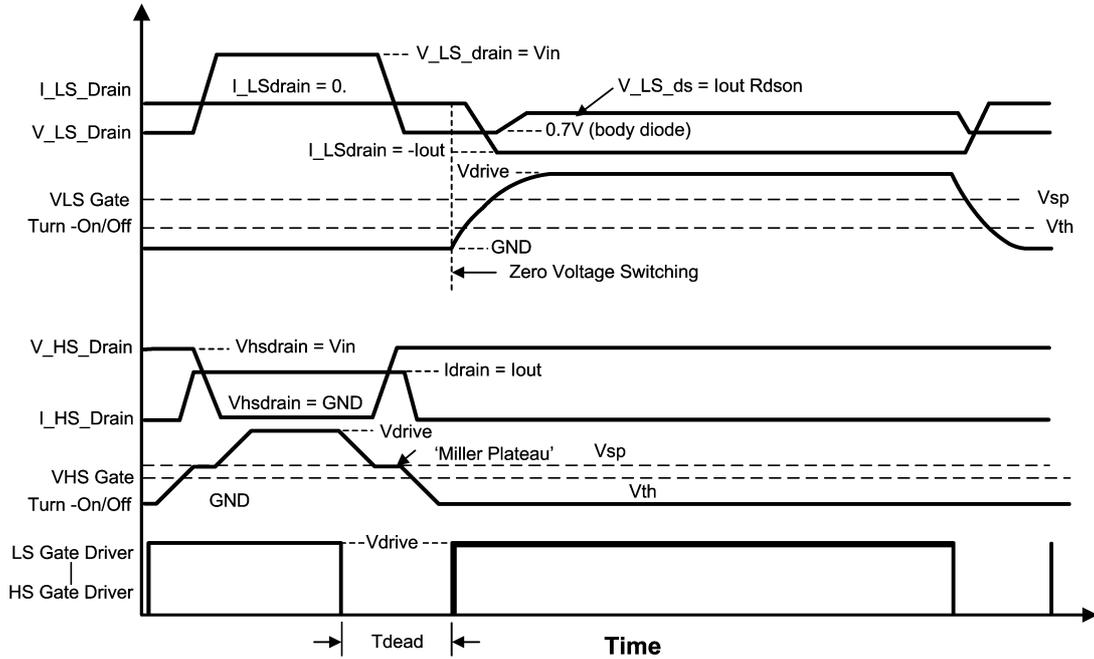


FIGURE 2. Basic Switching Characteristics (not to scale) for HS and LS FET Operating in a DC-DC Converter Application

LS FET は、ゼロ電圧スイッチングを示しています。まず、FET のボディ・ダイオードが導通している間にゲート電圧 V_{LSgate} は FET をターンオンします。次に、ゲートが FET をターンオフさせると、負荷電流はボディ・ダイオードを通して同じ向きに流れ続け、ドレイン電圧はゼロ付近に留まります。このため、それに伴うスイッチング損失は両ケースともごくわずかです。

LS FET に起因する主なスイッチング損失はゲート・ドライバで発生し、そのゲート容量の充放電が損失の原因になります。高電力システムにおける高周波スイッチングの場合、

その損失が、オン抵抗を下げるために並列接続する LS FET 数の制約要因になります。並列接続する FET 数が多いとゲート駆動電力を増やす必要があり、その結果導通損失の低減分が相殺されてしまう可能性があります。

スイッチング損失が大きいのは HS FET です。これは、ターンオン時とターンオフ時の両方で、そのドレイン・ソース間電圧が V_{IN} に等しく、ドレイン電流がほぼ I_{OUT} に等しいため、大きいオーバーラップ損失が発生するからです。そのスイッチング損失は次式で近似されます。

$$P_{sw_{Q1}} = \frac{1}{2} \cdot V_{IN} \cdot I_{OUT} \cdot f_{SW} \cdot (t_{sw_{HS_rise}} + t_{sw_{HS_fall}}) + Q_{gs} \cdot V_{GH} \cdot f_{SW} + \frac{1}{2} \cdot C_{OSS} \cdot V_{IN}^2 \cdot f_{SW}$$

ここで、 f_{SW} はスイッチング周波数、 $t_{sw_{HS_rise}}$ はゲート電圧がスレッシュホールド値から上昇して安定期間 (plateau interval) 終了まで達するのに要する時間、 $t_{sw_{HS_fall}}$ はゲート電圧が安定期間の開始時から下降してスレッシュホールド値に達するまでに要する時間、 Q_{gs} は FET の総ゲート電荷量、 C_{OSS} は FET のドレイン・ソース間容量、 V_{GH} はゲート駆動電圧です。立ち下がり時間と立ち上がり時間の決め方は本稿の範囲外ですが、関係する式は MOSFET メーカー各社のウェブ上のアプリケーション・ノートに記載されています。

上式の右辺の最初の項は、ターンオン時とターンオフ時に大きいドレイン電流とドレイン・ソース間電圧が同時発生することによる FET 内の電力損失で、これについてはすでに説明しました。2 番目の項は、FET のゲートの所要電力です (これはゲート・ドライバで消費されます)。3 番目の項は、並列接続した LS FET と HS FET の出力容量の充電に消費される電力です。

HS FET で発生するもう 1 つのスイッチング損失は、LSFET のボディ・ダイオードの逆回復が原因です。この損失は、ショットキ・ダイオードと LS FET を並列接続することによって、低電流 (<5A) で実質上ゼロに抑えることができます。

設計上のヒント

次に述べる要点は前述の式に基づいており、FET を選択する際の新たなヒントになります。

1. スwitching 損失は、ゲート容量やドレイン容量が大きいほど増え、逆にオン抵抗には反比例します。オン抵抗が極めて低い FET の場合、必然的に容量が大きくなり、HS のスイッチング速度に響きます。
2. スwitching のクロック周波数を下げると、スイッチング損失が低減します。すなわち、低い周波数では、オン/オフ時に発生する損失の、FET の総オンタイム時間に占める割合が小さくなり、導通損失の方が徐々に支配的になります。
3. 出力電圧に比べて入力電圧が高い場合は、HSFET のデューティ・サイクルは小さくなり、スイッチング損失が徐々に支配的になります。
4. 導通損失をさらに低減するため、複数の LS FET を並列接続で使う方法がよく用いられます。並列接続する FET 数は最終的に、コストやゲート・ドライバの駆動能力、利点が失われる限界点によって決まります。

大抵の POL アプリケーションでは、特に入力電圧が 12V を上回る場合、スイッチング損失が他の損失よりも支配的になる可能性が大きいことに注意する必要があります。このような場合、オン抵抗が極めて低いデバイスを使うと HS FET の全体的損失を最小に抑えられるとは必ずしも限らず、そのことを式 3 が示しています。FET を選択する際は、すべての損失の和が最小に抑えられるように選ぶべきです。容量を下げてスイッチング損失低減をはかるには、FET のオン抵抗を比較的高い値で最適化する必要があります。現在、MOSFET の大手メーカーは HS 降圧アプリケーション向けに、このように最適化した「電荷量の少ない高速スイッチング」MOSFET を提供しています。

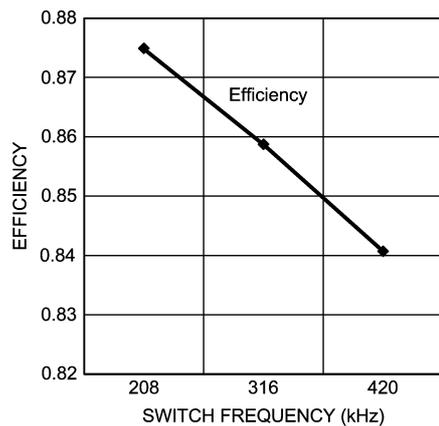


FIGURE 3. DC-DC Converter Measured Data Showing the Efficiency as a Function of the Switching Frequency

FET を最適化してもシステム内で十分な高効率を得られない場合は、スイッチング周波数を下げることでスイッチング損失を減らし、効率を上げることができます。ただし、システムは物理的に大きくなります。Figure 3 は、一般的な評価ボードから得られた測定データの一例です。周波数設定抵抗以外はどの部品も変えずに、様々なスイッチング周波数でこのボードの効率を測定しました。スイッチング周波数を下げると導通損失が増えますが（リップル電流が増えるため）、HS FET でのスイッチング損失が減るので全体の効率は向上します。このグラフは、スイッチング周波数の変更がスイッチング損失に対して劇的な効果のあることを示しています。

入力電圧の高い降圧型コンバータで効率の最大化を実現するには、スイッチング損失と導通損失の和が最小に抑えられるよう、HS MOSFET を慎重に選ぶことが大切です。

このドキュメントの内容はナショナル セミコンダクター社 (以下ナショナル) 製品の関連情報として提供されます。ナショナルは、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナルがナショナルの製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナルは製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナルの部品を使用した製品および製品適用の責任は購入者にあります。ナショナルの製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナルとの取引条件で規定される場合を除き、ナショナルは一切の義務を負わないものとし、また、ナショナルの製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナルの製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。ここで、

生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター社の商標または登録商標です。一部のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認することを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上