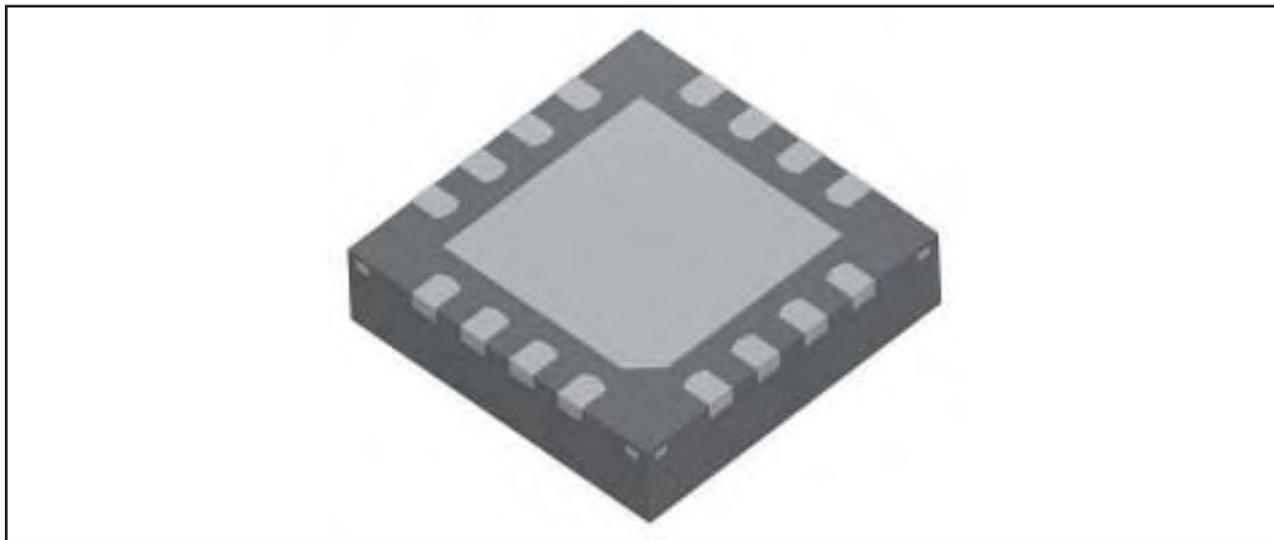


QFN/SONのPCB実装

Steve Kummerl, Bernhard Lange, Dominic Nguyen

QFN (Quad Flatpack No Lead) およびSON (Small-Outline No Lead) は、部品底面のランドを使用して基板 (PCB、セラミック) の表面へ電氣的に接続するリードレス・パッケージ

です。このアプリケーション・レポートでは、QFN/SON デバイスのプリント基板 (PCB) への実装について基本的な情報を提供します。



内 容

1. Texas InstrumentsのQFNおよびSONパッケージ	3
2. 製造上の考慮事項	4
3. プリント基板 (PCB) の設計ガイドライン	5
4. 半田ペーストのスクリーン印刷プロセス	9
5. パッケージの基板実装プロセス	12
6. リワークのガイドライン (温風および手動)	14

説明図

図 1. QFNの構造	3
図 2. 包装材のラベル情報と耐湿性レベル (MSL)	4
図 3. QFN/SONの外形寸法	5
図 4. PCBランド・パターン	6
図 5. 基板/PCBのリード・フィンガー寸法	6
図 6. X線画像 (参考)	7
図 7. 基板/PCBの半田マスクおよび非塗布領域の例	8
図 8. 過剰な曲げを避ける	8
図 9. 半田ステンシルの断面図	9

図 10.	アスペクト比と面積比の図.....	10
図 11.	ランド・パターンと露出パッド・ステンシル設計の例.....	11
図 12.	リフロー時のパッケージ・セルフアライメント.....	12
図 13.	QFN/SONのリフロー・プロファイル例 (鉛および鉛フリー).....	13
図 14.	標準的なフィレット形成の例.....	13
図 15.	ミニ・ステンシルの例.....	15
図 16.	温風ノズルの例.....	15
図 17.	プレヒーター.....	16
図 18.	手動リワークによる損傷.....	16

説明表

表 1.	組み立て品質の基本.....	4
表 2.	PCB寸法の定義.....	6
表 3.	鉛フリー半田を使用したデバイスの取り外し.....	14
表 4.	鉛フリー半田を使用したデバイスの交換.....	16

1. Texas Instrumentsの QFNおよびSONパッケージ

1.1 はじめに

QFN (Quad Flatpack No Lead) およびSON (Small Outline No Lead) は、従来どおりの銅リードフレーム技術を使用した熱特性強化プラスチックパッケージです。この構造は、従来のリードパッケージと比較して電気的および熱的特性を向上しながら、基板のスペースを最大限に利用でき、コスト効果の高い先進的なパッケージソリューションが実現できます。

QFNは、パッケージの4辺に半田ランドがあります。SONは、通常、パッケージの2辺に半田ランドがあります。

QFN/SONは、いくつかの形式で提供されています。QFN/SONは、モールド成形後、マトリックス・リードフレームから機械的に個別デバイスに分割されます。パッケージ・サイズは、ダイ・サイズや端子数などいくつかの主要な要素によって決定されます。

すべてのQFN/SONは、部品底面のランドを使用して基板 [プリント基板 (PCB)、セラミック] の表面へ電気的に接続するリードレス・パッケージです。標準的なQFN/SONパッケージでは、熱的および電気的特性を向上させる露出したパッド (パワーパッド) が備えられ、高電力、高周波アプリケーションに対応できます。

注：このQFN/SON PCBアプリケーション・レポートは、ガイドとしての使用を意図したものです。特定のアプリケーション/パフォーマンスに対して最適化を行う場合には、精密なプロセス開発と実験が必要になります。

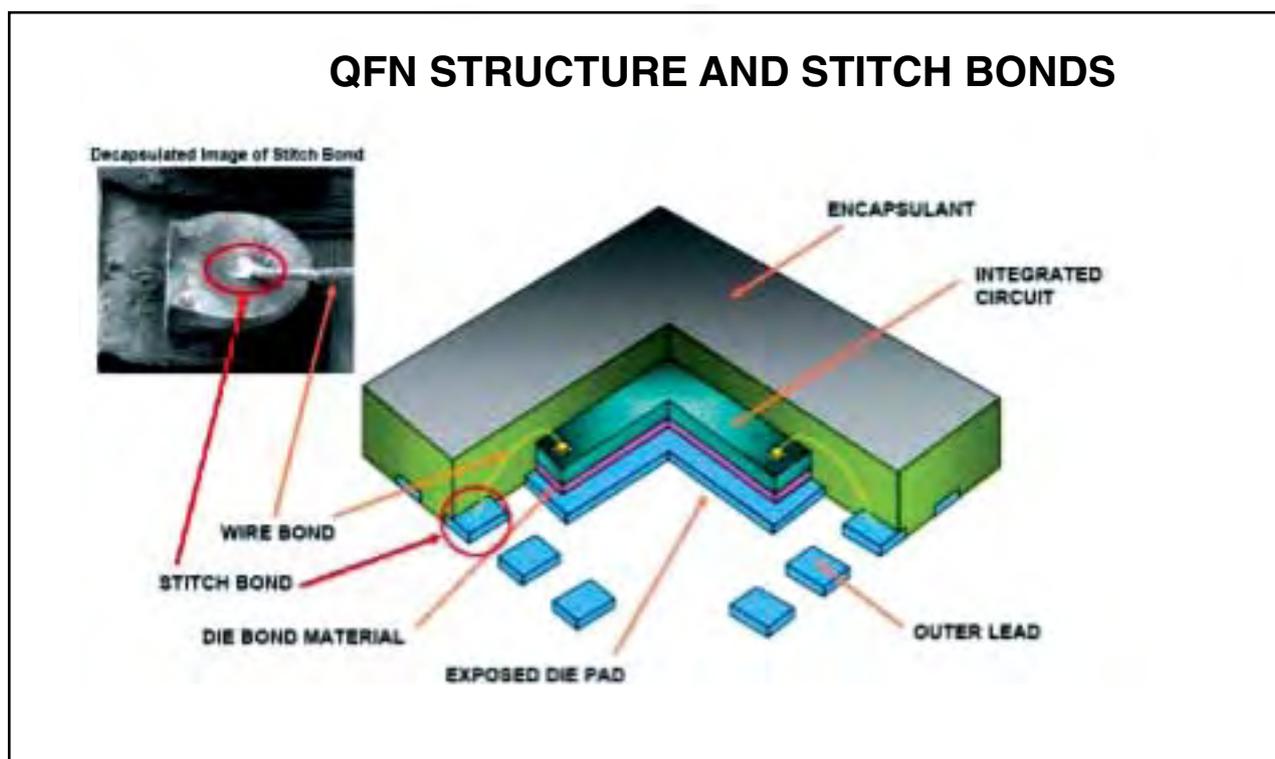


図 1. QFNの構造

2. 製作上の注意

2.1 基板実装

組み立てプロセスの歩留まりの向上には、多くの要素が関わってきます。いくつかの重点領域と、その中で品質に影響する中心的要素について、表1に示します。

半田ペーストの品質	均一な粘度と粒子分布。異物の混入がないこと。半田ペーストは、使用期限内のものを使用する必要があります。輸送および保存は、適切な温度に保持する必要があります。ペーストは、半田ステンシル上で乾燥しないよう保護する必要があります。
PCBの品質	清浄で平坦な、めっき、またはコーティングされた半田ランド領域。実装面には、汚れやソルダーレジストの残渣などが残っていないようにする必要があります。
配置の精度	厳しい公差は通常要求されません。QFN/SONパッケージはリード・フィンガーの多くの部分(50%以上)が、基板上の半田ペーストで覆われたランド領域と接していれば、パッケージはセルフ・アライメントされ、中央に配置されます。PCB上のアライメント・マーク(基準点)は、パッケージが正しい配置であるかの確認の手助けとなります。
半田リフローのプロファイル	半田リフロー温度は、PCB設計、PCBの厚さ、および部品の耐熱性レベル(MSL)により決まるピーク・リフロー温度部品密度、および使用する半田ペーストの推奨プロファイルに影響を受けます。各種のQFN/SONパッケージを使用して、各PCBタイプに対するリフロー・プロファイルを確立する必要があります。「半田リフロー」の節(5.2)に示したリフロー・プロファイルを参照してください(図13を参照)。
半田量	すべての半田接続に於いて、意図した最適な接合を実現するには、最適な半田量が重要となります。

表 1. 組み立て品質に関わる基本事項

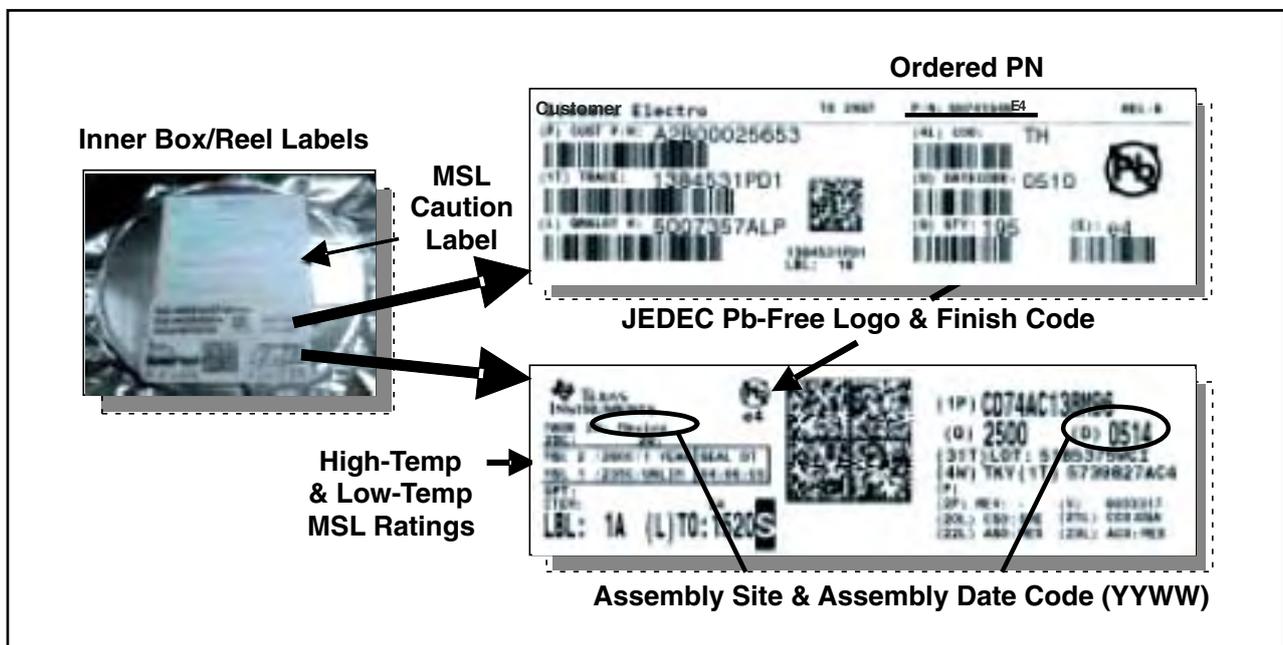


図 2. 包装材のラベル情報と耐湿性レベル (MSL)

3. プリント基板 (PCB) の設計ガイドライン

基板となるマザーボードにQFN/SONパッケージを実装する際の重要な作業の1つが、ランド・パッドの設計です。QFN/SONでは、リード・フィンガーがパッケージの底面に露出しています。デバイスとマザーボードの間の電気的および機械的接続は、スクリーン印刷半田ペーストと配置後のリフローによってデバイスを半田付けすることで確立されます。安定した半田の接合形状を得るため、ランド・パターンは、デバイスの露出したリードフレーム・パターンを考慮して設計することが重要です。

3.1 ランド・パッドのスタイル

QFN/SONパッケージ用のPCBランド・パッドには、2つの基本的な設計があります。銅ランド定義または非半田マスク定義スタイル (NSMD) と、半田マスク定義スタイル (SMD) です。業界では、それぞれのランド・パッド・スタイルのメリットについて議論が交わされてきました。TIでは銅ランド定義スタイルのランド・パッド (NSMD) を推奨しますが、QFN/SONパッケージにはどちらのスタイルも使用できます。

NSMDパッドは、半田マスクに比べて銅エッチングの方が厳密な公差を確保できるということより、SMDパッドより推奨されています。また、NSMDパッドでは、半田マス

クの開口部内に半田ペーストを保持しやすくなります。NSDMは定義上、より大きな銅パッド領域を提供し、半田が銅パッドの側面にしっかりと食い付くため、濡れ面積が大きくなります。

3.2 ランド・パッドの設計

IPC-7351は、PCBパッド・パターンに関する業界標準ガイドラインの1つです。QFN/SONは新しいパッケージ・スタイルであるため、最適なPCBランド・パターンの設計には、IPC-7351とともに、このアプリケーション・レポートをガイドとしてご利用ください。

図3には、一致する基板パッド・パターンに必要なQFN/SONの各種寸法を示してあります。ほとんどのパッケージは $D = E$ の正方形であり、二方向リードパッケージ (SON) の場合、リードはE方向に沿って配置されているため、側面寸法 (D、S、D2、およびL) を使用して、マザーボードPCB/基板のランド長を決定します。図4には、設定するマザーボードPCB/基板のランド・パターン寸法を示します。表2に、これらの寸法の説明を示します。

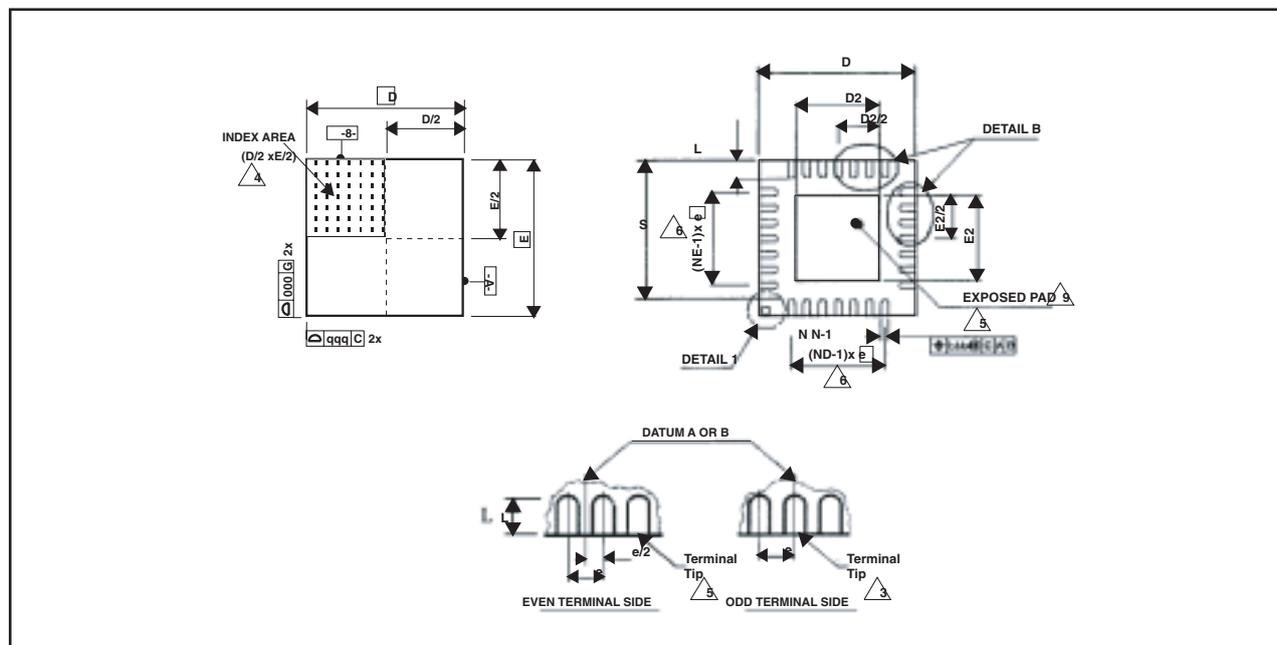


図 3. QFN/SONの外形寸法

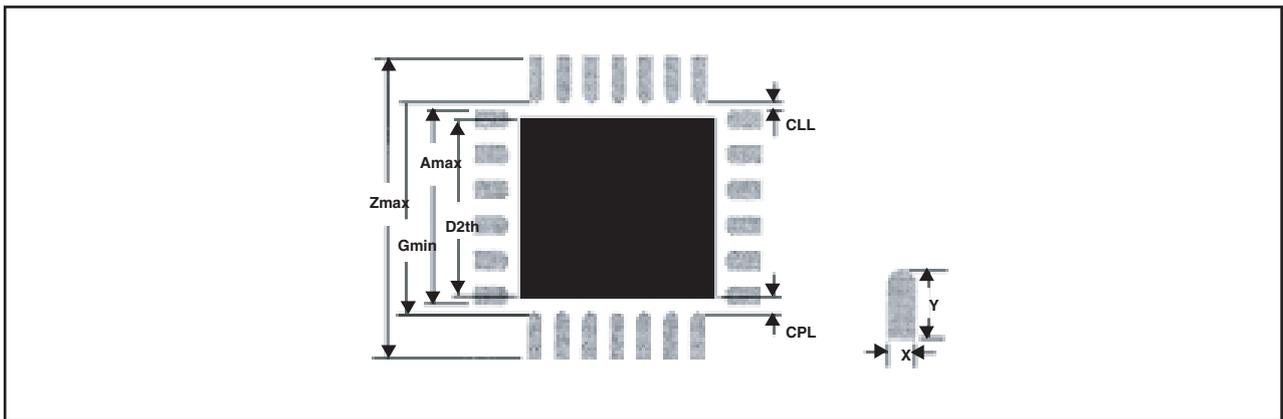


図 4. PCBランド・パターン

記号	説明
A_{max}	各辺のパッドの外寸
$Z_{max}^{(1)}$	パッド端子の外寸、一般的には、パッケージ本体より標準で0.8mm大きくして設計を始めます
$G_{min}^{(1)}$	パッド端子の内寸
X	リード・パッド幅
Y	リード・パッド長さ
C_{LL}	コーナー・パッドのエッジから隣接する内側パッドまでの距離
C_{PL}	パッド中央からリード・パッドの内側エッジまでの距離、0.2mmより短くしないこと

表 2. PCB寸法の定義

(1) 寸法 Z_{max} および G_{min} は、それぞれ外側と内側のパッド端子寸法です。XおよびYは、それぞれパッドの幅と長さを表します。クリアランス距離 C_{LL} および C_{PL} は、半田ブリッジを防ぐために定義されています。

3.3 リード・フィンガー・パッドのPCB設計

PCBのリード・フィンガー・パッドは、パッケージのランド長よりも最低0.1mm長く（トウ長とも呼ばれます）、パッケージの中心線側に0.05mm長くなるように（ヒールとも呼ばれます）設計することを推奨します。TIは、半田の量を最適化するために、標準としてトウ長をパッケージ・ボディより0.4mm (typ) 長くしており、これを基板設計の基本的な基準と考える必要があります。PCBパッド幅は、パッケージの端子幅よりも0.05mm（各側で0.025mm）以上広くする必要があります（図5を参照）。ただし、0.5mmのリード・ピッチを持つデバイスで半田ブリッジが発生しないように、パッド幅は0.28mm以下にする必要があります。0.28mmの幅は、

メカニカル図に従って0.3mmの最大端子幅を持つ0.5mmピッチのデバイスに基づいています。基板の製造元で0.28mm幅のパッド間に半田マスク開口部を作成できない場合は、基板製造元の半田マスク開口部公差に対応できるよう幅を小さくする必要があります。最小ランド・パターンを必要とする基板設計では、製造可能なランド・パターン設計を得るために、アスペクト比と面積比のステンシル設計パラメータを考慮します。ステンシルは一般に、ランド・パターンとの関係で設計されるため、最小化の際にはその両方を密接に検討する必要があります。IPC-7525には、ステンシル設計時に必要なパラメータの概要が示されています。

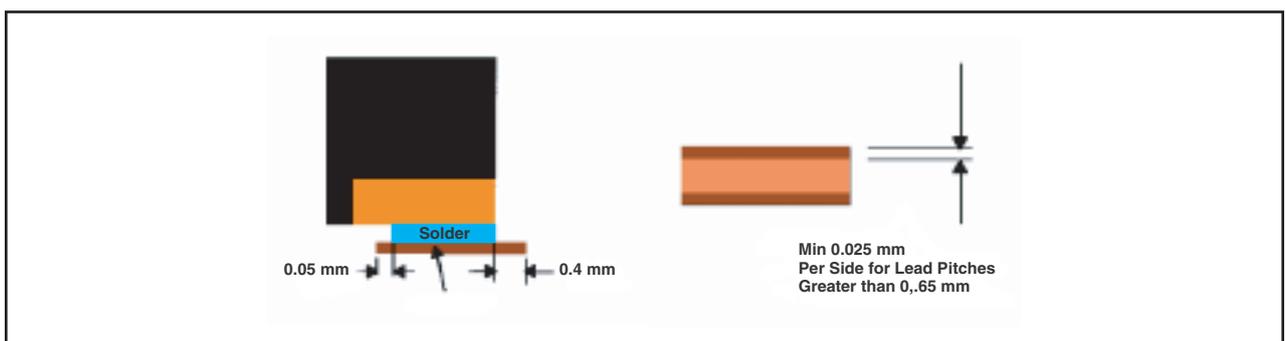


図 5. 基板/PCBのリード・フィンガー寸法

3.4 露出パッドのPCB設計

パッドを露出した構造により、熱的特性および電気的特性を向上できます。この機能を最大限に活かすため、パッドはPCB基板に半田付けして物理的に接続する必要があります。公開されている熱特性データ θ_{JA} は、各層への熱伝導経路としてのビアを含む4層PCBに基づいており、これはJESD51-7規格のJEDEC High-K基板設計としても知られています。

PCB上のサーマル・パッドの寸法は、QFN/SON上の露出したパッドに等しくする必要があります。半田ブリッジを防ぐために、適切なクリアランス (CPL) が必要です。実験により、ほとんどの設計ではクリアランスが0.2mm以上で十分という結論がでています。

3.4.1 サーマル・パッド・ビアの設計

各データシートの巻末にあるTIのランド・パターン例で示されているビアの数は、設計開始時点の例として考える必要があります。すべてのアプリケーションでビアが必要なわけではありません。これは、デバイスの消費電力の大きさに依存します。サーマル・ビアを使用すると基板の配線が困難になる場合には、TIの営業担当者に相談してください。ただし、機械的な強度と信頼性を確保するために、中央のサーマル・パッドは常に半田付けする必要があります。熱的な条件の厳しいアプリケーションでは、サーマル・ビアを約1.0mmのピッチで配置することを推奨します。標準のPCB製造能力に基づき、直径0.3mmのドリル穴を初期値として推奨しますが、より小さなビアの方が半田量の損失のリスクが小さくなります。ビアを介した半田量の損失が問題となるアプリケーションでは、プラグング (穴埋め) 法やテンティング法を使用することで、安定したプロセスを実現できます。

ビアをプラグング (plugging) すると、半田量損失のリスクがなくなります。ビアのプラグングがコスト的に見合わない場合は、テンティング (tenting) でも効果があります。基板の裏面または上面からテンティングを行う場合、一部のプリント基板メーカーでは、めっき処理によって化学部室が閉じ込められる問題が発生する可能性があります。基板裏側からのプラグングまたはテンティングでは、テンティングされたビア内に空気が閉じ込められることで、ボイド (void) が生じる可能性が高まる場合があります。推奨事項については、基板加工部門 (会社) に確認してください。

半田マスクのもう1つのテンティング技法として、基板の上側からのテンティングがあります。テンティング時には、ビアの半田マスク直径がビア穴の直径よりも0.1mm大きい必要があります。別のバリエーションとして、クロスハッチ・パターンの半田マスクを作成し、覆われる面積を予測可能にする方法もあります。実験により、上面からのテンティングの方が、露出したパッドとPCBパッドとの間にランダムなボイドが生じる可能性が低くなることがわかっています。各種のビア・テンティング構造をX線撮影した結果を図6に示します。

OSP (organic solder preserve ; プリフラックス) を使用した仕上げの場合は、基板の上面または底面からビアをテンティングしなくても、再現性の良い半田付け性能が得られています。さらに、重要なリフロー段階中に最大のフラックス活性が得られるようプロファイルを最適化することで、ボイドが減ります。実験により、浸漬時間が長すぎて、合金の融点に達する前にフラックスの大半が活性化されてしまうと、大きなボイドが生じることが示されています。重要となる溶融段階で、フラックスの活性が高まる推奨プロファイルがあるかどうか、半田ペーストの製造元に確認すると良いでしょう。

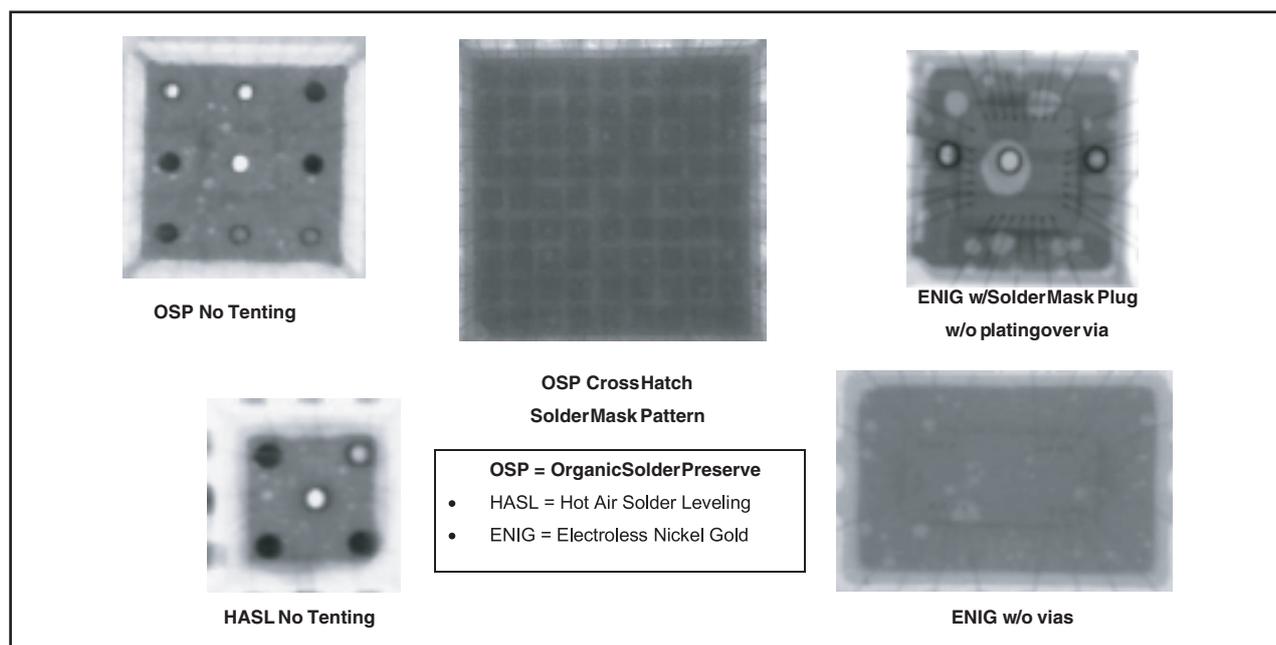


図 6. X線画像 (参考)

3.5 半田マスク

この節の冒頭で述べたように、非半田マスク定義パッド(NSMD)は、安定した半田接合形状が得られるという点で、半田マスク定義(SMD)より推奨します。半田マスクは個々のリード・フィンガーで、ピッチが0.65mm以上のものに対して可能です。

半田マスクの開口部については、基板加工部門(会社)に確認してください。ただし、一般的には、NSMDの開口部はリード・フィンガー・パッド・サイズよりも0.1mm～0.14mm大きくなります。0.5mmのリード・ピッチに対しては、各側のすべてのパッドの周囲にクリアランスが0.05mm以下の設計を推奨します。要求される公差については、基板組み立て拠点に確認してください。

コーナー部の半田マスクを最大とする為に、各列の内側コーナーを丸める必要があります(図7を参照)。これにより、PCBフットプリント設計のコーナーに十分な半田マスクが確保され、金属部分が0.2mmのエア・ギャップを越えて伸びるのを防ぐことができます。さらに、一部のQFNデバイスでは、デバイスの下に露出した金属の1ピンマークがありますが、この領域にビアが存在すると、ビアと短絡する可能性があります。したがって、TIではすべてのQFN設計で、1ピンの側に配線およびビアの禁止領域を設けてこのリスクを回避し、異なるサプライヤを選択する際の柔軟性を高めています(図7を参照)。

3.6 表面仕上げ

一般的に利用できる表面仕上げには、さまざまなものがあります。適切な表面仕上げを選択する際に重要な要素は、ランド・パッドが均一にコーティングされることです。表面のめっきが不規則、半田ペーストの厚さが不均一、または

半田めっきの表面が盛り上がっていたりすると、表面実装全体の歩留まりを低下させます。銅地金にOSP(organic solder preserve; プリフラックス)コーティング、無電解ニッケル/浸漬金、またはニッケル/金の電気めっきで仕上げを行った場合には、適切なランド・パッド表面が得られています。処理が不均一となった表面仕上げの1つに、“ドライ・フィルム・プロセス”と呼ばれるものがあります。これは、ドライフィルムを除去する際に銅に切り込みが生じることで、リフロー・プロセス中に側壁の濡れが阻害されることが原因です。

OSPと比較して、めっきには次のような利点があります。

- 保管期間が長い
- 半田プロセスにさらされない銅ビアやその他の部分が恒久的に保護される
- 汚れに強い

これらの違いがあっても、OSPは業界では堅牢な特性を示しています。まとめると、QFN/SONの半田付けに対する組み立てプロセス管理は、平坦で均一な取り付け表面に依存します。平坦で均一な表面を実現することで、半田ペースト印刷の均一性制御が向上し、全体に堅牢なプロセスが得られます。

3.7 基板レイアウトに関する考慮事項

市場では、それぞれに厚さの異なる各種のQFNパッケージが販売されています。基板設計のレイアウト時には、より薄いタイプのQFNパッケージの取り付け位置を注意深く検討し、製造中に過剰にたわむような領域を避ける必要があります。基板が過剰に曲げられると、パッケージの損傷につながる可能性があるため、組み立てフローではそのような状況を避ける必要があります。

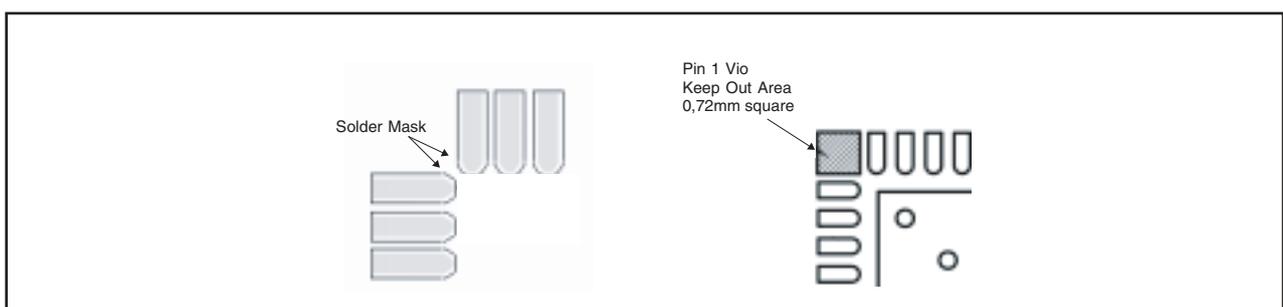


図7. 基板/PCBの半田マスクおよび禁止領域の例

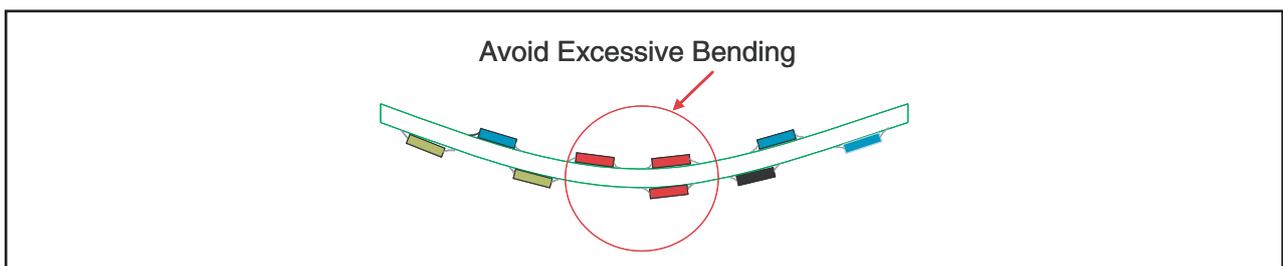


図8. 過剰な折り曲げを避ける

4. 半田ペーストのスクリーン印刷プロセス

4.1 半田ペースト

ペースト印刷の品質は、高い歩留まりの組み立てを実現する上で重要な要素の1つです。ペーストは、信頼性が高く再現性の良い組み立てプロセスのために必要なフラックスと半田合金を含む基材です。QFN/SONの実装では、残留物の少ない無洗浄半田 (SN63/Pb37またはSAC合金) ペーストが一般に使用されますが、残留物を基板から適切に除去できる場合には、水溶性フラックスも使用可能です。通常は半田ペーストの選択により、プロファイルおよびリフローパラメータが決定されます。ほとんどの半田メーカーは、製品の推奨温度プロファイルを提供しているため、製造前にそれらを参照しなければなりません。半田接合部のボイドを最小限に抑える特別なSMD用の半田ペーストも販売されています。CSPやQFNのような高さの低いデバイスを使用する場合は、デバイスの下側からクリーニングできる場合を除き、強力すぎる半田フラックスの使用は推奨しません。TIでは、半田ペースト・メーカーの推奨温度プロファイルを使用して、最も熱に敏感な部品に対するMSL (耐湿性レベル) ガイドライン内でフラックスの活性を最適化することを推奨します。MSL分類の詳細については、J-STD-033を参照してください。

4.2 半田ステンシル

安定した半田接合の形成は必須です。QFN/SONにおける大きな露出したパッドと小さなリード・フィンガーとの差により、均一なスタンドオフ高さを得ることが難しいことがあります。そのために、ステンシル設計には慎重な考慮が必要となります。

ステンシルの厚さは、ステンシルの開口部形状とともに、デバイスのランド・パターンに塗布する半田ペーストの正確な量を決定します。均一なリフロー半田処理のためには、ステンシルの配置精度および半田塗布量の安定性が重要です。

ステンシルは通常、ニッケル電鍍またはステンレス鋼で作られますが、ニッケル電鍍ステンシルの方がレーザー切断ステンレス鋼ステンシルよりも側壁がスムーズになります。開口部は一般に台形であり、これは半田ペーストの離れ具合を均一にし、汚れを抑えるのに役立ちます (図9を参照)。

QFN/SONリード・フィンガー部の半田接合の厚さは標準で0.050mm~0.075mmであり、これは中央のサーマル・パッド領域に印刷される半田の量に直接関係します。製造時に使用されるステンシルの厚さは、0.100mm~0.150mm (0.004~0.006インチ) の範囲で変動しますが、0.5mmピッチのデバイスには標準で0.125mmのステンシル設計が使用されます。ステンシルの実際の厚さは、PCB上の他の表面実装デバイス、および使用される最小開口部の面積と縦横比に依存します。

スクイージは、硬度95以上の物 (ステンレス鋼など) を使用します。ブレード角および速度は、ペーストが均一に付着するよう微調整する必要があります。部品を配置する前に、印刷された半田ペーストを検査することを推奨します。プロセスの下流で高いリフロー歩留まりを得るためには、半田塗布の再現性が最も重要な要素です。目安として、QFN/SON部品に対しては厚さ0.125mm (0.005インチ) のステンシルを推奨します。IPC-7525には、ステンシル設計時に考慮する必要があるパラメータの概要が示されています。

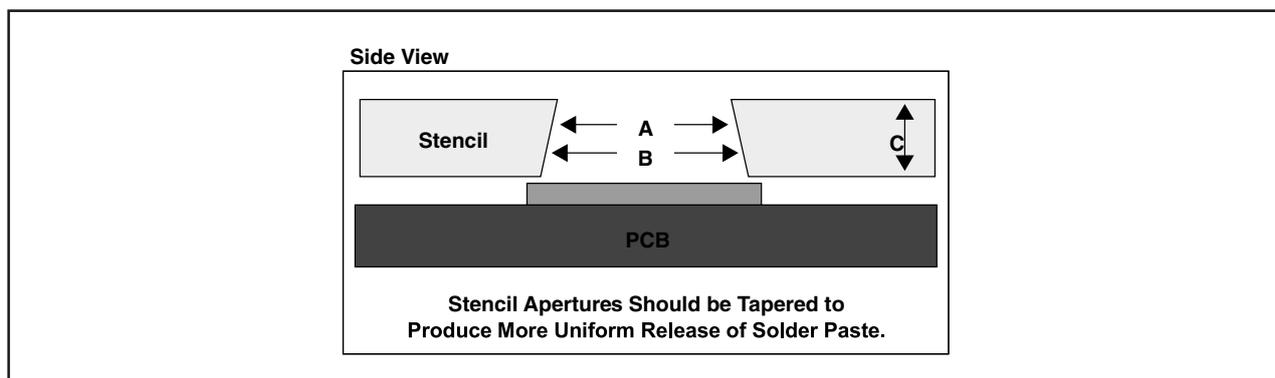


図 9. 半田ステンシルの断面図

4.3 リード・フィンガー・ステンシルの設計

ステンシルの開口部は一般に、PCB/基板のパッド・サイズと一致するように（つまり、1:1の比で）設計されます（注：1:1は、中央のサーマル・パッドではなく、周囲のリード・フィンガーに対して推奨します。露出パッドについては、4.4節を参照してください）。0.5mm以下のファインピッチのQFN/SONデバイスでは、QFNの下部での短絡を避けるために、ステンシル開口部を20%小さくする必要がありますでしょう。その際、面積比や縦横比が基準を超えないよう特別な注意が必要です。この開口部の縮小は、SMT装置の配置精度が十分でなく、半田ペーストの過剰なはみ出しによって短絡につながるような場合に、推奨されます。0.4mmピッチの部品については、半田ペーストの印刷を容易にしパッド間に0.2mmのギャップを確保するため、0.2mmのパッド幅を推奨します。

リード・フィンガー・ステンシルの寸法は、特定のQFN/SONリード・フィンガー寸法に依存します。例えば、0.85mm × 0.28mm幅のパッドを持つ0.5mmピッチのデバイスでは、開口部0.23mm × 0.8mm、厚さ0.125mmのステンシルとする事により、IPC-7525に記載された適切な印刷量および面積比の要求条件を実現します（図10を参照）。基板のランド・パターンを最小化する必要がある場合は、基板の設計前に、ステンシルのアスペクト比と面積比を検査する必要があります。

ステンシルの面積比は、印刷時のペースト離れを良くするために重要です。面積比が0.66未満であるような非常に小さな開口部の場合、ステンシルはニッケル電鍍である事が必要です。この種類のステンシルは、レーザーによって形成されるステンシルよりも、ペースト離れの特性に優れています。実験により、ニッケル電鍍ステンシルでは、最小0.57までの面積比で印刷できることが示されています。厳しい面積比で開口部を設計する場合には、ステンシル・メーカーに推奨事項を確認してください。

アスペクト比は、ステンシルの製造過程に関係してきます。ステンシル・メーカーでは、開口部の比（図10を参照）を1.5より大きくすることを求めています（IPC-7525を参照）。

面積比が大きいほど、半田ペーストの離れが良くなるのに加え、ペーストが付着する量も多くなります。ステンシルの厚さは、面積比に逆比例します。したがって、ステンシルが薄いほど、面積比は大きくなり、最終的に半田ペーストの離れ具合が確実にになります。（IPC-7525を参照）

4.4 露出したパッドのステンシル設計

QFN/SONパッケージは、パッケージ下側の露出したダイ取り付けパッドにより、熱的および電気的な効率が高くなっています。この露出したダイパッドは、PCBまたはマザーボード基板に半田付けする必要があります。

露出したダイパッドの接合部では、ボイドを最小限に抑える事が良い結果を生みます。完全になくすことは難しいですが、露出したパッドのステンシルの設計は重要です。ここで提示したステンシル設計では、リフロー時の半田ペーストのガス抜きを良くし、半田付け後の厚さも制御できます。一般には、半田ペーストはパッド面積の約50%~70%をカバーします（図11を参照）。露出パッドに対して半田マスクの開口部を1:1で設計すると、金属の量が過剰になってパッケージが“浮き”、接続不良や他の製造不良につながります。また、サーマル・パッド半田接合部でのリフロー後のボイド量は、高電力アプリケーションでは50%を超えない事が必要です（X線で検査）。JEDEC High-K基板では、熱特性のメリットが低下する分岐点が25%とされていますが、TIでは、50%を制限とする事を期待しています（JESD51-7を参照）。

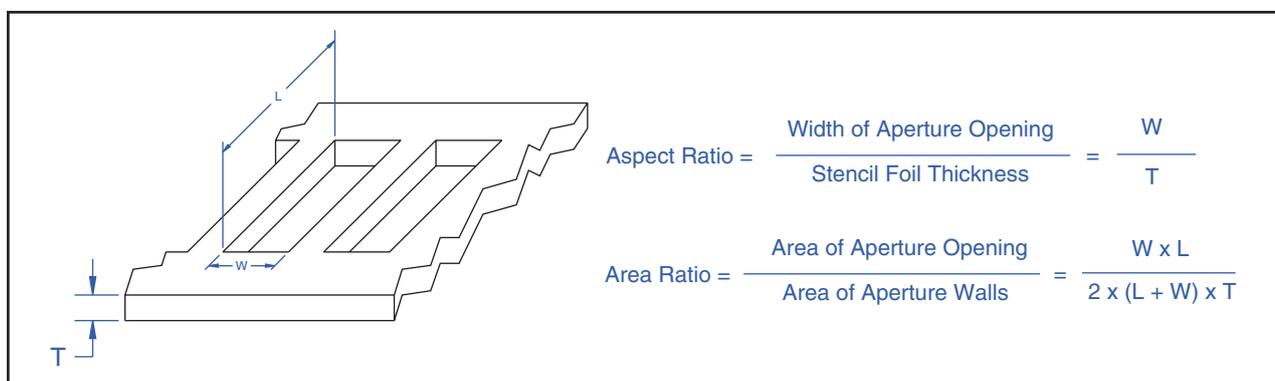


図 10. アスペクト比と面積比

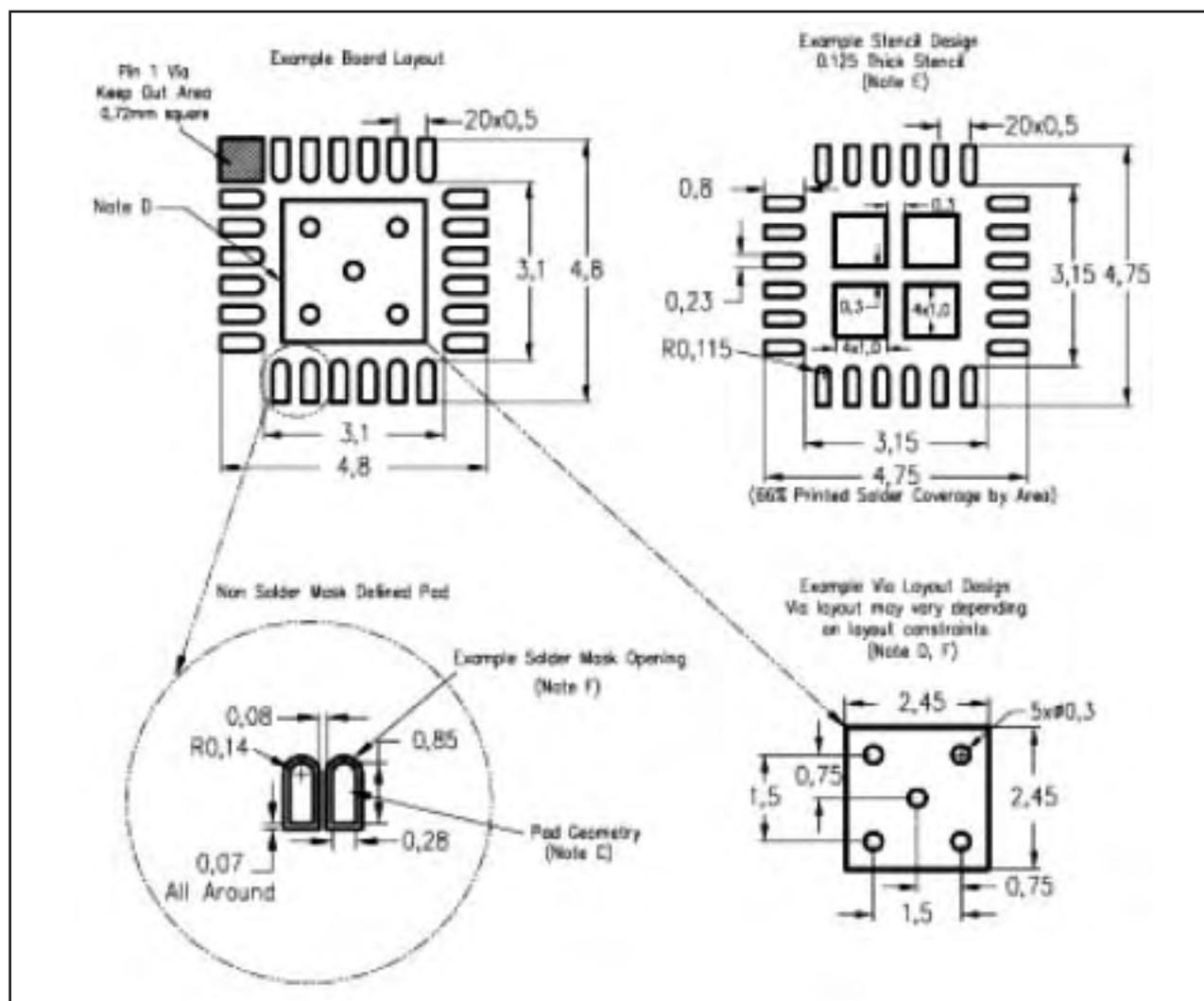


図 11. ランド・パターンと露出パッド・ステンシル設計の例

5. パッケージの基板への アセンブリ・プロセス

5.1 配置と位置合わせ

ピック・アンド・プレースの精度が、パッケージの配置および回転(θ)位置合わせの精度を決定します。これは、装置/プロセスに依存します。わずかな位置ずれ(パッド中心から50%未満)であれば、リフロー中に自己修正されます(図12を参照)。

大きく位置ずれしたパッケージ(パッド中心から50%以上)は、リフロー前に取り外す必要があります。そのままリフローにかけると、半田ブリッジによって短絡が生じる可能性があります。マシン・ビジョン(画像認識)を使用したパッケージの位置合わせには、2つの一般的な方法があります。

- パッケージ・シルエット(“バック・ライティング”とも呼ばれます)。このビジョン・システムは、パッケージの外形で配置を確認します。
- リード・フレーム認識(“フロント・ライティング”とも呼ばれます)。一部のビジョン・システムでは、リード・フレーム・パターンを直接画像認識ができます。

QFN/SONの配置では、どちらの方法も使用できます。フロント・ライティング認識による位置合わせが一般にはより正確ですが、ピック・アンド・プレース・マシンに求められるビジョン処理がより複雑になるため、時間がかかります。

パッケージ・シルエット法では、ピック・アンド・プレース・システムが高速に動作できますが、一般には精度が低くなります。どちらの方法も使用可能であり、主要なピック・アンド・プレース装置ベンダーや契約組み立て業者などによって、十分使用可能なことがデモンストレーションされています。

実装の加圧力としては1.5Nを推奨しますが、これは可能な限り小さくする必要があります。加圧力を選択した後は、QFNの4辺すべてを検査して、各辺が半田ペーストに乗っていることを確認します。過度の圧力をかけると、デバイス下部から半田が押し出されることで短絡の原因となり、最悪の場合はパッケージにひびが入る場合もあります。より薄い

QFNパッケージの場合は、位置に関して慎重な配慮が必要です。基板が過度に曲げられると、パッケージの損傷につながる可能性があるため、アセンブリ工程ではその様な状況を避ける必要があります。

5.2 半田リフロー

QFN/SONデバイスのリフロー時には、特別に必要な要求はありません。他のすべてのSMT部品と同様に、すべての新規基板設計で温度プロファイルをチェックすることが重要です。また、基板上に複数のパッケージがある場合は、基板上の異なる複数の位置で温度プロファイルをチェックする必要があります。デバイスの温度は、周囲の部品、基板上での位置、およびパッケージ密度によって変動します。

QFN/SONのセルフ・アライメント効果を最大限に活かすため、半田ペーストに対して指定された最大リフロー温度を超えないことを推奨します。PCBの温度上昇の目安としては4°C/秒を超えないようにします。

リフロー・プロファイルのガイドライン(図13を参照)は、実際の半田パッドとPCBランド・パッド間の半田接合部の温度に基づいています。温度の監視に使用されるシステム内の熱電対の位置の関係で、半田接合部の実際の温度は、リフロー/リワーク・システム内の温度設定とは異なる事がよくあります。

実際に使用されるリフロー/リワーク・システムは、メーカーおよびモデルによって異なります。したがって、実際の半田接合位置に熱電対を使用して、システム固有のプロファイルを確立する必要があります。

TIでは、JEDEC JSTD-020に従った3つのリフロー動作に対して、QFN/SONをテストし、適合することを確認しています。このテストでは、PCBの片面毎に1回のリフロー動作と必要に応じて1回のリワーク作業を実行できます。

TIでは、半田ペースト・メーカーの温度プロファイルを使用して、最も熱に敏感な部品に対するMSLガイドライン内でフラックスの活性を最適化することを推奨します。MSL分類の詳細については、J-STD-033を参照してください。

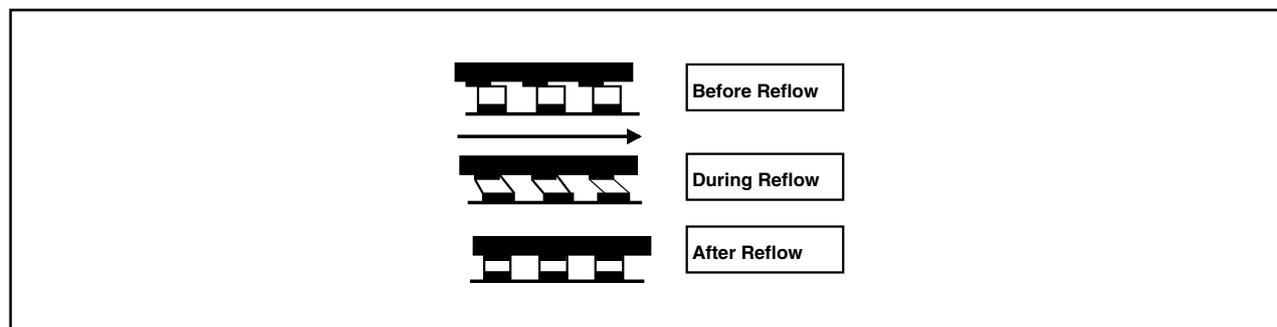


図 12. リフロー時のパッケージのセルフ・アライメント

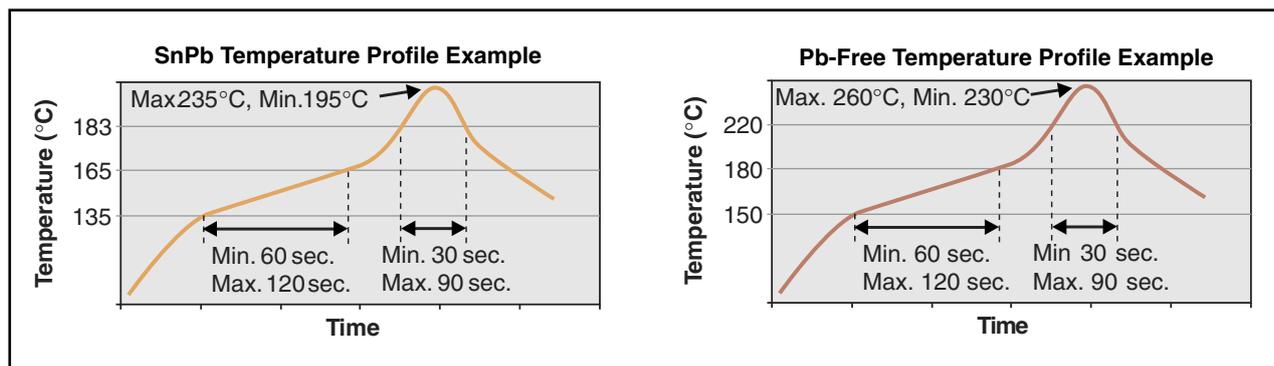


図 13. QFN/SONのリフロー・プロファイル例(有鉛および鉛フリー)

5.3 PCBのクリーニング

残渣の少ない無洗浄半田ペーストを使用する場合、PCBのクリーニングは通常不要です。フロン(CFC)を含む材料の使用中止により、ほとんどの企業では、無洗浄または水溶性フラックスに基づくシステムに移行しています。無洗浄フラックスおよび無洗浄半田は、基板に残った残渣が腐食という形で引き起こす有害な影響を最小限に抑えるように開発されています。さまざまな種類の無洗浄半田ペーストが提供されているため、アプリケーション固有の評価を実施して、何らかの残渣がアセンブリに害を及ぼさないかを確認する必要があります。実施された試験および推奨使用条件について、半田ペーストの供給元に確認してください。水溶性フラックスのクリーニング・プロセスは、QFNデバイスの下部のクリーニングに特に注意しながら評価する必要があります。TIの関知しない範囲で市場にはさまざまなクリーニング媒体が販売されているため、各ユーザーは、クリーニングを行う前に、それぞれのサプライヤと材料間の相互作用について検討を行ってください。クリーニングに加えて、腐食などの潜在的な問題を避けるため、基板を乾燥させて洗浄剤の残渣を除去することも考慮する必要があります。

5.4 検査

PCB上のQFN/SONの検査は、通常、透過型のX線装置を使用して実行されます。

ほとんどの場合、100%の検査は行われません。一般に、X線検査は、プロセス・パラメータの確立に使用され、その

後実際の製造装置やプロセスの監視に使用されます。透過型X線では、ブリッジ、短絡、開放、および半田ボイドを検出できます。X線検査装置にはさまざまな種類のもが存在し、機能もそれぞれ異なります。X線検査システムの機能は、手動から自動光学検査(AOI)までの範囲に及びます。また、1次元の検査機能または多次元の検査機能に対応するシステムがあります。

このアプリケーション・レポートの「半田リフロー」の節で説明したように、QFN/SONは、半田リフロー・プロセス中に表面張力を利用してランド・パッドへのセルフ・アライメントが行われます。その結果、QFN/SONの位置が大きくなることは非常にまれです。位置ずれが起こった場合は、パッド全体がずれている可能性があります。これにより、リフロー後におおまかな目視位置検査を行うことが可能です。PCB上の基準点マークは、PCBの目視検査に役立ち、リワーク時にデバイスを手動で配置する際にも便利です。

外部のフィレット形成は、フラックスの活性、半田の量、全体のスタンドオフ高さなど、製造上の各種要素によって変化します。TIで関知しない範囲の要因により、組み立て中のパッケージ側面の半田フィレット高さの一貫性を保証することはできません。IPC-A610Dでは、側面の終端がめっきされないため、側面フィレットを必要としていません。デバイスの側面で濡れ性が低下するように見える場合がありますが、下面の半田接合には影響ありません(図14を参照)。

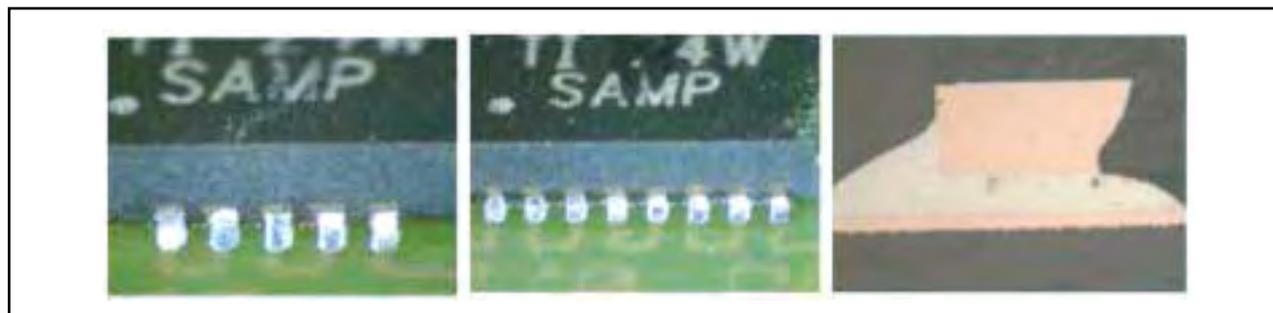


図 14. 標準的なフィレット形成の例

6. 半田リワークのガイドライン (温風加熱および手動)

リワーク装置は、チップ・スケール・パッケージに対応できるように急速に進化してきました。多くのメーカーでは、1台のリワーク・ステーションを使用して、部品の除去、実装場所の補修、半田ペースト/フラックスの塗布、位置合わせ、部品搭載、リフローといった複数のリワーク手順を実行しています。位置合わせ/搭載だけでなく、個々のデバイスのリフロー・プロファイルの設定と保存など、他の領域についても、ビーム分割イメージングの進歩により、リワーク・プロセスが大幅に単純化されました。

QFN/SONでは小型の製品により多くの機能を搭載可能である一方、リワーク・プロセス中に隣接する部品を熱的に分離することが懸念の1つとなっています。一部のメーカーでは、この問題に対処するため、温風ノズルを設計し、リワーク部品の周囲に隔離領域を保持することで、リフロー・プロセス中に隣接部品を熱的に分離しています。

OEMメーカーでは、リワーク・プロセス中に半田ペーストを塗布するかフラックスのみを塗布するかに関して、それぞれ異なる条件を要求しています。半田ペーストを必要とするユーザー向けに、マイクロステンシルおよびマイクロスクイージが開発されています。これらのマイクロステンシルは、部品の配置時と同じビーム分割イメージングを使用して位置決めされます。マイクロスクイージを使用すると、マイクロステンシル全体に半田ペーストを単純かつ均一に広げることができます。配置の前にデバイスに半田をスクリーン印刷する手法については、6.3節で概説します。

6.1 デバイスの取り外し

基板またはデバイスの剥離のリスクを低減するため、リワークの前に基板をベークすることを強く推奨します。デバイスの取り外しは、リワーク・プロセスの中で最も簡単な作業です。温度プロファイルを最適化したら、プロセス・パラメータを使用してデバイスを取り外します。

このプロセス中に使用されるガス・ノズルは、デバイスを取り囲み、基板でシールします。温風によってQFN/SONを上側から加熱し、余分な熱は上方に放散され、隣接する部品

から隔離されます。ノズルのアンチクラッシュ機能により、QFN/SONに対して上側から過剰な力が加わるのを防いでいます。反りを防ぐために、基板下のヒーターによって、アセンブリ全体を下側からも加熱します。パッケージの加熱前に基板を特定の温度まで事前に加熱しておくことも、手順の繰り返す場合に役立ちます。リフロー・プロセスが完了すると、ノズルの真空カップが自動的に動作し、パッケージがパッドからゆっくりと引き上げられます。ノズルの真空カップは、何らかの理由でパッケージが完全にリフローされていない場合には外れるように設計されています。これにより、パッドを引き上げてしまう可能性を防いでいます。QFN/SONの取り外し時には、フラックスを塗布することを推奨します。

表3に、1.4mm厚0.056インチのFR4基板に取り付けられたQFNパッケージを取り外す場合の一般的なガイドラインを示します。基板の厚さおよび使用する装置に応じて、加熱プロファイルを変更することを推奨します。デバイスは、MSLラベルに記載されたピーク温度を超えてはなりません。パッケージ剥離のリスクを低減するため、リワークの前にパッケージおよび基板をベークする必要があります。

6.2 実装場所の補修

QFN/SONを取り外した後は、基板上的パッドに残っている残留半田を除去する必要があります。QFN/SONのPCB上の実装場所は、パッド・サイズが極めて小さいため、非常に脆弱になっています。パッドまたは半田マスクの損傷を防ぐため、実装場所の補修プロセスは非常に慎重に行う必要があります。デバイスの取り外し後、実装場所にはフラックスが塗布されます。小さな平たいブレードを装着した、温度制御された半田ごてを使用して、フラックスに事前に浸しておいた編み紐をPCBのパッド上にそっと当てます。

残留フラックスは、アルコールと毛羽のない綿棒を使用して実装場所から除去します。その後、交換プロセスの前に、実装場所を検査します。取り外したデバイスは再利用しないことに注意してください。取り外したデバイスに付着している半田によって、平坦度の問題が生じ、半田の量が不均一になります。デバイスの周辺リード上で補修を行った場合も、予測不能な損傷につながる可能性があります。

1. デバイスにフラックス・ペーストを塗布します。
2. 取り外すデバイス上にノズルを配置します。
3. ノズルをデバイス上0.050インチに保持します。バキューム・チップを動かしすぎないように注意してください。この距離を測定する際にデバイスまたはバキューム・チップを損傷する可能性があります。
4. 基板を90℃に事前加熱し、ノズルは20%のエアフロー、125℃でウォームアップします。
5. 浸漬ステージ -20%のエアフロー、225℃、90秒
6. 温度上昇ステージ -20%のエアフロー、335℃、30秒
7. リフロー・ステージ -25%のエアフロー、370℃、65秒
8. リフロー・サイクルの最後にバキュームをオンにし、バキューム・ノズルを下げて、デバイスを取り外します。
9. 冷却ステージ -40%のエアフロー、25℃、50秒
10. バキュームをオフにし、ノズルからデバイスを取り外します。
11. 金属製のピンセットを使用したり、粗雑に扱ったりすると、デバイスが損傷し、解析不可能になる場合があります。
12. 取り外したデバイスは再利用しないでください。

表3. 鉛フリー半田を使用したデバイスの取り外し

6.3 デバイスの交換とリフロー

交換の前の最初のステップは、基板または直接デバイス上に半田ペーストを塗布することです。アプリケーションによっては、基板密度やリワーク場所へのアクセスしやすさなどにより、この2つの方法のいずれかが有利な場合もあり、これはケース・バイ・ケースで評価が必要になります。どちらの方法でもミニ・ステンシルを使用する必要があります。以降の図では、デバイス上に直接半田をスクリーン印刷する場合に必要な手順を示しています。図15では、Photo Stencil™製の治具を使用してデバイスに半田ペーストを塗布しています。

軽量のQFN/SONをプリント基板に適切に搭載するため、部品挿入ツールを使用しています。また、この挿入ツールにより、デバイスを手で扱う必要がなくなり、デバイスのパッドに余計な皮脂などが付着するのを防ぐことができます。

位置合わせに使用される光学システムは、ビーム分割用プリズムと、検査用顕微鏡、またはズーム・レンズを付けたビデオ・カメラから構成されます。この光学システムにより、

オペレータは、QFN/SONの裏側の拡大画像を、対応するPCBランド・パターンに重ね合わせて見ることができます。

QFN/SONの位置合わせおよび配置は、0.1mm以内の精度で行われる必要があります。QFN/SONが正しく位置合わせされると、X-Yテーブルがロックされ、それ以上動かないようになります。ノズル(図16)が基板に軽く接触するまで下げられます。ノズルの真空が自動的にオフになり、サーマル・リフロー・サイクルが開始されます。PCベースのソフトウェアにより、反復可能な結果を得るのに必要なプロセス制御が行われます。冷却ステージが完了すると、ノズルが上昇し、基板が検査のために取り外されます。

図15に、0.056インチのFR4基板に取り付けられたQFNパッケージを取り外す場合の一般的なガイドラインを示します。基板の厚さおよび使用する装置に応じて、加熱プロファイルを変更することを推奨します。デバイスは、MSLラベルに記載されたピーク温度を超えてはなりません。剥離のリスクを低減するため、リワークの前にデバイスおよび基板をベーキングする必要があります。



図 15. ミニ・ステンシルの例



図 16. 温風ノズルの例

1. 図18に示されるように、ミニ・スクリーン印刷ツールを使用して、デバイスまたは基板に半田ペーストを塗布します。
2. パッドに対してデバイスの位置を合わせます。
3. デバイスを基板に配置します。配置中はバキューム・チップを動かすすぎないように注意してください。デバイスまたはバキューム・チップを損傷する可能性があります。
4. ノズルを0.050インチ上昇させます。
5. 基板を90℃に事前加熱し、ノズルは20%のエアフロー、125℃でウォームアップします。
6. 浸漬ステージ-20%のエアフロー、225℃、90秒
7. 温度上昇ステージ-20%のエアフロー、335℃、30秒
8. リフロー・ステージ-25%のエアフロー、370℃、65秒
9. 冷却ステージ-40%のエアフロー、25℃、50秒

表 4. 鉛フリー半田を使用したデバイスの交換

6.4 手動リワークに関する考慮事項

手動でのタッチアップが必要な場合は、基板またはデバイスの剥離のリスクを低減するため、リワークの前に基板および交換するデバイスをベーキングすることを強く推奨します。また、温度のオーバーシュートを避けるために、プレヒーター（図17を参照）を使用することも強く推奨します。プレヒーターを使用することで、半田ごてのこて先サイズを小さくでき、温度のオーバーシュートの可能性が低くなるため、手動半田ごてプロセスがより確実になります。

IPC7711では、最初に可能な最低のこて先温度を使用することを推奨しています。また、最小のこて先サイズを使用することも推奨されます。それにより、温度のオーバーシュートが軽減され、基板またはデバイスが剥離するリス

クも低減できます。

半田ごてが周辺リードに接触すると、損傷が起こる可能性があります。QFNデバイスの側面に圧力がかかります。半田ごてで手動のリワークを行う際には、QFNデバイスの側面に触れるのを避けてください（図18を参照）。手動の半田付けを行う場合、半田ごてのこて先は、デバイスの側面に触れずに、基板上のパッドにのみ接触する必要があります。一般には、過剰な力がかかるリスクがないことから、手動の半田付けよりも、温度制御された温風加熱による補修を推奨します。パッケージ上で測定される最大リワーク温度は、出荷ラベルに記載されたMSL定格を超えないようにしてください。MSLラベルの例については、図2を参照してください。

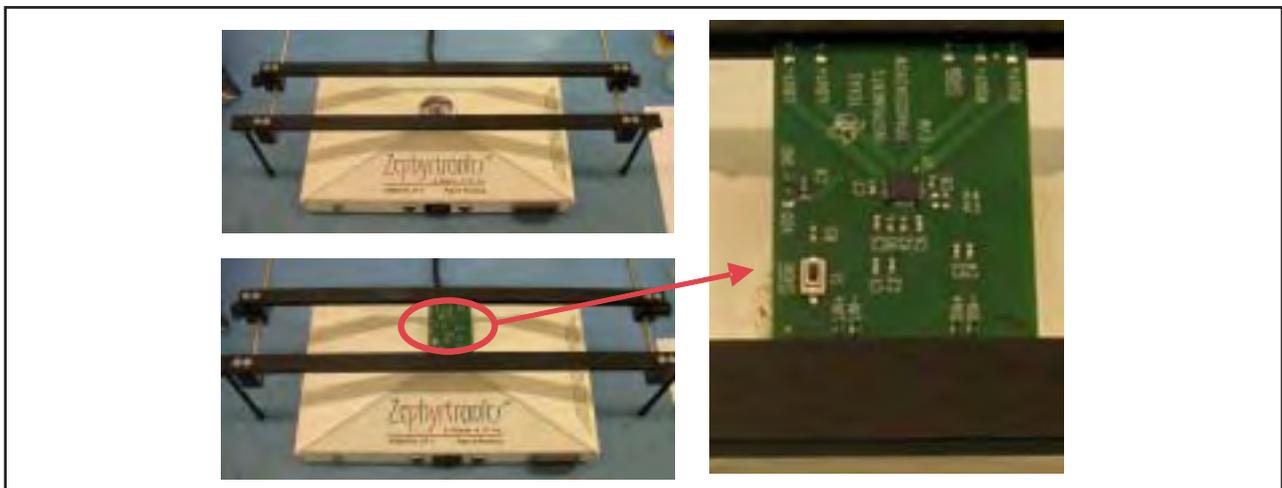


図 17. プレヒーター



図 18. 手動リワークによる損傷

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上