

UCC28070 300WインターリーブPFC プリレギュレータの設計レビュー

Michael O'Loughlin

PMP - 電源制御製品

高電力アプリケーションでライン電力をフルに利用しながら、ライン電流の高調波を低減するためには、一般にPFCプリレギュレータが必要となります。このような高電力アプリケーションでは、PFCステージをインターリーブ構成とすることで、インダクタのサイズを小さくし、入出力コンデンサのリップル電流を低減できます。その結果、全体のインダクタサイズおよびフィルタサイズが小さくなり、コンバータ全体の電力密度が増加します。これは、イン

ターリーブされた2個のブースト・コンバータへの電力の分配と、インターリーブによるインダクタ・リップル電流の相殺によって実現されます(参考資料[5])。このアプリケーション・ノートでは、300Wの2相インターリーブPFC(電力係数補正)プリレギュレータの設計について考察します。このパワー・コンバータは、UCC28070インターリーブPFCコントローラを使用してPFCを実現します(参考資料[7])。

1. 設計目標

この設計の仕様は、中電力液晶テレビの電力要件に基づいて選択されています。

| パラメータ | | MIN | TYP | MAX | 単位 |
|-----------|--------------|-------------------------|-----|--------------------------|-----|
| V_{IN} | RMS入力電圧 | 85 (V_{IN_MIN}) | | 265 (V_{IN_MAX}) | V |
| V_{OUT} | 出力電圧 | | 390 | | |
| | ライン周波数 | 47 Hz (f_{LINE}) | | 63 | Hz |
| PF | 最大負荷での電力係数 | 0.90 | | | |
| P_{OUT} | 出力電力 | | | 300 | W |
| η | 全負荷効率 | 90% | | | |
| f_s | 各相のスイッチング周波数 | 200 | | | kHz |

表 1. 設計仕様

3. インダクタの選択

インターリーブPFCブースト・プリレギュレータの利点の1つは、コンバータの入力から見たインダクタ・リップル電流の低減です。以下の式および図2に、2相インターリーブPFCにおける入力リップル電流 (ΔI_{IN}) と個々のインダクタ・リップル電流 (ΔI_{L1}) の比を、デューティ・サイクル (D) の関数として示します。このインダクタ・リップル電流の相殺によって、シングルステージ設計の場合よりも大きなインダクタ・リップル電流を各インダクタで許容できるようになります。

$$K(D) = \frac{\Delta I_{IN}}{\Delta I_{L1}}$$

$$K(D) = \frac{1-2D}{1-D} \quad (D < 0.5, D = 0.5 \text{ の場合})$$

$$K(D) = \frac{2D-1}{D} \quad (D > 0.5 \text{ の場合})$$

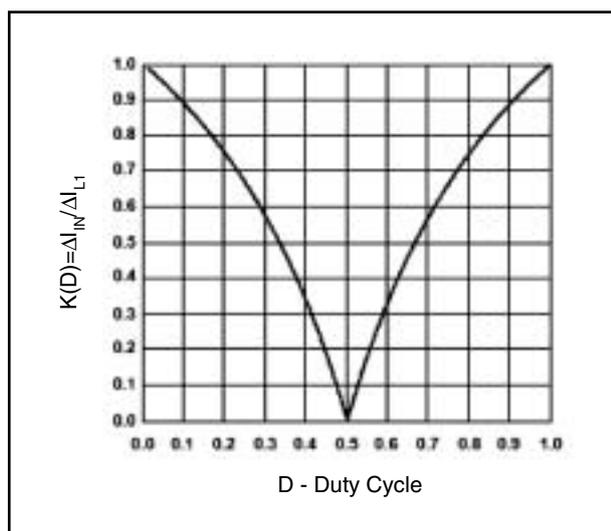


図 2. 入力インダクタ・リップル電流の相殺

ブースト・インダクタ (L1およびL2) は、許容される最大の入力リップル電流に基づいて選択します。ユニバーサルインプットアプリケーション (例えば、RMS入力が85V~265V) では、最大の入力リップル電流が生じるのは“Low”ラインのピーク時であり、この設計では最大入力リップル電流が、“Low”ラインのピーク公称入力電流の30%に設定されています。

以下に示す計算を使用して、L1とL2に適切なインダクタンスを選択します。ここで、変数 D_{PLL} は、“Low”ライン動作のピーク時におけるコンバータのデューティ・サイクルです。変数 $K(D_{PLL})$ は、“Low”ライン動作のピーク時における入力電流とインダクタ・リップル電流の比です。 ΔIL は、コンバータの入力リップル電流要件に基づいた、“Low”ラインのピーク時のブースト・インダクタ・リップル電流です。

$$D_{PLL} = \frac{V_{OUT} - V_{IN_MIN}\sqrt{2}}{V_{OUT}} = \frac{390V - 85V\sqrt{2}}{390V} \approx 0.69$$

$$K(D_{PLL}) = \frac{2 \times 0.69 - 1}{0.69} = 0.55$$

$$\Delta IL = \frac{P_{OUT} \times \sqrt{2} \times 0.3}{V_{IN_MIN} \times \eta \times K(D_{PLL})} = \frac{300W \times \sqrt{2} \times 0.3}{85V \times 0.90 \times 0.55} \approx 3.0A$$

$$L1 = L2 = \frac{V_{IN_MIN} \times \sqrt{2} \times D_{PLL}}{\Delta IL \times f_s} = \frac{85V \times \sqrt{2} \times 0.69}{2.96A \times 200kHz} \approx 140\mu H$$

次の式を使って、合計のインダクタRMS電流 (I_{L1_RMS} および I_{L2_RMS}) を計算できます。

$$I_{L1_RMS} = I_{L2_RMS} = \sqrt{\left[\frac{P_{OUT}}{2 \times V_{IN_MIN} \times \eta} \right]^2 + \left[\frac{1}{\pi} \int_0^\pi \frac{V_{IN_MIN}\sqrt{2}\sin(\theta) \times \frac{V_{OUT} - V_{IN_MIN}\sqrt{2}\sin(\theta)}{V_{OUT}}}{L1 \times f_s \times \sqrt{12}} d\theta \right]^2}$$

$$I_{L1_RMS} = I_{L2_RMS} = \sqrt{\left[\frac{300W}{2 \times 85V \times 0.90} \right]^2 + \left[\frac{1}{\pi} \int_0^\pi \frac{85V\sqrt{2}\sin(\theta) \times \frac{390V - 85V\sqrt{2}\sin(\theta)}{390V}}{140\mu H \times 200kHz \times \sqrt{12}} d\theta \right]^2} \approx 2A$$

この設計では、Cooper Electronic Technologies製の140 μ Hのブースト・インダクタ(製番CTX16-18060)を選択しています。通常動作中、インダクタンスは140 μ H～350 μ Hの範囲でスイングします。

$$L1_{MIN} = L2_{MIN} = 140\mu\text{H}$$

$$L1_{MAX} = L2_{MAX} = 350\mu\text{H}$$

電流ループの補償用に、平均インダクタンスを計算します。これは、アプリケーション・ノートの電流ループ補償の項で使用します。

$$\begin{aligned} L1_{AVG} = L2_{AVG} &= \frac{L1_{MIN} + L1_{MAX}}{2} \\ &= \frac{140\mu\text{H} + 350\mu\text{H}}{2} = 245\mu\text{H} \end{aligned}$$

4. 出力コンデンサの選択

出力コンデンサ(C_{OUT})は、ホールドアップ要件に基づいて選択されます。

$$\begin{aligned} C_{OUT} &\geq \frac{\frac{2 \times P_{OUT}}{f_{LINE}}}{V_{OUT}^2 - (V_{OUT} \times 0.75)^2} \\ &= \frac{\frac{2 \times 300\text{W}}{47\text{Hz}}}{(390\text{V})^2 - (292.5\text{V})^2} \approx 192\mu\text{F} \end{aligned}$$

出力コンデンサには、2個の100 μ Fコンデンサを並列で使用しています。

$$C_{OUT} = 200\mu\text{F}$$

このサイズのコンデンサでは、出力ピーク・ツー・ピーク電圧リップル(V_{RIPPLE})が次のようになります。

$$\begin{aligned} V_{RIPPLE} &= \frac{2 \times P_{OUT}}{\eta} \frac{1}{V_{OUT} \times 2\pi \times 2f_{LINE} \times C_{OUT}} \\ &= \frac{\frac{2 \times 300\text{W}}{0.90}}{390\text{V} \times 2\pi \times 2 \times 47\text{Hz} \times 200\mu\text{F}} \approx 14.5\text{V} \end{aligned}$$

ホールドアップ要件に加えて、低周波RMS電流(I_{COUT_LF})と高周波RMS電流(I_{COUT_HF})の両方に耐えられるコンデンサを選択する必要があります。一般に、高電圧電解コンデンサは、低周波(100Hz～120Hz)と高周波の両方のRMS電流定格がデータシートに記載されています。

$$\begin{aligned} I_{COUT_LF} &= \frac{P_{OUT}}{\eta V_{OUT} \sqrt{2}} = \frac{300\text{W}}{0.90 \times 390\text{V} \times \sqrt{2}} \\ &\approx 0.604\text{A} \end{aligned}$$

$$I_{COUT_HF} = \sqrt{\left(\frac{P_{OUT}}{\eta V_{OUT}} \sqrt{\frac{16 \times V_{OUT}}{6\pi \times V_{IN_MIN} \sqrt{2}} - \eta^2} \right)^2 - (I_{OUT_LF})^2}$$

$$I_{COUT_HF} = \sqrt{\left(\frac{300\text{W}}{0.90 \times 390\text{V}} \sqrt{\frac{16 \times 390\text{V}}{6\pi \times 85\text{V} \sqrt{2}} - (0.90)^2} \right)^2 - (0.604)^2} \approx 1.0\text{A}$$

5. パワー半導体の選択 (Q1、Q2、D1、D2)

Q1、Q2、D1、D2の選択は、設計の電力要件に基づきます。アプリケーション・ノート『UCC28528 350-W Two Phase Interleaved PFC Pre-regulator』(SLUA369)では、平均電流モード制御手法を使用したインターリーブPFCプリレギュレータに対するパワー半導体部品の選択方法を説明しています(参考資料[4])。この設計では、電力要件を満足するために、IR製のIRFB11N50A NチャンネルFETがQ1およびQ2に対して選択されています。また、逆方向回復損失を低減するため、CREE製のSiCダイオードCSD10060Gを選択しています。

ブースト・ダイオード(D1、D2)およびFET(Q1、Q2)のピーク電流(I_{PEAK})の計算:

係数1.2は、設計マージンを増やすために追加されています。

$$\begin{aligned} I_{PEAK} &= \left(\frac{P_{OUT} \times \sqrt{2}}{2 \times V_{IN_MIN} \times \eta} + \frac{\Delta I_{L1}}{2} \right) 1.2 \\ &= \left(\frac{300W \times \sqrt{2}}{2 \times 85V \times 0.90} + \frac{2.97A}{2} \right) 1.2 \approx 5.1A \end{aligned}$$

Q1およびQ2のRMS電流(I_{DS})の計算:

$$\begin{aligned} I_{DS} &= \frac{\frac{P_{OUT}}{\eta}}{2 \times V_{IN_MIN} \sqrt{2}} \sqrt{2 - \frac{16 \times V_{IN_MIN} \sqrt{2}}{3 \times \pi \times V_{OUT}}} \\ &= \frac{\frac{300W}{0.90}}{2 \times 85V \sqrt{2}} \sqrt{2 - \frac{16 \times 85V \sqrt{2}}{3 \times \pi \times 390V}} \approx 1.685A \end{aligned}$$

D1およびD2の平均電流(I_D)の計算:

$$I_D = \frac{P_{OUT}}{V_{OUT}} = \frac{300W}{2 \times 390V} \approx 0.39A$$

6. 電流センス・トランスの設定と 選択 (T1、T2、D_{RA}、D_{RB})

電流センス・トランスは、 I_{PEAK} を許容でき、ピーク電流センス信号(I_{RS})が約100mAとなるように選択します。

$$N_{CT} = \frac{N_S}{N_P} \geq \frac{I_{PEAK}}{I_{RS}} = \frac{5.1A}{0.1A} = 51$$

この設計では、巻線比(N_{CT})が50の電流センス・トランスが選択されています。

$$N_{CT} = 50$$

電流センス・トランスの励磁インダクタンス(L_M)は、励磁電流が最大電流センス信号の2%未満となるように選択または設計する必要があります。次の式は、最小の L_M を計算します。ここで、 V_S は電流センス信号の最大電圧です。この設計では、励磁インダクタンスが8.25mHであるCooper Electronic Technologies製の電流センス・トランス(CTX16-18294)が使用されています。

$$\begin{aligned} L_M &= \frac{V_S}{\frac{I_{PEAK}}{N_{CT}} \times 0.02 \times f_s} \times \frac{V_{OUT} - V_{IN_MIN} \sqrt{2}}{V_{OUT}} \\ &= \frac{3.7V}{\frac{5.1A}{50} \times 0.02 \times 200kHz} \times \frac{390V - 85V \sqrt{2}}{390V} \\ &\approx 6.24mH \end{aligned}$$

$$L_M = 8.25 \text{ mH}$$

電流センス抵抗 (R_{SA} および R_{SB})の選択は、ピーク電流制限信号 (V_S)、および電流センス・トランスの2次側のピーク電流に基づきます。軽負荷時のノイズ耐性を高める10% PWMランプを実現するために、電流センス信号に係数0.9が乗算されています。

$$R_{SA} = R_{SB} = \frac{0.9 \times V_S}{\frac{I_{PEAK}}{N_{CT}}} = \frac{0.9 \times 3.7V \times 50}{0.102A} \approx 32.5\Omega$$

設計に対して標準抵抗を選択します。

$$R_S = 33.2\Omega$$

抵抗 R_R は、電流センス・トランスのリセットに使用されます。

$$R_R \geq \frac{R_S \times D_{MAX}}{1 - D_{MAX}} = \frac{33.2\Omega \times 0.97}{1 - 0.97} \approx 1k\Omega$$

電流センス・トランスの整流ダイオード (D_R) は、電流センス・トランスのリセット電圧 (V_R) に耐えられるよう設計する必要があります。

$$V_R = I_{PEAK} \times \frac{N_P}{N_S} \times R_R = \frac{5.1A \times 1k\Omega}{50} \geq 103V$$

非常に軽い負荷でのノイズ耐性を高めるため、電流センス信号にDCオフセットを持つPWMランプを追加すること

を推奨します。電気部品 R_{TA} 、 R_{TB} 、 C_{TA} 、 C_{TB} 、 D_{PA1} 、 D_{PA2} 、 D_{PB1} 、 D_{PB2} がPWMランプを形成し、これはUCC28070のゲート駆動出力によってアクティブまたは非アクティブになります。抵抗 R_{OA} および R_{OB} は、CS抵抗 (R_{SA} および R_{SB})にDCオフセットを追加します。

インダクタ電流が非連続になると、ブースト・インダクタは、ブースト・ステージの寄生容量によってリングングを生じます。このインダクタ電流がCTを経由してリングングするため、誤った電流センス信号が発生します。インダクタ電流が非連続になったときの電流センス信号の状態を次の図に示しています。この設計で非連続時にインダクタのリングングがどの程度になるかによって、実際のインダクタ電流および V_{RSA} は、この図と異なる場合があります。

オフセット (V_{OFF})を適切に設定するには、抵抗 R_{OA} および R_{OB} を調整して、電流センス抵抗にDCオフセットを追加します。このオフセットは、誤った電流センス信号が生じたときに D_{RA} および D_{RB} が導通するのを防ぐために十分高い値となります。これは、インダクタが非連続インダクタ電流で動作しているときに発生し、詳細は前述のとおりです。最初はオフセットを200mVに設定しておき、個々の設計基準や、システムに存在するノイズや寄生要素の大きさに応じて、適宜調整します。

$$V_{OFF} = 0.2V$$

$$R_{OA} = R_{OB} = \frac{(V_{VCC} - V_{OFF}) R_{SA}}{V_{OFF}} \\ = \frac{(13V - 0.2V) \times 33.2}{0.2V} \approx 2.1k\Omega$$

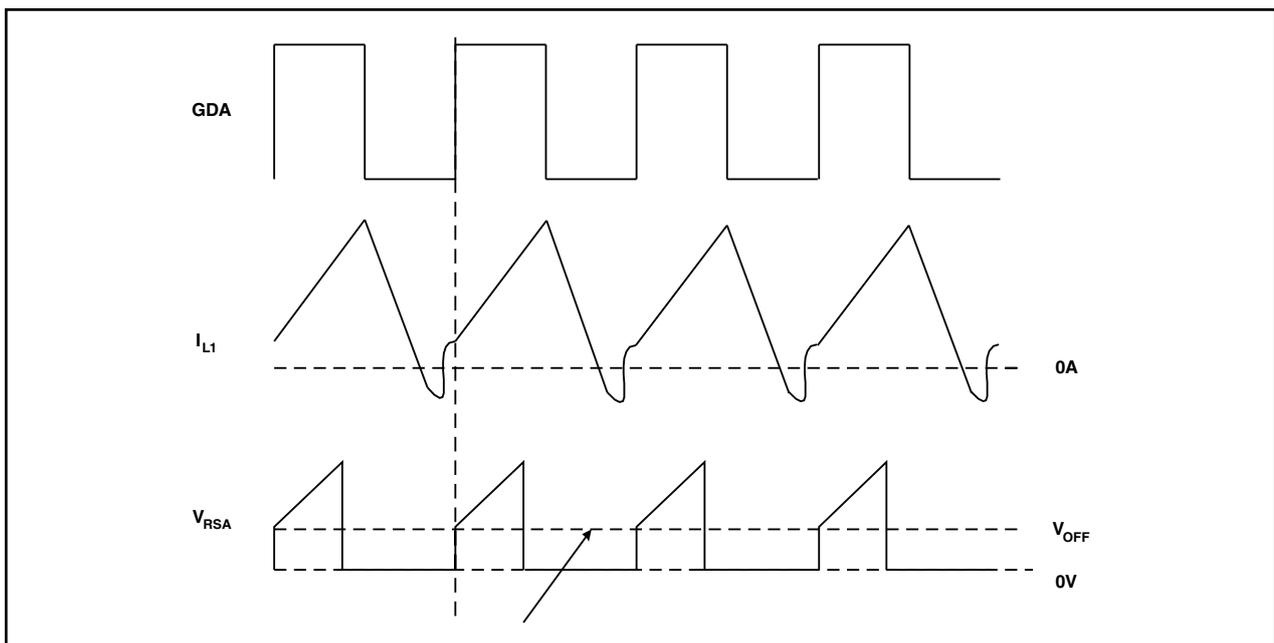


図 3. 誤った電流センス信号

設計に対して標準抵抗を選択します。

$$R_{OA} = 2.05 \text{ k}\Omega$$

$$\begin{aligned} R_{TA} = R_{TB} &= \frac{(V_{VCC} - (V_S \times 0.1 - V_{OFF} + V_{DPA2})) R_{SA}}{V_S \times 0.1 - V_{OFF}} \\ &= \frac{(13V \times (3.7V \times 0.1 - 0.2V) + 0.6V) \times 33.2}{3.7V \times 0.1 - 0.2V} \\ &\approx 2.62 \text{ k}\Omega \end{aligned}$$

設計に対して標準抵抗を選択します。

$$R_{TA} = R_{TB} = 2.49 \text{ k}\Omega$$

$$C_{TA} = C_{TB} = \frac{1}{R_{SA} \times f_S \times 3} \approx 50 \text{ nF}$$

設計に対して標準コンデンサを選択する必要があります。

$$C_{TA} = 47 \text{ nF}$$

7. ピーク電流制限 (RPK1、RPK2) の設定

UCC28070には、調整可能なピーク電流制限コンパレータが搭載され、 R_{PK1} を選択して必要な R_{PK2} を計算することにより設定できます。この設計では、電流センス・トランスのリセット電圧を管理可能に保つために、ピーク電流センス信号(V_S)を3.7Vに設定しています。

$$R_{PK2} = \frac{V_S \times R_{PK1}}{V_{REF} - V_S} = \frac{3.7V \times 3.65 \text{ k}\Omega}{6V - 3.7V} \approx 5.9 \text{ k}\Omega$$

コンバータのタイミングと最大デューティ・サイクルのクランプ

抵抗 R_{RT} および R_{DMX} によって、コンバータのタイミングと最大PWMデューティ・サイクルのクランプを設定します。

$$\begin{aligned} R_{RT} &= \frac{7.5 \times 10^9 \Omega \times \text{Hz}}{f_s} = \frac{7.5 \times 10^9 \Omega \times \text{Hz}}{200 \text{ kHz}} \\ &= 37.5 \text{ k}\Omega \end{aligned}$$

設計に対して標準抵抗を選択します。

$$R_{RT} = 37.4 \text{ k}\Omega$$

抵抗 R_{DMX} は、最大デューティ・サイクルのクランプ(D_{MAX})が0.97になるよう選択します。

$$\begin{aligned} R_{DMX} &= R_{RT} (2 \times D_{MAX} - 1) \\ &= 37.4 \text{ k}\Omega (2 \times 0.97 - 1) = 35 \text{ k}\Omega \end{aligned}$$

設計に対して標準抵抗を選択します。

$$R_{DMX} = 34.8 \text{ k}\Omega$$

8. VOUTのプログラミング

抵抗 R_A は、 V_{SENSE} 入力バイアス電流による誤差が最小になり、PFCがディスエーブルのときの電源ライン上の負荷が最小になるよう選択します。高電圧要件を満足するため、抵抗 R_A は複数の抵抗を直列に接続して構成します。抵抗 R_B の大きさによって、コンバータの出力電圧(V_{OUT})をプログラミングします。

$$R_A = 3 \text{ M}\Omega$$

$$\begin{aligned} R_B &= \frac{\frac{V_{REF}}{2} \times R_A}{V_{OUT} - \frac{V_{REF}}{2}} = \frac{3V \times 3 \text{ M}\Omega}{390V - 3V} \\ &\approx 23.3 \text{ k}\Omega \end{aligned}$$

設計に対して標準抵抗を選択します。

$$R_B = 23.2 \text{ k}\Omega$$

また、出力電圧と V_{SENSE} ピンの間の R_A と R_B で形成される分圧抵抗回路により、過電圧保護スレッシュホールド(V_{OVP})が設定されます。

$$\begin{aligned} V_{OVP} &= 3.18V \frac{R_A + R_B}{R_B} = 3.18V \frac{3 \text{ M}\Omega + 23.2 \text{ k}\Omega}{23.2 \text{ k}\Omega} \\ &\approx 414V \end{aligned}$$

9. VINAC分圧抵抗の設定

UCC28070では、適切な動作のためにライン入力のセンスも必要となります。これには、整流後のライン電圧からUCC28070のVINACピンとの間に分圧抵抗が必要です。単純化のため、UCC28070は V_{SENSE} ピンと同じ分圧抵抗値を使用するよう設計されています。UCC28070コントローラが正しく動作するためには、VINAC分圧抵抗回路での抵抗 R_A と R_B の比が、 V_{SENSE} 分圧抵抗回路と同じになる必要があります。適切な部品配置については、アプリケーション回路図を参照してください。

10. 電圧ループ構成

電圧ループの補償に使用される方法は、Lloyd Dixonによって開発された補償方法に基づいています。Dixonによって書かれたこの補償方法の詳細説明が、『1990 Unitrode Power Supply Design SEM700, High Power Factor Switching Pre-regulator Design Optimization, Topic 7』（参考資料[2]）に記載されています。

コンデンサ C_{PV} の大きさは、低周波リップルを電圧アンプ出力範囲の3%未満にまで減衰するように設定されます。これにより、高い電力係数が得られ、入力電流の高調波歪が低減されます。

電圧アンプのトランスコンダクタンス・アンプ・ゲイン：

$$gm_V = 70 \mu S$$

分圧抵抗回路の帰還ゲイン：

$$H = \frac{V_{VREF}}{V_{OUT}} = \frac{3V}{390V} \approx 0.0077$$

出力インピーダンス (Z_O) は、低周波ブースト・コンデンサの出力リップル (V_{RIPPLE}) を電圧アンプの実効出力範囲 (ΔVAO) の3%未満まで減衰できるように選択します。このインピーダンスは、帰還コンデンサ C_{PV} を適切に選択することで設定されます。

$$\begin{aligned} Z_O &= \frac{\Delta VAO \times 0.03}{V_{RIPPLE} \times H \times gm_V} \\ &= \frac{3.2V \times 0.03}{14.5V \times 0.0077 \times 70\mu S} \approx 12.3k\Omega \end{aligned}$$

$$\begin{aligned} C_{PV} &= \frac{1}{2\pi \times 2 \times f_{LINE} \times Z_O} \\ &= \frac{1}{2\pi \times 2 \times 47Hz \times 12.3k\Omega} \approx 38nF \end{aligned}$$

設計に対して標準コンデンサを選択します。

$$C_{PV} = 150nF$$

電力係数を可能な限り高くするために、電圧ループ・クロスオーバー周波数 (f_{CV}) は次の式に基づいて設定する必要があります。

$$\Delta VAO = 3.2 V$$

$$f_{CV} = \sqrt{H \times gm_V \times \frac{P_{OUT}}{\eta \Delta VAO} \times \frac{1}{V_{OUT}} \times \frac{j \times 2\pi \times C_{OUT}}{2 \times \pi \times C_{PV}}}$$

$$f_{CV} = \sqrt{0.0077 \times 70\mu S \times \frac{300W}{0.90 \times 3.2V} \times \frac{1}{2 \times \pi \times 200\mu F \times 390V} \times \frac{1}{2 \times \pi \times 150nF}} \approx 11Hz$$

次に、電圧補償抵抗 R_{ZV} の大きさを、コンバータの電圧ループ・クロスオーバー周波数に極が配置されるように設定します。

$$\begin{aligned} R_{ZV} &= \frac{1}{2\pi \times f_{CV} \times C_{PV}} = \frac{1}{2\pi \times 10.6Hz \times 150nF} \\ &\approx 96.4k\Omega \end{aligned}$$

設計に対して標準抵抗を選択します。

$$R_{ZV} = 100 k\Omega$$

電圧補償コンデンサ C_{ZV} は、電圧ループのDCゲインを増加させるために使用され、クロスオーバーまでの位相マージンを大きくします。電圧ループに追加されるゼロは、クロスオーバー周波数の1/10に設定する必要があります。

$$\begin{aligned} C_{ZV} &= \frac{1}{2\pi \times \frac{f_{CV}}{10} \times R_{ZV}} = \frac{1}{2\pi \times \frac{11Hz}{10} \times 100k\Omega} \\ &\approx 1.5\mu F \end{aligned}$$

以下の式を使用して、電圧補償回路のゲイン、電圧ループ電源段ゲイン、および電圧ループ・ゲインを見積もることができます。また、これらの式から、ループ安定性をグラフで確認することもできます。

周波数の関数としての電圧補償回路ゲイン ($G_{CV}(f)$)：

$$\begin{aligned} G_{CV}(f) &= \frac{\Delta V_{VAO}}{\Delta V_{OUT}} = H \times gm_V \\ &\times \frac{j \times 2\pi \times f \times R_{ZV} \times C_{ZV} + 1}{(j \times 2\pi \times f \times (C_{ZV} + C_{PV})) \left[\frac{j \times 2\pi \times f \times R_{ZV} \times C_{ZV} \times C_{PV} + 1}{C_{ZV} + C_{PV}} + 1 \right]} \end{aligned}$$

周波数の関数としての電圧ループ電源段ゲイン ($G_{PSV}(f)$)：

$$G_{PSV}(f) = \frac{\Delta V_{OUT}}{\Delta V_{VAO}} = \frac{P_{OUT}}{\eta \Delta VAO} \times \frac{1}{V_{OUT}} \times \frac{1}{j \times 2\pi \times f \times C_{OUT}}$$

周波数の関数としての電圧ループ・ゲイン (dB)
(TvdB(f)) :

$$TvdB(f) = 20 \log \left(|G_{PSV}(f) \times G_{CV}(f)| \right)$$

図4に、理論的なループ・ゲイン (TvdB(f)) を周波数の関数として示します。図5に、理論的なループ位相 ($\theta_v(f)$) を周波数の関数として示します。これらの図から、電圧ループが約9Hzでクロスオーバーし、位相マージンが60°であることがわかります。電圧ループの補償は厳密に理論どおりにとはならないため、ネットワーク・アナライザで確認し、必要に応じて調整する必要があります。

11. 電流ループ補償

電流シンセサイザの設定は、 R_{SYN} を正しく選択することで行われます。

この設計例で使用されるインダクタは、無負荷から最大負荷まで、350 μ H~140 μ Hの間でスイングします。 R_{SYN} を計算する際には、最大のインダクタンス値 ($L1_{MAX}$) を使用する必要があります。

$$R_{SYN} = \frac{N_{CT} \times L1_{MAX} \frac{R_B}{R_A + R_B}}{R_S \times 0.1nF}$$

$$= \frac{50 \times 350\mu H \times \frac{23.2 k\Omega}{3M\Omega + 23.2k\Omega}}{33.2\Omega \times 0.1nF} \approx 40.5k\Omega$$

標準抵抗を選択します。

$$R_{SYN} = 38.3k\Omega$$

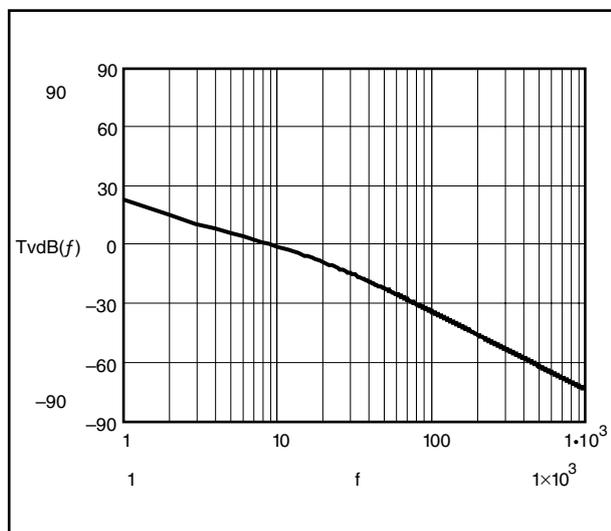


図 4. 理論的な電圧ループ・ゲイン (TvdB(f))

IMO抵抗は、汎用ライン・アプリケーションに対してデジタル化された乗数を中央に設定するために、次の式で設定する必要があります。

$$IMO = \frac{17 \times 10^{-6} A \times V_{INAC} (V_{VAOMAX} - 1V)}{K_{VFF}}$$

$$= \frac{17 \times 10^{-6} A \times 0.76V (5V - 1V)}{0.398V^2} \approx 130\mu A$$

$$V_1 = \frac{0.95V \times (R_A + R_B)}{R_B \times \sqrt{2}}$$

$$= \frac{0.76V \times (3M\Omega + 23.2k\Omega)}{23.2k\Omega \times \sqrt{2}} \approx 70V$$

$$V_2 = \frac{1.1 \times P_{OUT} \times \sqrt{2}}{2 \times \eta \times V_1} \times \frac{1}{N_{CT}} \times R_S$$

$$= \frac{1.1}{2} \times \frac{300W \sqrt{2}}{0.92 \times 72V} \times \frac{1}{50} \times 33.2\Omega \approx 2.458V$$

$$R_{IMO} = \frac{V_2}{IMO} = \frac{1.93V}{130\mu A} \approx 18.9k\Omega$$

計算値に近い標準抵抗を選択します。

$$R_{IMO} = 19.6 k\Omega$$

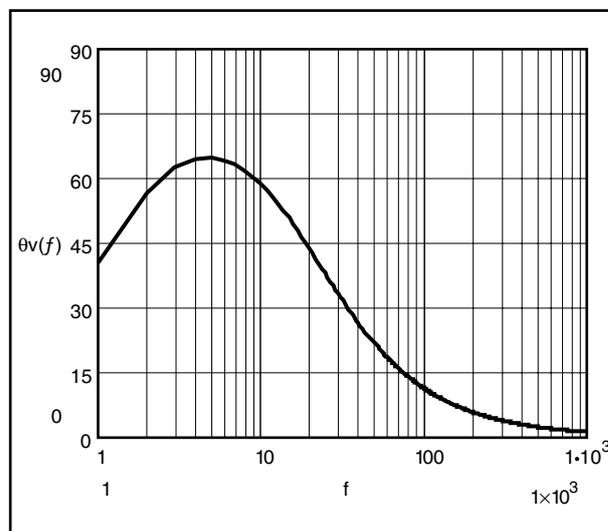


図 5. 理論的な電圧ループ位相 ($\theta_v(f)$)

一般に、PFCコンバータの電流ループは、コンバータのスイッチング周波数の1/10th~1/6thでクロスオーバーするよう設計されます。この設計例の電流ループは、単一ステージのスイッチング周波数の1/10でクロスオーバーするよう設計します。電流ループを適切に補償するために、電流ループのクロスオーバー周波数での電流ループの電源段ゲイン(G_{PSC})を計算し、パッシブ部品R_{ZC1/2}、C_{ZC1/2}およびC_{PC1/2}を適切に選択する必要があります。

$$G_{PSC} = \frac{V_{OUT} \times R_S \times \frac{1}{N_{CT}}}{2\pi \times \frac{f_s}{10} \times L1_{AVG} \times V_{RAMP}}$$

$$= \frac{390V \times 33.2\Omega \times \frac{1}{50}}{2\pi \times \frac{200kHz}{10} \times 245\mu H \times 4.0V} \approx 2.1$$

変数g_{mC}は、電流アンプのトランスコンダクタンス電流アンプ・ゲインです。

$$g_{mC} = 100 \mu S$$

$$R_{ZC1} = R_{ZC2} = \frac{1}{g_{mC} \times G_{PSC}} = \frac{1}{100\mu S \times 2.1}$$

$$= 4.8k\Omega$$

$$C_{ZC1} = C_{ZC2} = \frac{1}{2\pi \times \frac{f_s}{10} \times R_{ZC}}$$

$$= \frac{1}{2\pi \times \frac{200kHz}{10} \times 4.8k\Omega} \approx 1.7nF$$

$$C_{PC1} = C_{PC2} = \frac{1}{2\pi \times \frac{f_s}{22} \times R_{ZC}}$$

$$= \frac{1}{2\pi \times \frac{200kHz}{2} \times 4.8k\Omega} \approx 333 pF$$

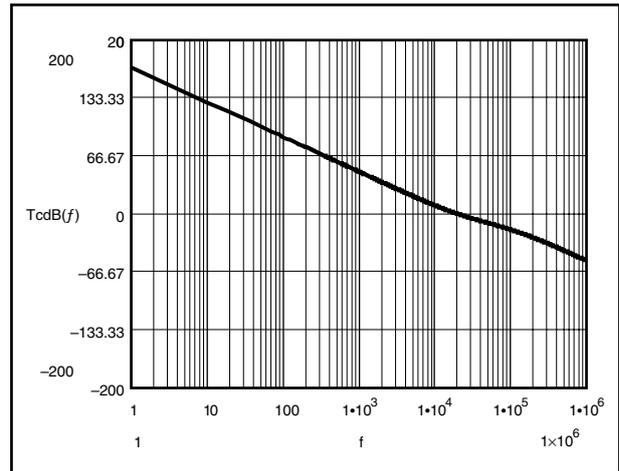


図 6. 電流ループ・ゲイン (TdB(f))

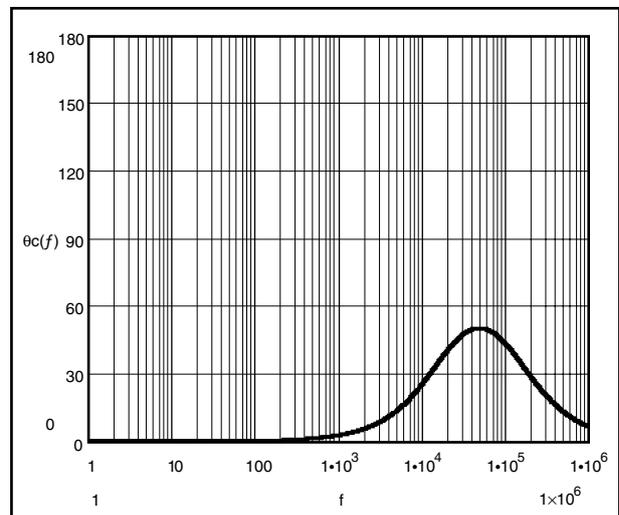


図 7. 電流ループ位相 (θc(f))

電流ループ補償に対して、計算値に近い標準部品を選択します。

$$R_{ZC1} = 4.02 k\Omega, C_{ZC1} = 2.2 nF, C_{PC1} = 330 pF$$

理論的な電流ループ・ゲイン (TdB(f)) およびループ位相 (θc(f)) をグラフで確認します。図6および図7のプロットから、理論的なループ・ゲインが約20kHzでクロスオーバーし、位相マージンが約39°であることがわかります。

$$TdB(f) = 20 \log \left[\frac{V_{OUT} \times R_S \times \frac{N_P}{N_S}}{j \times 2\pi \times f \times L1 \times \Delta V_{RAMP}} \times g_{mC} \times \frac{j \times 2\pi \times f \times R_{ZC} \times C_{ZC} + 1}{(j \times 2\pi \times f \times (C_{ZC} + C_{PC})) \left[\frac{j \times 2\pi \times f \times R_{ZC} \times C_{ZC} \times C_{PC}}{C_{ZC} + C_{PC}} + 1 \right]} \right]$$

12. ソフト・スタート

制御されたソフト・スタートを行うために、 C_{SS} コンデンサの値は、 C_{ZV} コンデンサの値と同じかそれより大きく設定する必要があります。これは、 C_{ZV} コンデンサによって最小のソフト・スタート時間が決まることを意味します。

$$t_{SSMIN} = \frac{2.25V \times C_{ZV}}{10\mu A} = \frac{2.25V \times 1.5\mu F}{10\mu A} \approx 38ms$$

$$C_{SS} \geq C_{ZV}$$

ソフト・スタート時間 (t_{SS}) の長さを決定したら、タイミング・コンデンサ C_{SS} によってソフト・スタート・タイミングを設定できます。この設計では、独自の要件として、ソフト・スタート時間を200msとします。このソフト・スタート時間に対して必要となる容量を計算すると、必要な最小容量よりも小さくなります。

$$C_{SS} = \frac{10\mu A \times t_{SS}}{2.25V} = \frac{10\mu A \times 200ms}{2.25V} \approx 0.889\mu F$$

ここでは、 C_{ZV} コンデンサに等しい C_{SS} コンデンサ値を選択しました。

$$C_{SS} = 1.5\mu F$$

13. スペクトラム拡散によるEMIの低減

コンバータのスイッチング周波数のディザリングによってEMIを低減できることが示されています。抵抗 R_{RDM} および C_{CDR} を使用して、周波数ディザリングの大きさとレートをプログラミングします。この設計では、周波数ディザリングの大きさ (f_{DM}) を30kHz、周波数ディザリング・レート (f_{DR}) を10kHzに設定しています。周波数は、抵抗 R_{RT} で設定される標準周波数を中心にディザリングされます。この例では、周波数が約185kHzから215kHzまで10kHzのレートでディザリングされます。

$$f_{DM} = 30kHz$$

$$f_{DR} = 10kHz$$

$$R_{RDM} = \frac{937.5 \times 10^6 \Omega}{f_{DM}} = \frac{937.5 \times 10^6 \Omega}{30kHz} \\ = 31.13 k\Omega$$

$$C_{CDR} = \frac{0.0667 \times 10^{-9} F \times R_{RDM}}{f_{DR}} \\ = \frac{0.0667 \times 10^{-9} F \times 31.13k\Omega}{10kHz} = 208pF$$

設計に対して標準の抵抗とコンデンサを選択します。

$$R_{RDM} = 31.6k\Omega$$

$$C_{CDR} = 220\mu F$$

14. 推奨PCBデバイス・レイアウト

インターリーブPFCの手法を用いると、PFCブースト・インダクタによる入力および出力のリップル電流が劇的に減少するため、より小さく低コストなフィルタを使用できます。インターリーブの利点を最大限に活かすため、出力フィルタ・コンデンサは、2つの相より後に配置し、ブースト・コンデンサに達する前に各相の電流が結合されるようにします。他の電源管理デバイスと同様に、PCBのレイアウト時には、スター・グランド手法を使用し、フィルタ・コンデンサと高周波バイパス・コンデンサをデバイス・ピンおよびグランド・ピンにできるだけ近づけて配置することが重要です。ブースト・インダクタからの磁気結合による干渉を最小限に抑える

ため、デバイスはブースト・インダクタから1インチ以上離して配置する必要があります。また、デバイスを磁気素子の下に配置しないことを推奨します。アプリケーションを検証するために、300Wインターリーブのプロトタイプを構築して評価しました。このプロトタイプは、電源段であるマザーボードと、制御回路から成るドータボードから構成されています。推奨レイアウトの回路図については、図8～図13を参照してください。ドータボードのコントローラには、2つのジャンパJP1とJP2があります。これらのジャンパがオープンの場合、評価モジュールは周波数ディザリングで動作します。これらのジャンパがショートされると、周波数ディザリングがディスエーブルになり、同期入力を通してEVMを同期できるようになります。

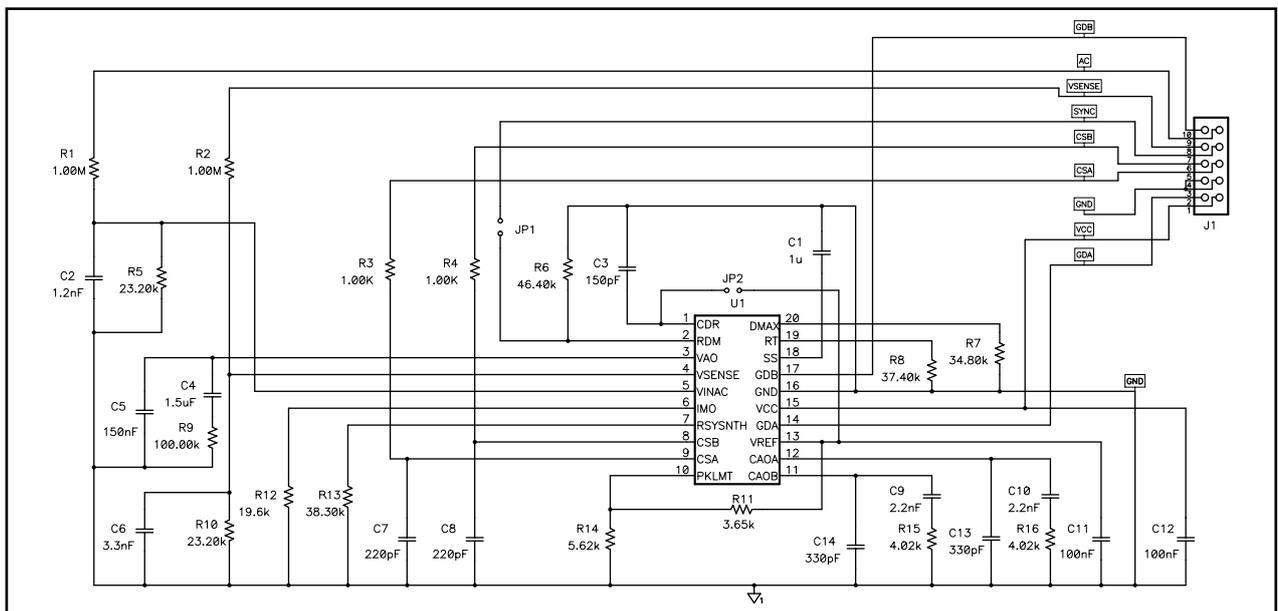


図 8. 300Wプロトタイプのだータボード・コントローラの回路図

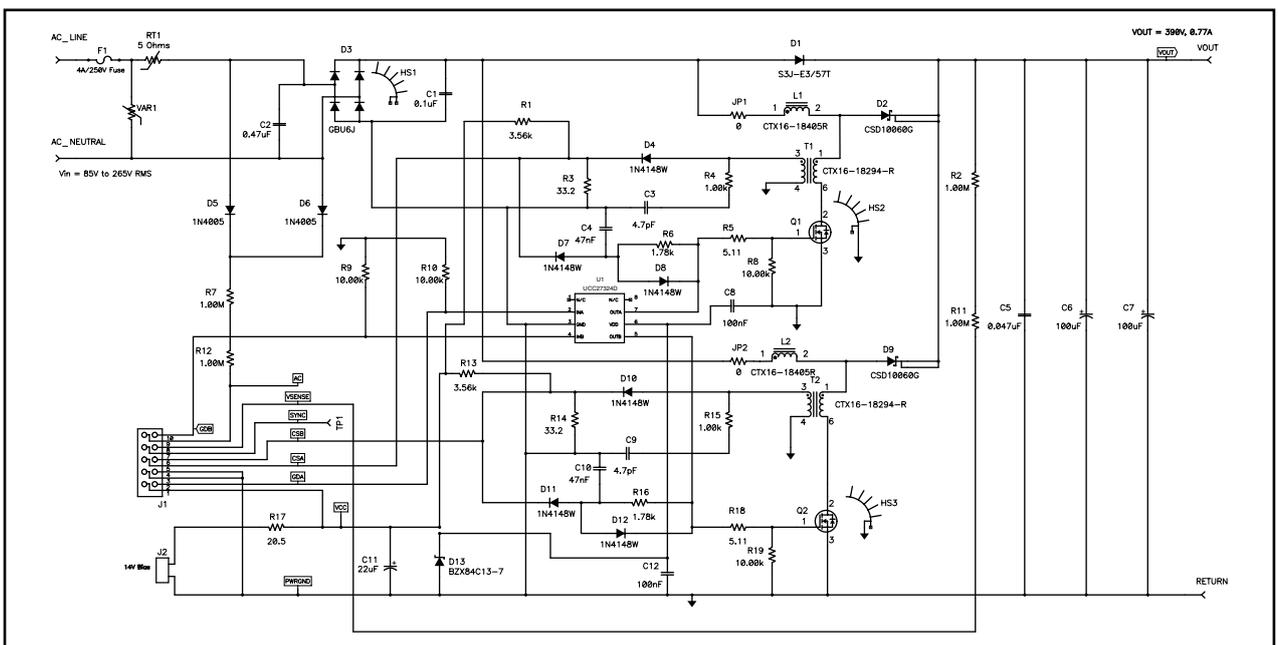


図 9. 300Wプロトタイプのマザーボードパワーステージ

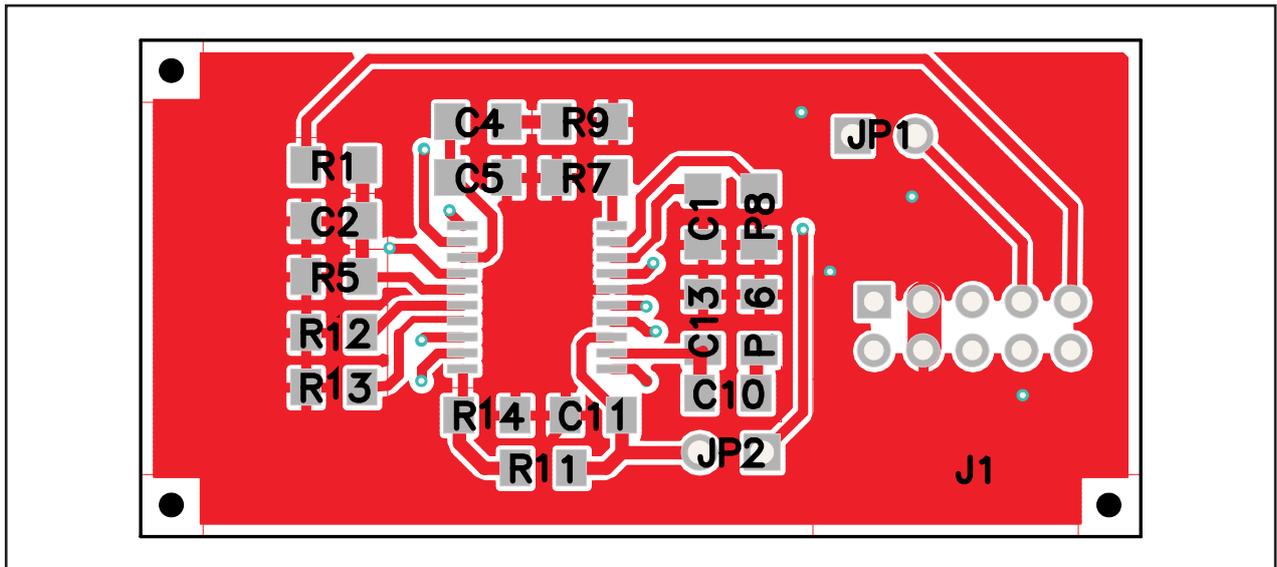


図 10. ドータボードの上面レイアウト

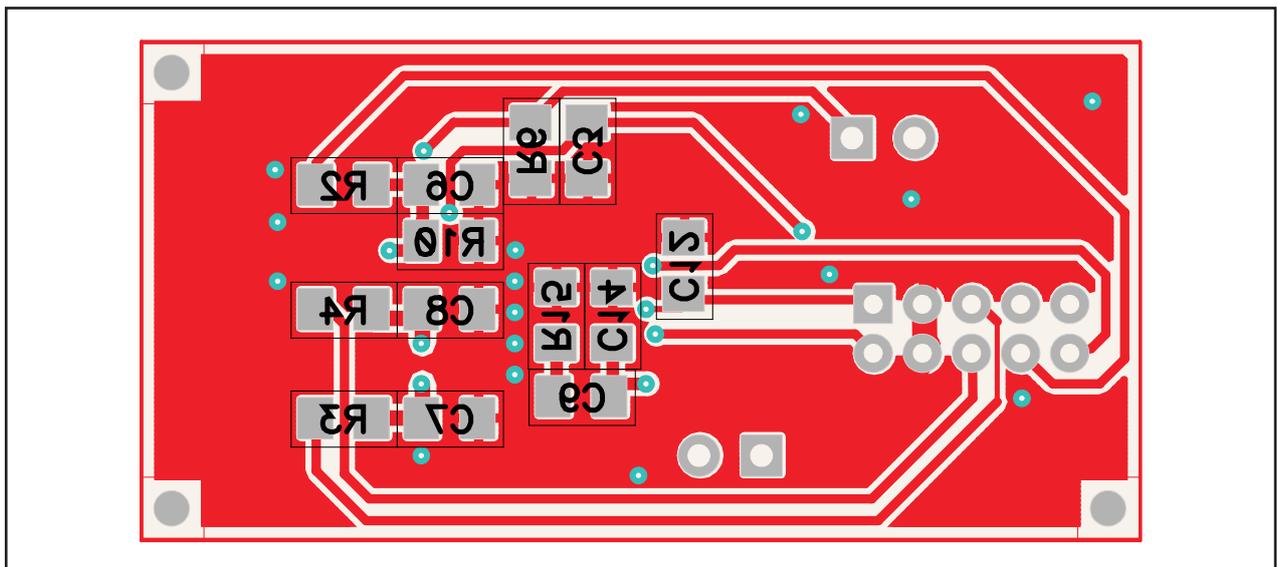


図 11. ドータボードの底面レイアウト

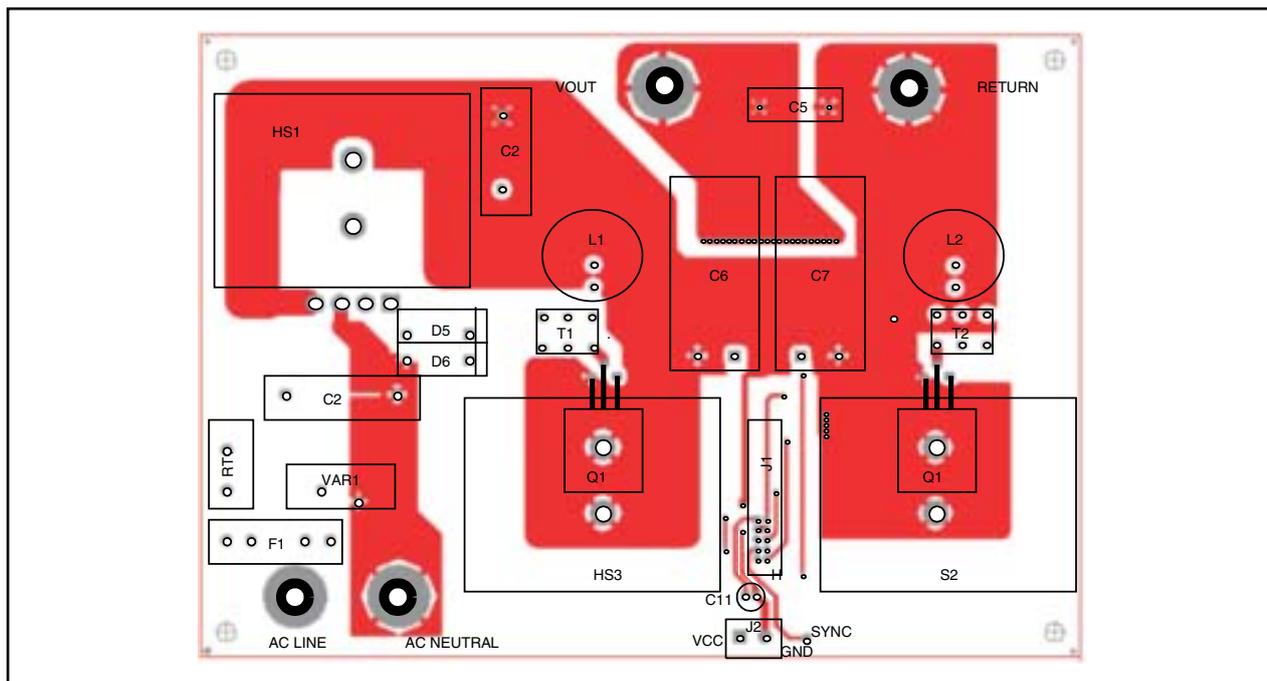


図 12. マザーボードの上面レイアウト

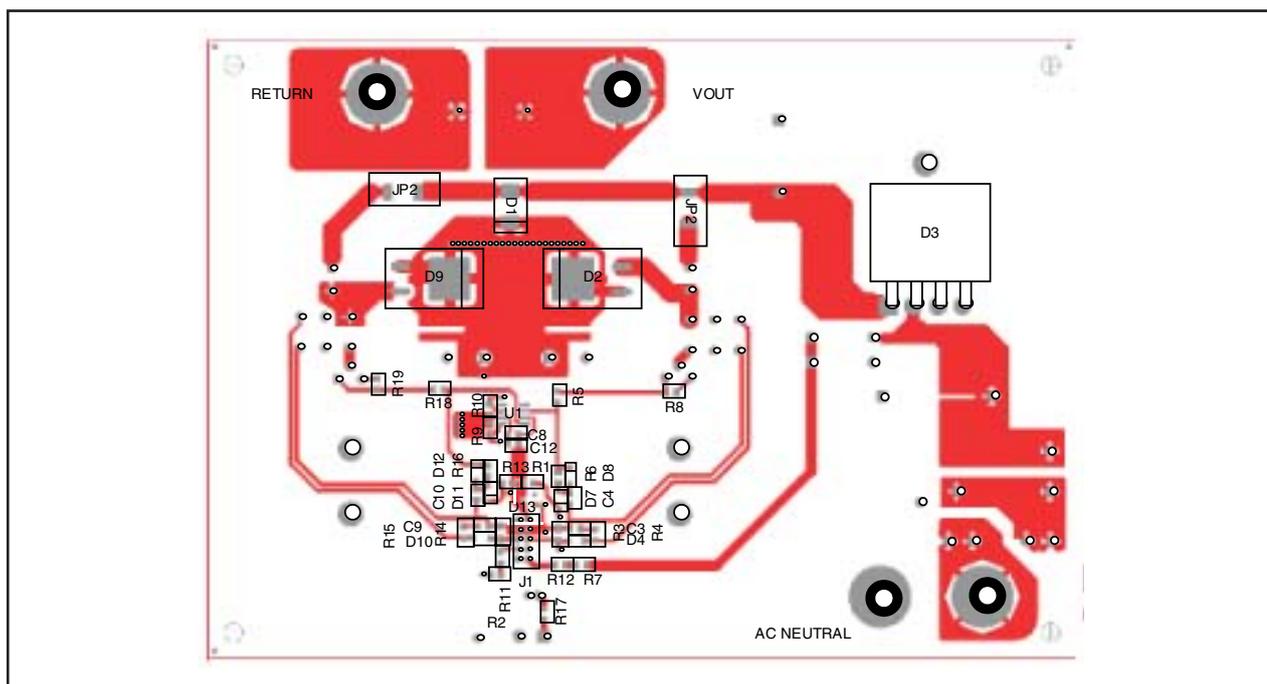


図 13. マザーボードの底面

15. 効率曲線

300Wプロトタイプは、このアプリケーション・ノートに記載された設計情報に基づいて構築されています。このEVMの特性を以下のグラフに示します。

15.1 プロトタイプの効率

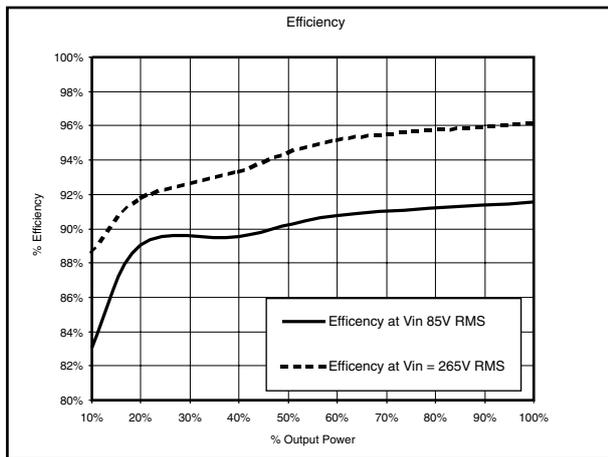


図 14

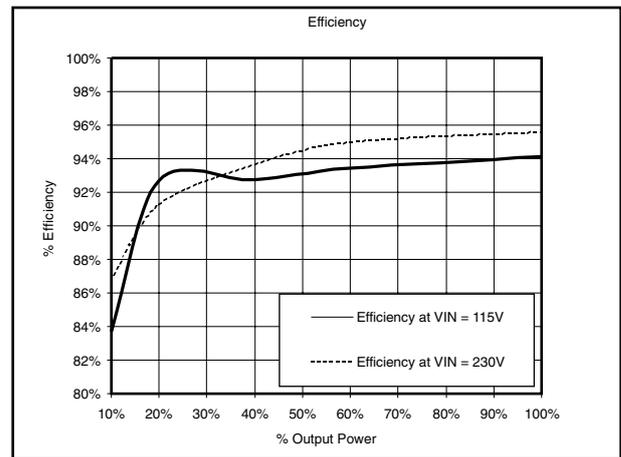


図 15

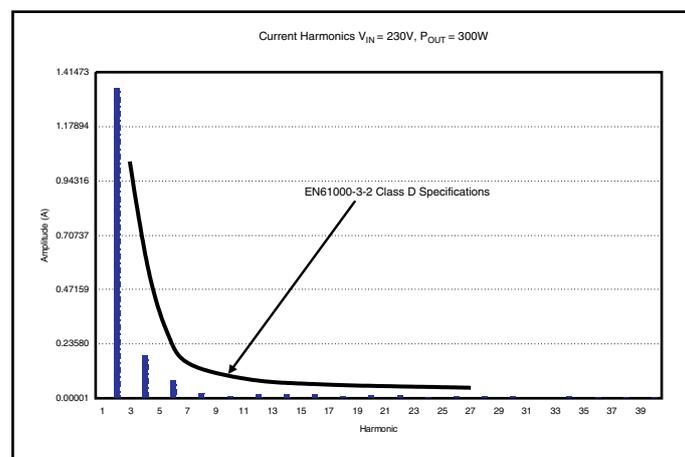


図 16. $V_{IN} = 230V$ 、 $P_{OUT} = 300W$ でのプロトタイプの高調波成分

15.2 プロトタイプの力率

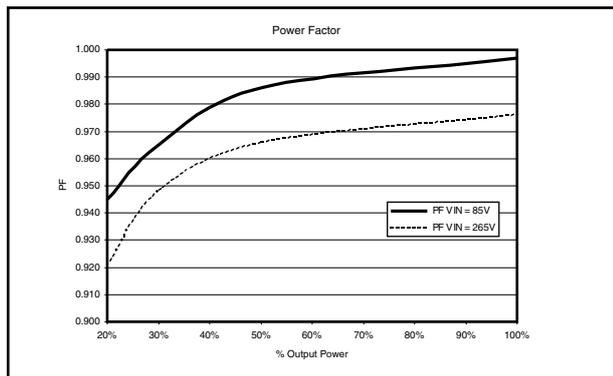


図 17

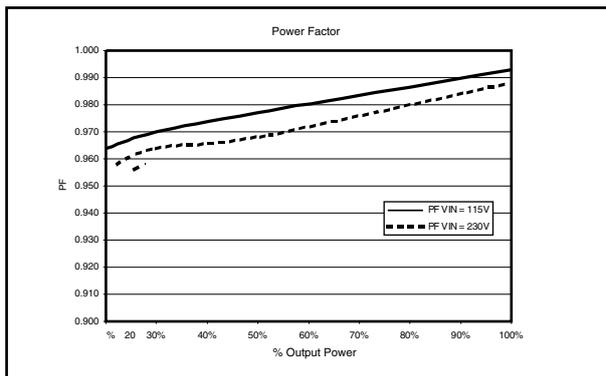


図 18. 最大出力電力での入力電流および出力リップル電圧 (CH2 = I_{IN}、CH2 = V_{OUT})

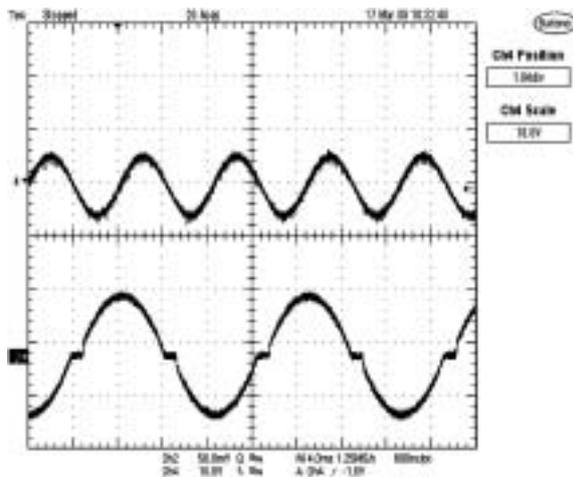


図 19. V_{IN} = 85V RMS

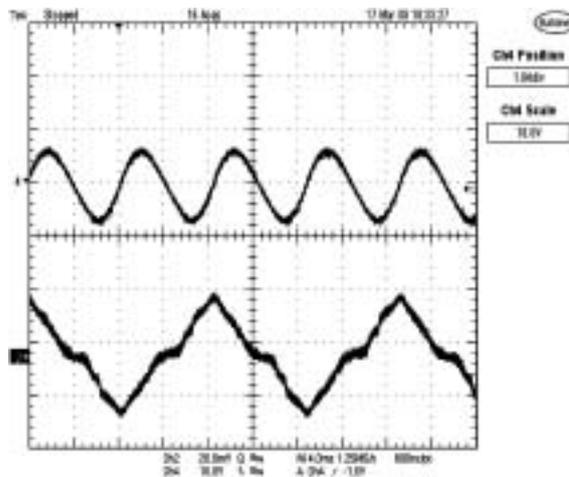


図 20. V_{IN} = 265V RMS

15.3 インダクタ・リップル電流の相殺 (CH2 = IL1、CH3 = IL2、M1 = IL1+IL2)

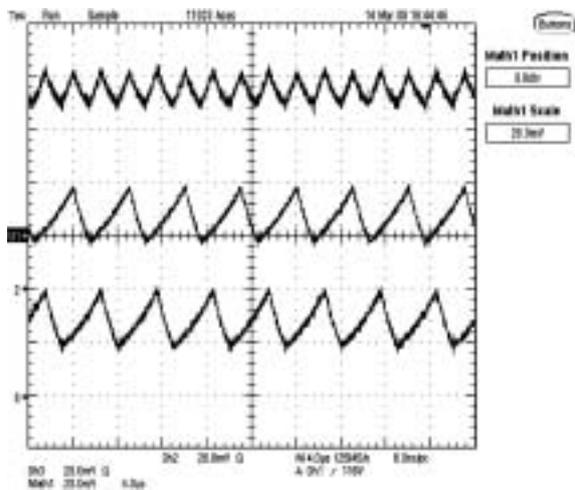


図 21. $V_{IN} = 85V$ RMS、ラインのピーク

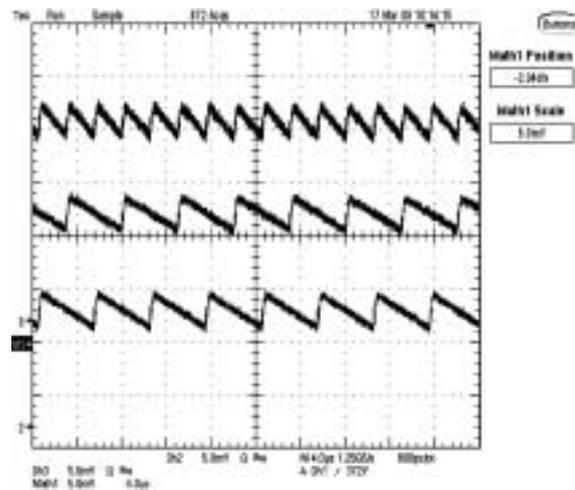


図 22. $V_{IN} = 265V$ RMS、ラインのピーク

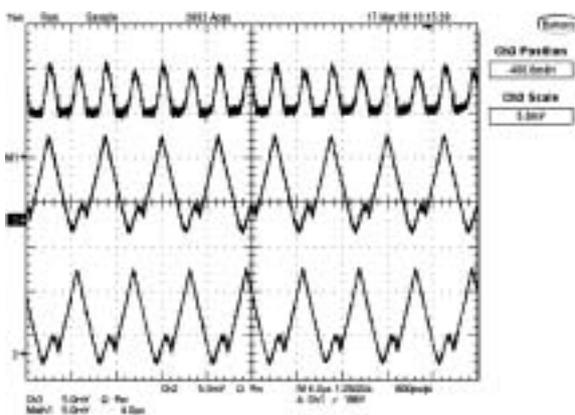


図 23. $V_{IN} = 265V$ RMS、ライン電圧が出力電圧の1/2

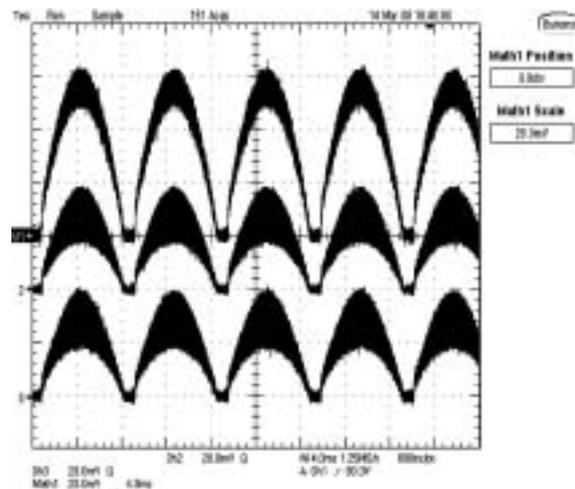


図 24. $V_{IN} = 85V$ 、 $POUT = 300W$

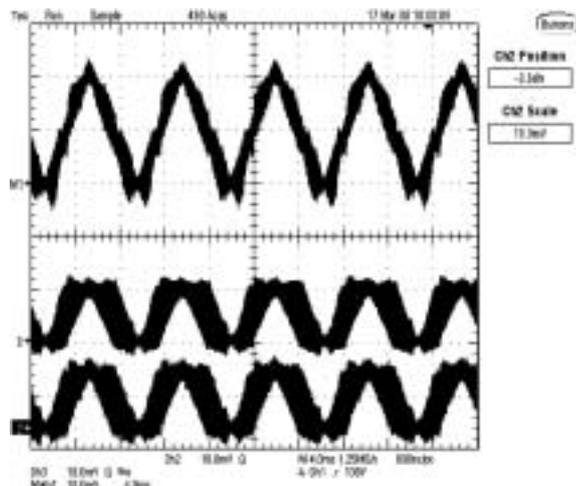


図 25. $V_{IN} = 265V, P_{OUT} = 300W$

15.4 ライン・ドロップアウトからの回復
 (CH1 = 整流後のライン電圧、CH2 = IL1、CH3 = IL2、CH4 = VOUT)

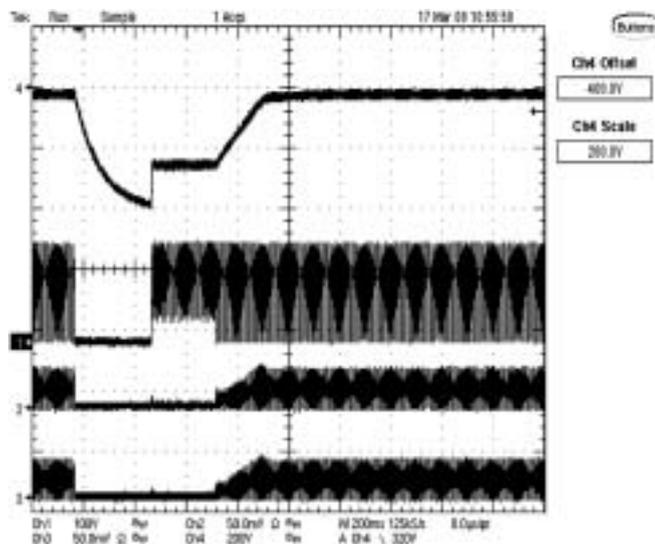
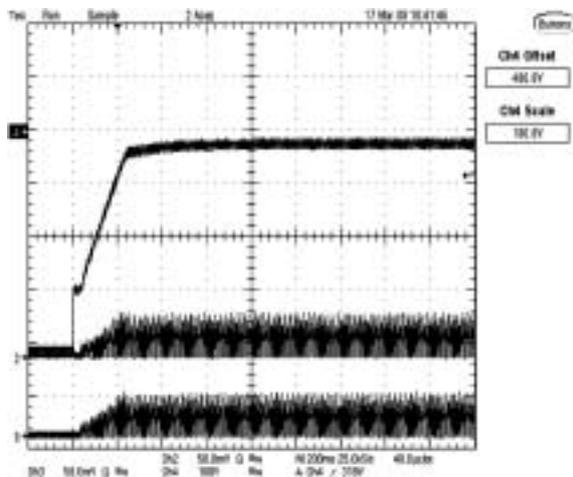
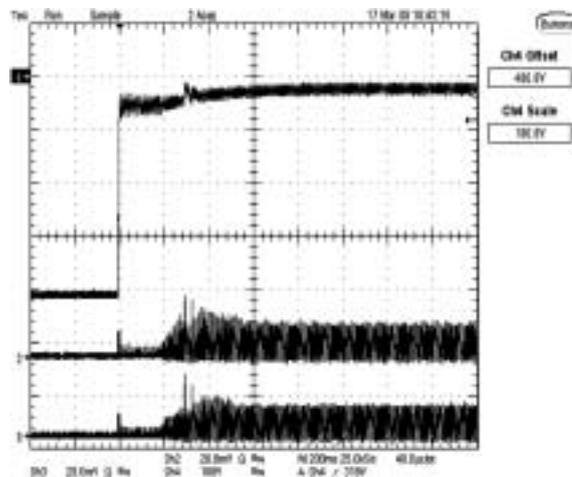


図 26. $V_{IN} = 115V, P_{OUT} = 300W$ でのブラウンアウト

15.5 スタートアップ (CH2 = IL1、CH3 = IL2、CH4 = VOUT)

図 27. $V_{IN} = 85$ 、 $P_{OUT} = 300W$ 図 28. $V_{IN} = 265$ 、 $P_{OUT} = 300W$

15.6 EMIの測定

EVMにディザリングを適用した場合、準尖頭値(QP)測定で4.35dBuVの低減が確認されました。EMIデータを得る上でノイズをある程度クリーンアップするために、EVMのフロント・エンドにフィルタを追加しています。EMIの大きさは、フィルタに応じて異なります。また、このフィルタは、周波数ディザリングでEMIが減少することを示す目的で設定されており、EMI要件を満足するようには設定されていません。

16. 参考資料

1. Lazlo Balogh and Richard Redi, Power Factor Correction with Interleaved Boost, APEC 1993, pp. 168-174
2. Lloyd Dixon, High Power Factor Switching Pre-regulator Design Optimization, Unitrode Power Supply Design Seminar SEM-700, 1990, Topic 7
3. Brett Miwa, David Otten, Martin F. Schlecht, High Efficiency Power Factor Correction Using Interleaved Techniques IEEE 1992, pp. 557 to 568
4. Michael O' Loughlin, 350W, Two Phase Interleaved PFC Pre-regulator Design Review, Texas Instrument Literature Number SLUA369, 2006
5. Michael O' Loughlin, An Interleaving PFC Pre-Regulator for High-Power Converters Unitrode/TI Power Supply Design Seminar SEM-1700, Topic 5
6. P. Zumel, O. Garcia, J. A. Cobos, J. Uceda, EMI Reduction by Interleaving of Power Converters Presentation, APEC 2004
7. UCC28070 Data Sheet, Texas Instruments Literature Number SLUS794, <http://focus.ti.com/lit/ds/symlink/ucc28070.pdf>

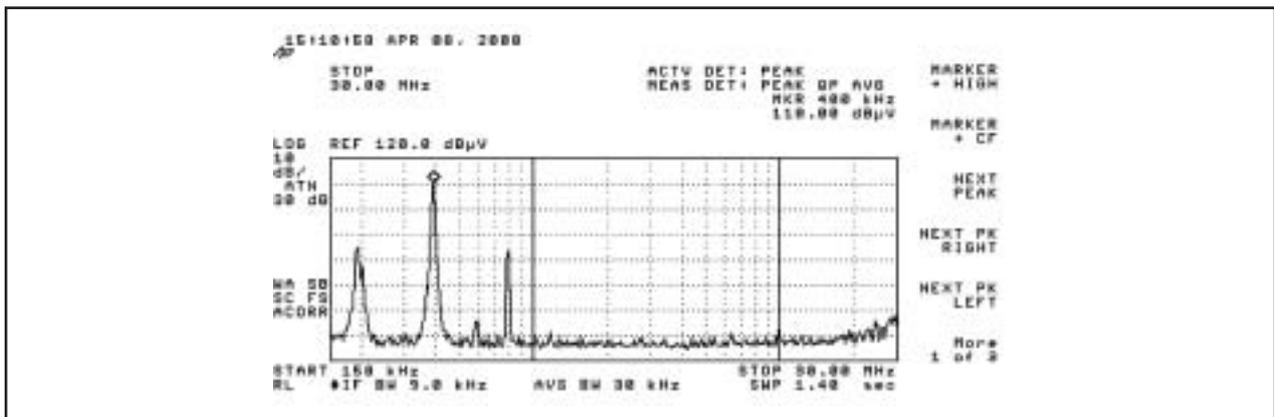


図 29. 周波数ディザリングなし、EMIフィルタなしでのEMI準尖頭値(QP)測定

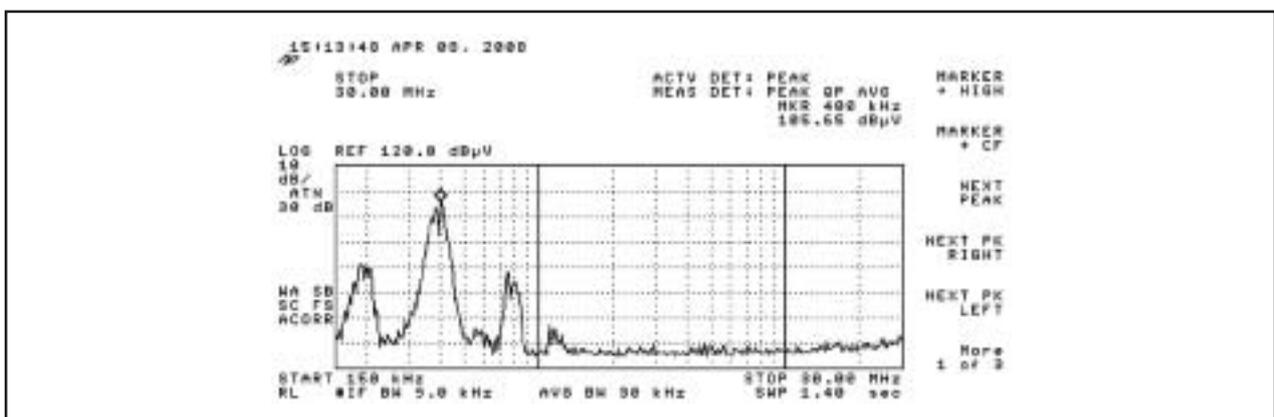


図 30. 周波数ディザリングあり、EMIフィルタなしでのEMI準尖頭値(QP)測定

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得て頂かなければならない場合もあります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治癒措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いをすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしていると特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2013, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関する全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0~40℃、相対湿度：40~85%で保管・輸送及び取り扱を行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限 260℃以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上