

8ピン 電流モード・プッシュプルPWMコントローラ プログラマブル・スロープ補償付き

特長

- 8ピンパッケージで2チャンネル(デュアル)出力
- 設定可能な電流スロープ補償
- ソフトスタート機能内蔵 (UCC38083/4)
- サイクル毎の過電流制限機能
- 低起動電流：120 μ A、動作電流：1.5mA
- 最小の外付け部品で発振周波数が50kHz~1MHzで設定可能
- 大電流トータムポール型デュアル出力段によるプッシュプル構成の駆動(シンク電流能力：1A、ソース電流能力：0.5A)
- 電流検出回路に放電トランジスタ内蔵したことによるシステムの特性の改善が可能
- 高精度に調整された内部基準電圧
- ヒステリシス付き低電圧検出回路

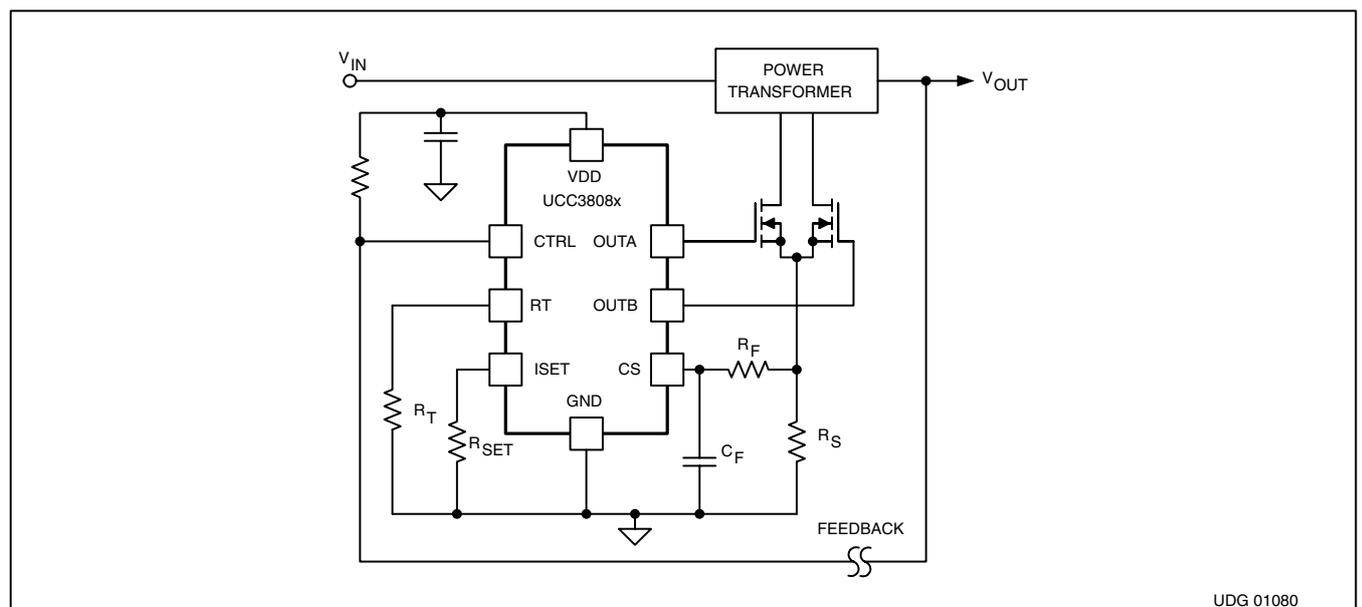
アプリケーション

- 高効率スイッチモード電源
- 通信用DC/DCコンバータ
- 各種DC/DCコンバータ、電源モジュール
- 低コストなプッシュプル、またはハーフブリッジ・アプリケーション

概要

UCC38083/4/5/6ファミリーは、BiCMOSプロセスを使用した、固定周波数動作の電流モードDC/DCまたはオフライン・スイッチング電源用のパルス幅変調 (PWM) コントローラです。このファミリーのデュアル出力駆動段はプッシュプルの制御技法で構成されています。両出力ともTフリップフロップを使用して発振器周波数の半分で切り替わります。この2出力間のデッドタイムは標準で約110nsであるため、各出力段のデューティ

BASIC APPLICATION



UDG 01080

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

サイクルは50%以下に制限されます。

この新型のUCC3808xファミリーはUCC3808Aの制御方式をもとにしています。この主な差とは、CS信号に設定可能な電流スロープ補償回路を加えたことと、誤差増幅器を取り除いたことです。ISETピンから外付け抵抗に流れる電流が内部でモニタされスロープ補償作用の設定ができます。また、このデバイスにはCSピンからグランドに放電トランジスタが内蔵されており、パルスが停止した後の各クロック・サイクルでアクティブになります。このことにより各サイクル時CSピンのフィルタ容量が放電し、フィルタ・コンデンサの値や電流検出の遅延を最小限にするのに役立ちます。

UCC38083及びUCC38084ではソフトスタートの時間間隔は3.5msであるのに対し、UCC38085及びUCC38086では内部ソフトスタートが不要なアプリケーション用に100µs未満となっています。

また、UCC38083及びUCC38085ではターンオン/オフのスレッシュホールドは12.5V/8.3Vで、一方、UCC38084及びUCC38086ではターンオン/オフのスレッシュホールドは4.3V/4.1Vです。各デバイスともパッケージは、8ピンTSSOP (PW)、8ピンSOIC (D)、8ピンPDIP (P) 供給されています。



静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

THERMAL RESISTANCE TABLE

PACKAGE	$\theta_{jc} (^{\circ}\text{C}/\text{W})$	$\theta_{ja} (^{\circ}\text{C}/\text{W})$
SOIC-8 (D)	42	84 to 160 ⁽¹⁾
PDIP-8 (P)	50	110 ⁽¹⁾
TSSOP-8 (PW)	32 ⁽²⁾	232 to 257 ⁽²⁾

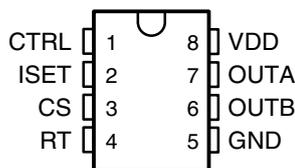
- (1) 規定されている θ_{ja} (接合部/周囲間) は1オンスの銅で大きさが5inch²のFR4 PCボードにデバイスを実装した場合の値です。抵抗値が範囲で与えられている時は、低いほうの値は5inch²のアルミニウムPCボードの場合です。テストPWBは厚さが0.062inchで、一般的にパワー・パッケージの場合配線幅が0.635mm、パワー・パッケージでない場合は配線幅は1.3mmを使用しており、各配線端には100mil x 100milのブローブ・ランド領域があります。
- (2) モデル化による求められたデータ。 θ_{ja} の値が範囲で与えられている時は、低いほうの値は3x3inch、1オンスの内層銅グランド・プレーン、高いほうの値は1x1inchのグランド・プレーンでの場合です。全てのモデル・データはヒューズなしの各リードについて1本の配線のみに想定しています。

AVAILABLE OPTIONS

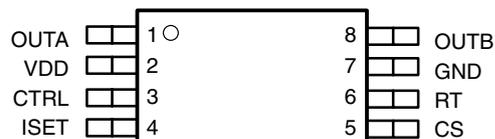
T _A	INTERNAL SOFT START	UVLO		PACKAGES		
		ON	OFF	SOIC-8 (D)	PDIP-8 (P)	TSSOP-8 (PW)
-40°C to 85°C	3.5 ms	12.5 V	8.3 V	UCC28083D	UCC28083P	UCC28083PW
		4.3 V	4.1 V	UCC28084D	UCC28084P	UCC28084PW
	75 µs	12.5 V	8.3 V	UCC28085D	UCC28085P	UCC28085PW
		4.3 V	4.1 V	UCC28086D	UCC28086P	UCC28086PW
0°C to 70°C	3.5 ms	12.5 V	8.3 V	UCC38083D	UCC38083P	UCC38083PW
		4.3 V	4.1 V	UCC38084D	UCC38084P	UCC38084PW
	75 µs	12.5 V	8.3 V	UCC38085D	UCC38085P	UCC38085PW
		4.3 V	4.1 V	UCC38086D	UCC38086P	UCC38086PW

† D及びPWパッケージはテープ/リールで供給されています。型番にRを付けてください。Dパッケージではリール当たりの数量は2500個です(例、UCC28083DR)。PWではリール当たりの数量は2000個です(例、UCC38083PWR)。

D OR P PACKAGE (TOP VIEW)



PW PACKAGE (TOP VIEW)



absolute maximum ratings over operating free-air temperature (unless otherwise noted)†

Supply voltage, V_{DD} ($I_{DD} < 10$ mA)	15 V
Supply current, I_{DD}	20 mA
Sink current (peak):	
OUTA	1.0 A
OUTB	1.0 A
Source current (peak):	
OUTA	-0.5 A
OUTB	-0.5 A
Analog inputs:	
CTRL	-0.3 V to $V_{DD} + 0.3$ V
CS	-0.3 V to $V_{DD} + 0.3$ V, not to exceed 6 V
R_{SET} (minimum)	>5 k Ω
R_T ($100 \mu A < I_{RT} < 100 \mu A$)	-0.3 V to 2.0 V
Power dissipation at $T_A = 25^\circ C$ (P package)	1 W
Power dissipation at $T_A = 25^\circ C$ (D package)	650 mW
Power dissipation at $T_A = 25^\circ C$ (PW package)	400 mW
Junction operating temperature, T_J	-55°C to 150°C
Storage temperature, T_{stg}	-65°C to 150°C
Lead temperature (soldering 10 seconds)	300°C

† 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くことは、本製品の信頼性に影響を与えることがあります。

electrical characteristics over recommended operating virtual junction temperature range, $V_{DD} = 10$ V (See Note 1), 1- μF capacitor from V_{DD} to GND, $R_T = 165$ k Ω , $R_F = 1$ k Ω , $C_F = 220$ pF, $R_{SET} = 50$ k Ω , $T_A = 40^\circ C$ to $85^\circ C$ for UCC2808x, $T_A = 0^\circ C$ to $70^\circ C$ for UCC3808x, $T_A = T_J$ (unless otherwise noted)

overall

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Start-up current	$V_{DD} < UVLO$ start threshold voltage		120	200	μA
Supply current	CTRL = 0 V, See Note 1		1.5	2.5	mA

undervoltage lockout

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNITS
Start threshold voltage	UCC38083/5	See Note 1	11.5	12.5	13.5	V
	UCC38084/6		4.1	4.3	4.5	
Minimum operating voltage after start	UCC38083/5		7.6	8.3	9.0	
	UCC38084/6		3.9	4.1	4.3	
Hysteresis voltage	UCC38083/5		3.5	4.2	5.1	
	UCC38084/6		0.1	0.2	0.3	

oscillator

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Frequency	2 x f(OUTA)	180	200	220	kHz
Voltage amplitude	See Note 2	1.4	1.5	1.6	V
Oscillator fall time (dead time)			110	220	ns
RT pin voltage		1.2	1.5	1.6	V

electrical characteristics over recommended operating virtual junction temperature range, $V_{DD} = 10\text{ V}$ (See Note 1), $1\text{-}\mu\text{F}$ capacitor from V_{DD} to GND , $R_T = 165\text{ k}\Omega$, $R_F = 1\text{ k}\Omega$, $C_F = 220\text{ pF}$, $R_{SET} = 50\text{ k}\Omega$, $T_A = 40\text{ }^\circ\text{C}$ to $85\text{ }^\circ\text{C}$ for UCC2808x, $T_A = 0\text{ }^\circ\text{C}$ to $70\text{ }^\circ\text{C}$ for UCC3808x, $T_A = T_J$ (unless otherwise noted)

current sense

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Gain	See Note 3	1.9	2.2	2.5	V/V
Maximum input signal voltage	CTRL = 5 V, See Note 4	0.47	0.52	0.57	V
CS to output delay time	CTRL = 3.5 V, $0\text{ mV} \leq CS \leq 600\text{ mV}$		100	200	ns
Source current		-200			nA
Sink current	CS = 0.5 V, RT = 2.0 V, See Note 5	3	7	12	mA
Overcurrent threshold voltage		0.70	0.75	0.80	V
CTRL to CS offset voltage	CS = 0 V, $25\text{ }^\circ\text{C}$	0.55	0.70	0.90	V
	CS = 0 V	0.37	0.70	1.10	V

pulse width modulation

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Maximum duty cycle	Measured at OUTA or OUTB	48%	49%	50%	
Minimum duty cycle	CTRL = 0 V			0%	

output

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Low-level output voltage (OUTA or OUTB)	$I_{OUT} = 100\text{ mA}$		0.5	1.0	V
High-level output voltage (OUTA or OUTB)	$I_{OUT} = -50\text{ mA}$, $(V_{DD} - V_{OUT})$, See Note 6		0.5	1.0	
Rise time	$C_{LOAD} = 1\text{ nF}$		25	60	ns
Fall time	$C_{LOAD} = 1\text{ nF}$		25	60	

soft-start

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
OUTA/OUTB soft-start interval time, UCC38083/4	CTRL = 1.8 V, CS = 0 V, Duty cycle from 0 to full	1.3	3.5	8.5	ms
OUTA/OUTB soft-start interval time, UCC38085/6	CTRL = 1.8 V, CS = 0 V, Duty cycle from 0 to full	30	75	110	μs

slope compensation

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
$I_{RAMP, peak}$	$I_{SET, peak} = 30\text{ }\mu\text{A}$, Full duty cycle	125	150	175	μA

Note 1: UCCx8083/5については、10Vに設定する前に起動スレッショールドより上にVDDを設定してください。

Note 2: ISETピンで測定。

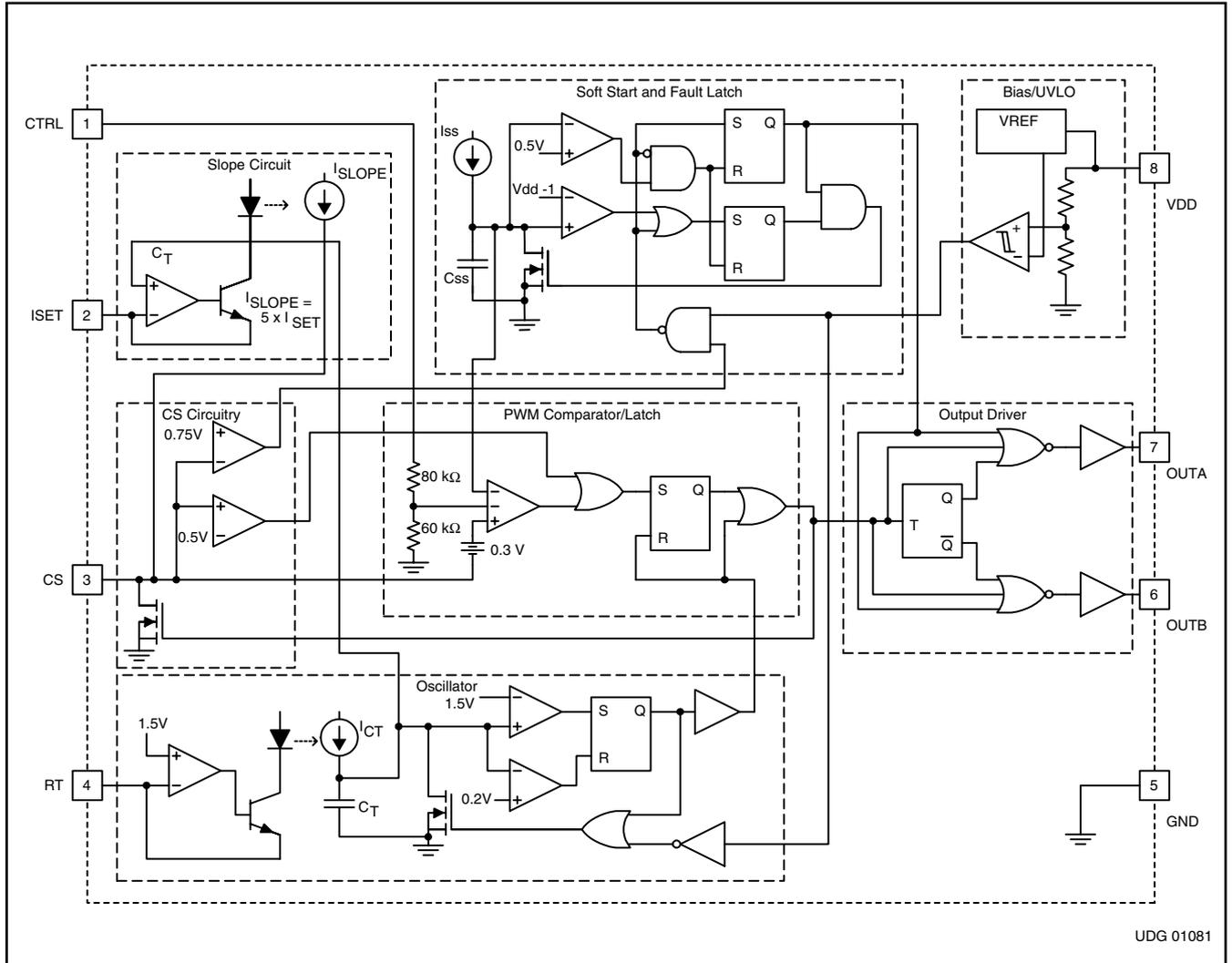
Note 3: ゲインは以下のように定義されます。 $A = \frac{\Delta V_{CTRL}}{\Delta V_{CS}}$, $0 \leq V_{CS} \leq 0.4\text{ V}$.

Note 4: CSが0.4Vから0.6Vに上昇した場合のラッチのトリップ・ポイントで測定されています。

Note 5: CSピンの内部電流シンクは外部フィルタ・コンデンサを放電するよう設計されています。直流シンク・パスを意図したものではありません。

Note 6: 設計及び立上り時間試験で保証されており、テストは行われていません。

functional block diagram



端子機能

TERMINAL		I/O	DESCRIPTION
NAME	PACKAGE D OR P		
CS	3	I	PWMコンパレータ、サイクル毎のピーク電流コンパレータ、過電流コンパレータ信号の入力です。過電流コンパレータは異常検出のためだけのものです。過電流スレッシュホールドを越えるとソフトスタートのサイクルが始まります。内部のMOSFETが電流検出用のフィルタ・コンデンサを放電しパワー・コンバータのダイナミック特性を改善します。
CTRL	1	I	PWMコンパレータの誤差電圧入力ピン。
GND	5	-	IC内部の制御会と用の基準グラウンド及びパワーグラウンドです。ICの大電流及び高調作用により、回路ボードに低インピーダンスのグラウンド・プレーンを設けることを強く推奨します。
ISET	2	I	スローブ補償電流選択ピン。
OUTA	7	O	出力。交互に切り替わる大電流の2チャンネルの出力段。
OUTB	6	O	
RT	4	I	発振器の設定ピン。
VDD	8	I	電源入力接続ピン。

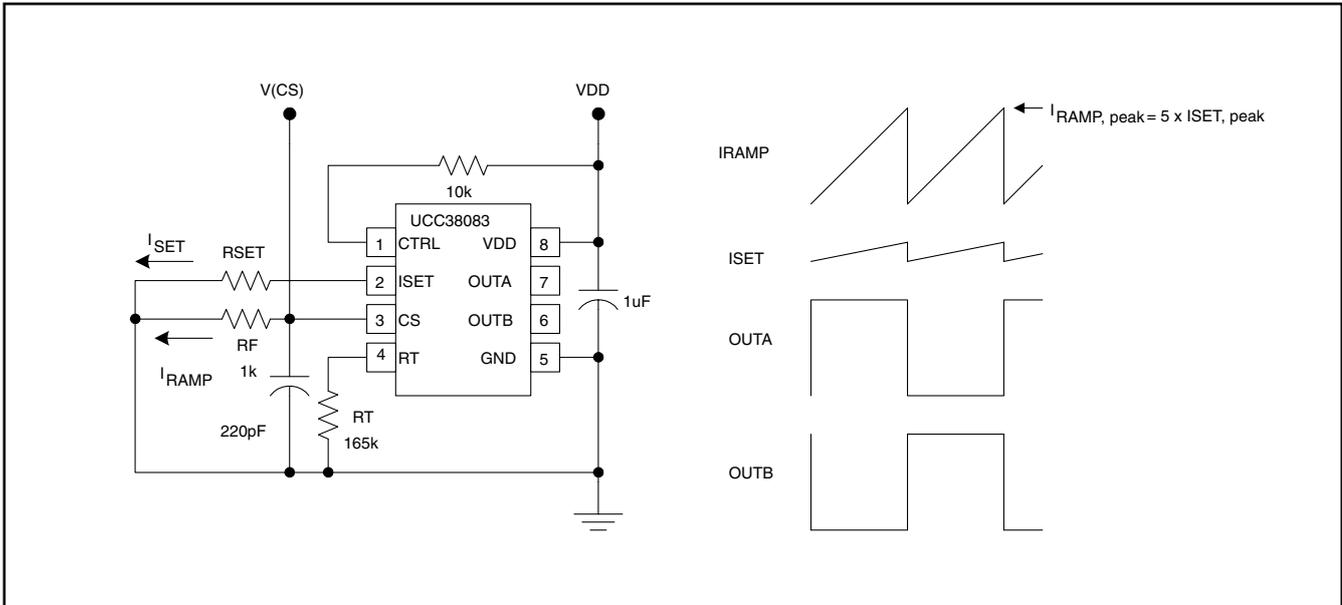


図 1. Full Duty Cycle Output

詳細ピン説明

CTRL：出力電圧を制御するために誤差電圧信号は一二次側の誤差増幅器で生成され、光カプラ等を用いて一次側のUCC3808xに信号が伝達され、設定された電圧を維持するように制御を行います。CTRLは4.1Vの最小V_{DD}でも使用可能を維持するため内部に0.45の分圧抵抗比をもっています。2次側での信号検出から1次側の信号伝達の時間とデバイス内部の伝播遅延時間と駆動系の反応速度の総合時間がシステム全体の反応時間になります。ノイズ対策等のためにフィルタなどを追加することにより反応速に影響を及ぼしますので注意が必要です。UCC38083/UCC38084ファミリーはフル・サイクルのソフトスタートを内蔵しています。一方、UCC38085/UCC38086にはそれがありません。

UCC38083/UCC38084では、PWMコンパレータの入力でのクランプ時にソフトスタートが実行されます。このことにより、出力パルスはほぼ0%のデューティ・サイクルで開始し、クランプがCTRL電圧を越えるまで増加します。

ISET：ISETからグラウンドに抵抗を接続することで電流ランプのスロープ(傾き)補償の設定します。ISETピンの電圧は図1で示されているように1.5Vの内部発振器ランプに追従します。

CSピンの補償電流源I_{SLOPE}は以下の関係式に従いISET電流に比例します。

$$I_{SLOPE} = 5 \times I_{SET} \quad (1)$$

I_{SLOPE}によるランプ電流により通常電流検出抵抗からCS入力に接続される実効フィルタ容量端に電圧が生じます。CSピンでの特定のピーク補償ランプ電圧に対して目的とする補償スロープを設定するには、以下の式のRSET値を使用してください。

$$RSET = V_{OSC(peak)} \times \left(\frac{5 \times RF}{RAMP \text{ VOLTAGE HEIGHT}} \right) \quad (2)$$

但し、V_{OSC(peak)} = 1.5V

PWMラッチが内部MOSFETを駆動しCSピンの外付けフィルタ用コンデンサを放電することに注意してください。よって、I_{SLOPE}はPWMコンパレータまたはサイクル毎の電流制限コンパレータがPWMラッチをセットする時に終了するようにみえます。実際の補償スロープはスイッチング・サイクルが早く終了しても影響は受けません。

OUTAとOUTB：交互に切り替わる大電流の出力段。両出力段ともパワー-MOSFETのゲートを駆動することができます。各段ともピーク・ソース電流能力は500mA、ピーク・シンク電流能力は1Aです。

出力段は発振器周波数の半分で切り替わる、プッシュプル構成です。内部の発振器コンデンサの電圧の立上り時、2出力のうち1つは“H”レベルですが、立下り時では両出力ともオフです。2出力間のこのデッドタイムにより、出力が立下りよりも立上りが遅いということと相まって、2つの出力は同時にはオンにはならないことが保証されます。このデッドタイムは110nsです。

大電流出力のドライバはMOSFET出力デバイスから成り、VDDからGNDで切り替わります。また、各出力段ともオーバーシュートやアンダーシュートに対し超低インピーダンスとなっています。また 仕様によっては外部にクランプ用のショットキー・ダイオードを外付けする必要があります。

RT：RTは発振器の設定ピンです。この発振器の特徴として内部にタイミング・コンデンサがあります。外付け抵抗RTによりRTピンからグランドへの電流が設定されます。内部のCTの変動により、標準1.5VのVRTも1.2Vから1.6Vで変化します。

以下のようにRTを選択して発振器の周波数を設定します。

$$R_T = \frac{1}{28.7 \times 10^{-12} \left(\frac{1}{f_{OSC}} - 2.0 \times 10^{-7} \right)} \quad (3)$$

但し、 f_{OSC} の単位はHz、抵抗はオームです。タイミング抵抗の推奨範囲は25kΩ～698kΩです。最良の特性を得るには、RTピンからGND(5ピン)へのタイミング抵抗のリード長はできるだけ短くしておきます。

VDD：このデバイスの電源入力接続ピン。静止時のVDD電流は極めて小さいのですが、総消費電流はOUTAとOUTB電流及び設定される発振器周波数によっては大きくなる場合があります。総VDD電流は静止時VDD電流とOUT電流の合計です。動作周波数とMOSFETのゲート電荷(QG)が分かると、OUT電流は以下の式から求められます。

$$I_{OUT} = Q_G \times f_{osc} \quad (4)$$

但し、fは発振器の周波数です。

ノイズの問題を回避するため、電解コンデンサに加えセラミック・コンデンサをできるだけチップに近づけてVDDからGNDに接続してください。最低でも1μF以上のデカップリング・コンデンサを推奨します。

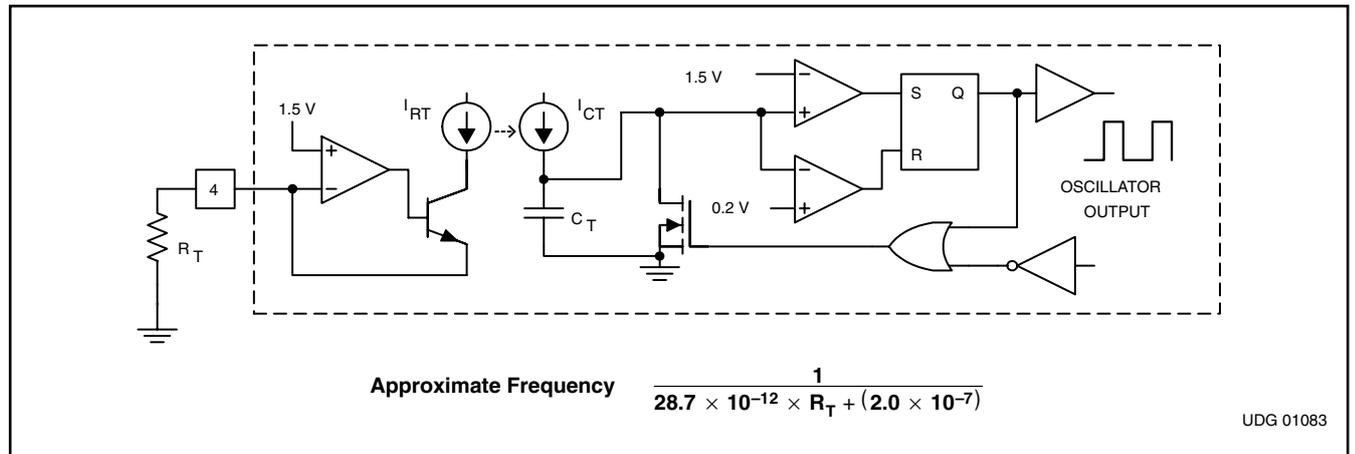


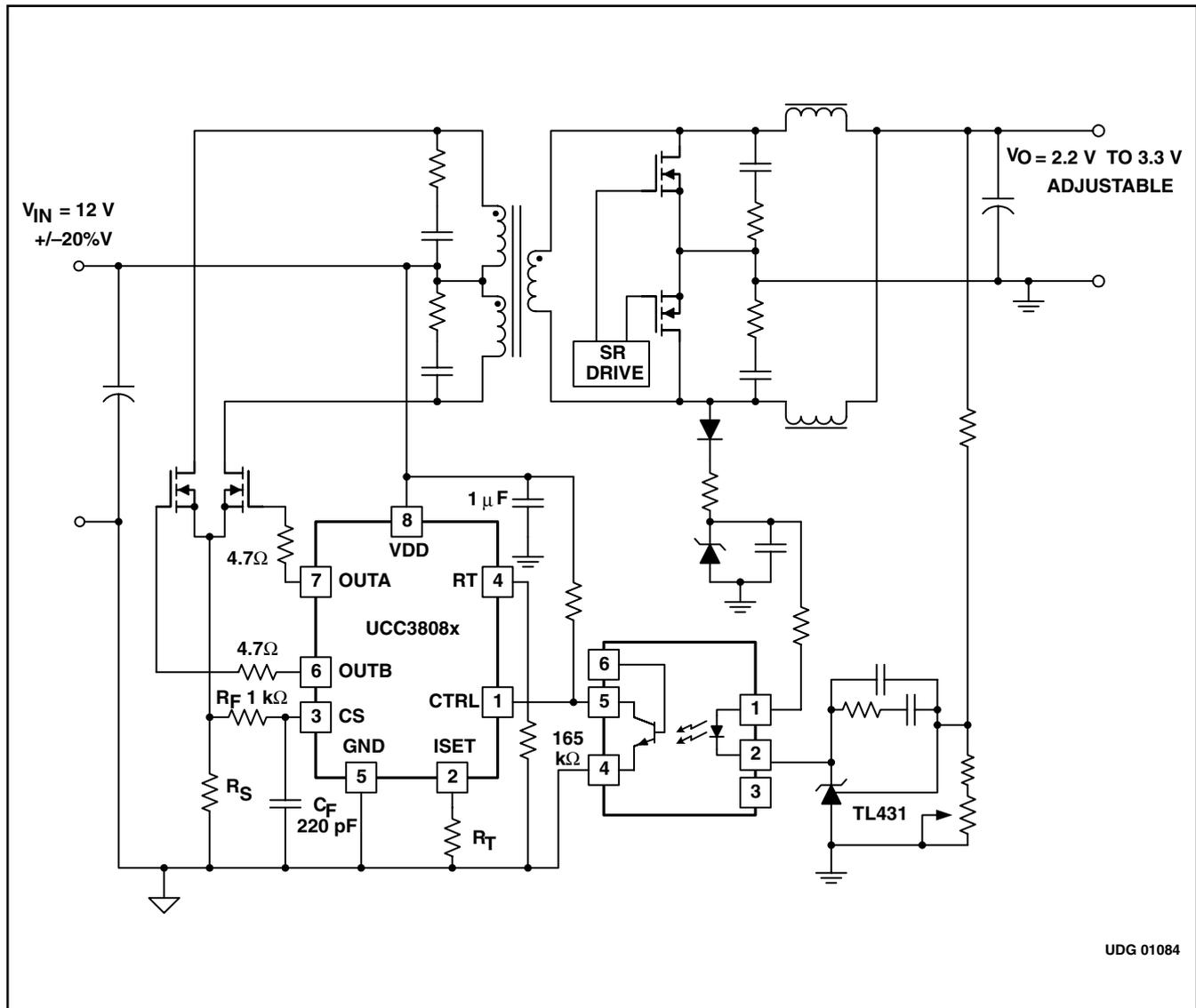
図 2. Block Diagram for Oscillator

アプリケーション情報

以下のアプリケーション回路は、出力電力が可変 (20W~200W) $V_{IN} = 12V$ 、 $V_{OUT} = 2.5V$ の絶縁型プッシュプル・コンバー

タを示しています。この図のピン配置はSOIC-8及びPDIP-8のパッケージの場合であることに注意してください。

代表的アプリケーション



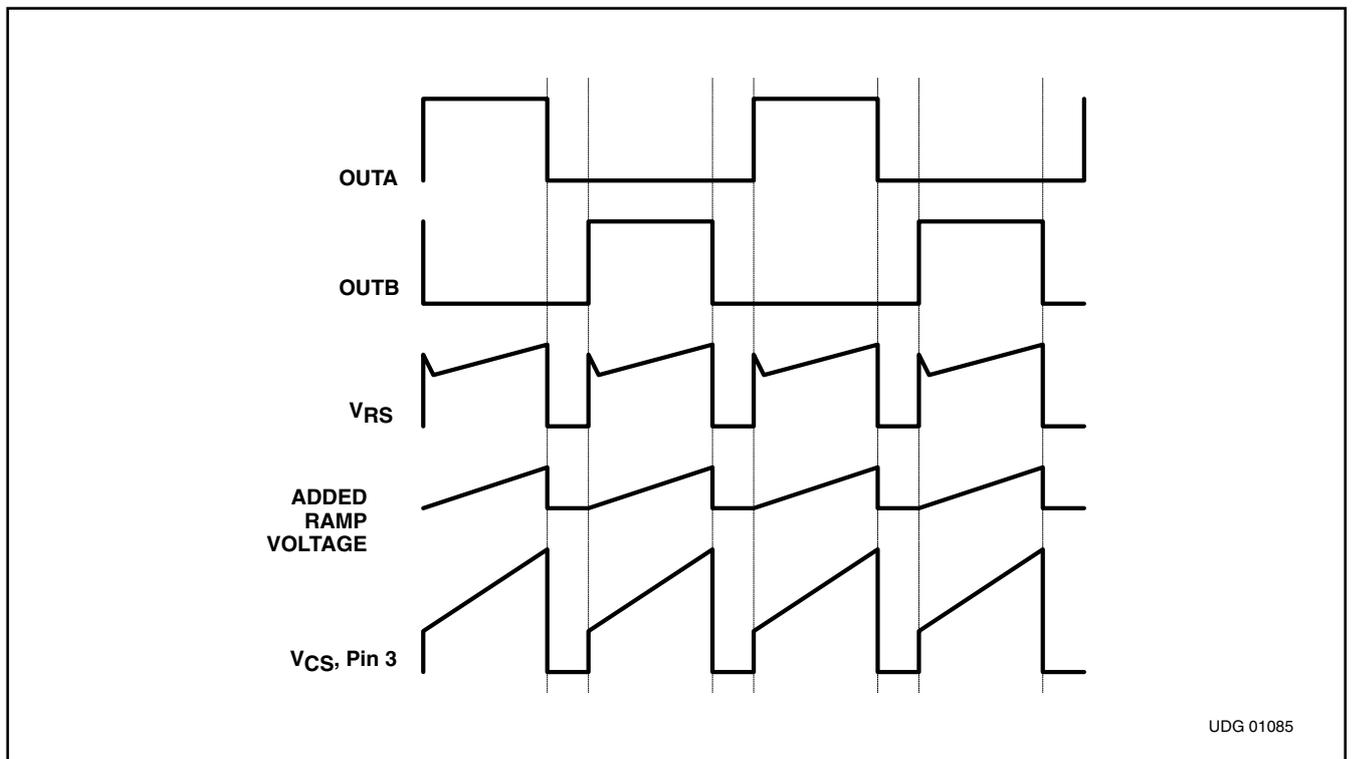


図 3. Typical Slope Compensation Waveforms at 80% Duty Cycle

動作波形

図3に、スロープ補償を行うため電圧ランプが電流検出素子端の電圧 V_{CS} に効果的に加えられている状態が示されています。

図3に、OUTAとOUTBのデューティ・サイクルが80%で、また、それに関連した一次側プッシュプル・パワーMOSFETの電流検出抵抗端の電圧VRSが図示されています。CSから流れ出す電流により電源電流検出抵抗とCSピンの間に置かれたフィルタ抵抗 R_F 端にランプ電圧が生成されます。この電圧は効果的にVRSに加わり、3ピンのVCSにスロープ補償を行います。また、CSの波形にフィルタを施すためコンデンサ C_F も追加することを推奨します。

レイアウトについての考察

ノイズの問題を回避するため、電解コンデンサに加えセラミック・コンデンサをできるだけチップに近づけてVDDからGNDにバイパスします。最低でも $1\mu\text{F}$ 程度のデカップリング・コンデンサを推奨します。

誤動作防止のためには端子のシールド等を行いICの小信号ピン (CTRL、ISET、CS、RT) の近辺に局所的なグラウンド・プレーンを使用してください。この局所的なグラウンド・プレーンをGNDピンに配慮された1本の配線で接続してください。局所的なグラウンド・プレーンはパワー・ピン (VDD、OUTA、OUTB、GND) の下には広げないでください。それよりむしろ、パワー・ピンとともにICのそばにグラウンド・リターン用にGNDピンへの信号のリターン配線を使用してください。

最良の特性を得るには、RTピン (4ピン) からGND (5ピン) へのタイミング抵抗のリードはできるだけ短くする必要があります。

TSSOPパッケージのレイアウトについての特別な配慮

TSSOPパッケージではピン配置が異なり、また、リード・ピッチが短いため、ノイズの問題を最小限に抑えるため特別な注意を払わなければなりません。このデバイスを小型のTSSOPパッケージに収まるよう90°回転させなければならないためピン配列は別になっています。

例えば、TSSOPでは2つの出力ピンはパッケージの反対側にあります。これらの配線は、スイッチング・ノイズをアナログ・ピンに結合させるためパッケージの下で一緒に引かないように注意が必要です。

もう1つ一般的な問題とはRTとOUTB (6ピンと8ピン)はすぐ隣に並んではいないにもかかわらず少し離れて一緒に引き廻す場合です。このために、OUTBの立上り時、最大で400mVの電圧スパイクがRTに結合する可能性があります。このスパイクにより、CTに流れ込む内部充電電流が瞬間的にオフになり、その結果デューティ・サイクルが低くなります。RTピンの電圧はコンデンサを用いても安定化できないことに注意することも重要です。RTピンは内部のCTをプログラムする単なる直流電圧です。それよりも、この問題を解決するためには、OUTBとRTの引き廻しを短く、互いに離しておき、上記のプリント配線基板のレイアウトについての提案に従います。

リファレンス・デザイン

リファレンス・デザインについては“50-W Push-Pull Converter Reference Design Using the UCC38083” (TI文献番号SLUU135) で検討されています。当設計では、入力電圧範囲が18V~35V (標準24V)、出力が3.3V/15Aのプッシュプル型同期整流制御について管理しています。この回路図を図5に、リファレンス・デザインのボード・レイアウトを図4に示します。詳細については上記文献を参照してください。

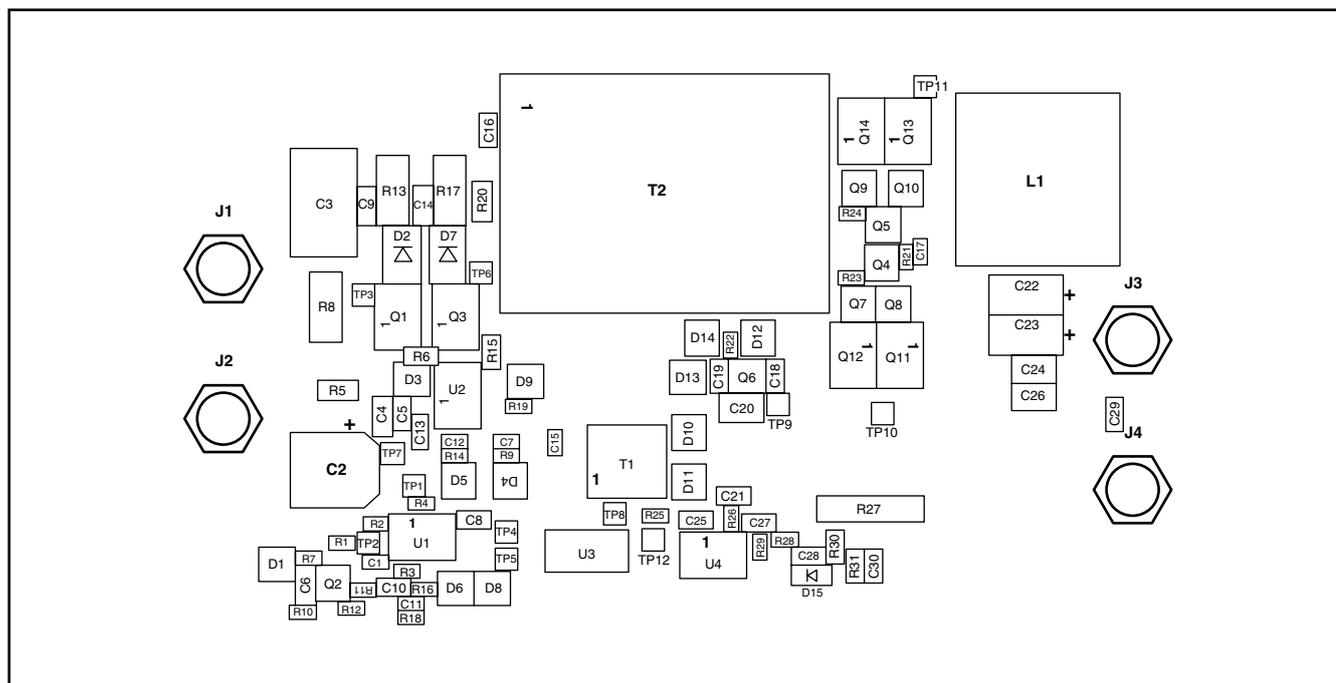
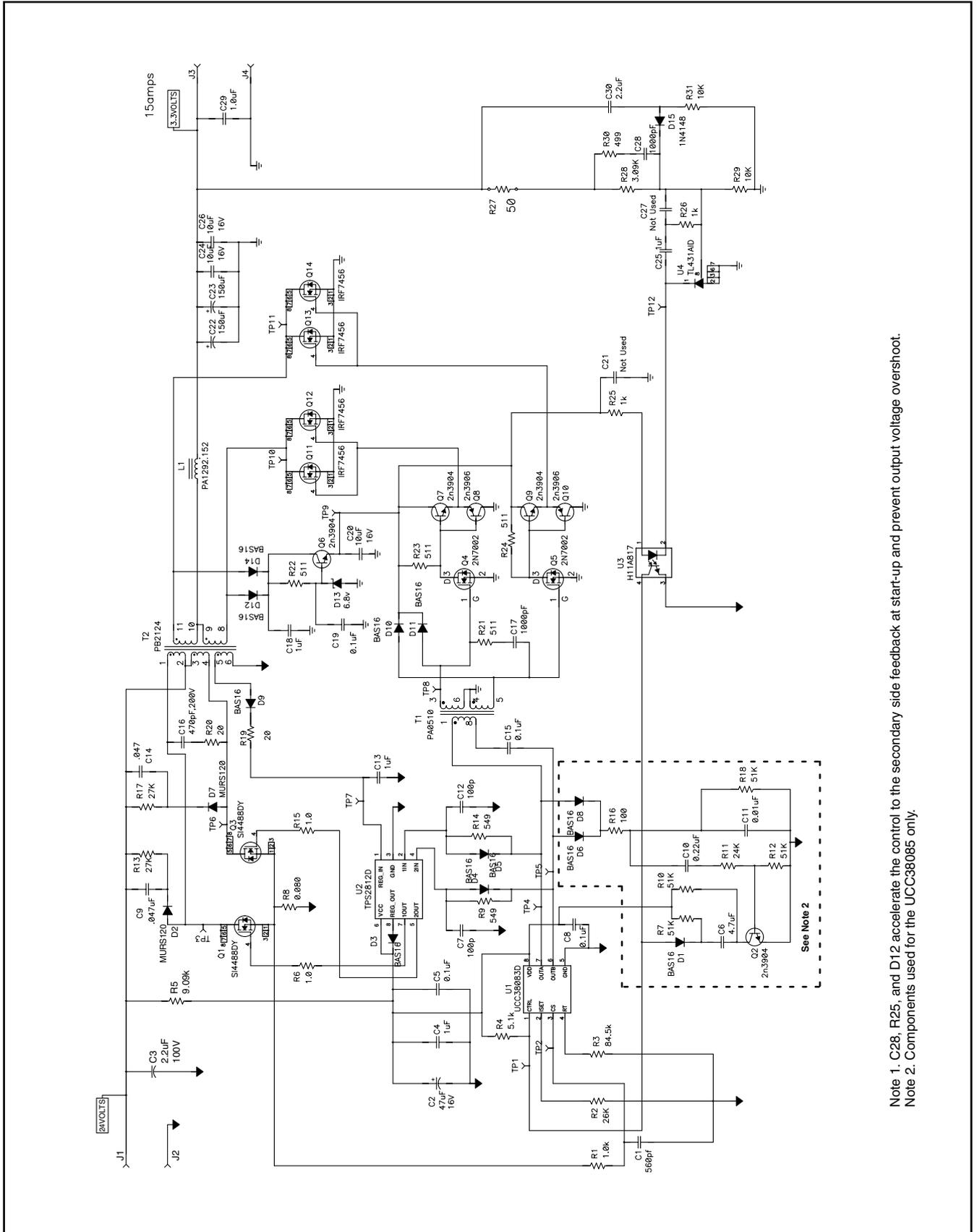


図 4. Reference Design Layout

APPLICATION INFORMATION

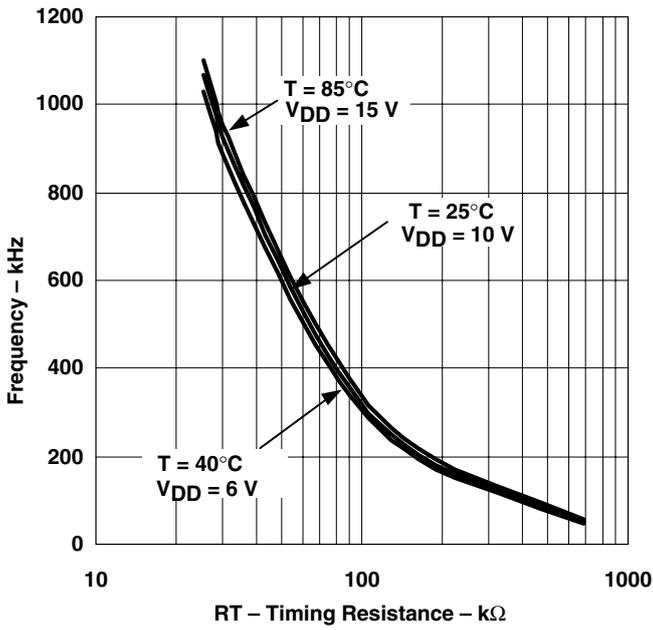


5. Reference Design Schematic

Note 1. C28, R25, and D12 accelerate the control to the secondary side feedback at start-up and prevent output voltage overshoot.
 Note 2. Components used for the UCC38085 only.

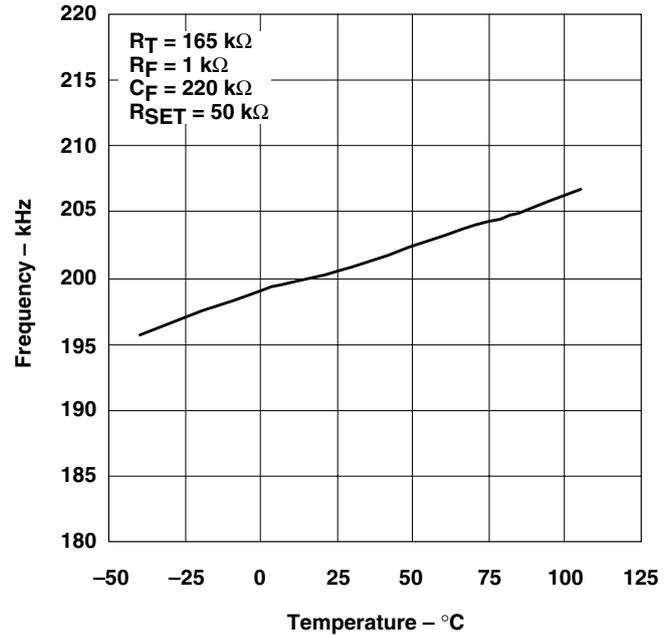
TYPICAL CHARACTERISTICS

**OSCILLATOR FREQUENCY
vs
TIMING RESISTANCE**



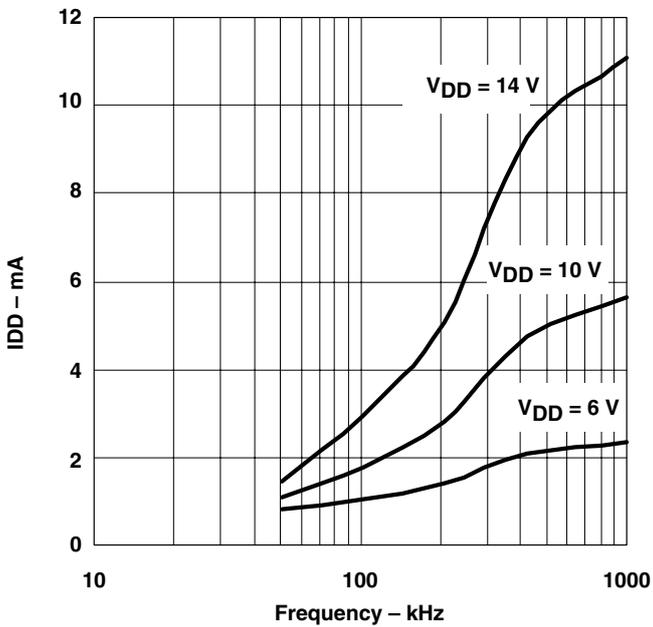
⊠ 6

**OSCILLATOR FREQUENCY
vs
TEMPERATURE**



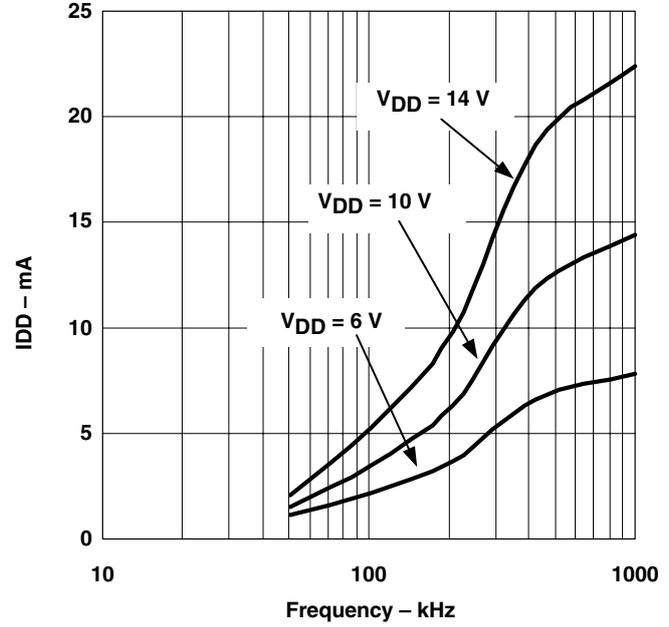
⊠ 7

**IDD
vs
OSCILLATOR FREQUENCY, (NO LOAD)**



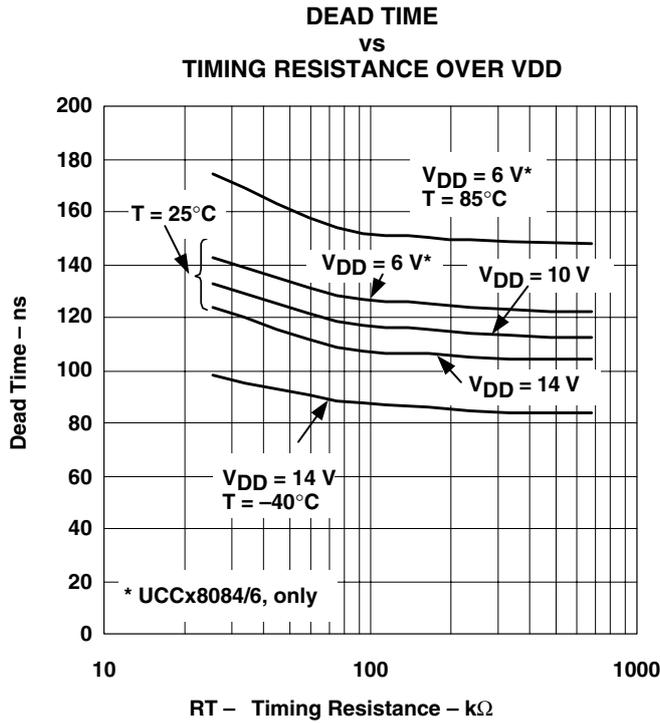
⊠ 8

**IDD
vs
OSCILLATOR FREQUENCY, 1 nF LOAD**

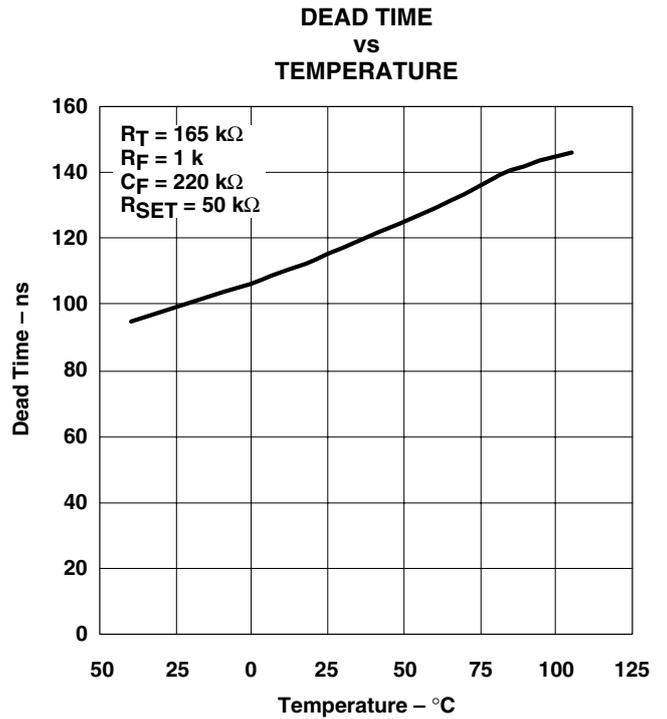


⊠ 9

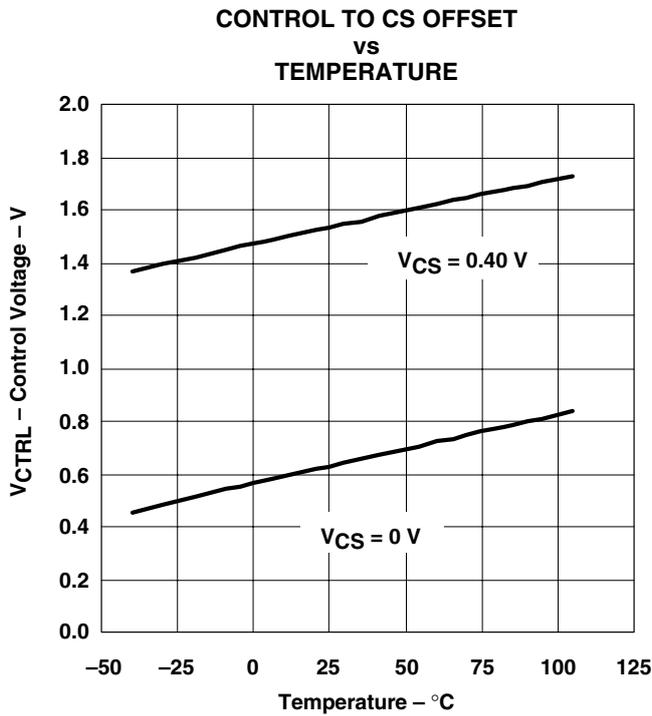
TYPICAL CHARACTERISTICS



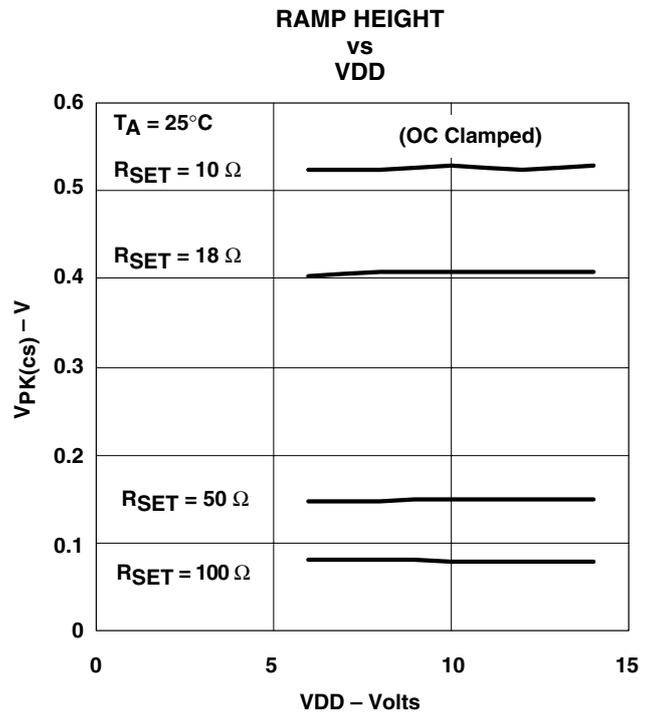
⊠ 10



⊠ 11



⊠ 12



⊠ 13

TYPICAL CHARACTERISTICS

**RAMP HEIGHT
vs
RT**

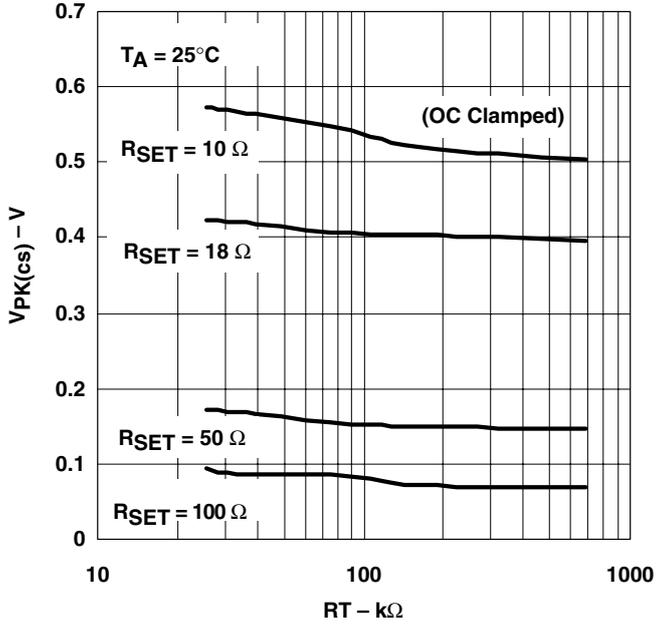


Figure 14

**RAMP HEIGHT
vs
TEMPERATURE**

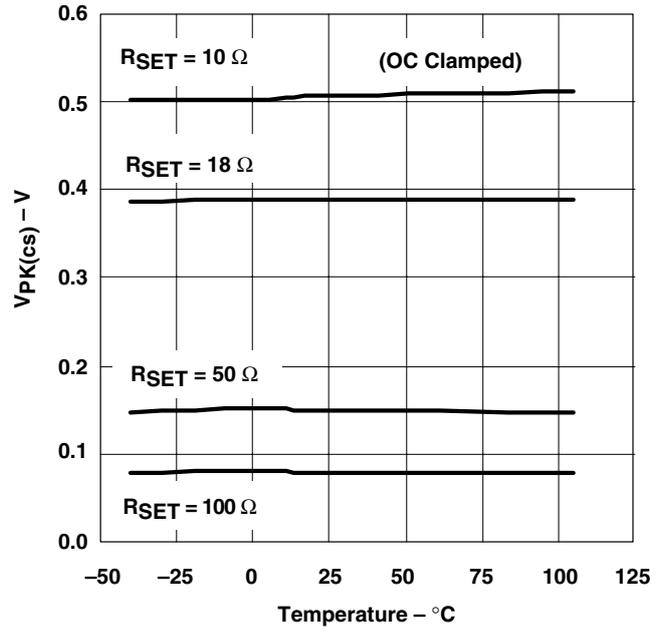


Figure 15

**SOFT START
vs
TEMPERATURE**

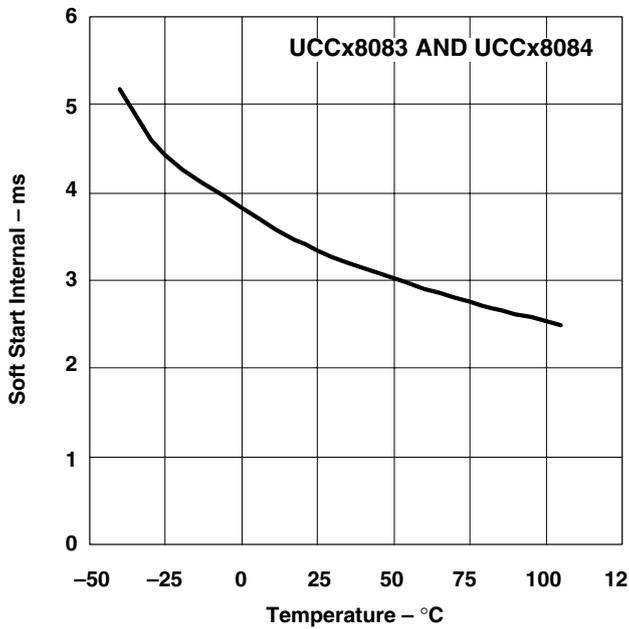


Figure 16

**SOFT START
vs
TEMPERATURE**

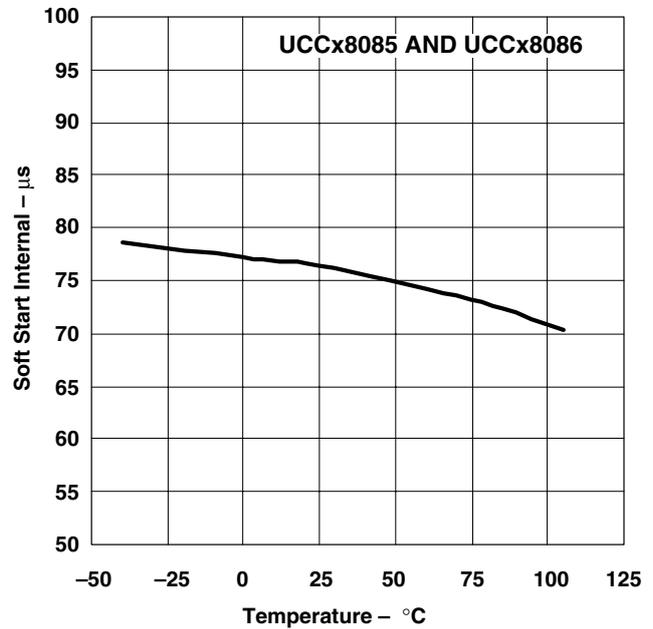


Figure 17

TYPICAL CHARACTERISTICS

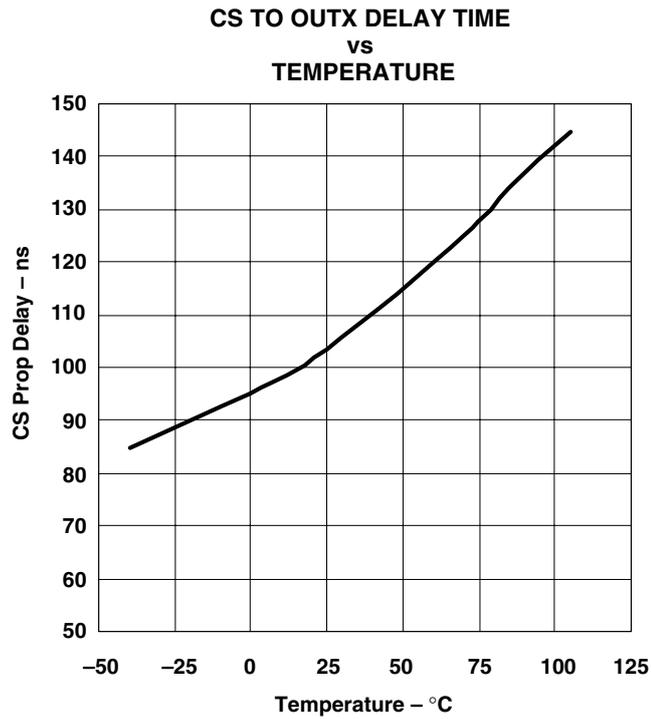


図 18

関連製品

UCC3808, 8-Pin Low Power Current Mode Push-Pull PWM, (SLUS168)

UCC3808A, 8-Pin Low-Power Current-Mode Push-Pull PWM, (SLUS456)

UCC3806, Low Power, Dual Output, Current Mode PWM Controller, (SLUS272)

Part Number	UVLO On	UVLO Off	CS Discharge FET	Error Amplifier	Programmable Slope Compensation	Internal Softstart
UCC38083	12.5 V	8.3 V	あり	なし	あり	あり
UCC38084	4.3 V	4.1 V	あり	なし	あり	あり
UCC38085	12.5 V	8.3 V	あり	なし	あり	なし
UCC38086	4.3 V	4.1 V	あり	なし	あり	なし
UCC3808A-1	12.5 V	8.3 V	あり	あり	なし	あり
UCC3808A-2	4.3 V	4.1 V	あり	あり	なし	あり
UCC3808-1	12.5 V	8.3 V	なし	あり	なし	あり
UCC3808-2	4.3 V	4.1 V	なし	あり	なし	あり

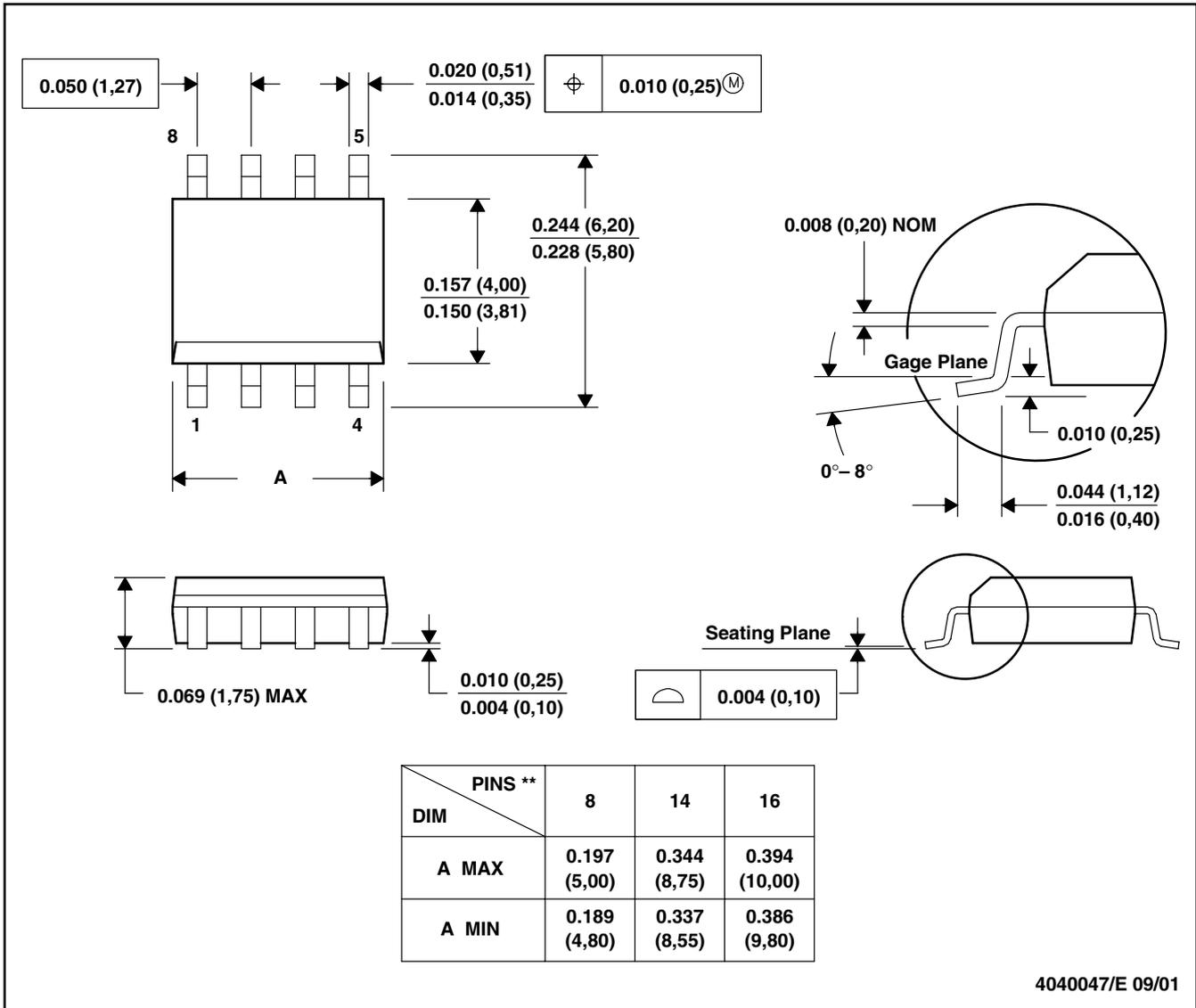
表 1. 8-Pin Push-Pull PWM Controller Family Feature Comparison

メカニカル・データ

D (R-PDSO-G**)

8 PINS SHOWN

PLASTIC SMALL-OUTLINE PACKAGE

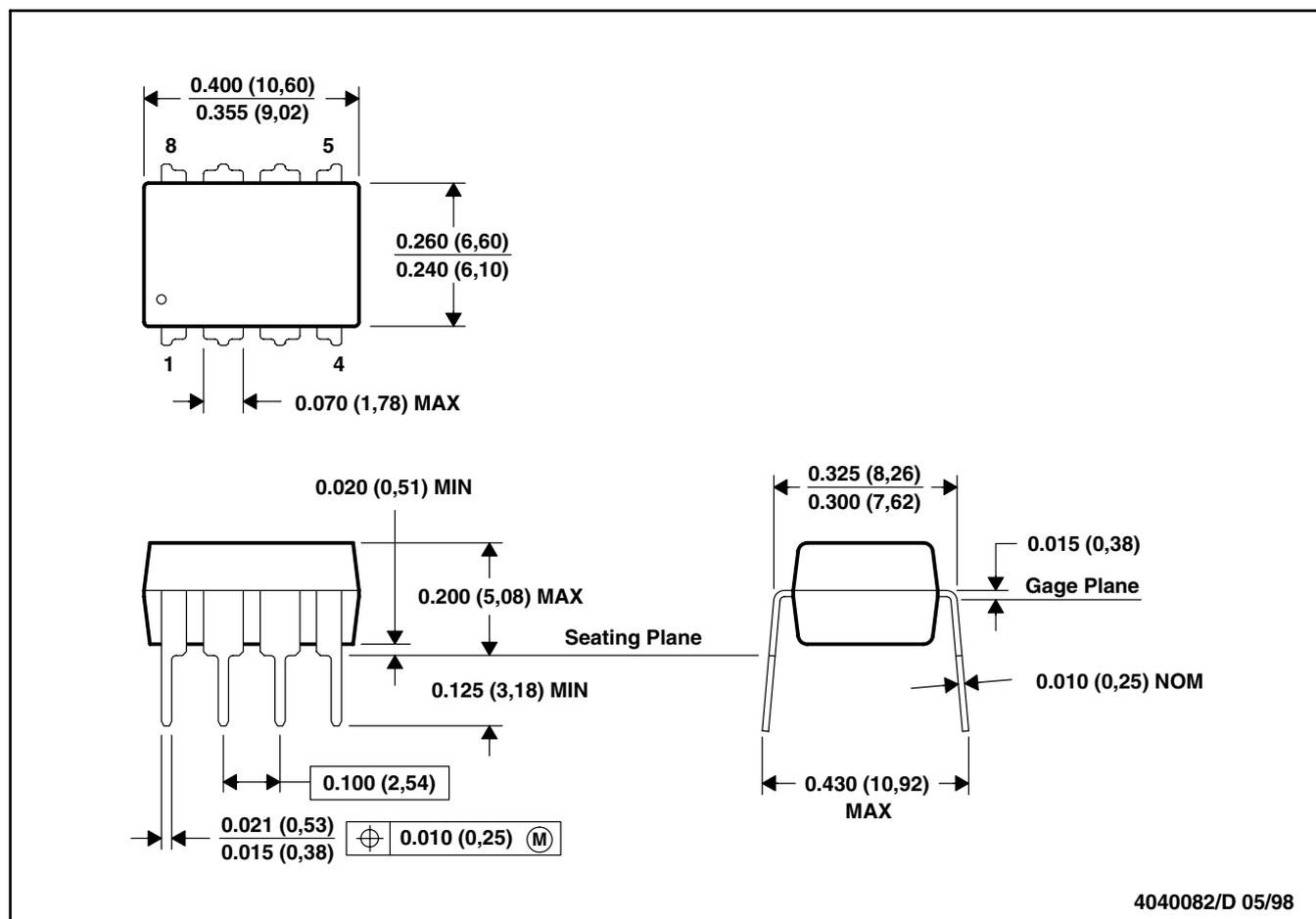


- 注： A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. ボディ寸法はモールド突起部を含みません。突起部は0.006 (0,15) を越えませぬ。
 D. JEDEC MS-012に準拠します。

メカニカル・データ

P (PDIP)

PLASTIC DUAL-IN-LINE



- 注： A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. JEDEC MS-001に準拠します。

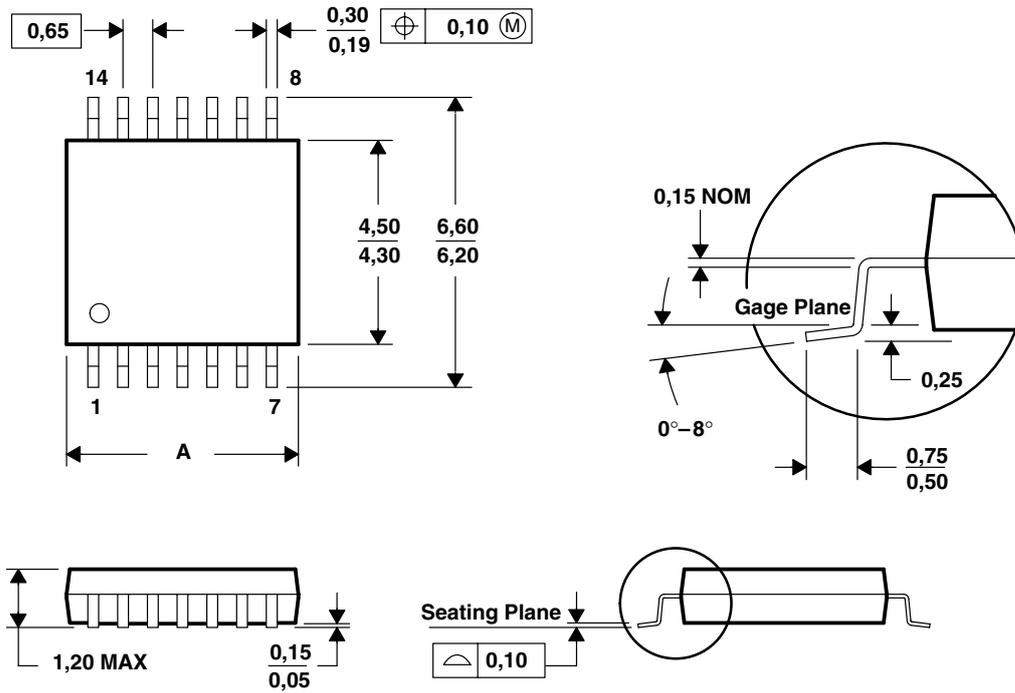
For the latest package information, go to http://www.ti.com/sc/docs/package/pkg_info.htm

メカニカル・データ

PW (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14 PINS SHOWN



PINS **	8	14	16	20	24	28
DIM						
A MAX	3,10	5,10	5,10	6,60	7,90	9,80
A MIN	2,90	4,90	4,90	6,40	7,70	9,60

4040064/F 01/97

- 注： A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. ボディ寸法はモールド突起部を含みません。突起部は0,15を越えません。
 D. JEDEC MO-153に準拠します。

For the latest package information, go to http://www.ti.com/sc/docs/package/pkg_info.htm

PACKAGE OPTION ADDENDUM

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
UCC28083D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
UCC28083P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28083PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28083PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28084PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084PWG4	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28084PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28085PG4	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28085PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085PWG4	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28085PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086DR	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
UCC28086DRG4	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28086PG4	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC28086PW	ACTIVE	TSSOP	PW	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC28086PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38083PG4	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38083PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38083PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38084PG4	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38084PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38084PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
UCC38085PG4	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38085PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38085PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-NC-NC-NC
UCC38086PW	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086PWG4	ACTIVE	TSSOP	PW	8	150	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086PWR	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
UCC38086PWRG4	ACTIVE	TSSOP	PW	8	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

⁽¹⁾ The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS) or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

⁽³⁾ MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

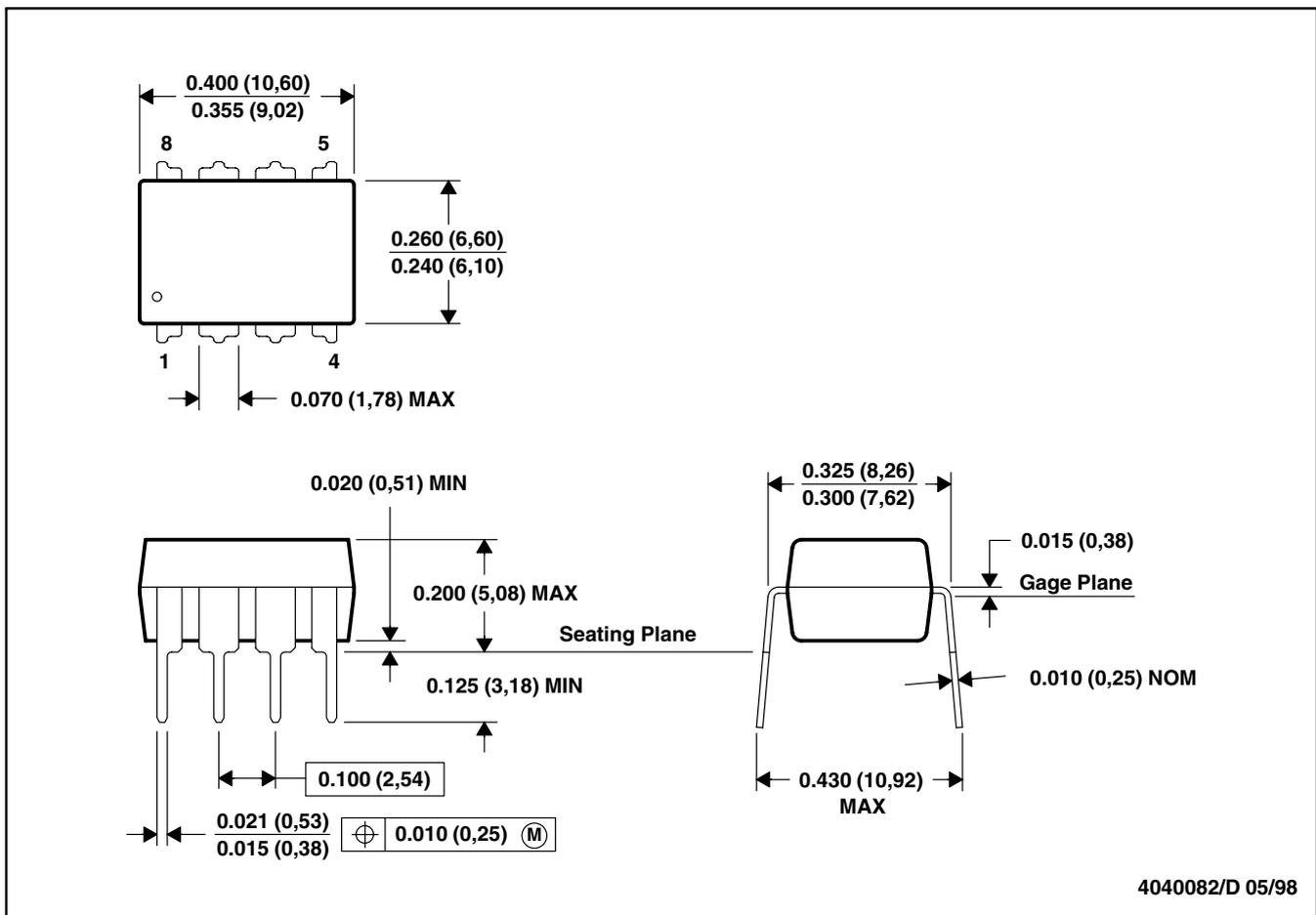
Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

メカニカル・データ

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE



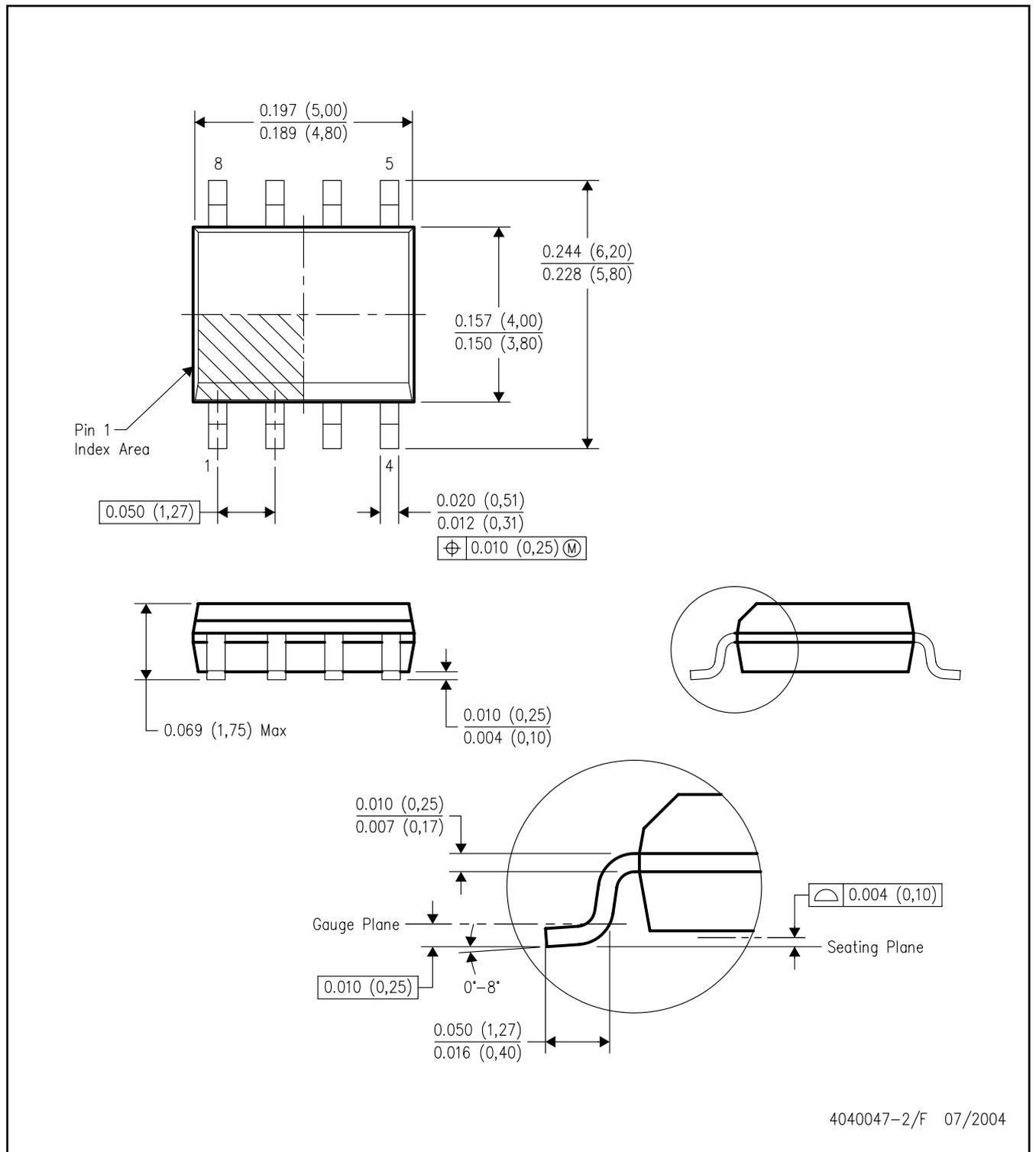
- 注： A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. JEDEC MS-001に準拠します。

For the latest package information, go to http://www.ti.com/sc/docs/package/pkg_info.htm

メカニカル・データ

D (R-PDO-G8)

PLASTIC SMALL-OUTLINE PACKAGE



4040047-2/F 07/2004

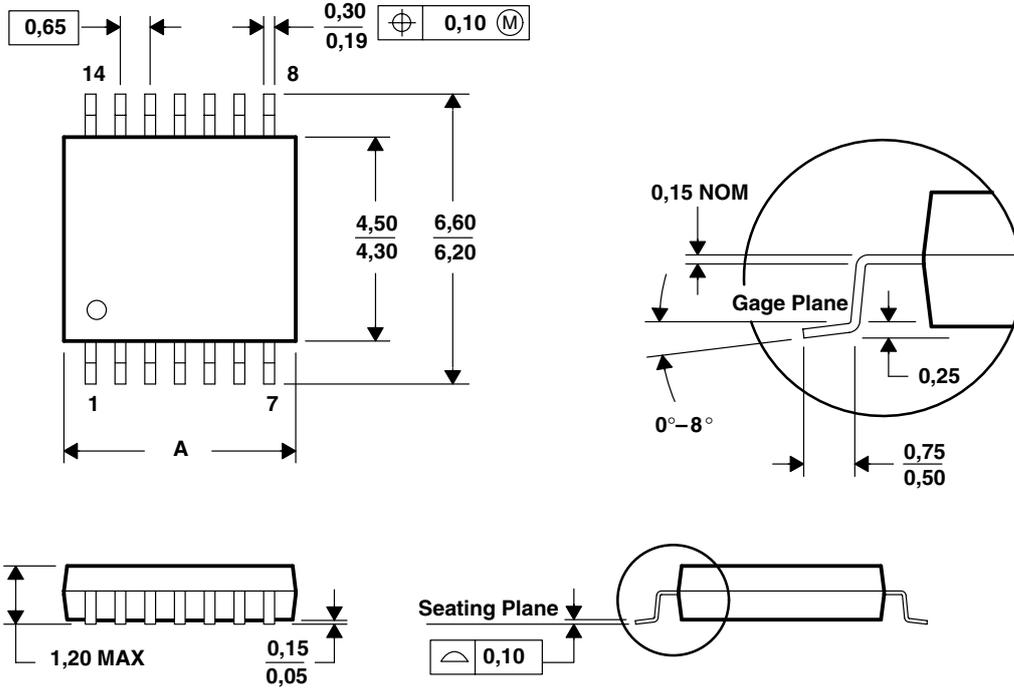
- 注： A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. ボディ寸法はモールド突起部を含みません。突起部は0.006 (0,15) を越えません。
 D. JEDEC MS-012に準拠します。

メカニカル・データ

PW (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14 PINS SHOWN



PINS **	8	14	16	20	24	28
DIM						
A MAX	3,10	5,10	5,10	6,60	7,90	9,80
A MIN	2,90	4,90	4,90	6,40	7,70	9,60

4040064/F 01/97

- 注： A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. ボディ寸法はモールド突起部を含みません。突起部は0,15を越えません。
 D. JEDEC MO-153に準拠します。

(SLUS488B – May 2003)

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、ます。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated