

TSM24A 産業用ネットワーク向け 24V 単方向サージ・ダイオード、SOT-23 パッケージ

1 特長

- 強力なサージ保護:
 - IEC61000-4-5 (8/20 μ s): 60A
- 60A でクランプ電圧が 38V (標準値) と低く、8/20 μ s のサージ電流で下流の部品を保護
- 単方向極性により、シングルエンドのデータ・ラインと電源レールのクランプ性能を最適化
- 動作電圧が 24V で、12V システムの信号を保護
- 75nA (最大値) の低いリーク電流
- 54pF (標準値) の低 I/O 容量
- IEC 61000-4-2 ESD 保護を内蔵:
 - 接触放電 ± 30 kV
 - 空中放電 ± 30 kV
- 小型の SOT-23 リード付きパッケージにより、基板面積を最小化し、自動光学検査 (AOI) を実施可能

2 アプリケーション

- 産業用センサ
- USB Type-C™ V_{BUS}
- PLC I/O モジュール
- 24V の電源ライン、デジタル入出力ライン
- 電化製品
- 医療用機器
- モータ・ドライバ

3 概要

TSM24A は、テキサス・インスツルメンツのサージ保護デバイス・ファミリの一部です。TSM24A は、最大 60A の IEC 61000-4-5 フォルト電流を確実に分流して、システムを大電力の過渡や落雷から保護します。本デバイスは、一般的な産業用信号ラインの EMC 要件向けのソリューションとして、42 Ω のインピーダンスにより結合される、最大 2.5kV の IEC 61000-4-5 開路電圧に耐えられます。サージ・イベントでは TSM24A がクランプされるため、I_{pp} = 60A でシステムがさらされる電圧を 38V (代表値) 未満に保ちます。

また、TSM24A は、業界標準の SMA パッケージに比べて約 50% 小型化された小型のリード付き SOT-23 (DBZ) パッケージで供給されています。このデバイスは、デバイスのリークが非常に小さいため、保護されたラインへの影響が最小限になるよう設計されています。

このデバイスの双方向バージョンについては、[TSM24CA](#) を参照してください。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ・サイズ ⁽²⁾
TSM24A	DBZ (SOT-23, 3)	2.92mm × 2.37mm

- 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- パッケージ・サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。



Table of Contents

1 特長.....	1	6.7 Typical Characteristics.....	6
2 アプリケーション.....	1	7 Application and Implementation.....	7
3 概要.....	1	7.1 Application Information.....	7
4 Revision History.....	2	8 Device and Documentation Support.....	8
5 Pin Configuration and Functions.....	3	8.1 Documentation Support.....	8
6 Specifications.....	4	8.2 ドキュメントの更新通知を受け取る方法.....	8
6.1 Absolute Maximum Ratings.....	4	8.3 サポート・リソース.....	8
6.2 ESD Ratings - JEDEC Specifications.....	4	8.4 Trademarks.....	8
6.3 ESD Ratings - IEC Specifications.....	4	8.5 静電気放電に関する注意事項.....	8
6.4 Recommended Operating Conditions.....	4	8.6 用語集.....	8
6.5 Thermal Information.....	5	9 Mechanical, Packaging, and Orderable Information....	8
6.6 Electrical Characteristics.....	5		

4 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (August 2023) to Revision A (October 2023)	Page
• 低リーク電流を「100nA」から「75nA」に変更	1
• 「IEC 61000-4-2 ESD 保護を内蔵」の情報を更新.....	1
• Changed I_{LEAK} TYP value from: 50 nA to: 25 nA and MAX value from: 100 nA to: 75 nA	5
• Changed V_{BR} MIN value from: 24.8 nA to: 26 nA	5

5 Pin Configuration and Functions

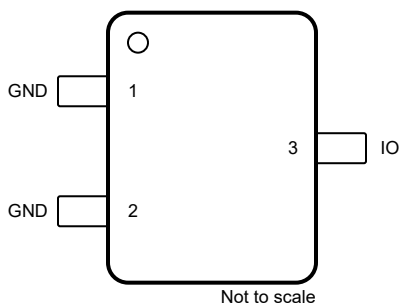


図 5-1. DBZ Package, 3-Pin SOT-23 (Top View)

表 5-1. Pin Functions

PIN		TYPE ⁽¹⁾	DESCRIPTION
NAME	NO.		
IO	3	I/O	Surge and ESD protected IO
GND	1, 2	G	Connect to ground. To achieve the rated performance, it is required to connect pin 1 and 2 together on the PCB as close to the device as possible.

(1) I = Input, O = Output, I/O = Input or Output, G = Ground

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

Parameter		MIN	MAX	UNIT
P _{PPM}	IEC 61000-4-5 Surge (t _p = 8/20 μs) Peak Pulse Power at 25 °C ⁽²⁾		2800	W
I _{PPM}	IEC 61000-4-5 Surge (t _p = 8/20 μs) Peak Pulse Current at 25 °C ⁽²⁾		60	A
T _A	Operating free-air temperature	–40	125	°C
T _{stg}	Storage temperature	–65	155	°C

- (1) Operation outside the *Absolute Maximum Ratings* may cause permanent device damage. Absolute maximum ratings do not imply functional operation of the device at these or any other conditions beyond those listed under *Recommended Operating Conditions*. If briefly operating outside the *Recommended Operating Conditions* but within the *Absolute Maximum Ratings*, the device may not sustain damage, but it may not be fully functional. Operating the device in this manner may affect device reliability, functionality, performance, and shorten the device lifetime.
- (2) Voltages are with respect to GND unless otherwise noted.

6.2 ESD Ratings - JEDEC Specifications

Parameter		Test Conditions	VALUE	UNIT
V _(ESD)	Electrostatic discharge	Human body model (HBM), per ANSI/ESDA/JEDEC JS-001, all pins ⁽¹⁾	±2500	V
		Charged device model (CDM), per JEDEC specification JS-002, all pins ⁽²⁾	±1000	

- (1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.
- (2) JEDEC document JEP157 states that 250-V CDM allows safe manufacturing with a standard ESD control process.

6.3 ESD Ratings - IEC Specifications

Parameter		Test Conditions	VALUE	UNIT
V _(ESD)	Electrostatic discharge	IEC 61000-4-2 Contact Discharge, all pins	±30000	V
		IEC 61000-4-2 Air Discharge, all pins	±30000	

6.4 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

		MIN	NOM	MAX	UNIT
V _{IN}	Input voltage	0		24	V
T _A	Operating Free Air Temperature	–40		125	°C

6.5 Thermal Information

THERMAL METRIC ⁽¹⁾		TSM24A	UNIT
		DBZ (SOT-23)	
		3 PINS	
$R_{\theta JA}$	Junction-to-ambient thermal resistance	203.8	°C/W
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	104.1	°C/W
$R_{\theta JB}$	Junction-to-board thermal resistance	39.4	°C/W
Ψ_{JT}	Junction-to-top characterization parameter	8.7	°C/W
Ψ_{JB}	Junction-to-board characterization parameter	38.9	°C/W
$R_{\theta JC(bot)}$	Junction-to-case (bottom) thermal resistance	N/A	°C/W

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

6.6 Electrical Characteristics

At $T_A = 25^\circ\text{C}$ unless otherwise noted

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
V_{RWM}	Reverse stand-off voltage	$I_{IO} < 100\text{ nA}$			24	V
I_{LEAK}	Leakage current at V_{RWM}	$V_{IO} = 24\text{ V}$, I/O to GND		25	75	nA
V_{BR}	Breakdown voltage, I/O to GND ⁽¹⁾	$I_{IO} = 10\text{ mA}$	26	29		V
V_{FWD}	Forward Voltage, GND to I/O ⁽¹⁾	$I_{IO} = 10\text{ mA}$		0.7		V
V_{CLAMP}	Surge clamping voltage, $t_p = 8/20\text{ }\mu\text{s}$ ⁽²⁾	$I_{PP} = 60\text{ A}$, I/O to GND		38		V
V_{CLAMP}	Surge clamping voltage, $t_p = 8/20\text{ }\mu\text{s}$ ⁽²⁾	$I_{PP} = 60\text{ A}$, GND to I/O		7		V
C_{LINE}	Line capacitance, IO to GND	$V_{IO} = 0\text{ V}$, $f = 1\text{ MHz}$		54		pF

(1) V_{BR} is defined as the voltage when 10 mA is applied in the positive-going direction.

(2) Device stressed with 8/20 μs exponential decay waveform according to IEC 61000-4-5

6.7 Typical Characteristics

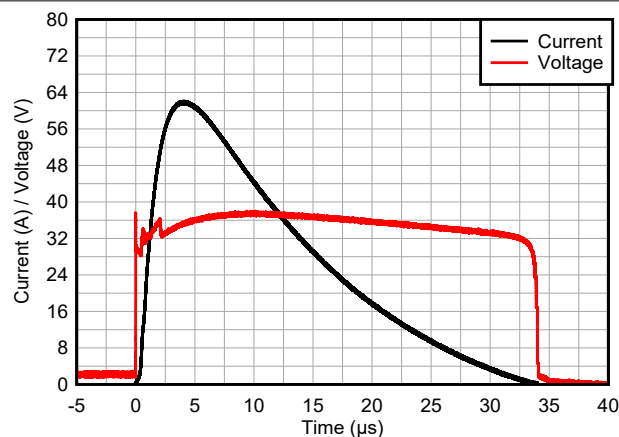


図 6-1. 8/20 μ s Surge Response

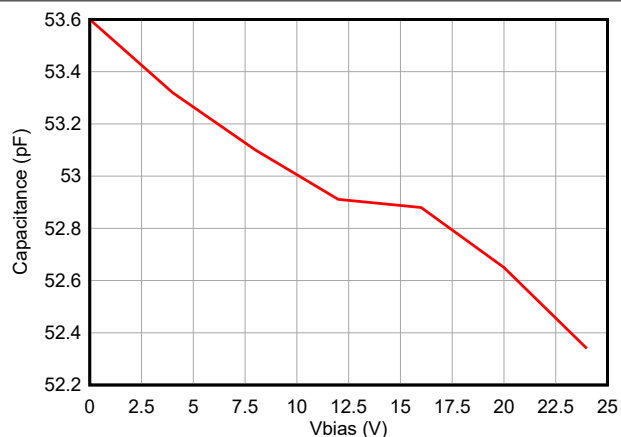


図 6-2. Capacitance vs Bias Voltage

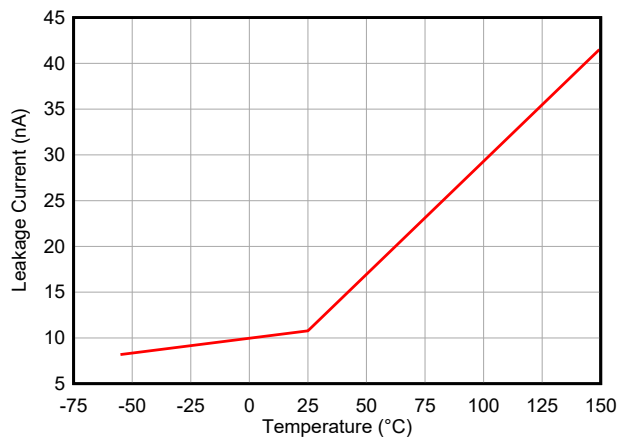


図 6-3. Leakage vs Temperature

7 Application and Implementation

注

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes, as well as validating and testing their design implementation to confirm system functionality.

7.1 Application Information

The TSM24A is a TVS diode that provides a path to ground for dissipating transient voltage spikes (such as ESD or surge) on signal lines and power lines. Connect the device in parallel to the down stream circuitry for protection. As the current from the transient passes through the TVS, only a small voltage drop is present across the diode. The small voltage drop is presented to the protected IC. The low R_{DYN} of the triggered TVS holds this voltage (V_{CLAMP}) to a safe level for the protected IC. For more information on how to properly use this device, refer to the [ESD Packaging and Layout Guide](#).

8 Device and Documentation Support

8.1 Documentation Support

8.1.1 Related Documentation

For related documentation, see the following:

- Texas Instruments, [TI's IEC 61000-4-x Testing application note](#)
- Texas Instruments, [ESD Layout Guide user's guide](#)
- Texas Instruments, [ESD Protection Diodes EVM user's guide](#)
- Texas Instruments, [Generic ESD Evaluation Module user's guide](#)
- Texas Instruments, [Reading and Understanding an ESD Protection Data Sheet user's guide](#)

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.4 Trademarks

Type-C™ is a trademark of USB Implementers Forum.

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TSM24ADBZR	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 150	35J8
TSM24ADBZR.B	Active	Production	SOT-23 (DBZ) 3	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 150	35J8

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

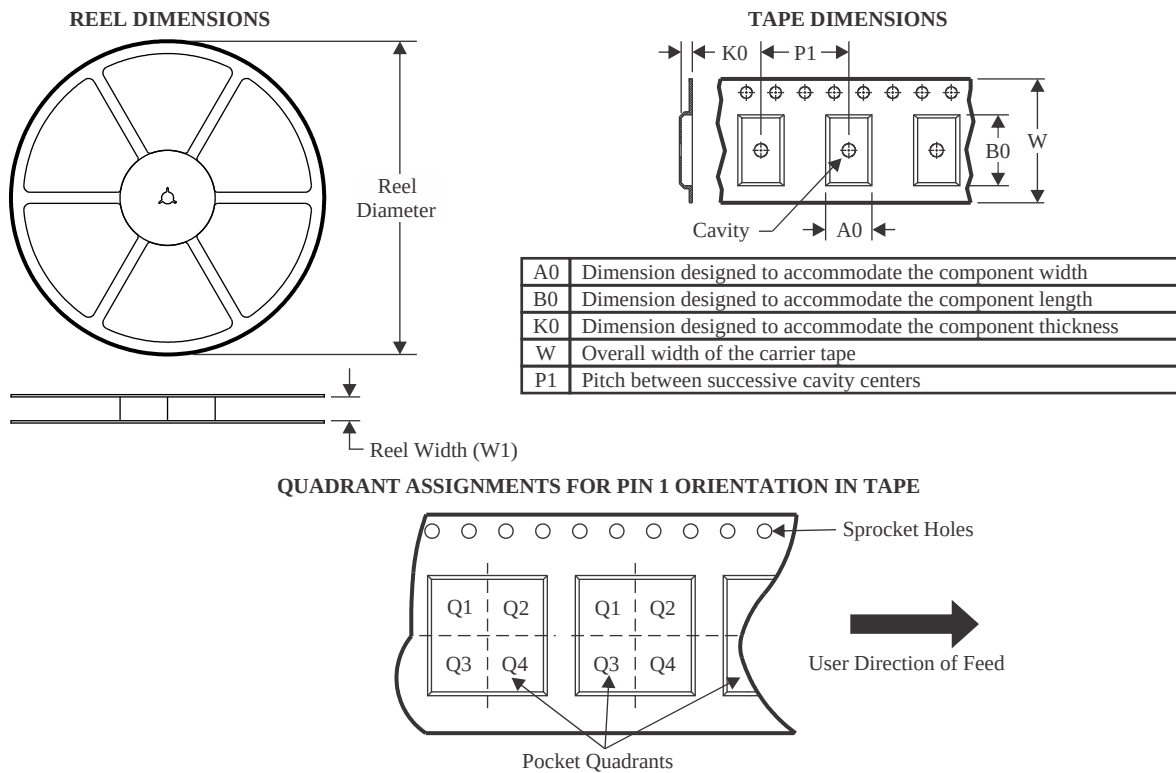
OTHER QUALIFIED VERSIONS OF TSM24A :

- Automotive : [TSM24A-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

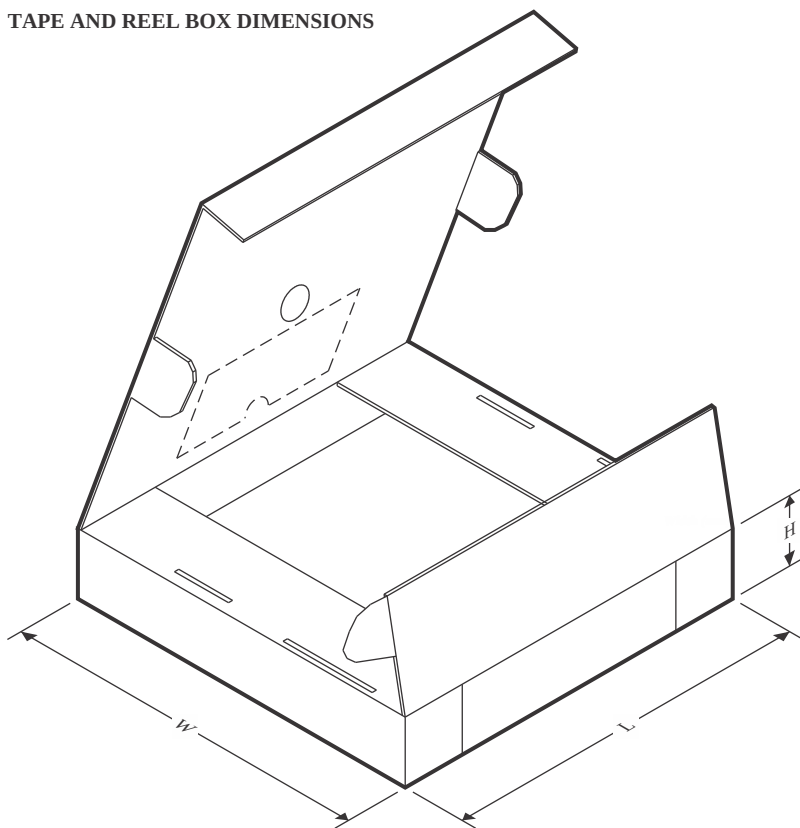
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TSM24ADBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS

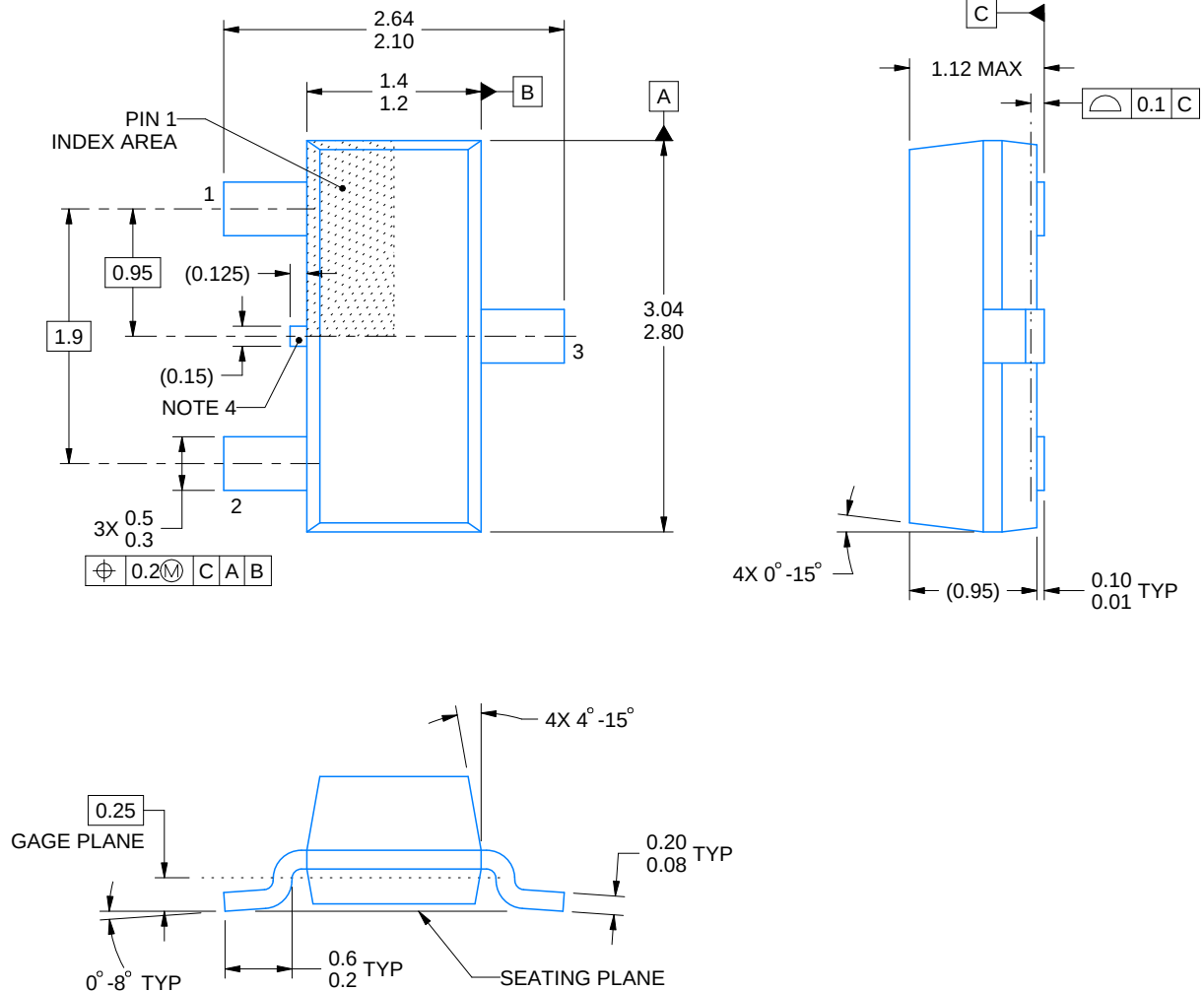


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TSM24ADBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0

DBZ0003A**PACKAGE OUTLINE****SOT-23 - 1.12 mm max height**

SMALL OUTLINE TRANSISTOR



4214838/F 08/2024

NOTES:

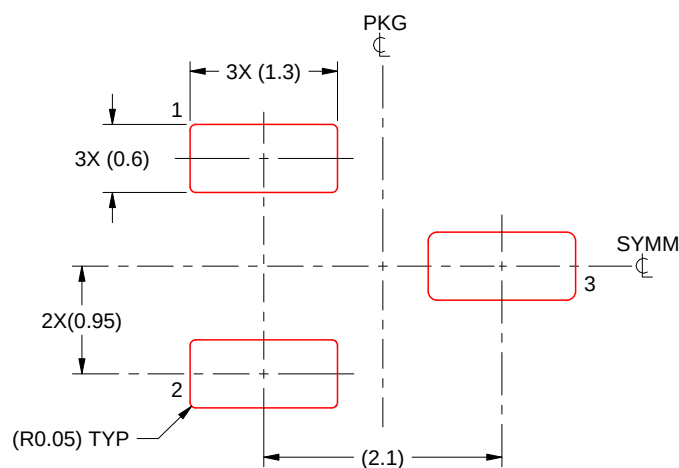
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration TO-236, except minimum foot length.
4. Support pin may differ or may not be present.
5. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side

EXAMPLE STENCIL DESIGN

DBZ0003A

SOT-23 - 1.12 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4214838/F 08/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated