



超低ノイズ、高PSSR、高速、1A、 低ドロップアウト・リニア・レギュレータ

特長

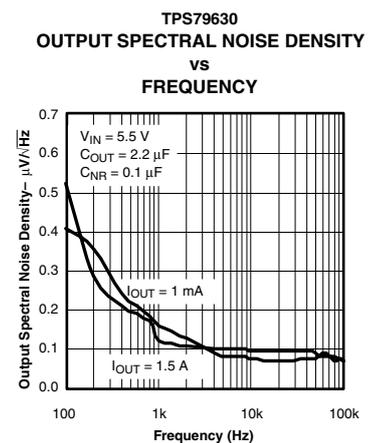
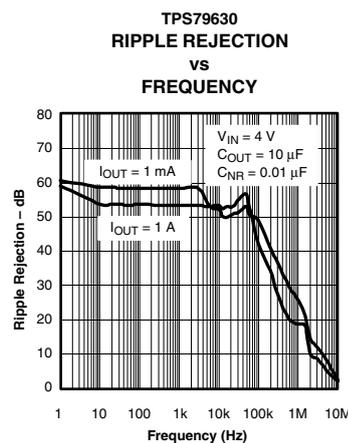
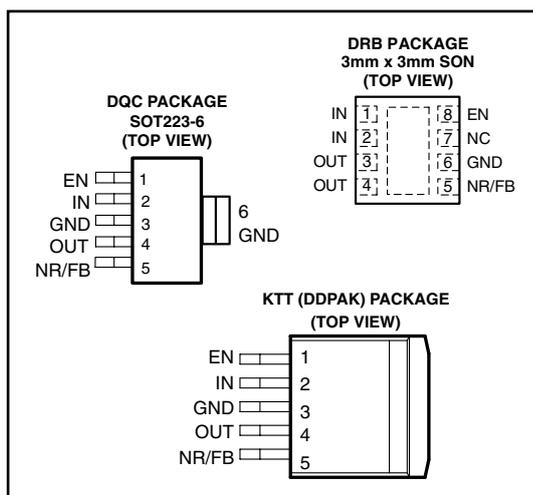
- イネーブル付き1A 低ドロップアウト・レギュレータ
- 固定出力電圧製品と可変出力電圧製品 (1.2V ~ 5.5V)
- 高い電源リップル除去比 (PSRR 53dB at 10kHz)
- 超低ノイズ (40 μ V_{RMS}, TPS79630)
- 高速起動時間 (50 μ s)
- 1 μ F以上のセラミック・コンデンサで安定
- 優れた負荷/電源電圧の変動に対する過渡応答特性
- 低ドロップアウト電圧 (全負荷時250mV, TPS79630)
- 3 \times 3 SON PowerPAD™、SOT223-6およびDDPAK-5 パッケージ

概要

低ドロップアウト (LDO) でローパワーのリニア・レギュレータ TPS796xx ファミリーは高い電源リップル除去比 (PSRR)、超低雑音、高速起動、優れた入力電圧および負荷の過渡応答特性をもち、3 \times 3 SON、SOT223-6とDDPAK-5パッケージで供給されます。本ファミリーの全製品は出力への小型の1 μ Fのセラミック・コンデンサで安定に動作します。本ファミリーは、低ドロップアウト電圧 (例えば、1A時250mV) 特性の為に最新のBiCMOSプロセスを使用しています。各製品は低自己消費電流 (標準で265 μ A) でも高速起動 (0.001 μ Fのバイパス・コンデンサを使用した時で約50 μ s) を可能としています。さらに、製品がスタンバイ状態に置かれるとき、自己消費電流は1 μ A以下まで減少します。TPS79630は出力電圧3.0V時に0.1 μ Fのバイパス・コンデンサの使用で、約40 μ V_{RMS}の出力電圧雑音となります。高速応答特性だけでなく高いPSRRと低雑音特性は、雑音に敏感な携帯型の高周波電子機器でのアナログ回路のアプリケーションに最適です。

アプリケーション

- RF : VCO、受信機、ADC
- オーディオ機器
- Bluetooth™、無線LAN
- 携帯電話、コードレス電話機
- 携帯型電子手帳、PDA



Bluetoothは、Bluetooth社の登録商標です。PowerPADは、テキサス・インスツルメンツの登録商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報⁽¹⁾

PRODUCT	V _{OUT} ⁽²⁾
TPS796xxyyyz	XX is nominal output voltage (for example, 28 = 2.8V, 01 = Adjustable). YYY is package designator. Z is package quantity.

(1) 最新のパッケージ情報とご発注情報については、最新の英文データシートの巻末にある「PACKAGE OPTION ADDENDUM」を参照するか、またはTIのWebサイト (www.ti.com または www.tij.co.jp) をご覧ください。

(2) 1.3Vから4.9Vまでの出力電圧は100mV刻みで供給可能です。最低発注量は照会してください。詳細についてはお問い合わせください。

絶対最大定格⁽¹⁾

動作温度範囲内 (特に記述のない限り)

	単位
V _{IN} range	-0.3V ~ 6V
V _{EN} range	-0.3V ~ V _{IN} + 0.3V
V _{OUT} range	6V
Peak output current	Internally limited
ESD rating, HBM	2kV
ESD rating, CDM	500V
Continuous total power dissipation	許容損失の表を参照
Junction temperature range, T _J	-40°C ~ +150°C
Storage temperature range, T _{stg}	-65°C ~ +150°C

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

許容損失

PACKAGE	BOARD	R _{θJC}	R _{θJA}
DDPAK	High-K ⁽¹⁾	2°C/W	23°C/W
SOT223	Low-K ⁽²⁾	15°C/W	53°C/W
3 × 3 SON	High-K ⁽¹⁾	1.2°C/W	40°C/W

(1) このデータを得るために使用したJEDEC High-K (2s2p) 基板のデザインは、3インチ×3インチ (7.5cm×7.5cm) の多層基板で、内部に1オンスの電源およびグランド・プレーンを持ち、基板の上面および底面に2オンスの銅トレースを形成しています。

(2) このデータを得るために使用したJEDEC Low-K (1s) 基板のデザインは、上面に2オンスの銅トレースを形成した3インチ×3インチ (7.5cm×7.5cm) の片面基板です。

電気的特性

動作温度範囲内 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{EN} = V_{IN}$, $V_{IN} = V_{OUT(nom)} + 1\text{V}^{(1)}$, $I_{OUT} = 1\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR} = 0.01\mu\text{F}$
(特に記述の無い限り)。標準値は $T_J = +25^{\circ}\text{C}$ の値です。

パラメータ		テスト条件	MIN	TYP	MAX	単位	
V_{IN} Input voltage ⁽¹⁾			2.7		5.5	V	
V_{FB} Internal reference (TPS79601)			1.200	1.225	1.250	V	
I_{OUT} Continuous output current			0		1	A	
Output voltage	Output voltage range	TPS79601		1.225	$5.5 - V_{DD}$	V	
	Accuracy	TPS79601 ⁽²⁾	$0\mu\text{A} \leq I_{OUT} \leq 1\text{A}$, $V_{OUT} + 1\text{V} \leq V_{IN} \leq 5.5\text{V}^{(1)}$		$0.98V_{OUT}$	V_{OUT}	V
		Fixed $V_{OUT} < 5\text{V}$	$0\mu\text{A} \leq I_{OUT} \leq 1\text{A}$, $V_{OUT} + 1\text{V} \leq V_{IN} \leq 5.5\text{V}^{(1)}$		-2.0	+2.0	%
		Fixed $V_{OUT} = 5\text{V}$	$0\mu\text{A} \leq I_{OUT} \leq 1\text{A}$, $V_{OUT} + 1\text{V} \leq V_{IN} \leq 5.5\text{V}^{(1)}$		-3.0	+3.0	%
Output voltage line regulation ($\Delta V_{OUT}\%/V_{IN}$) ⁽¹⁾		$V_{OUT} + 1\text{V} \leq V_{IN} \leq 5.5\text{V}$		0.05	0.12	%/V	
Load regulation ($\Delta V_{OUT}\%/\Delta I_{OUT}$)		$0\mu\text{A} \leq I_{OUT} \leq 1\text{A}$		5		mV	
Dropout voltage ⁽³⁾ ($V_{IN} = V_{OUT(nom)} - 0.1\text{V}$)		TPS79628	$I_{OUT} = 1\text{A}$		270	365	mV
		TPS79628DRB	$I_{OUT} = 250\text{mA}$		52	90	
		TPS79630	$I_{OUT} = 1\text{A}$		250	345	
		TPS79633	$I_{OUT} = 1\text{A}$		220	325	
		TPS79650	$I_{OUT} = 1\text{A}$		200	300	
Output current limit		$V_{OUT} = 0\text{V}$	2.4		4.2	A	
Ground pin current		$0\mu\text{A} \leq I_{OUT} \leq 1\text{A}$		265	385	μA	
Shutdown current ⁽⁴⁾		$V_{EN} = 0\text{V}$, $2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$		0.07	1	μA	
FB pin current		$V_{FB} = 1.225\text{V}$			1	μA	
Power-supply ripple rejection	TPS79630	$f = 100\text{Hz}$, $I_{OUT} = 10\text{mA}$		59		dB	
		$f = 100\text{Hz}$, $I_{OUT} = 1\text{A}$		54			
		$f = 10\text{Hz}$, $I_{OUT} = 1\text{A}$		53			
		$f = 100\text{Hz}$, $I_{OUT} = 1\text{A}$		42			
Output noise voltage (TPS79630)		$\text{BW} = 100\text{Hz to } 100\text{kHz}$, $I_{OUT} = 1\text{A}$	$C_{NR} = 0.001\mu\text{F}$	54		μV_{RMS}	
			$C_{NR} = 0.0047\mu\text{F}$	46			
			$C_{NR} = 0.01\mu\text{F}$	41			
			$C_{NR} = 0.1\mu\text{F}$	40			
Time, start-up (TPS79630)		$R_L = 3\Omega$, $C_{OUT} = 1\mu\text{F}$	$C_{NR} = 0.001\mu\text{F}$	50		μs	
			$C_{NR} = 0.0047\mu\text{F}$	75			
			$C_{NR} = 0.01\mu\text{F}$	110			
EN pin current		$V_{EN} = 0\text{V}$	-1		1	μA	
UVLO threshold		V_{CC} rising	2.25		2.65	V	
UVLO hysteresis				100		mV	
High-level enable input voltage		$2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$	1.7		V_{IN}	V	
Low-level enable input voltage		$2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$	0		0.7	V	

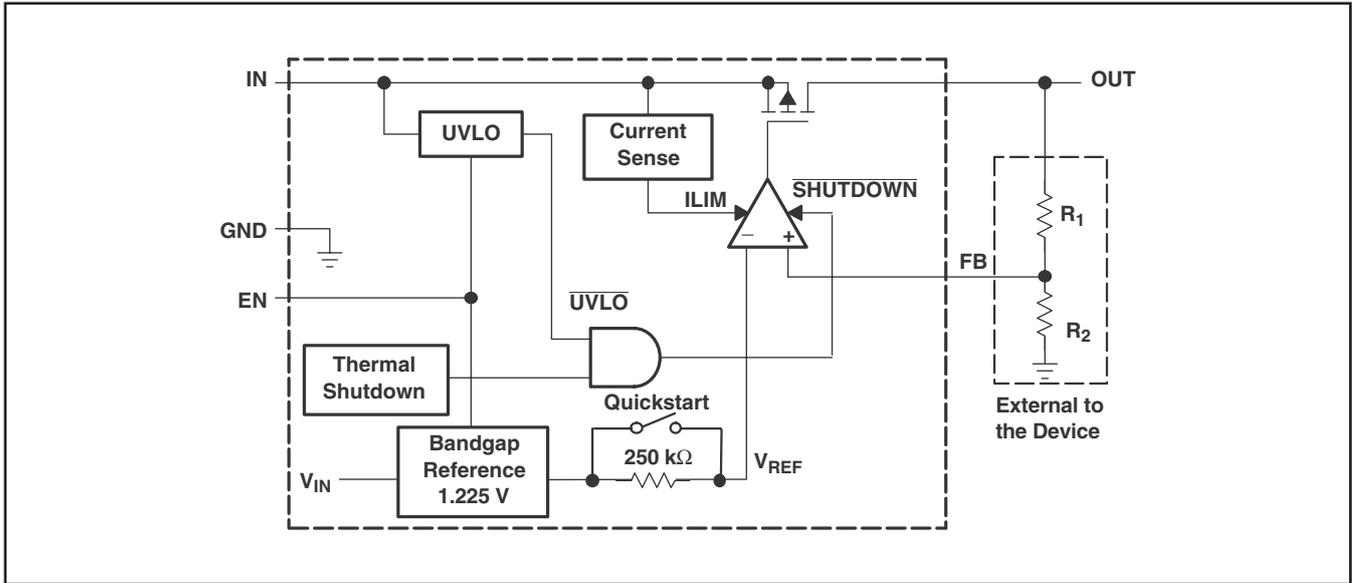
(1) 最少入力電圧は、($V_O + V_{DO}$)と2.7Vのうち大きいほうになります。

(2) 外部抵抗の誤差はこのスペックには含まれていません。

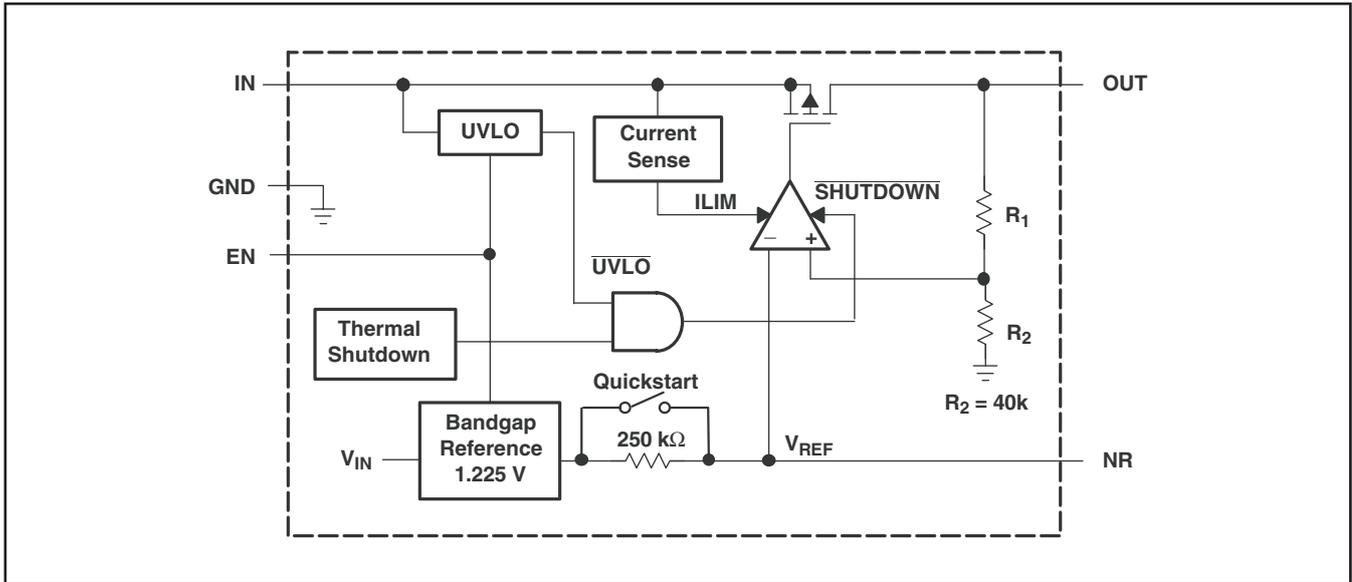
(3) TPS79601とTPS79625では最少入力電圧が2.7Vの為にドロップアウト電圧は測定されていません。

(4) 可変電圧製品では V_{IN} が供給された後に V_{EN} を“High”から“Low”に変化させた時のみ適用されます。

機能ブロック図
可変電圧製品



固定電圧製品



TERMINAL			説明
NAME	SOT223 (DCQ) DDPAK (KTT)	SON (DRB)	
NR	5	5	このピンに外部コンデンサを接続する事により内部基準電圧で発生するノイズをバイパスします。これにより電源リップル・リジェクション能力の改善と出力ノイズの低減が行なえます。
FB	5	5	可変電圧製品の電圧帰還入力です。
EN	1	8	ENを論理“High”にするとレギュレータは起動します。論理“Low”にするとシャットダウンモードになります。ENを使用しない時はINに接続します。
GND	3, Tab	6, PowerPAD	レギュレータのグラウンド
IN	2	1, 2	レギュレータの非安定化入力
OUT	4	3, 4	レギュレータの出力

表 1. 端子機能

代表的特性

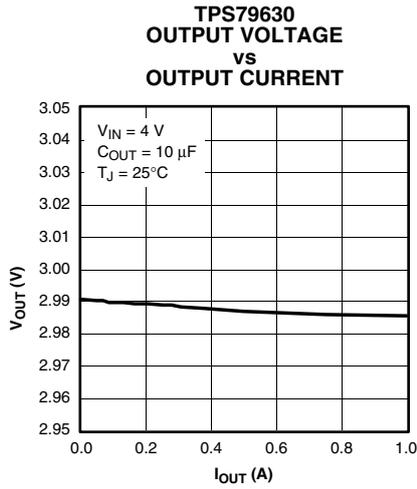


図 1

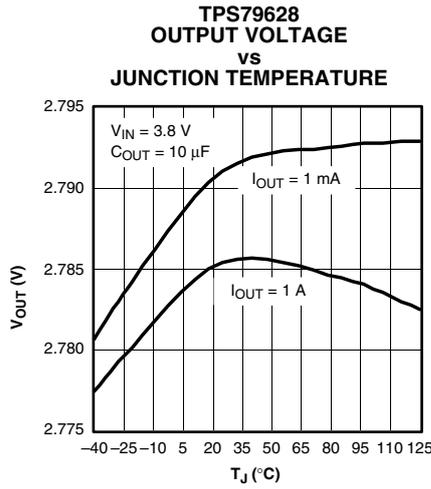


図 2

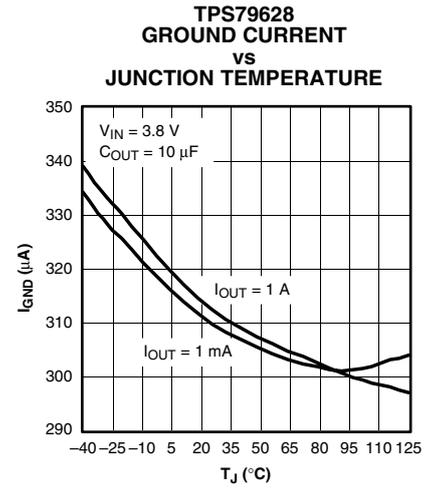


図 3

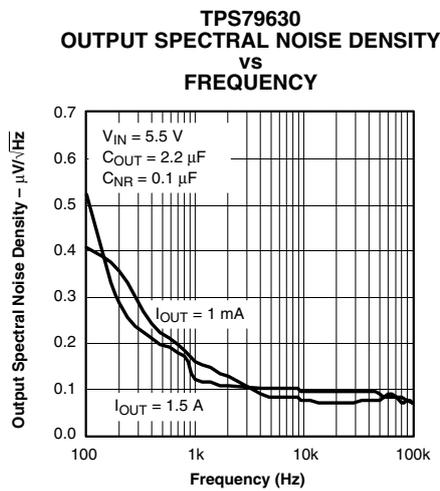


図 4

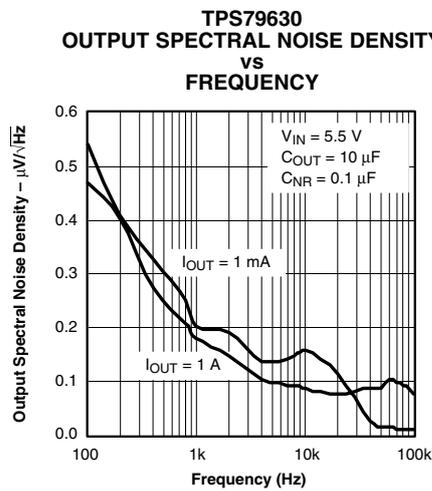


図 5

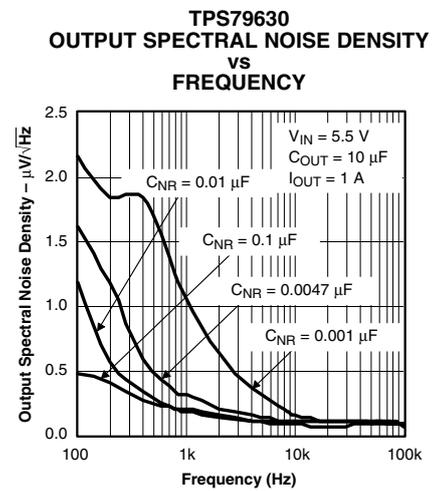


図 6

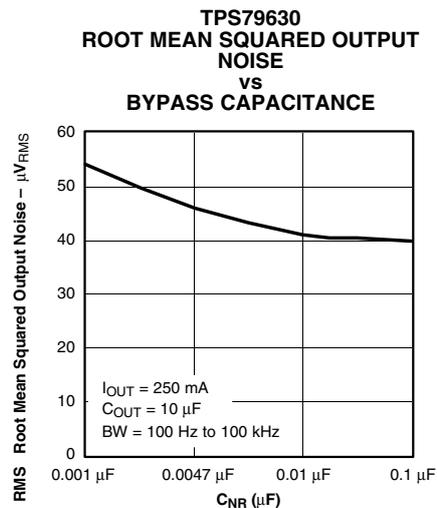


図 7

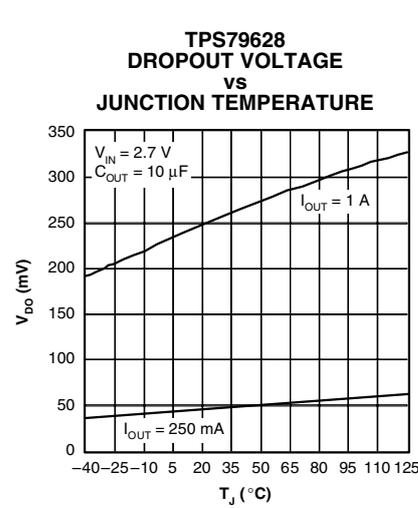


図 8

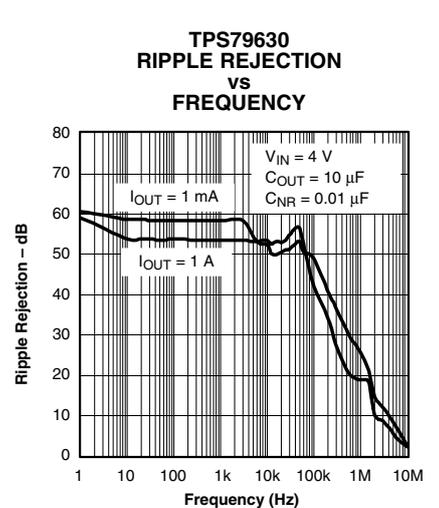
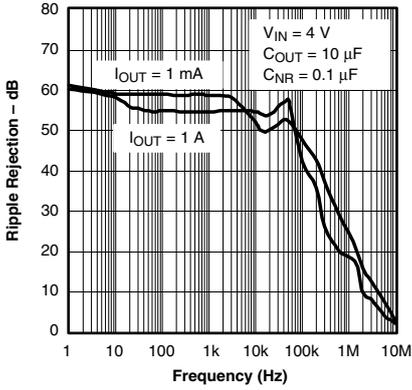


図 9

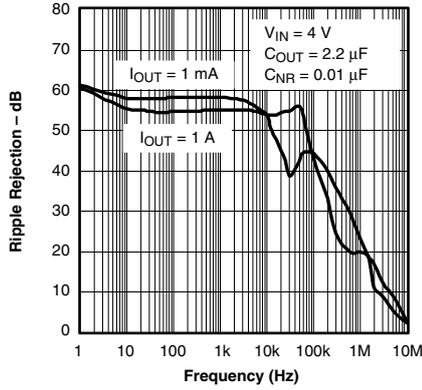
代表的特性

**TPS79630
RIPPLE REJECTION
VS
FREQUENCY**



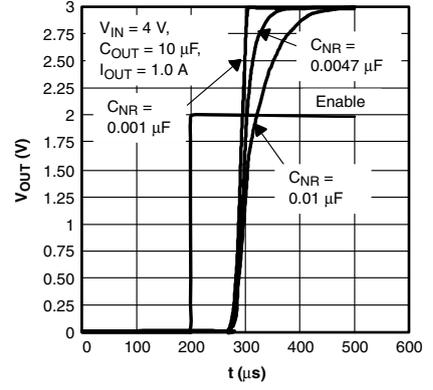
☒ 10

**TPS79630
RIPPLE REJECTION
VS
FREQUENCY**



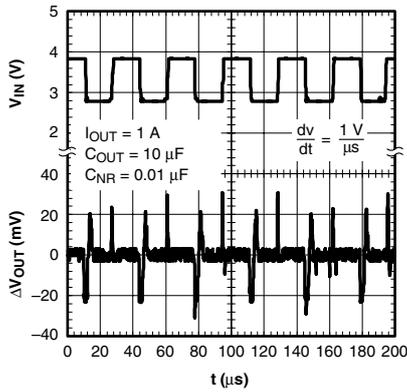
☒ 11

START-UP TIME



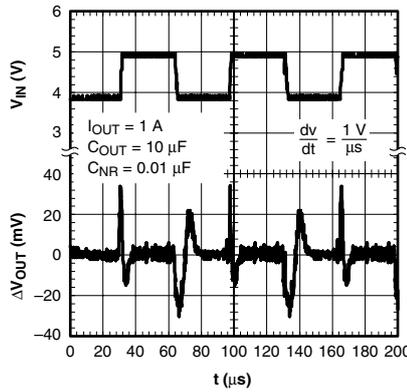
☒ 12

**TPS79618
LINE TRANSIENT RESPONSE**



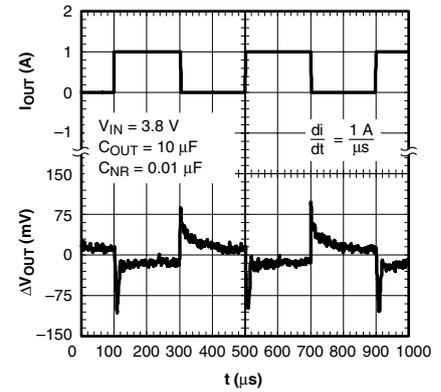
☒ 13

**TPS79630
LINE TRANSIENT RESPONSE**



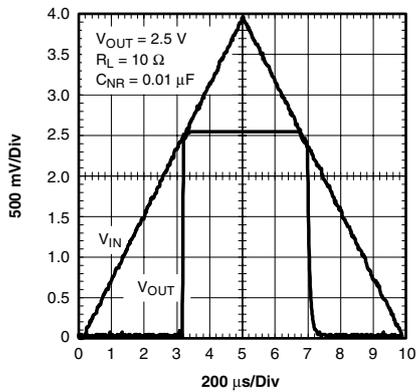
☒ 14

**TPS79628
LOAD TRANSIENT RESPONSE**



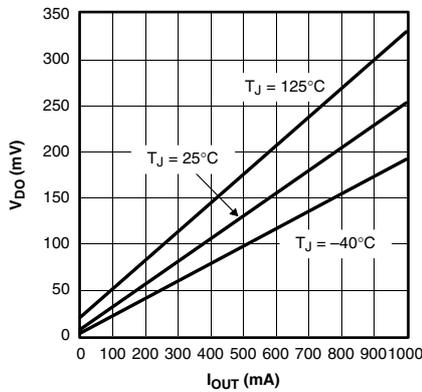
☒ 15

**TPS79625
POWER UP/POWER DOWN**



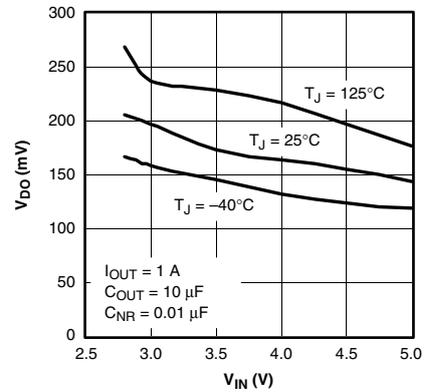
☒ 16

**TPS79630
DROPOUT VOLTAGE
VS
OUTPUT CURRENT**



☒ 17

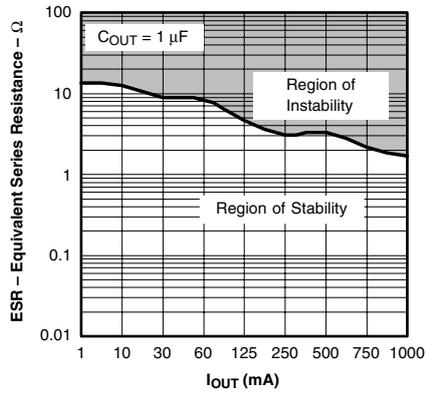
**TPS79601
DROPOUT VOLTAGE
VS
INPUT VOLTAGE**



☒ 18

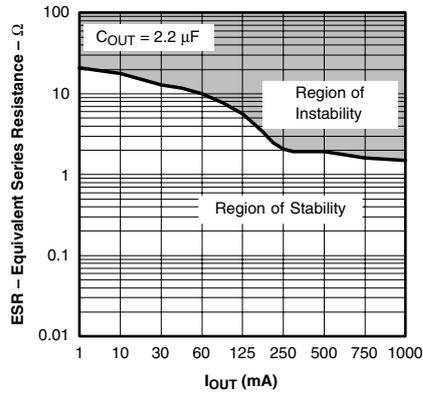
代表的特性

TPS79630
TYPICAL REGIONS OF STABILITY
EQUIVALENT SERIES RESISTANCE
(ESR)
vs
OUTPUT CURRENT



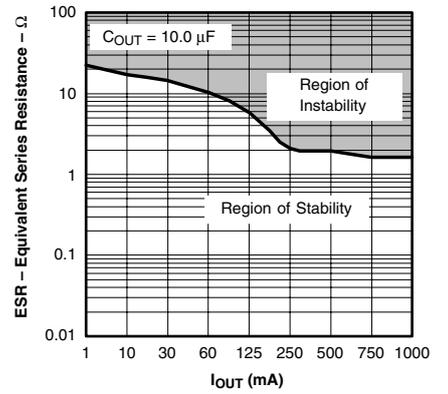
☒ 19

TPS79630
TYPICAL REGIONS OF STABILITY
EQUIVALENT SERIES RESISTANCE
(ESR)
vs
OUTPUT CURRENT



☒ 20

TPS79630
TYPICAL REGIONS OF STABILITY
EQUIVALENT SERIES RESISTANCE
(ESR)
vs
OUTPUT CURRENT



☒ 21

アプリケーション情報

低ドロップアウト (LDO) でローパワーのリニア・レギュレータ TPS796xx ファミリーはノイズに敏感な電池駆動機器での使用に最適化されています。本製品はきわめて低いドロップアウト電圧、高い PSRR、超低出力雑音、低自己消費電流 (標準で 265 μ A) そしてレギュレータを OFF した時の自己消費電流を 1 μ A 未満にまで減少させることができるという特徴をもちます。

標準アプリケーション回路を図 22 に示します。

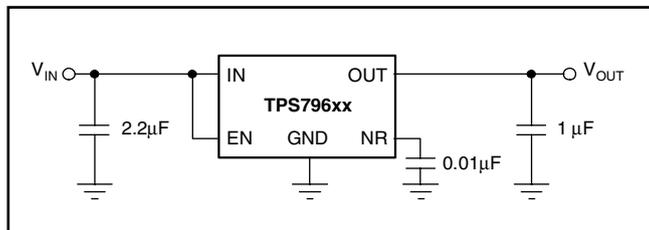


図 22. 標準アプリケーション回路

外部コンデンサ要件

安定性の為には不要ですが、良いアナログ回路の設計手法としてはレギュレータの入力ピンの直近に 0.1 μ F から 2.2 μ F のコンデンサを接続して入力電源側のリアクタンスを打ち消します。2.2 μ F 以上の入力バイパス用セラミックコンデンサを IN と GND の間に TPS796xx の直近に配置して接続すること安定性を確保し、過渡応答特性を改善し、ノイズとリップルを削減するのに必要となります。大きくて高速で立上る負荷過渡が予想されるか、またはこの製品が電源から数インチ以上離れた場所に配置される場合には、これより大きな値のコンデンサが必要となる場合があります。

他の多くの低ドロップアウト・レギュレータ同様に、TPS796xx も内部制御ループの安定の為に OUT と GND の間に出力コンデンサの接続が必要です。推奨される最少容量は 1 μ F です。1 μ F 以上の如何なる種類のセラミック・コンデンサも使用に最適です。

LDO レギュレータでは内部基準電圧が主なノイズ源となります。TPS796xx では内蔵された 250k Ω の抵抗を経由して基準電

圧に接続されている NR ピンを持っています。内蔵された 250k Ω の抵抗は NR ピンに接続された外部バイパス・コンデンサによりローパスフィルタを構成し基準電圧で発生するノイズを減少させ、この結果レギュレータの出力でのノイズも減少します。レギュレータが適切に動作する為には、NR ピンからの電流の流出は最少にする必要が有ります、これは如何なるリーク電流も IR による電圧ドロップを内部抵抗の量端に発生させこれにより出力電圧の誤差を発生させるからです。この為に、バイパス・コンデンサのリーク電流は最少である必要があります。バイパス・コンデンサはブロックダイアグラムに記載されている内部スイッチによる高速起動時間以内に完全に充電する必要があるので 0.1 μ F 以上にはしてはいけません。

例えば、TPS79630 は 0.1 μ F のセラミック・バイパス・コンデンサと 10 μ F のセラミック出力コンデンサの使用によりわずかに 40 μ V_{RMS} の出力電圧ノイズとなります。出力電圧の立ち上がりはバイパス・コンデンサの容量増加により、NR ピンに接続された外部コンデンサと内蔵の 250k Ω による RC 時定数により遅延が発生するという事に注意してください。

PSRR とノイズ特性を改善する為の基板レイアウトの推奨

PSRR、出力ノイズ、過渡応答などの AC 特性を改善するため、プリント基板 (PCB) の設計は V_{IN} と V_{OUT} 用のグランド・プレーンを分けておき、各グランド・プレーンはデバイスの GND ピンのみに接続することを推奨します。さらに、バイパス・コンデンサのグランドへの接続はデバイスの GND ピンに直接接続しなければいけません。

レギュレータの実装

SOT223-6 パッケージのタブは電氣的にグランドに接続します。最適な熱設計の為には、表面実装部品のタブは回路基板の銅パターンに直接はんだ付けする必要があります。銅パターンの面積を大きくすることにより熱拡散能力が向上します。

製品のはんだ付けパッド部のフットプリントの推奨図面はアプリケーション記事 “AB-132 Solder Pad Recommendations for Surface-Mount Devices” を TI の WEB サイト (www.ti.com) から入手できます。

可変出力電圧のLDOレギュレータTPS79601のプログラミング

TPS79601可変出力電圧レギュレータの出力電圧は図23に示されているように抵抗デバイダを外付けすることでプログラムされます。出力電圧は式(1)を用いて計算されます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R1}{R2}\right) \quad (1)$$

但し： $V_{REF} = 1.2246 \text{ V}$ (Typ) (内部基準電圧)

抵抗R1とR2は約40 μA のデバイダ電流が流れるように選択しなければなりません。ノイズ特性を改善するために低い値の抵抗を用いることができますが、これにより消費電力が高くなってしまいます。また、抵抗値がこれより高いと、FBへ流入またはFBから流出するリーク電流がR1とR2に流れてオフセット電圧を生じさせ、これがフィードバック電圧を増減させてしまいVOUTが変動してしまうため避けなければなりません。

推奨する設計手順としてデバイダ電流が40 μA となるようR2 = 30.1k Ω を選択し、安定のためにC1に15pFを選択し、次に式(2)を用いてR1を計算します。

$$R1 = \left(\frac{V_{OUT}}{V_{REF}} - 1\right) \times R2 \quad (2)$$

可変電圧製品の安定性を改善するために、OUTとFBの間に小さな補償コンデンサを接続することが推奨されます。式(3)によりコンデンサ容量を概算することができます。

$$C1 = \frac{(3 \times 10^{-7}) \times (R1 + R2)}{(R1 \times R2)} \quad (3)$$

図23の表に様々な抵抗設定に応じた補償コンデンサ容量を示します。補償コンデンサを使用しない(ユニティゲイン状態)場合、出力コンデンサの最少容量は1 μF の代わりに2.2 μF が推奨されます。

レギュレータの保護

TPS796xxのPMOSパス素子には入力電圧が出力電圧より低くなった時(例えば入力電源ダウン時など)に逆方向の電流を導通するボディ・ダイオードを持っています。出力から入力への逆流電流は内部制限されません。逆電圧状態での動作が続くことが予想される場合には、外部に制限回路を付加することが必要ことがあります。

TPS796xxは過電流制限機能と過熱保護機能を内蔵していません。標準条件での動作中、TPS796xxは最大出力電流を約2.8Aに制限します。過電流制限回路が動作すると出力電圧は過電流状態が無くなるまで直線的に垂下します。過電流制限は、装置故障などの非常事態に対応するように設計されているので、パッケージの許容損失や製品の絶対最大値定格の電圧を超えないように注意する必要があります。製品の温度が約+165 $^{\circ}\text{C}$ を超えると過熱保護回路がシャットダウンさせます。製品温度が約+140 $^{\circ}\text{C}$ 以下まで下がるとレギュレータは再起動します。

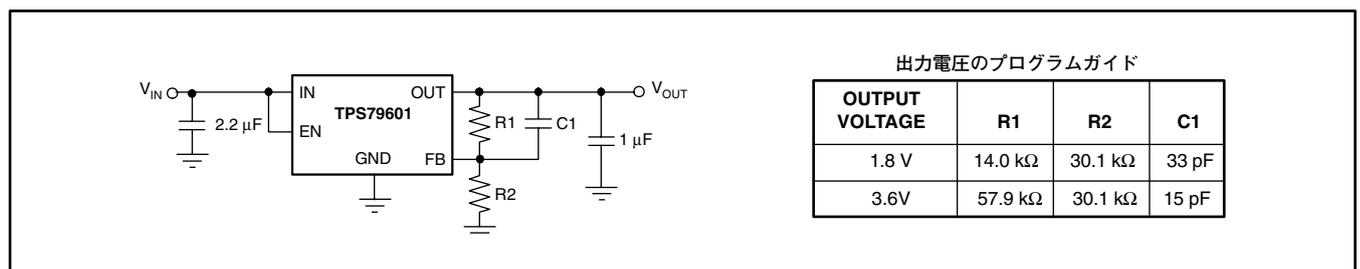


図 23. TPS79601可変出力電圧レギュレータのプログラミング

熱設計情報

LDOリニアレギュレータが発する熱量は、動作中に負荷の回路が消費する電力の量に直接比例します。すべてのICには、最大許容接合部温度 (T_{jmax}) が規定され、それを超えると通常の動作が保証されません。システム設計者は、動作時の接合部温度 (T_j) が最大接合部温度 (T_{jmax}) を超えないように動作環境を設計する必要があります。熱特性を改善するために設計者が使用できる2つの主要な環境変数は、エアフローと外部ヒートシンクです。ここでは、設計者のために、特定の電力レベルで動作するリニアレギュレータに対して適切な動作環境を決定する方法を説明します。

一般に、リニアレギュレータによって消費される最大予想電力 ($P_{D(max)}$) は、次の式 (4) により計算されます。

$$P_{Dmax} = (V_{IN(avg)} - V_{OUT(avg)}) \times I_{OUT(avg)} + V_{IN(avg)} \times I_{(Q)} \quad (4)$$

ここで

- $V_{IN(avg)}$ は、平均入力電圧です。
- $V_{OUT(avg)}$ は、平均出力電圧です。
- $I_{OUT(avg)}$ は、平均出力電流です。
- $I_{(Q)}$ は、無信号時電流です。

TIのほとんどのLDOレギュレータでは、無信号時電流は平均出力電流と比較してずっと小さいため、 $V_{IN(avg)} \times I_{(Q)}$ の項は無視できます。動作接合部温度は、周囲温度 (T_A) に、レギュレータの消費電力による温度上昇を加算することで計算されます。温度上昇は、最大予想消費電力に、接合部-ケース間の熱抵抗 ($R_{\theta JC}$)、ケース-ヒートシンク間の熱抵抗 ($R_{\theta CS}$)、ヒートシンク-周囲空間間の熱抵抗 ($R_{\theta SA}$) の合計を乗算することで求められます。熱抵抗は、物体がどのくらい効率的に熱を放散できるかを表す指標です。一般に、デバイスのパッケージが大きいくほど、放散に利用できる表面積が大きくなり、熱抵抗は低くなります。

図24に、(a) JEDEC Low-K基板に実装されたSOT223パッケージと (b) JEDEC High-K基板に実装されたDDPAKパッケージの、3つの熱抵抗を示します。

これらの計算を式 (5) にまとめます。

$$T_J = T_A + P_{Dmax} \times (R_{\theta JC} + R_{\theta CS} + R_{\theta SA}) \quad (5)$$

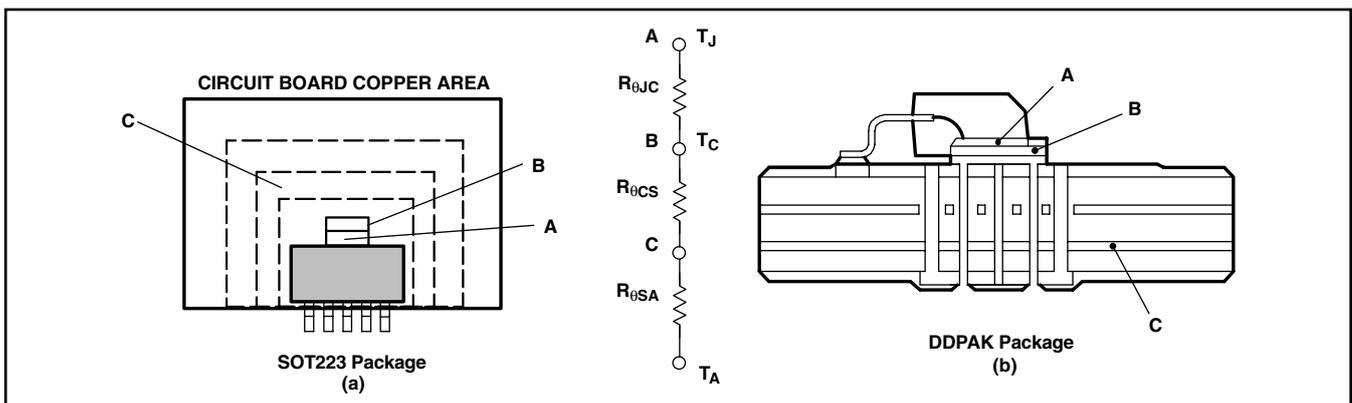


図 24. 熱抵抗

$R_{\theta JC}$ は各レギュレータに固有の値で、パッケージ、リード・フレーム、およびダイ・サイズによって決まり、レギュレータのデータシートに記載されています。 $R_{\theta SA}$ は、ヒートシンクの種類およびサイズの関数となります。例えば、黒色のラジエータ形ヒートシンクの場合、 $R_{\theta SA}$ 値は、非常に大きなヒートシンクでは 5°C/W 、非常に小さなヒートシンクでは 50°C/W となります。 $R_{\theta CS}$ は、パッケージとヒートシンクの接合方法により決定される値となります。例えば、SOT223パッケージのヒートシンクの取り付けにサーマル・コンパウンドを使用した場合、 $R_{\theta CS}$ は 1°C/W が妥当な値です。

パッケージの外部に黒色のラジエータ形ヒートシンクが取り付けられていない場合でも、レギュレータが実装される基板により、ピンの半田接続を通してある程度の熱の拡散が行われます。DDPAKやSOT223パッケージなど、いくつかのパッケージでは、パッケージ直下の銅パターンまたは回路基板の内層のグラウンド・プレーンをヒートシンクとして使用し、熱特性を向上させることができます。コンピュータを使った熱拡散のモデリングにより、(異なる種類の回路基板、異なる種類およびサイズのヒートシンク、異なるエアフローなど) 各種の動作環境におけるICの熱特性を非常に正確に近似計算することができます。これらのモデルを使用し、3つの熱抵抗の合計を、接合部-周囲間の1つの熱抵抗 ($R_{\theta JA}$) にできます。この $R_{\theta JA}$ は、コンピュータ・モデルで使用された特定の動作環境でのみ有効な値です。

式 (5) は、式 (6) のように簡略化できます。

$$T_J = T_A + P_{Dmax} \times R_{\theta JA} \quad (6)$$

式 (6) を変形して、式 (7) が導かれます。

$$R_{\theta JA} = \frac{T_J - T_A}{P_{Dmax}} \quad (7)$$

式 (6) および、図25と図28に示すコンピュータ・モデリングにより生成された曲線を使用すれば、特定の周囲温度、消費電力、および動作環境に対して、必要なヒートシンクの熱抵抗と基板面積を容易に求めることができます。

DDPAKの許容損失

DDPAKパッケージは、表面実装アプリケーションにおいて高い消費電力による発熱を効果的に放熱させることを可能とします。DDPAKパッケージの寸法は、データシート巻末のメカニカル・データ・セクションに記載されています。DDPAKパッケージの直下に銅プレーンを配置することによりパッケージの熱特性を向上させることができます。

ここでは説明のために、DDPAKパッケージのTPS72525を選択しています。この例では、平均入力電圧が5V、出力電圧が2.5V、平均出力電流が1A、周囲温度が55°C、エアフローが150LFM、および動作環境は下記に示すとおりです。自己消費電流は小さいので無視して計算すると、最大平均電力は式(8)のようになります。

$$P_{Dmax} = (5 - 2.5)V \times 1A = 2.5W \quad (8)$$

式(7)の T_J に T_{Jmax} を代入すると、式(9)が得られます。

$$R_{\theta JAmax} = (125 - 55)^\circ C / 2.5W = 28^\circ C/W \quad (9)$$

図25「DDPAKの熱抵抗対銅ヒートシンク面積」から、デバイスが2.5Wを消費するためには1cm²のグラウンド・プレーンが必要です。図25を得るためにコンピュータ・モデルで使用した動作環境は、標準JEDEC High-K (2S2P) 基板で、1オンスの内部銅プレーンおよびグラウンド・プレーンから構成されています。パッケージは、2オンスの銅パッドに半田付けされます。このパッドは、サーマル・ビアを通して1オンスのグラウンド・プレーンに接続されます。図26に、コンピュータ・モデルで使用した動作環境の側面図を示します。

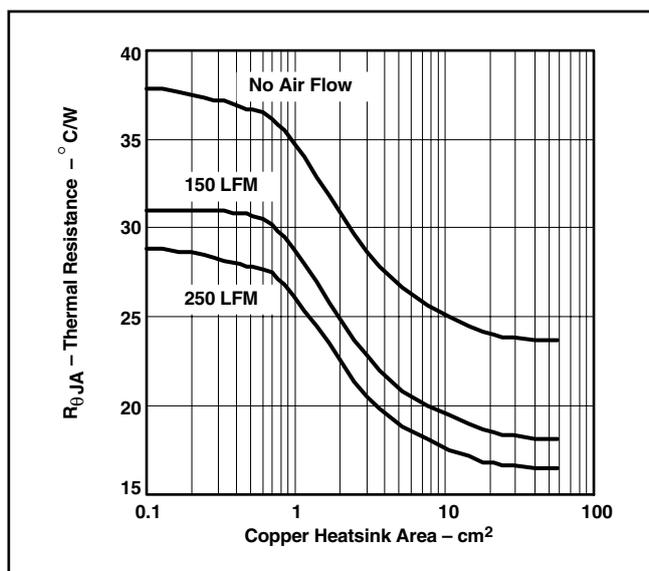


図 25. DDPKの熱抵抗対銅ヒートシンク面積

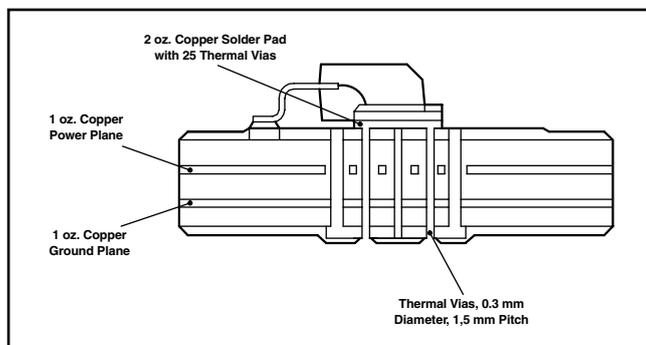


図 26. DDPKの熱抵抗

図27のデータを使用し、式(6)を変形すると、グラウンド・プレーン面積および特定の周囲温度に対する最大消費電力を計算できます。

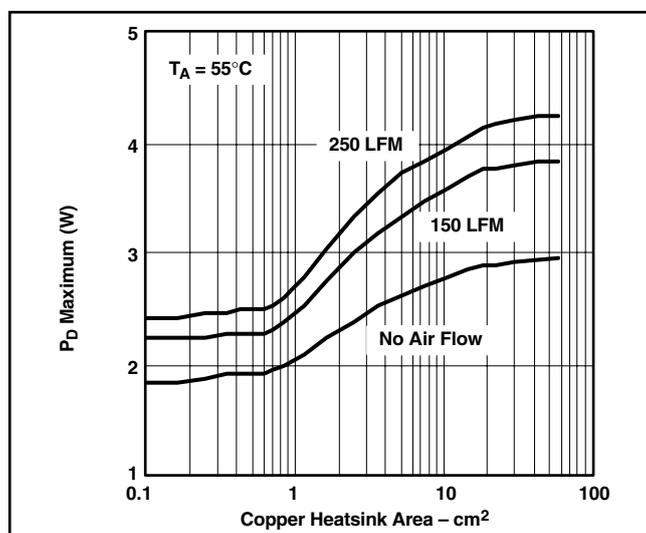


図 27. 最大消費電力対銅ヒートシンク面積

SOT223の許容損失

SOT223パッケージは、表面実装アプリケーションにおいて高い消費電力による発熱を効果的に放熱させることを可能とします。SOT223パッケージの寸法は、データシート巻末のメカニカル・データ・セクションに記載されています。SOT223パッケージの直下に銅プレーンを配置することによりパッケージの熱特性を向上させることができます。

ここでは説明のために、SOT223パッケージのTPS79625を選択しています。この例では、平均入力電圧が3.3V、出力電圧が2.5V、平均出力電流が1A、周囲温度が55°C、エアフロー無し、その他の動作環境は下記に示すとおりです。自己消費電流は小さいので無視して計算すると、最大平均電力は式(10)のようになります。

$$P_{Dmax} = (3.3 - 2.5)V \times 1A = 800mW \quad (10)$$

式(7)の T_J に T_{Jmax} を代入すると、式(11)が得られます。

$$R_{\theta JAmax} = (125 - 55)^\circ C / 800mW = 87.5^\circ C/W \quad (11)$$

図28「基板の銅面積に対するSOT223パッケージの熱抵抗」から、デバイスが800mWを消費するためには0.55平方インチのグラウンド・プレーンが必要です。図28を得るために使用した動作環境は、1オンスの銅プレートを持つ両面基板から構成されています。パッケージは、基板上面の1オンスの銅パッドに半田付けされます。このパッドは、サーマル・ビアを通して1オンスの裏面のグラウンド・プレーンに接続されています。

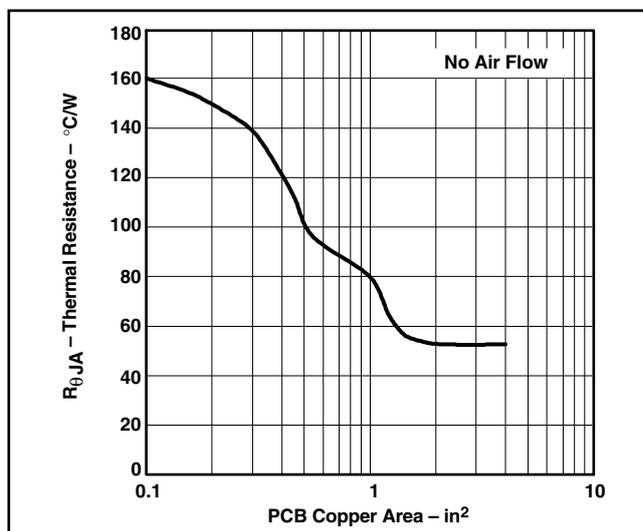


図 28. 基板の銅面積に対するSOT223パッケージの熱抵抗

図28のデータを使用し、式(6)を変形すると、グラウンド・プレーン面積および特定の周囲温度に対する最大消費電力を図29の様に計算できます。

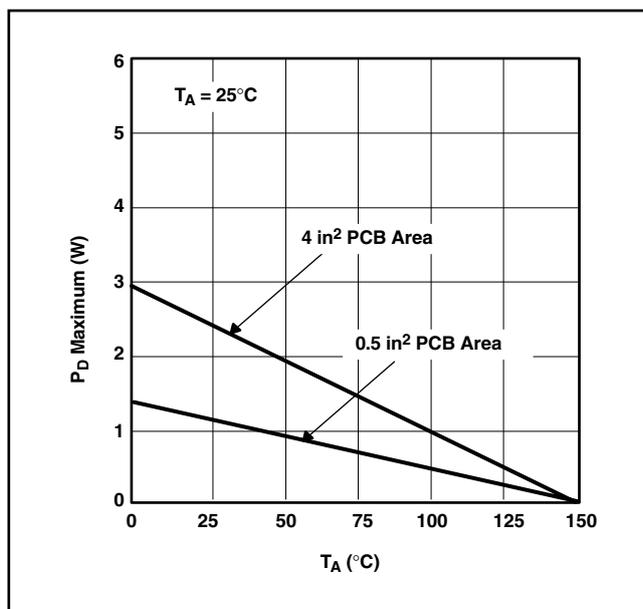


図 29. 周囲温度に対するSOT223の最大許容損失

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS79601DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601DRBR	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601DRBRG4	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601DRBT	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601DRBTG4	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79601KTT	OBSOLETE	DDPAK/ TO-263	KTT	5		TBD	Call TI	Call TI
TPS79601KTTR	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79601KTTRG3	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79601KTTT	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79601KTTTG3	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79613DRBR	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79613DRBRG4	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79613DRBT	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79613DRBTG4	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79618DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79618DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79618DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79618DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79618KTT	OBSOLETE	DDPAK/ TO-263	KTT	5		TBD	Call TI	Call TI
TPS79618KTTR	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79618KTTRG3	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79618KTTT	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS79618KTTTG3	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79625DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79625DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79625DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79625DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79625KTT	OBSOLETE	DDPAK/ TO-263	KTT	5		TBD	Call TI	Call TI
TPS79625KTTR	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79625KTTRG3	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79625KTTT	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79625KTTTG3	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79628DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628DRBR	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628DRBRG4	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628DRBT	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628DRBTG4	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79628KTT	OBSOLETE	DDPAK/ TO-263	KTT	5		TBD	Call TI	Call TI
TPS79628KTTR	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79628KTTRG3	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79628KTTT	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79628KTTTG3	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79630DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79630DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79630DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS79630DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79630KTT	OBSOLETE	DDPAK/TO-263	KTT	5		TBD	Call TI	Call TI
TPS79630KTTR	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79630KTTRG3	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79630KTTT	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79630KTTTG3	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79633DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79633DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79633DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79633DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79633KTT	OBSOLETE	DDPAK/TO-263	KTT	5		TBD	Call TI	Call TI
TPS79633KTTR	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79633KTTRG3	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79633KTTT	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79633KTTTG3	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS79650DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79650DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79650DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79650DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79650DRBR	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79650DRBRG4	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79650DRBT	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS79650DRBTG4	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent>でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS)と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

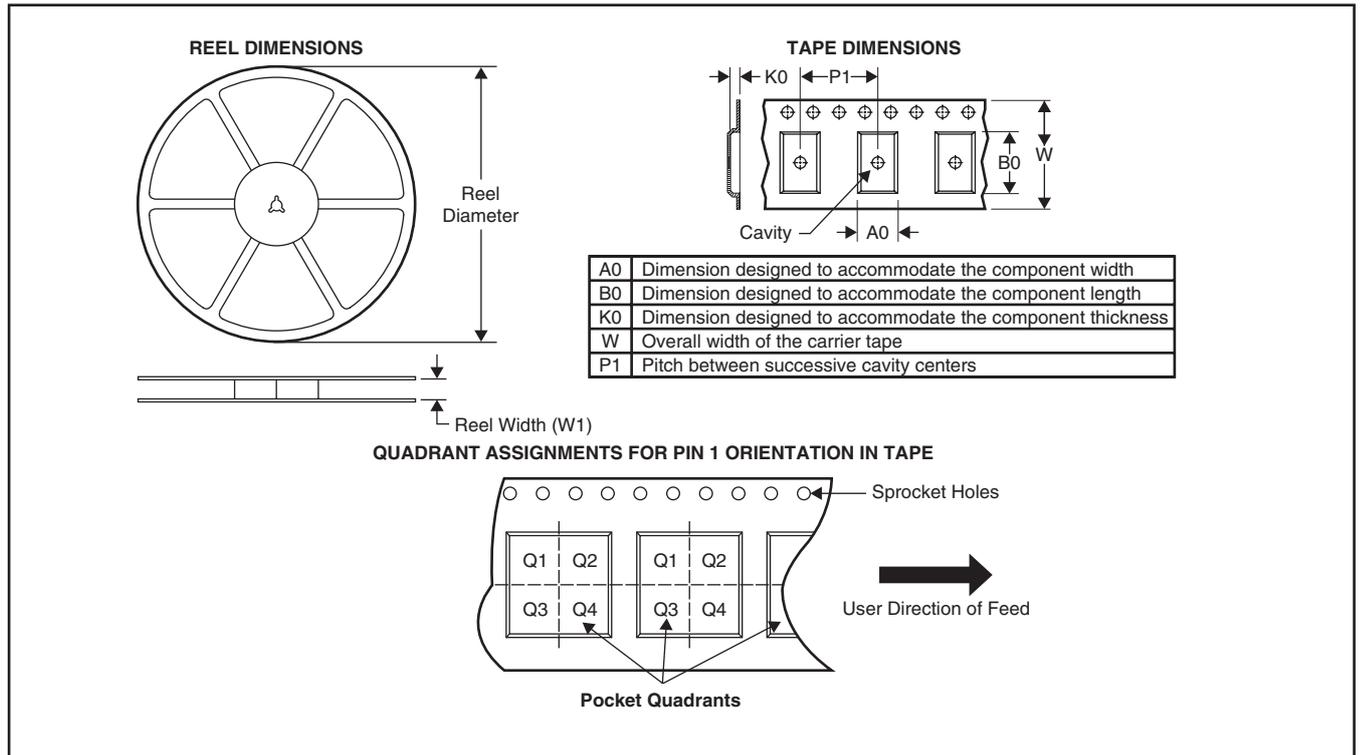
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

テープおよびリール・ボックス情報



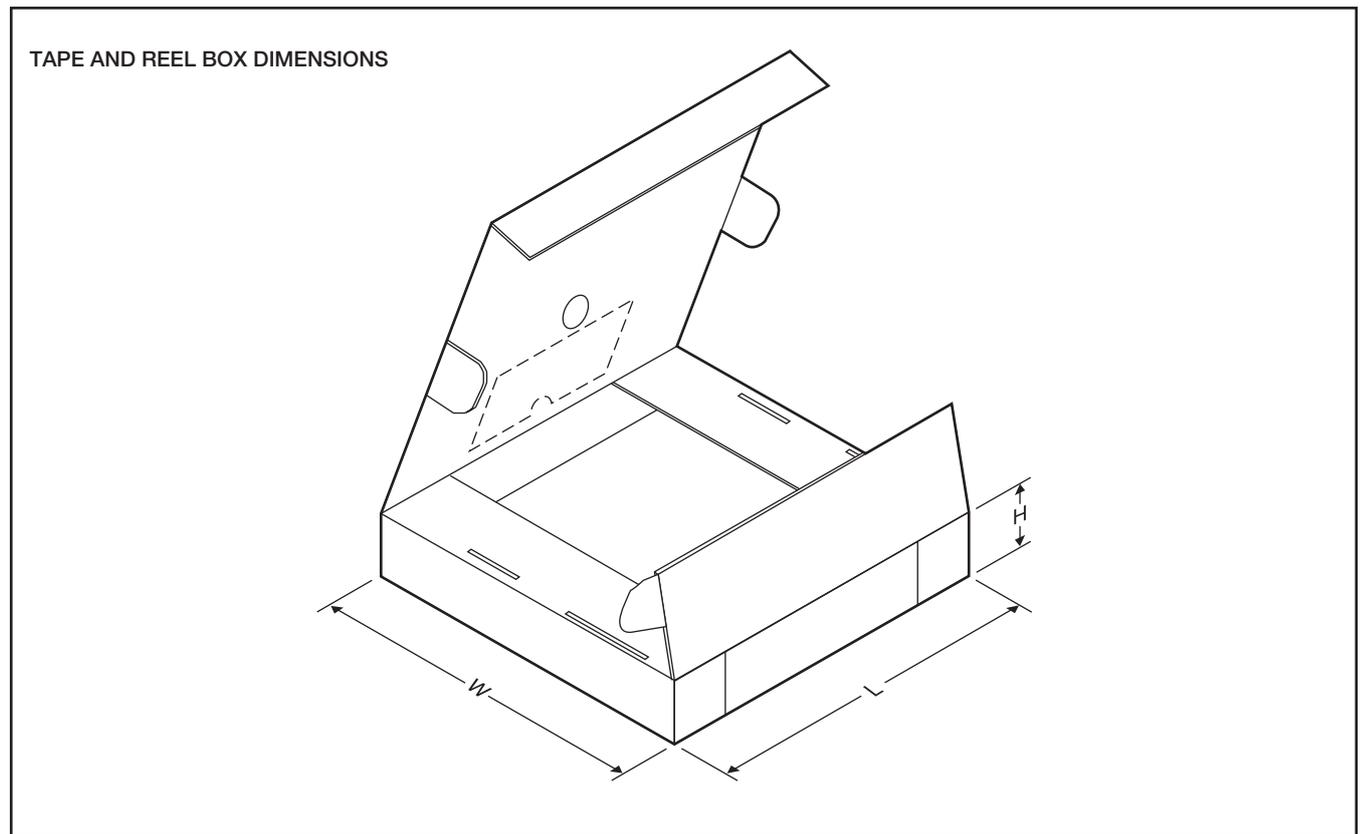
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS79601DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS79601DRBR	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS79601DRBT	SON	DRB	8	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS79601KTTR	DDPAK/ TO-263	KTT	5	500	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79601KTTT	DDPAK/ TO-263	KTT	5	50	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79613DRBR	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS79613DRBT	SON	DRB	8	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS79618DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS79618KTTR	DDPAK/ TO-263	KTT	5	500	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79618KTTT	DDPAK/ TO-263	KTT	5	50	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79625DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS79625KTTR	DDPAK/ TO-263	KTT	5	500	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79625KTTT	DDPAK/ TO-263	KTT	5	50	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79628DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3

*All dimensions are nominal

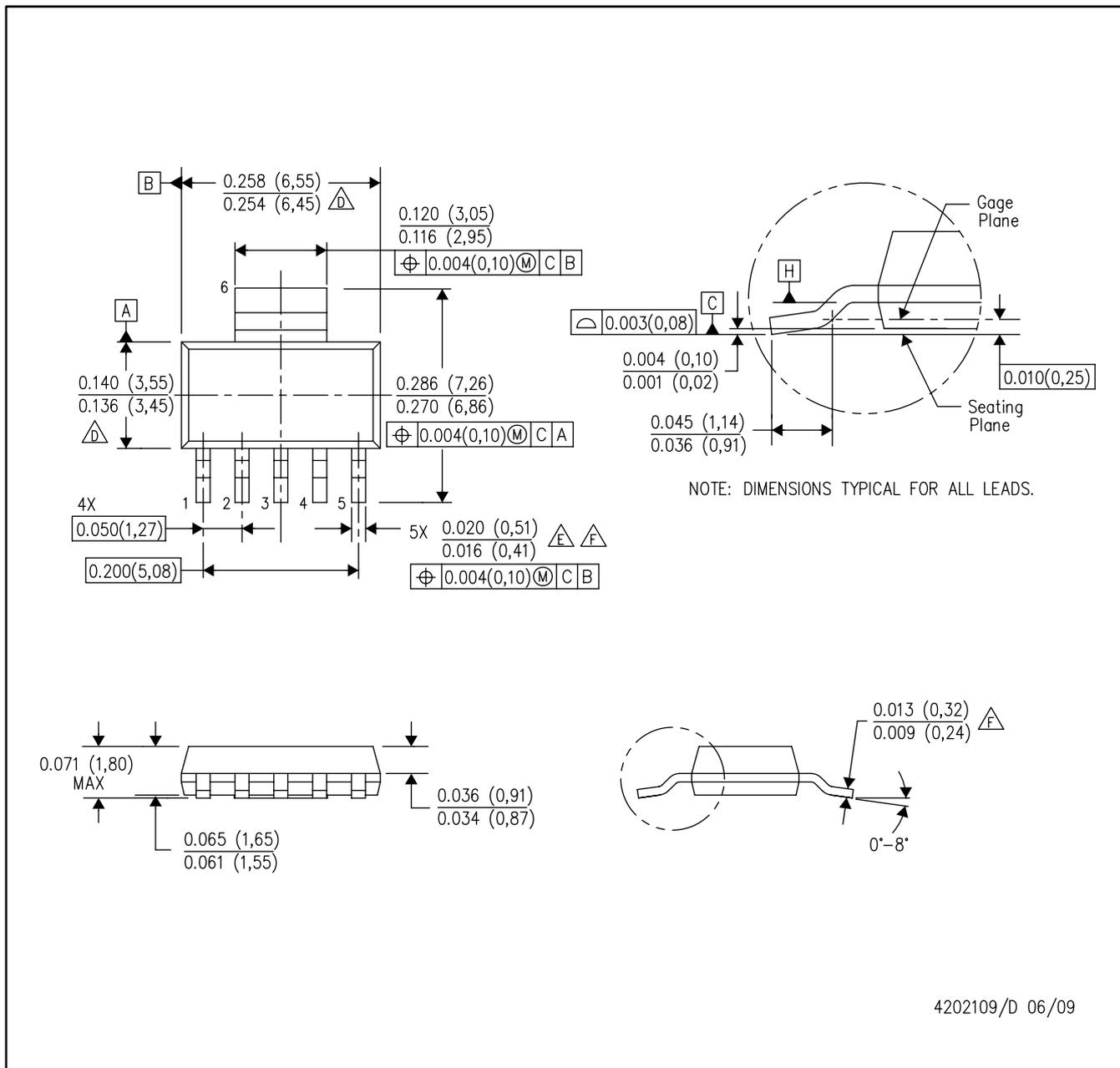
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS79628DRBR	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS79628DRBT	SON	DRB	8	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS79628KTTR	DDPAK/ TO-263	KTT	5	500	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79628KTTT	DDPAK/ TO-263	KTT	5	50	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79630DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS79630KTTR	DDPAK/ TO-263	KTT	5	500	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79630KTTT	DDPAK/ TO-263	KTT	5	50	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79633DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS79633KTTR	DDPAK/ TO-263	KTT	5	500	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79633KTTT	DDPAK/ TO-263	KTT	5	50	330.0	24.4	10.6	15.6	4.9	16.0	24.0	Q2
TPS79650DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS79650DRBR	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS79650DRBT	SON	DRB	8	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

パッケージ・マテリアル情報



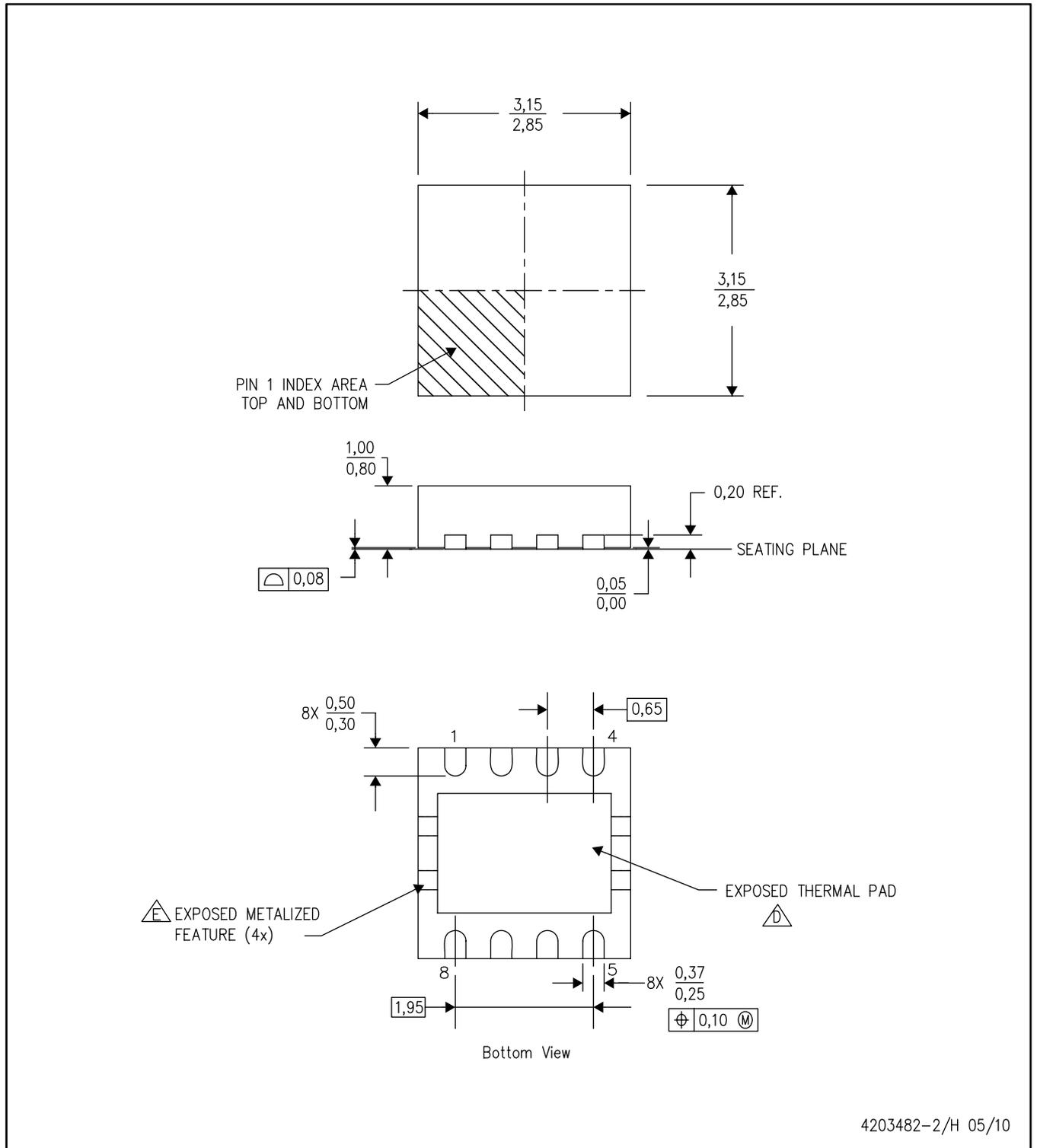
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS79601DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS79601DRBR	SON	DRB	8	3000	346.0	346.0	29.0
TPS79601DRBT	SON	DRB	8	250	190.5	212.7	31.8
TPS79601KTTR	DDPAK/TO-263	KTT	5	500	346.0	346.0	41.0
TPS79601KTTT	DDPAK/TO-263	KTT	5	50	346.0	346.0	41.0
TPS79613DRBR	SON	DRB	8	3000	346.0	346.0	29.0
TPS79613DRBT	SON	DRB	8	250	190.5	212.7	31.8
TPS79618DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS79618KTTR	DDPAK/TO-263	KTT	5	500	346.0	346.0	41.0
TPS79618KTTT	DDPAK/TO-263	KTT	5	50	346.0	346.0	41.0
TPS79625DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS79625KTTR	DDPAK/TO-263	KTT	5	500	346.0	346.0	41.0
TPS79625KTTT	DDPAK/TO-263	KTT	5	50	346.0	346.0	41.0
TPS79628DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS79628DRBR	SON	DRB	8	3000	346.0	346.0	29.0
TPS79628DRBT	SON	DRB	8	250	190.5	212.7	31.8
TPS79628KTTR	DDPAK/TO-263	KTT	5	500	346.0	346.0	41.0
TPS79628KTTT	DDPAK/TO-263	KTT	5	50	346.0	346.0	41.0
TPS79630DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS79630KTTR	DDPAK/TO-263	KTT	5	500	346.0	346.0	41.0
TPS79630KTTT	DDPAK/TO-263	KTT	5	50	346.0	346.0	41.0
TPS79633DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS79633KTTR	DDPAK/TO-263	KTT	5	500	346.0	346.0	41.0
TPS79633KTTT	DDPAK/TO-263	KTT	5	50	346.0	346.0	41.0
TPS79650DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS79650DRBR	SON	DRB	8	3000	346.0	346.0	29.0
TPS79650DRBT	SON	DRB	8	250	190.5	212.7	31.8



- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 表記されている寸法はインチです。
 D. 本体の縦と横の寸法は、プラスチック本体の最外側で測定され、モールドの突起、タイ・バーのバリ、ゲートのバリ、リード間の突起は含まませんが、プラスチック本体の上面と下面間のミスマッチはすべて含まれます。
 E. リード幅の寸法には、ダンパーの突出部を含みません。
 F. リード幅と厚さの寸法は、半田めっきされたリードに適用されます。
 G. リード間の突起は、最大0.008インチとします。
 H. ゲートのバリ/突出部の最大長。0.006インチ
 I. データAとBは、データHで決定されます。

4202109/D 06/09



- 注： A. 全ての線寸法の単位はミリメートルです。寸法と許容差はASME Y14.5M- 1994に従っています。
 B. 図は予告なく変更することがあります。
 C. SON (Small Outline No-Lead) パッケージ構成
 △ 最良の熱特性および機械的特性を得るには、パッケージのサーマル・パッドを基板に半田付けする必要があります。
 △ 露出したサーマル・パッドの寸法に関する詳細は、製品データシートを参照してください。
 △ 金属化はベンダのオプションで、パッケージには含まれていない場合があります。

サーマルパッド・メカニカル・データ

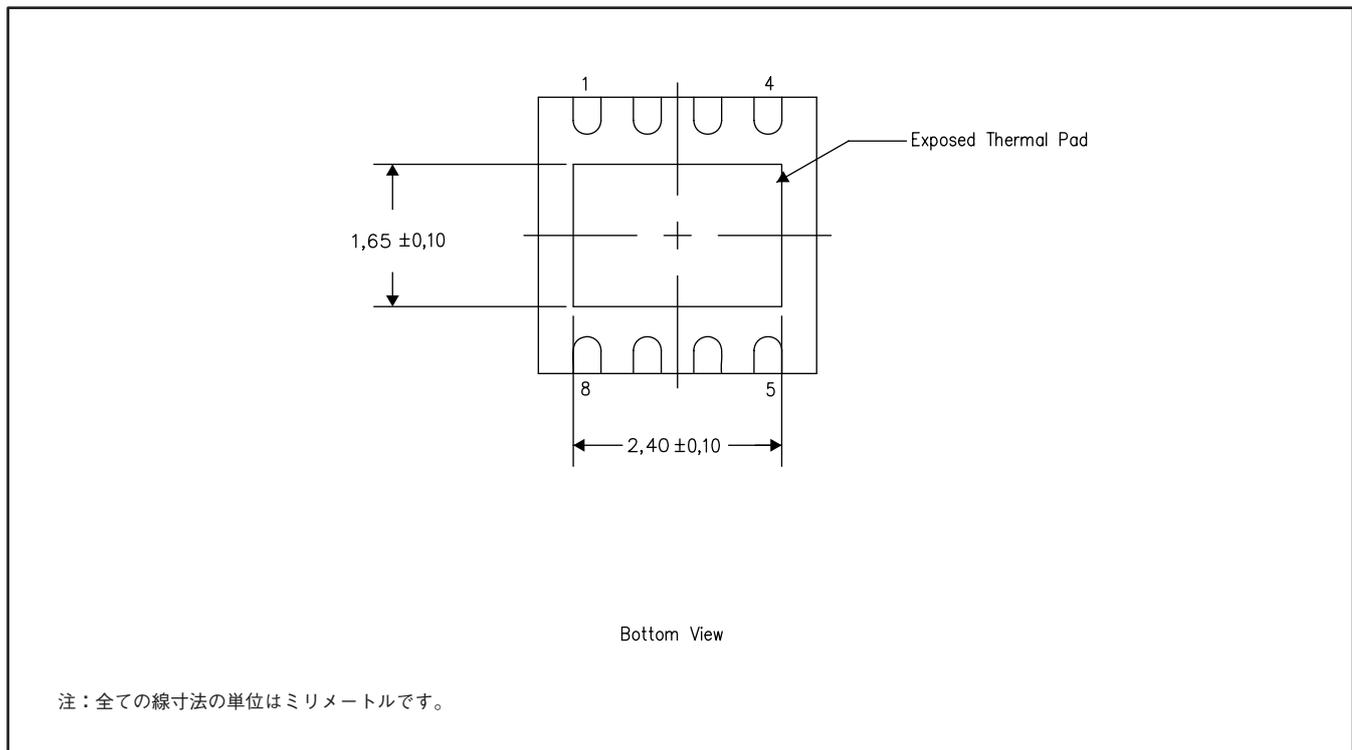
DRB (S-PVSON-N8)

熱的特性に関する資料

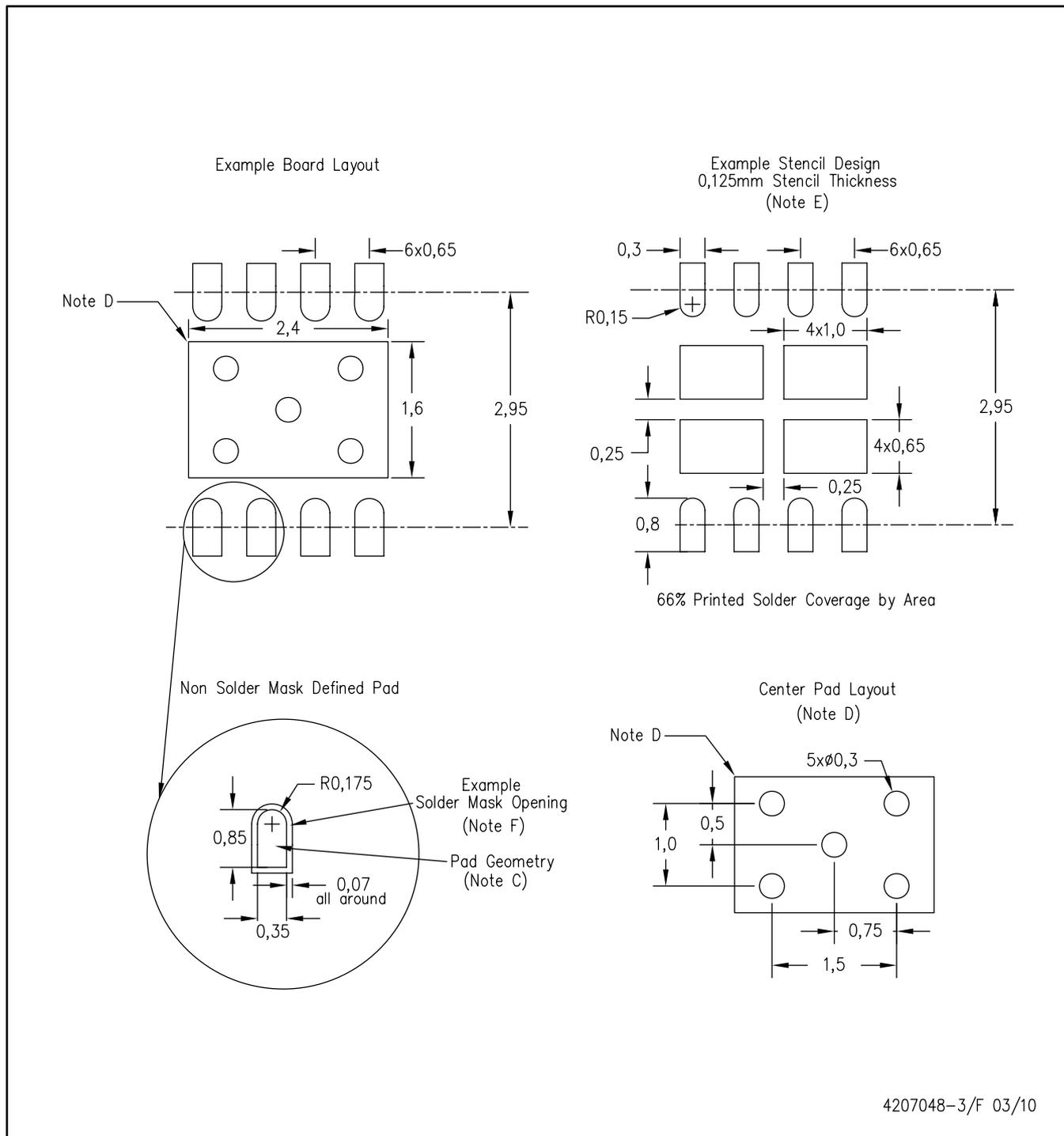
このパッケージは外部のヒートシンクに直接接続できるように設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けされることにより、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはグランドまたは電源プレーン (どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路 (IC) からの熱の移動が最適化されます。

クワッド・フラットパック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーション・レポート “Quad Flatpack No-Lead Logic Packages” TI文献番号SLUA271を参照してください。この文献はホームページ www.ti.com で入手できます。

このパッケージのサーマルパッドの寸法は以下の図に示されています。



サーマルパッド寸法図

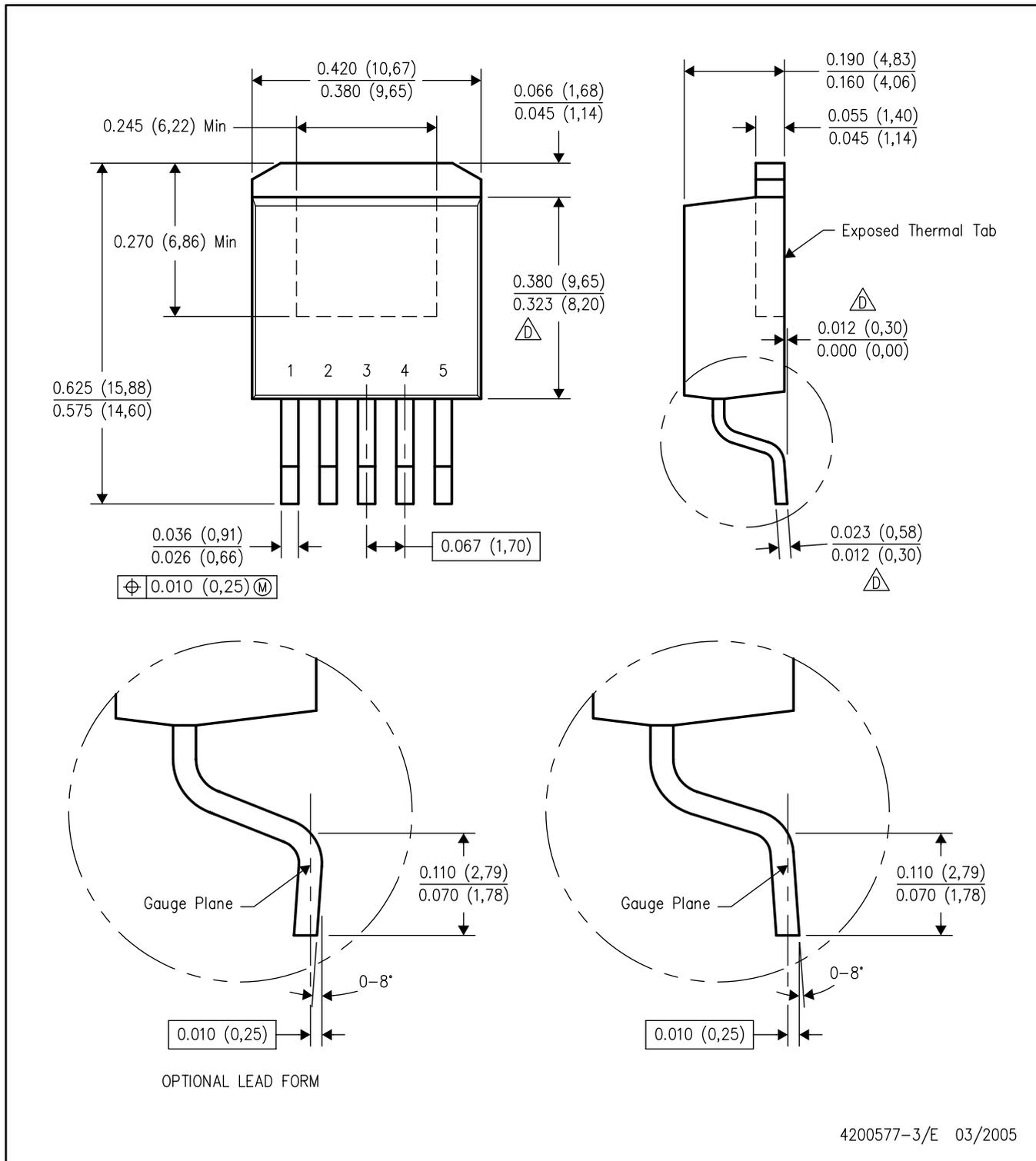


- 注： A. 直線寸法はすべてミリメートル単位です。
 B. 本図は予告なしに変更することがあります。
 C. 代替設計には、IPC-7351規格を推奨します。
 D. 本パッケージは、サーマルパッドを基板に半田付けするように設計されています。具体的な熱的特性情報、ビア条件、および推奨基板レイアウトについては、アプリケーション・ノート「QFNパッケージ」テキサス・インスツルメンツ文献番号SCBA017、SLUA271、および製品データシートも参照願います。これらの文献はwww.ti.com <http://www.ti.com> で入手できます。
 E. 台形壁面やラウンドコーナーにレーザー・カッティング・アパーチャを行うと、ペーストのリリースが容易になります。推奨のステンシル設計については、基板組立元に問合せ願います。ステンシル設計の検討については、IPC7525規格を参照願います。
 F. 半田マスク公差については、基板製造元に問合せ願います。

メカニカル・データ

KTT (R-PSFM-G5)

PLASTIC FLANGE-MOUNT PACKAGE

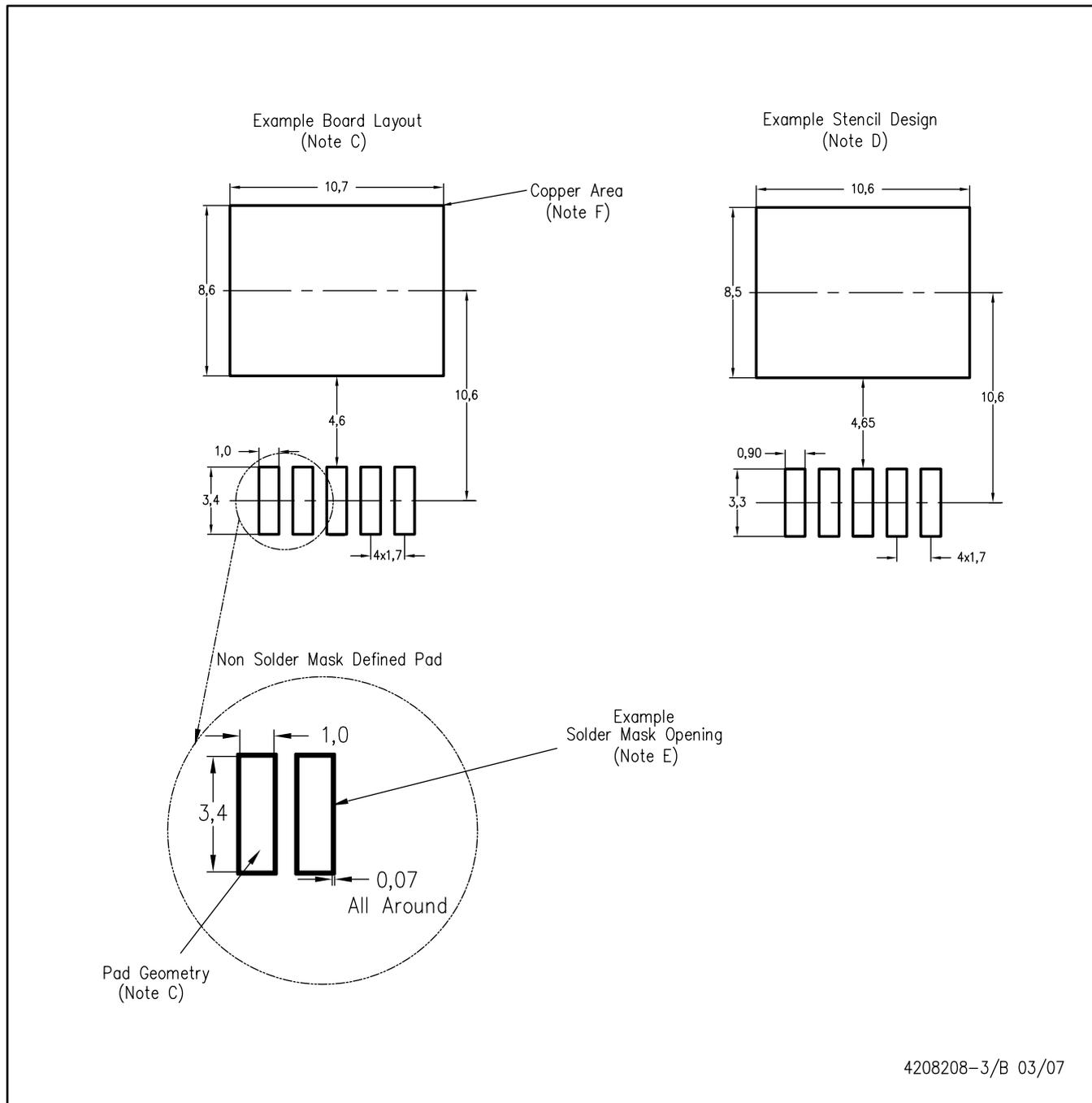


4200577-3/E 03/2005

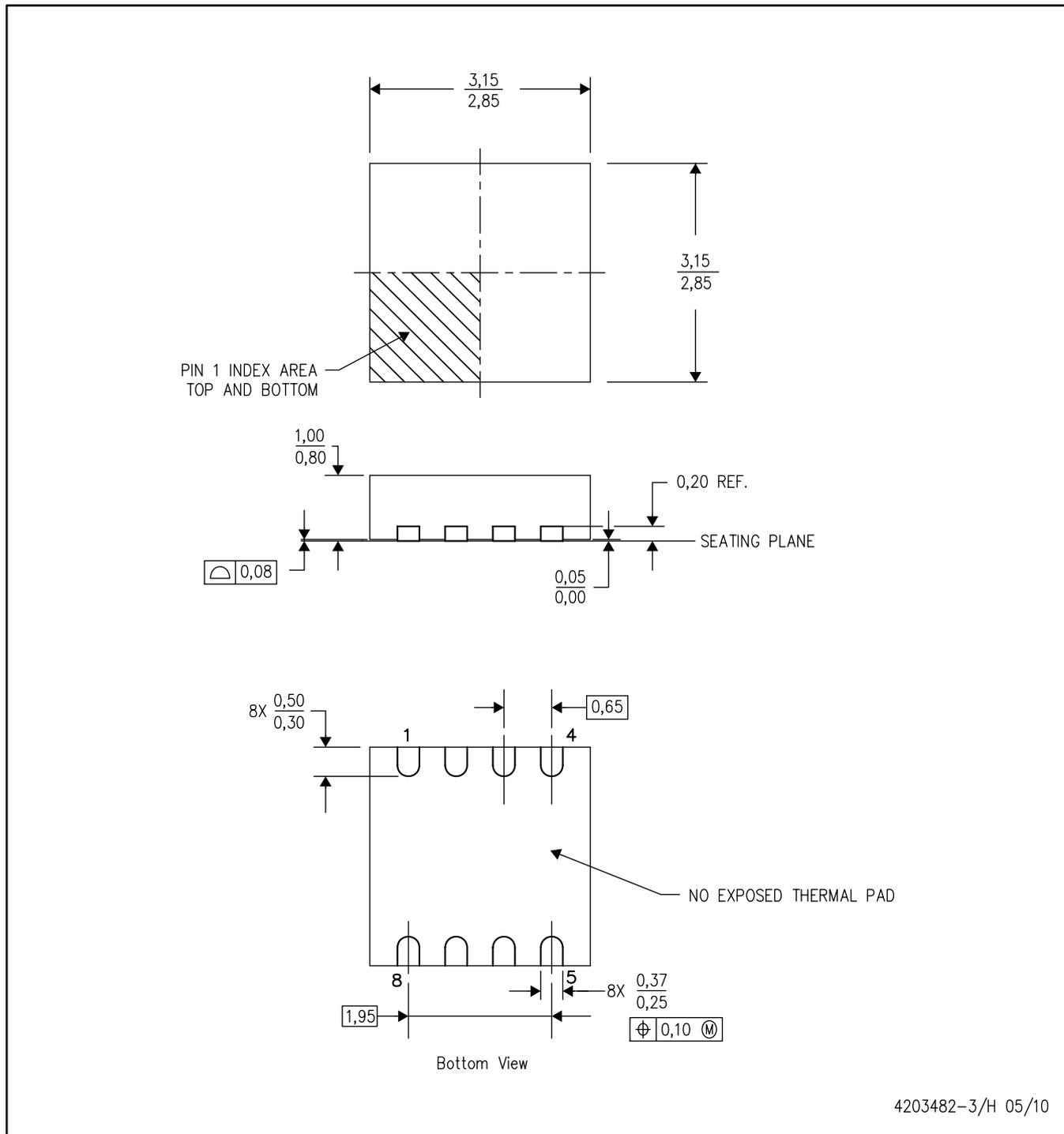
- 注： A. 寸法はすべてミリメートルです。
 B. 本図は予告なく変更することがあります。
 C. ボディ寸法には、0.005mmを超えるモールド・フラッシュや突起は含まれません。
 △ 最小リード幅を除き、JEDEC TO263 Variation BAに適合します。

ランド・パターン

KTT (R-PSFM-G5)



- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計については、資料IPC-SM-782を推奨します。
 D. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。推奨事項については、IPC-7525を参照してください。
 E. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。
 F. このパッケージは、基板上的のサーマル・パッドに半田付けされるように設計されています。熱に関する具体的な情報、ビア要件、および推奨サーマル・パッド・サイズについては、製品データシートを参照してください。示されている値よりも大きなサーマル・パッド・サイズに対しては、銅領域を増やしながら半田付け可能なパッド形状を維持するために、半田マスク定義パッドを推奨します。



注： A. 全ての線寸法の単位はミリメートルです。寸法と許容差はASME Y14.5M-1994に従っています。
 B. 図は予告なく変更することがあります。
 C. SON (Small Outline No-Lead) パッケージ構成

サーマルパッド・メカニカル・データ

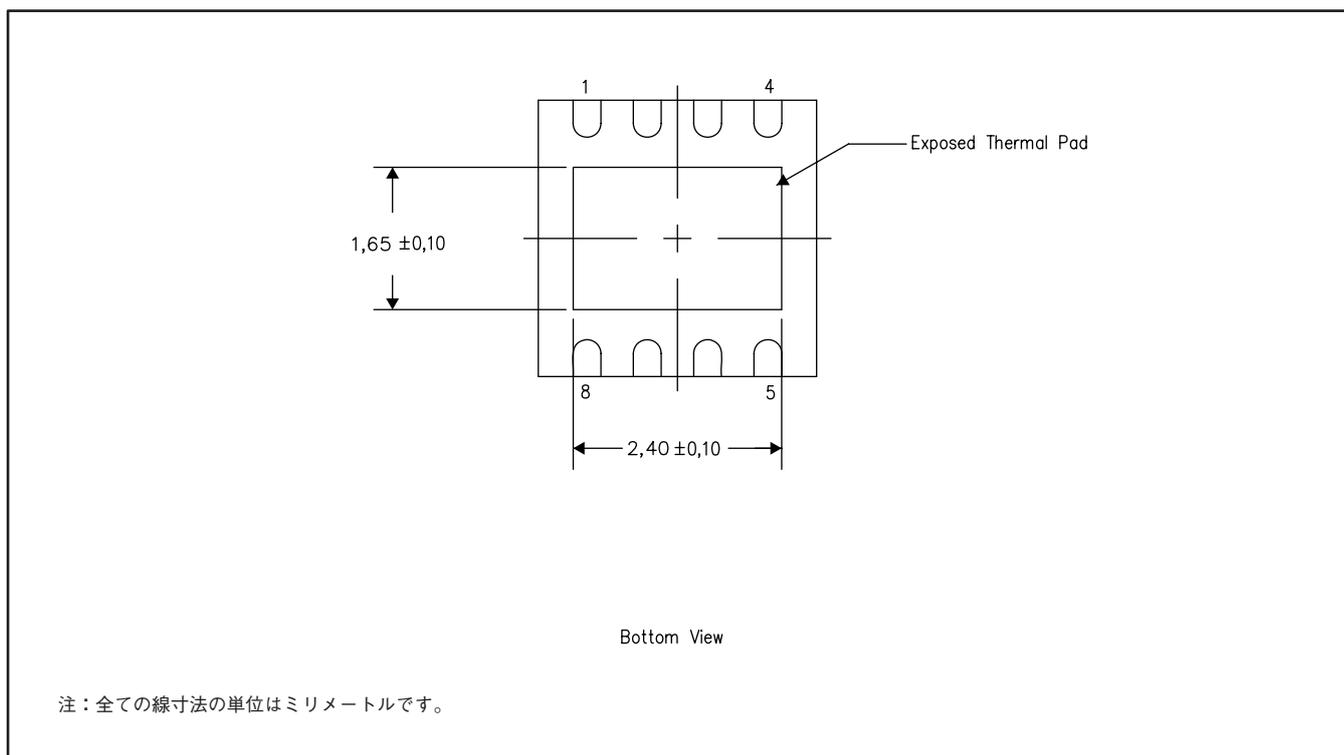
DRB (S-PVSON-N8)

熱的特性に関する資料

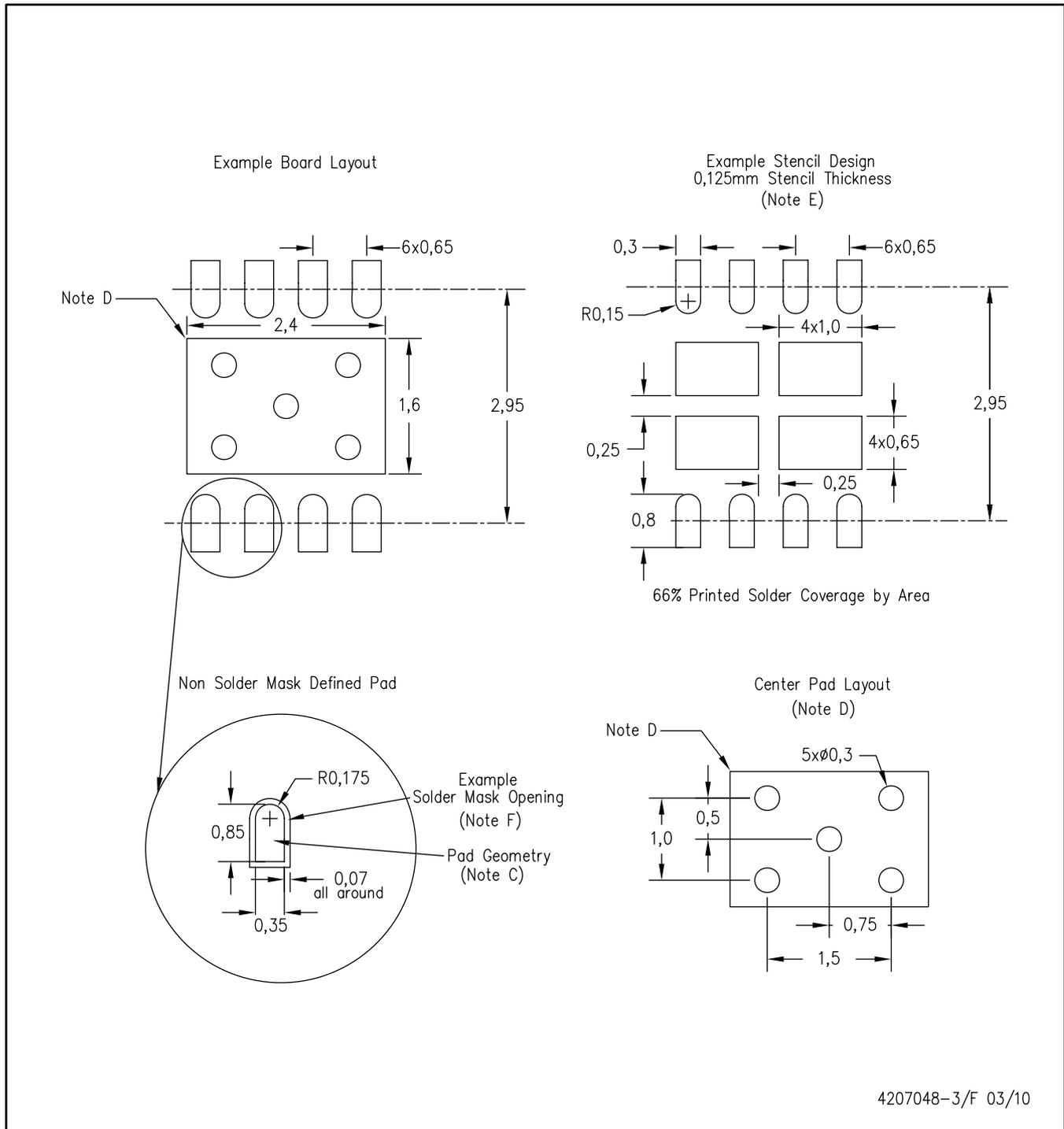
このパッケージは外部のヒートシンクに直接接続できるように設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けされることにより、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはグランドまたは電源プレーン (どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路 (IC) からの熱の移動が最適化されます。

クワッド・フラットバック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーション・レポート “Quad Flatpack No-Lead Logic Packages” TI文献番号SLUA271を参照してください。この文献はホームページ www.ti.com で入手できます。

このパッケージのサーマルパッドの寸法は以下の図に示されています。



サーマルパッド寸法図



4207048-3/F 03/10

- 注： A. 直線寸法はすべてミリメートル単位です。
 B. 本図は予告なしに変更することがあります。
 C. 代替設計には、IPC-7351規格を推奨します。
 D. 本パッケージは、サーマルパッドを基板に半田付けするように設計されています。具体的な熱的特性情報、
 ヴィア条件、および推奨基板レイアウトについては、アプリケーション・ノート「QFNパッケージ」
 テキサス・インスツルメンツ文献番号SCBA017, SLUA271, および製品データシートも参照願います。
 これらの文献はwww.ti.com <http://www.ti.com> で入手できます。
 E. 台形壁面やラウンドコーナーにレーザー・カッティング・アパーチャを行うと、ペーストのリリースが
 容易になります。推奨のステンシル設計については、基板組立元に問合せ願います。ステンシル設計の
 検討については、IPC7525規格を参照願います。
 F. 半田マスク公差については、基板製造元に問合せ願います。

(SLVS351K)

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上