TEXAS INSTRUMENTS

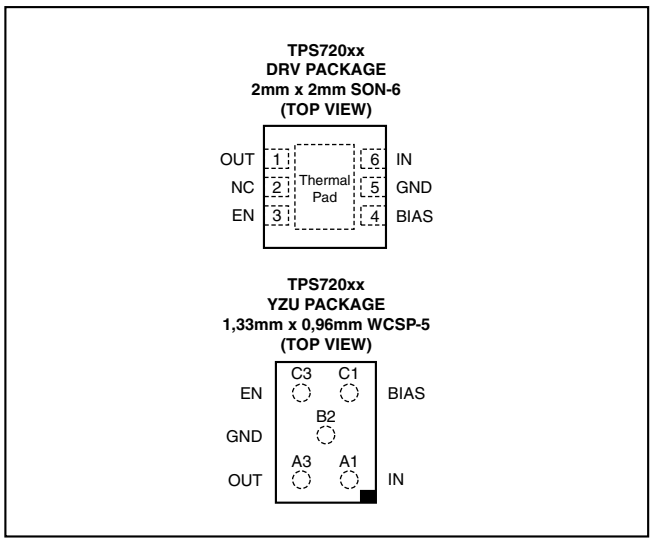
TPS720xx

www.tij.co.jp JAJS419

350mA バイアス電源による超低入力電圧、高速低ドロップアウト・リニアレギュレータ

特　長

- 350mA高性能LDO
- 低動作時自己消費電流：38μA（Typ）
- 優れた負荷過渡応答特性：負荷電流が0mAから350mAまで1μsで変化した場合で±15mV
- 優れた電源電圧変動応答特性：
  1μsでΔV_{BIAS} = ±600mVの変動に対してΔV_{OUT} = ±2mV
  1μsでΔV_{IN} = ±400mVの変動に対してΔV_{OUT} = ±200μV
- 低ノイズ：48μV_{RMS}（10Hzから100kHz）
- 80dB V_{IN} PSRR（10Hz から 10kHz）
- 70dB V_{BIAS} PSRR（10Hz から 10kHz）
- 高速起動時間：140μs
- V_{OUT}が直線的に上昇するソフトスタートを内蔵し、起動時ラッシュ電流は負荷電流 + 100mAで制限
- 過電流保護と過熱保護機能
- 低ドロップアウト電圧：110mV
  （負荷電流 = 350mA時）
- 2.2μFの出力コンデンサで安定
- 1.33mm × 0.96mm WCSP-5と2mm × 2mmのSON-6パッケージ



アプリケーション

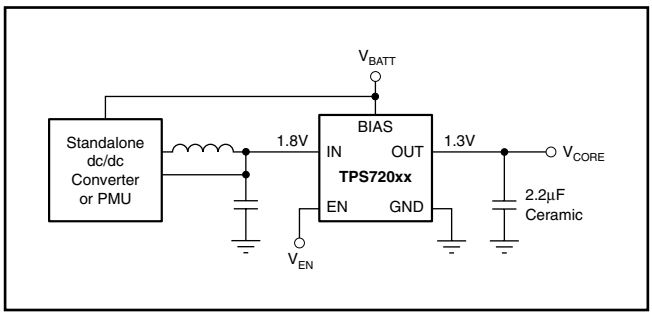
- デジタルカメラ
- カメラ付き携帯電話
- 無線LAN
- 携帯機器

概　要

TPS720xxファミリーの2電源駆動方式による低ドロップアウト・リニアレギュレータ（LDO）は38μAという非常に低い消費電流にもかかわらず優れた交流特性（PSRR，負荷および入力電源の過渡特性）を実現しています。

V_{BIAS}電源はLDOの制御回路への電力供給を行ないますが、非常に小さな電流しか（LDOの自己消費電流として）消費せず、出力電圧より1.4V以上高ければ如何なる電源にも接続できます。メインの電力パスはV_{IN}からの供給で、この電圧はV_{BIAS}より低い電圧で供給可能で、V_{OUT} + V_{DO}まで低く出来ます。これにより電源効率が重要視される多くのアプリケーションで高い効率が得る事が出来ます。例えば、V_{IN}には高効率のDC/DCコンバータの出力を接続します。

TPS720xxは軽負荷状態ではINピンがフローティング状態となっても新規の機能によりLDOレギュレータとして電圧を出力できる機能が有ります。軽負荷の状態では製品は電流供給をV_{BIAS}から行ないます。この機能はINピンに接続されたDC/DCコンバータが消費電力を削減するアプリケーションの要求により停止されるような場合に非常に有効で、この様な状態でも



すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated（TI）が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ（日本TI）が英文から和文へ翻訳して作成したものです。
資料によっては正規英語版資料の更新に対応していないものがあります。
日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。
製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

TEXAS INSTRUMENTS

SBVS100D　翻訳版
最新の英語版資料
http://www.ti.com/lit/gpn/tps72018

LDOは安定化された電圧を軽い負荷に対して継続的に供給する事が可能となります。

TPS720xxはセラミック·コンデンサで安定し、先進のBICOMファブ·プロセスの採用により350mAの出力電流時のドロップアウト電圧は110mVを達成しています。TPS720xxはV_{OUT}が単調増加で起動する（オーバーシュートは3%までに制限）ユニークな機能を持っており、V_{IN}へのラッシュ電流も出力コンデンサが2.2µFの時で100mA + 負荷電流に制限されています。

TPS720xxは高精度な基準電源と帰還制御ループにより、全負荷、全入力電圧範囲、全温度範囲、および時間経過に対して2%の電圧精度を実現しています。超小型のウエハー·チップ·スケール·パッケージ（WCSP）により、TPS720xxは携帯機器アプリケーションに最適です。TPS720xxはSON-8パッケージでも供給されます。本製品ファミリーはT_J = –40℃～+125℃の全温度範囲での動作が規定されています。

静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報(1)

PRODUCT	V_{OUT}(2)
TPS720**xxyyyz**	**XX** is nominal output voltage (for example, 28 = 2.8V, 285 = 2.85V). **YYY** is the package designator. **Z** is tape and reel quantity (R = 3000, T = 250).

（1）最新のパッケージおよび発注情報については、最新の英文データシートの最後のPackage Option Addendum、またはTIホームページwww.ti.comを参照してください。
（2）0.9Vから3.6Vで50mVきざみの出力電圧は工場出荷時でのEEPROMのプログラムにより可能です。最低発注量は照会してください。詳細についてはお問い合わせください。

絶対最大定格(1)

特に記述のない限り、T_J = –40°C～+125°Cです。すべての電圧はGNDを基準とします。

パラメータ		TPS720xx	単位
Input voltage range (steady-state), V_{IN}(2)		–0.3 to V_{BIAS} or +5.0 (3)	V
Peak transient input voltage, V_{IN_PEAK}(4)		+5.5	V
Bias voltage range, V_{BIAS}		–0.3 ～ +6.0	V
Enable voltage range, V_{EN}		–0.3 ～ +6.0	V
Output voltage range, V_{OUT}		–0.3 ～ +5.0	V
Peak output current, I_{OUT}		Internally limited	
Output short-circuit duration		Indefinite	
Total continuous power dissipation, P_{DISS}		「許容損失」の表を参照	
ESD rating	Human body model (HBM)	2000	V
	Charged device model (CDM)	500	V
	Machine model (MM)	100	V
Operating junction temperature range, T_J		–55 ～ +125	°C
Storage temperature range, T_{STG}		–55 ～ +150	°C

（1）絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。
（2）製品が正常な動作を行なうことを保証するには全ての状態で$V_{IN} \le V_{BIAS}$である事が必須となります。
（3）いずれか小さい方
（4）パルス幅は1msを超えてはいけません。製品の全ライフタイムにおいて1000回を超えて印加してはいかません。

許容損失

BOARD	PACKAGE	$R_{\theta JC}$	$R_{\theta JA}$	DERATING FACTOR ABOVE T_A = +25°C	T_A < +25°C	T_A = +70°C	T_A = +85°C
High-K(1)	YZU	51°C/W	248°C/W	4mW/°C	403mW	222mW	160mW
High-K(1)	DRV	20°C/W	65°C/W	15.4mW/°C	1580mW	845mW	615mW

（1）このデータを測定するのに用いられたJEDEC high-K（2s2p）ボードは、大きさが3インチ×3インチで、内部に1オンスの電源プレーンとグランド·プレーン及びボードの表面と裏面に2オンスの銅配線のある多層ボードです。

電気的特性

動作温度範囲内（T_J = –40°C～+125°C）, V_{BIAS} =（VOUT + 1.4V）or 2.5V（whichever is greater）;
$V_{IN} \geq V_{OUT}$ + 0.5V, I_{OUT} = 1mA, V_{EN} = 1.1V, C_{OUT} = 2.2mF, 特に記述のない限り。標準値はT_J = +25°Cの値です。

パラメータ			テスト条件		MIN	TYP	MAX	単位
V_{IN}	Input voltage range				1.1 (1)		V_{BIAS} or 4.5 (2)	V
V_{BIAS}	Bias voltage range				2.5		5.5	V
V_{OUT} (3)	Output voltage range (4)				0.9		3.6	V
	Output accuracy	Nominal	T_J = +25°C		–3.0		+3.0	mV
		Over V_{BIAS}, V_{IN}, I_{OUT}, T_J = –40°C to +125°C	V_{OUT} + 1.4V ≤ V_{BIAS} ≤ 5.5V, V_{OUT} + 0.5V ≤ V_{IN} ≤ 4.5V, 0mA ≤ I_{OUT} ≤ 350mA		–2.0		+2.0	%
		Over V_{BIAS}, V_{IN}, I_{OUT}, T_J = –40°C to +125°C	**DRV package only:** V_{OUT} + 1.4V ≤ V_{BIAS} ≤ 5.5V, V_{OUT} + 0.5V ≤ V_{IN} ≤ 4.5V, 0mA ≤ I_{OUT} ≤ 350mA, V_{OUT} < 1.2V		–25		+25	mV
		Over V_{BIAS}, V_{IN}, I_{OUT}, T_J = –10°C to +85°C	**YZU package only:** V_{OUT} + 1.4V ≤ V_{BIAS} ≤ 5.5V, V_{OUT} + 0.5V ≤ V_{IN} ≤ 4.5V, 0mA ≤ I_{OUT} ≤ 350mA 1.6V ≤ V_{OUT} ≤ 3.3V		–1.0		+1.0	%
		V_{IN} floating	V_{OUT} + 1.4V ≤ V_{BIAS} ≤ 5.5V, 0µA ≤ I_{OUT} ≤ 500µA			±1.0		%
$\Delta V_{OUT}/\Delta V_{IN}$	V_{IN} line regulation		V_{IN} = (V_{OUT} + 0.5V) to 4.5V, I_{OUT} = 1mA			16		µV/V
$\Delta V_{OUT}/\Delta V_{BIAS}$	V_{BIAS} line regulation		V_{BIAS} = (V_{OUT} + 1.4V) or 2.5V (whichever is greater) to 5.5V, I_{OUT} = 1mA			16		µV/V
	V_{IN} line transient		ΔV_{IN} = 400mV, t_{RISE} = t_{FALL} = 1µs			±200		µV
	V_{BIAS} line transient		ΔV_{BIAS} = 600mV, t_{RISE} = t_{FALL} = 1µs			±0.8		mV
$\Delta V_{OUT}/\Delta I_{OUT}$	Load regulation		0mA ≤ I_{OUT} ≤ 350mA (no load to full load)			–15		µV/mA
	Load transient		0mA ≤ I_{OUT} ≤ 350mA, t_{RISE} = t_{FALL} = 1µs			±15		mV
V_{DO_IN}	V_{IN} dropout voltage (5)		V_{IN} = $V_{OUT(NOM)}$ – 0.1V, (V_{BIAS} – $V_{OUT(NOM)}$) = 1.4V, I_{OUT} = 350mA			110	200	mV
V_{DO_BIAS}	V_{BIAS} dropout voltage (6)		V_{IN} = $V_{OUT(NOM)}$ + 0.3V, I_{OUT} = 350mA			1.09	1.4	V
I_{CL}	Output current limit		V_{OUT} = 0.9 × $V_{OUT(NOM)}$		420	525	800	mA
I_{GND}	Ground pin current		I_{OUT} = 100µA			38		µA
			I_{OUT} = 0mA to 350mA			54	80	µA
I_{SHDN}	Shutdown current (I_{GND})		V_{EN} ≤ 0.4V, T_J = –40°Cto +85°C			0.5	2	µA
PSRR	V_{IN} power-supply rejection ratio		V_{IN} – V_{OUT} ≥ 0.5V, V_{BIAS} = V_{OUT} + 1.4V, I_{OUT} = 350mA	f = 10Hz		85		dB
				f = 100Hz		85		dB
				f = 1kHz		85		dB
				f = 10kHz		80		dB
				f = 100kHz		70		dB
				f = 1MHz		50		dB

（1）能力のスペックは最少V_{IN}がV_{OUT} + 0.5Vの状態で保証されます。
（2）何れか小さい方
（3）V_{BIAS}の最小値は（V_{OUT} + 1.4V）または 2.5Vの何れか大きい方でかつV_{IN} = V_{OUT} + 0.5Vの時。
（4）V_O の標準出力値はオンチップのEEPROMへの出荷時プログラミングにより設定されています。
（5）$V_{OUT(NOM)}$ ≥ 1.2Vの製品で測定されています。
（6）$V_{OUT(NOM)}$ ≥ 1.8Vの製品で、V_{OUT}が $V_{OUT(NOM)}$ – 0.1Vとなる時のV_{BIAS} – V_{OUT}を測定。

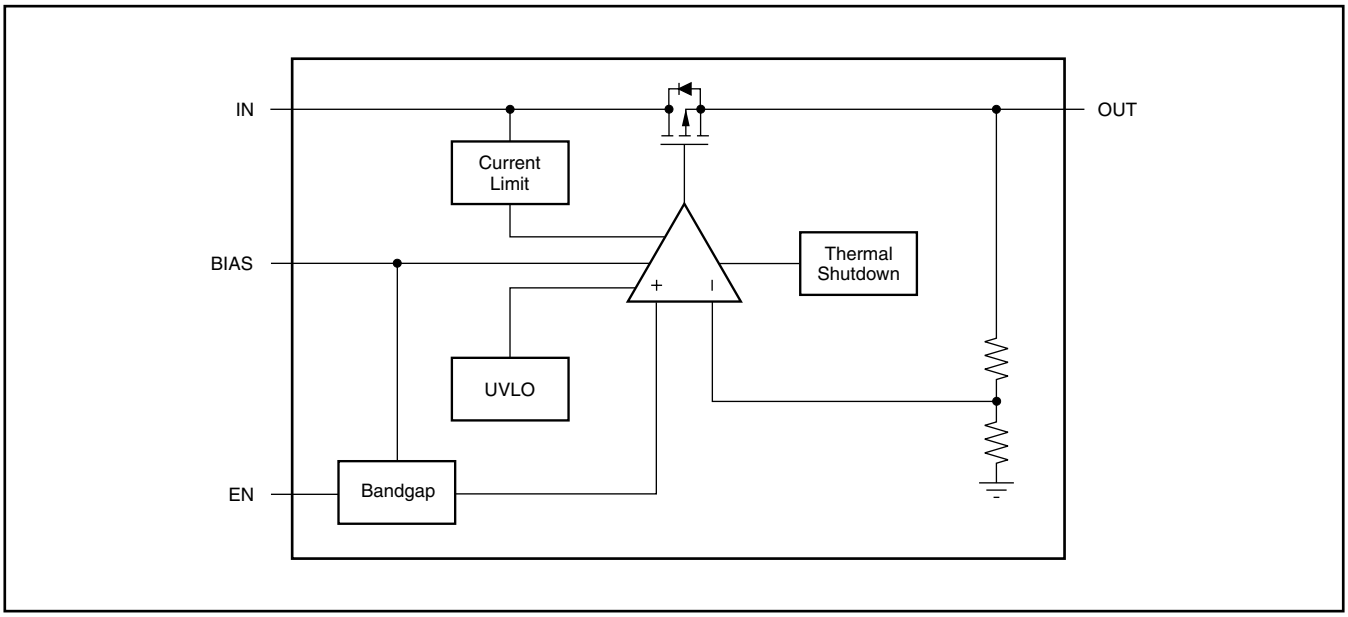
電気的特性

動作温度範囲内（T_J = –40°C～+125°C）, V_{BIAS} =（VOUT + 1.4V）or 2.5V（whichever is greater）;
$V_{IN} \geq V_{OUT}$ + 0.5V, I_{OUT} = 1mA, V_{EN} = 1.1V, C_{OUT} = 2.2mF, 特に記述のない限り。標準値はT_J = +25°Cの値です。

パラメータ		テスト条件		MIN	TYP	MAX	単位
PSRR	V_{BIAS} power-supply rejection ratio	$V_{IN} - V_{OUT} \geq 0.5V$, $V_{BIAS} = V_{OUT}$ + 1.4V, I_{OUT} = 350mA	f = 10Hz		80		dB
			f = 100Hz		80		dB
			f = 1kHz		75		dB
			f = 10kHz		65		dB
			f = 100kHz		55		dB
			f = 1MHz		35		dB
V_N	Output noise voltage	BW = 10Hz to 100kHz, $V_{BIAS} \geq 2.5V$, $V_{IN} = V_{OUT}$ + 0.5V			48		μV_{RMS}
I_{VIN_INRUSH}	Inrush current on V_{IN}	V_{BIAS} = (V_{OUT} +1.4V) or 2.5V (whichever is greater), $V_{IN} = V_{OUT}$ + 0.5V			100 + I_{LOAD}		mA
t_{STR}	Startup time	V_{OUT} = 95% $V_{OUT(NOM)}$, I_{OUT} = 350mA, C_{OUT} = 2.2µF			140		µs
$V_{EN(HI)}$	Enable pin high (enabled)			1.1			V
$V_{EN(LO)}$	Enable pin low (disabled)			0		0.4	V
I_{EN}	Enable pin current	V_{EN} = 5.5V, V_{IN} = 4.5V, V_{BIAS} = 5.5V				1.0	µA
UVLO	Undervoltage lockout	V_{BIAS} rising		2.41	2.45	2.49	V
	Hysteresis	V_{BIAS} falling			150		mV
T_{SD}	Thermal shutdown temperature	Shutdown, temperature increasing			+160		°C
		Reset, temperature decreasing			+140		°C
T_J	Operating junction temperature			–40		+125	°C

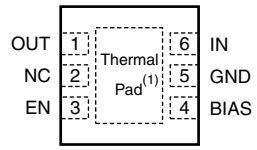
製品機能情報

機能ブロック図

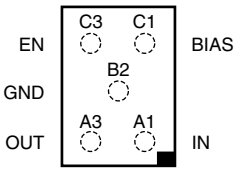


ピン配置

DRV PACKAGE
SON-6
(TOP VIEW)



YZU PACKAGE
WCSP-5
(TOP VIEW)



(1) SON(DRV)パッケージのサーマル・パッドはグランドに接続する事を推奨します。

端子機能

TPS720xx			説　明
NAME	DRV	YZU	
OUT	1	A3	出力ピン。安定性と負荷過渡応答能力を確保するにはこのピンとグランドの間に小型の2.2µFのセラミック・コンデンサが必要です。詳細はアプリケーション情報の入出力コンデンサの要件の項を参照してください。
NC	2	—	未接続。
EN	3	C3	EN イネーブル・ピン。このピンに倫理“High”の信号を入力するとレギュレータはオンになり、INを安定化した電圧をOUTへ出力します。このピンに論理“Low”を入力すると製品はオフになります。
BIAS	4	C1	バイアス電源供給ピン。この入力は過渡応答特性の改善の為にセラミック・コンデンサでグランドにバイパスしてください。詳細はアプリケーション情報の入出力コンデンサの要件の項を参照してください。
GND	5	B2	グランドピン。
IN	6	A1	電源入力ピン。このピンの最大入力電圧は4.5Vです、V_{IN}はV_{BIAS}を超えてはいけません。この入力はセラミック・コンデンサでグランドにバイパスします。詳細はアプリケーション情報の入出力コンデンサの要件の項を参照してください。

代表的特性

動作温度範囲内（T_J = –40°C～+125°C）, V_{BIAS} =（V_{OUT} + 1.4V）or 2.5V（whichever is greater）,
V_{IN} = V_{OUT} + 0.5V, I_{OUT} = 1mA, V_{EN} =1.1V, C_{OUT} = 2.2mF,（特に記述がない場合）。標準値はT_J = +25°Cの値です。

V_{IN} LINE REGULATION
I_{OUT} = 0mA (TPS72013YZU)

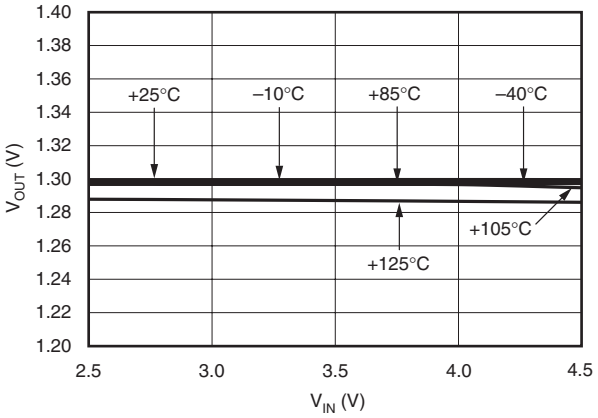


図 1

V_{IN} LINE REGULATION
I_{OUT} = 350mA (TPS72013YZU)

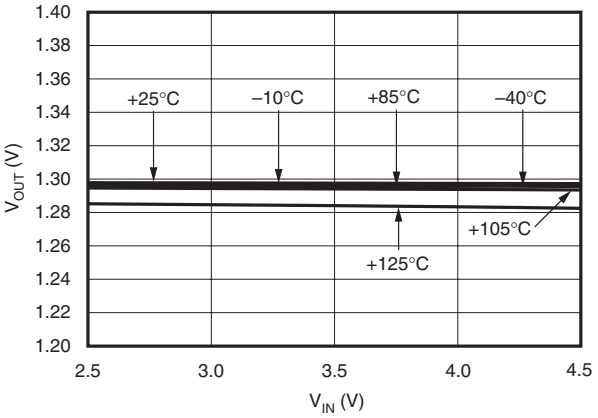


図 2

V_{BIAS} LINE REGULATION
I_{OUT} = 0mA (TPS72013YZU)

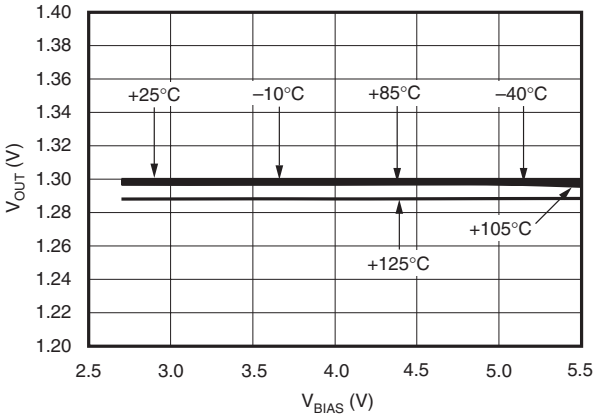


図 3

V_{BIAS} LINE REGULATION
I_{OUT} = 350mA (TPS72013YZU)

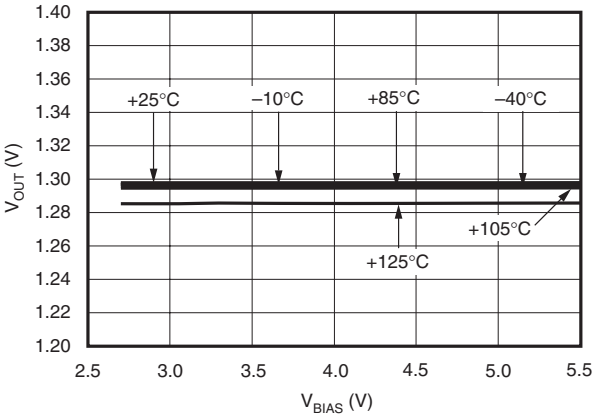


図 4

LOAD REGULATION UNDER LIGHT LOADS
(TPS72013YZU)

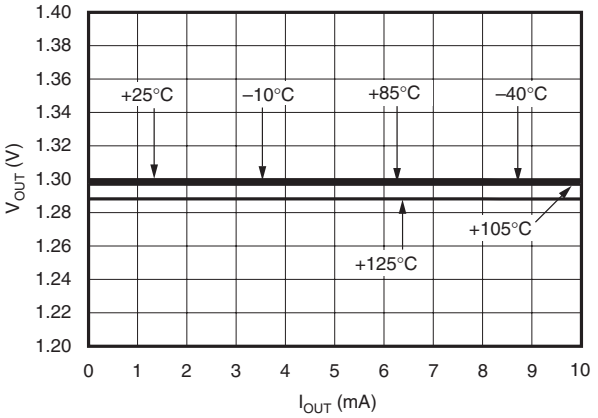


図 5

LOAD REGULATION
(TPS72013YZU)

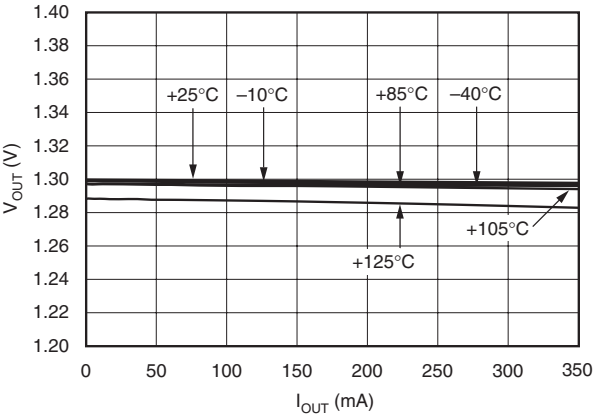


図 6

代表的特性

動作温度範囲内（T_J = –40°C～+125°C）, V_{BIAS} =（V_{OUT} + 1.4V）or 2.5V（whichever is greater）,
V_{IN} = V_{OUT} + 0.5V, I_{OUT} = 1mA, V_{EN} =1.1V, C_{OUT} = 2.2mF,（特に記述がない場合）。標準値はT_J = +25°Cの値です。

LOAD REGULATION WITH V_{IN} FLOATING (TPS72013YZU)

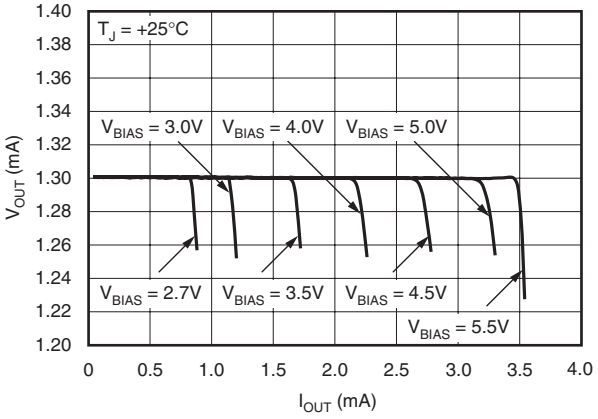


図 7

LOAD REGULATION WITH V_{IN} FLOATING (TPS72013YZU)

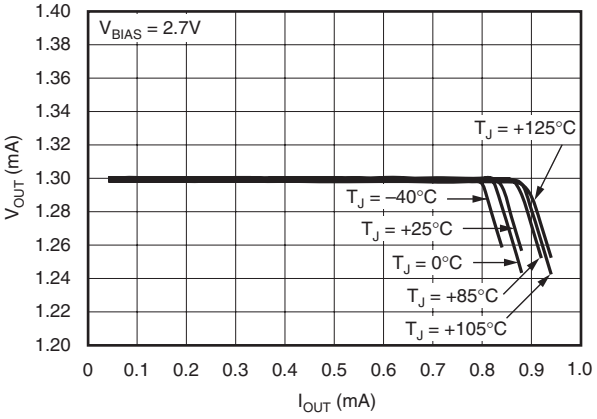


図 8

V_{IN} DROPOUT VOLTAGE vs OUTPUT CURRENT (TPS72013YZU)

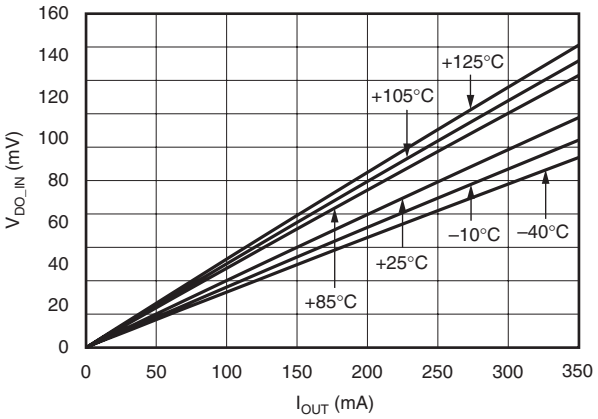


図 9

V_{BIAS} DROPOUT VOLTAGE vs TEMPERATURE (TPS72033YZU)

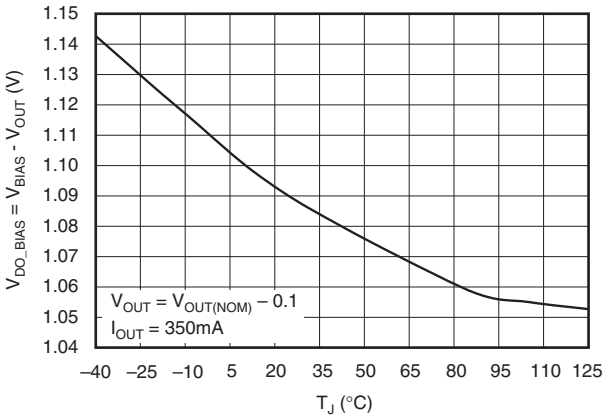


図 10

OUTPUT VOLTAGE vs TEMPERATURE (TPS72013YZU)

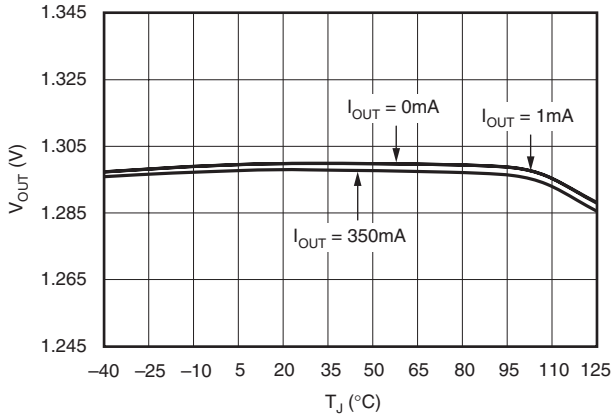


図 11

GROUND PIN CURRENT vs V_{BIAS} INPUT VOLTAGE (TPS72013YZU)

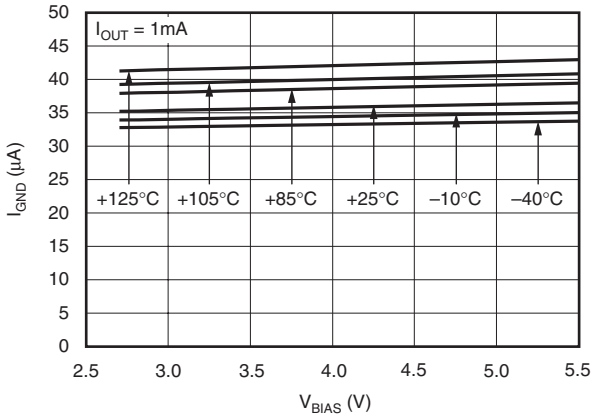


図 12

代表的特性

動作温度範囲内（T_J = –40°C～+125°C）, V_{BIAS} =（V_{OUT} + 1.4V）or 2.5V（whichever is greater）,
V_{IN} = V_{OUT} + 0.5V, I_{OUT} = 1mA, V_{EN} =1.1V, C_{OUT} = 2.2mF,（特に記述がない場合）。標準値はT_J = +25°Cの値です。

GROUND PIN CURRENT vs OUTPUT CURRENT (TPS72013YZU)

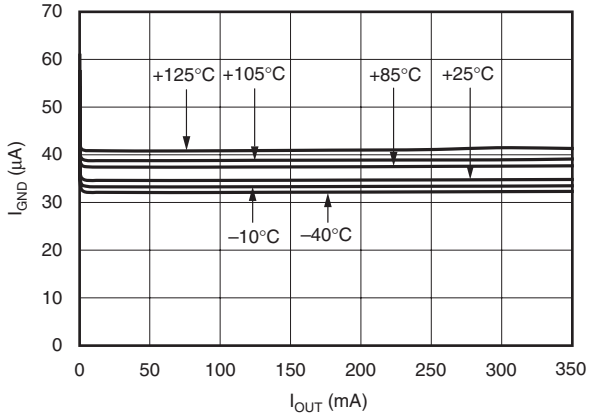


図 13

GROUND PIN CURRENT vs TEMPERATURE (TPS72013YZU)

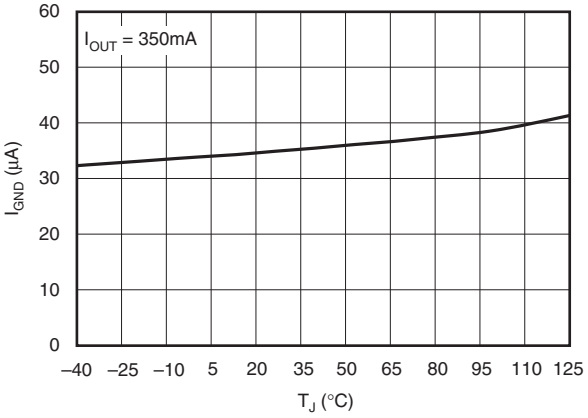


図 14

SHUTDOWN CURRENT vs V_{BIAS} INPUT VOLTAGE (TPS72013YZU)

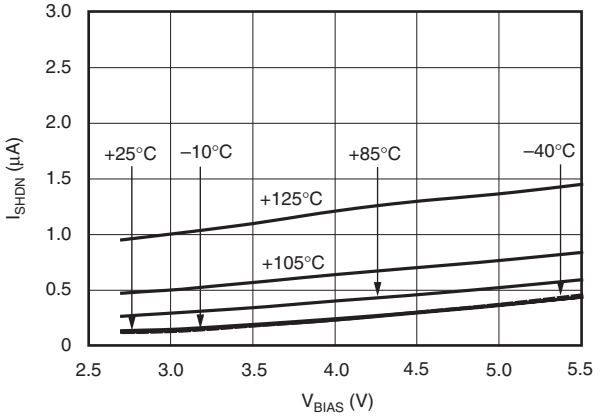


図 15

CURRENT LIMIT vs V_{BIAS} INPUT VOLTAGE (TPS72013YZU)

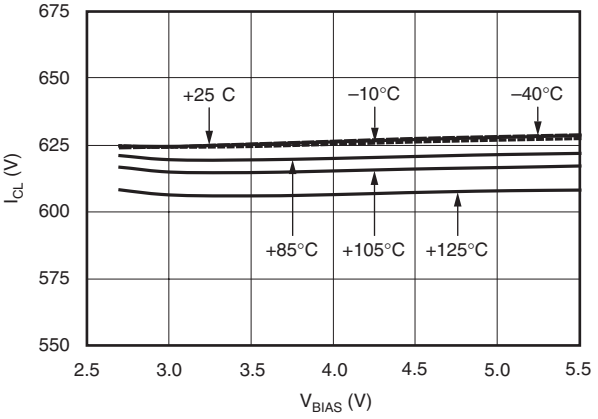


図 16

CURRENT LIMIT vs V_{IN} INPUT VOLTAGE (TPS72013YZU)

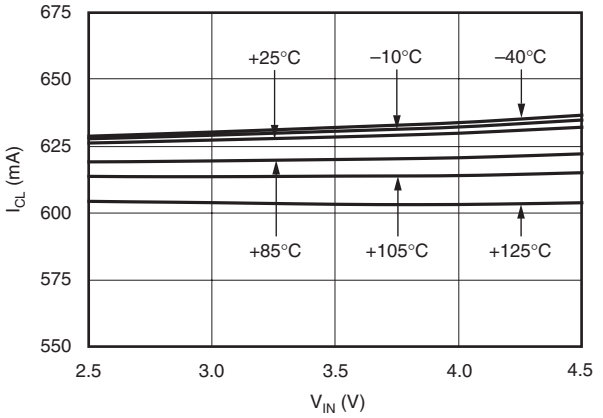


図 17

V_{IN} POWER-SUPPLY RIPPLE REJECTION vs FREQUENCY (TPS72015YZU)

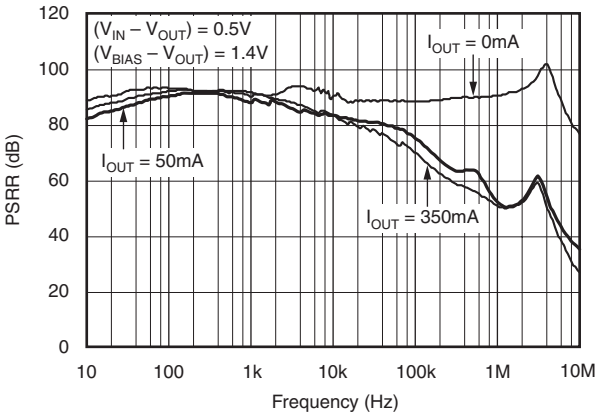


図 18

代表的特性

動作温度範囲内（T_J = –40°C～+125°C）, V_{BIAS} =（V_{OUT} + 1.4V）or 2.5V（whichever is greater）,
V_{IN} = V_{OUT} + 0.5V, I_{OUT} = 1mA, V_{EN} =1.1V, C_{OUT} = 2.2mF,（特に記述がない場合）。標準値はT_J = +25°Cの値です。

V_{IN} POWER-SUPPLY RIPPLE REJECTION vs FREQUENCY (TPS72015YZU)

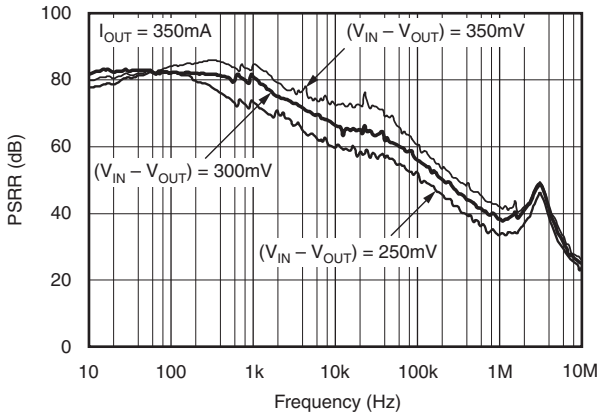


図 19

V_{BIAS} POWER-SUPPLY RIPPLE REJECTION vs FREQUENCY (TPS72015YZU)

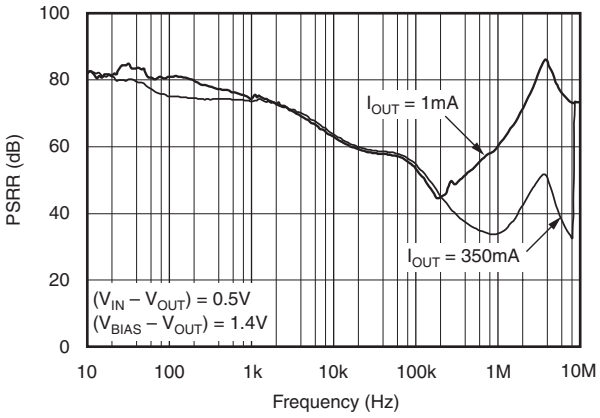


図 20

OUTPUT SPECTRAL NOISE DENSITY vs FREQUENCY (TPS72015YZU)

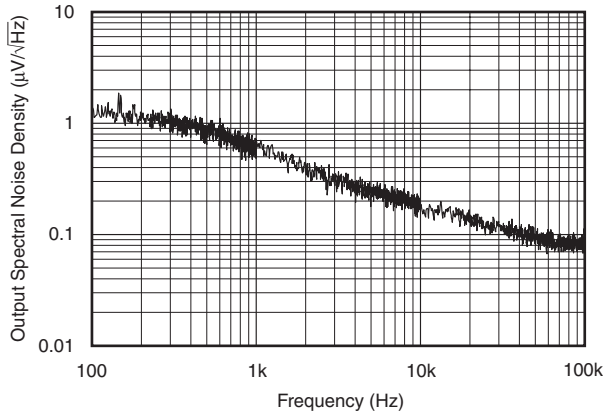


図 21

V_{IN} INRUSH CURRENT
V_{IN} = 1.8V, V_{OUT} = 1.3V, V_{BIAS} = 2.7V, I_{OUT} = 0mA

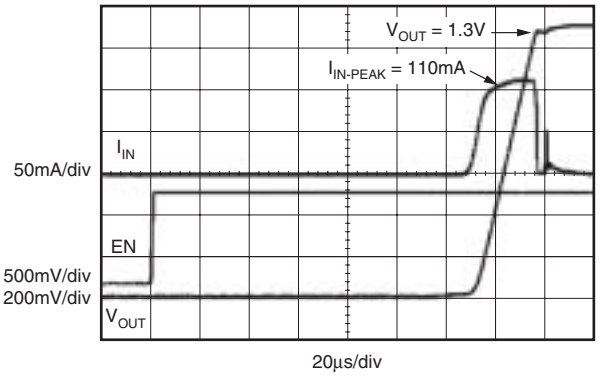


図 22

V_{IN} INRUSH CURRENT
V_{IN} = 1.8V, V_{OUT} = 1.3V, V_{BIAS} = 2.7V, I_{OUT} = 350mA

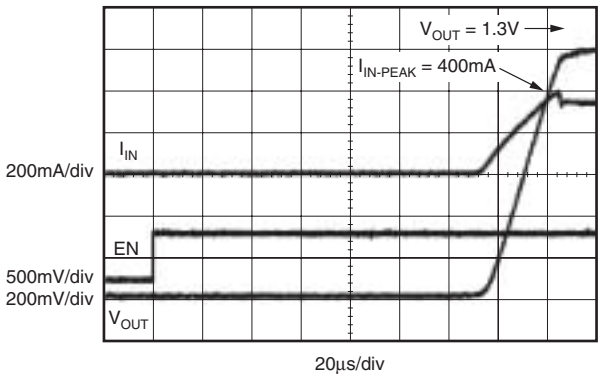


図 23

V_{IN} LINE TRANSIENT RESPONSE
V_{IN} = 1.6V to 2.0V, V_{OUT} = 1.3V, V_{BIAS} = 2.7V,
V_{IN} SLEW RATE = 1V/μs, I_{OUT} = 350mA

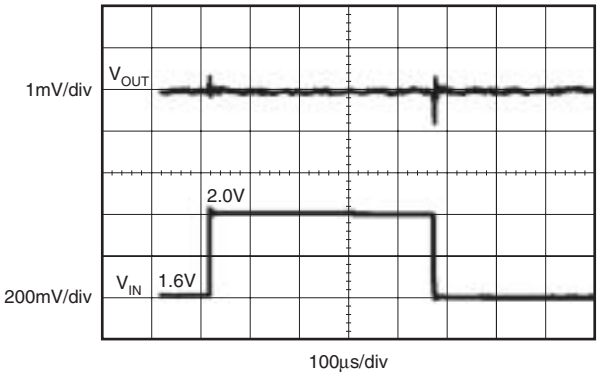


図 24

代表的特性

動作温度範囲内（T_J = –40°C～+125°C）, V_{BIAS} =（V_{OUT} + 1.4V）or 2.5V（whichever is greater）,
V_{IN} = V_{OUT} + 0.5V, I_{OUT} = 1mA, V_{EN} =1.1V, C_{OUT} = 2.2mF,（特に記述がない場合）。標準値はT_J = +25°Cの値です。

V_{BIAS} LINE TRANSIENT RESPONSE
V_{IN} = 1.8V, V_{OUT} = 1.3V, V_{BIAS} = 2.7V to 3.3V,
V_{BIAS} SLEW RATE = 600m/µs, I_{OUT} = 350mA

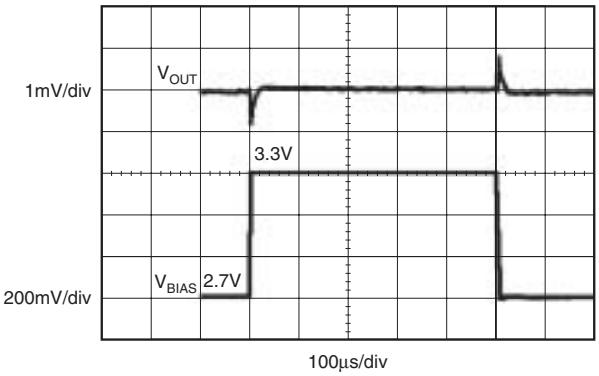


図 25

LOAD TRANSIENT RESPONSE
V_{IN} = 1.8V, V_{OUT} = 1.3V, V_{BIAS} = 2.7V, t_{RISE} = 1µs

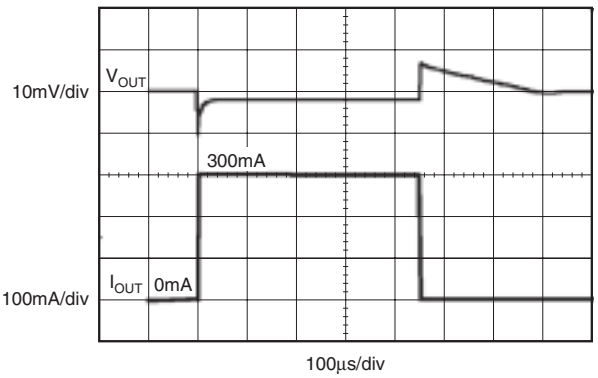


図 26

アプリケーション情報

TPS720xxは超広帯域幅で高いループ·ゲインを実現するよう斬新な回路を使用した新世代のLDOレギュレータ·ファミリー製品であり、非常に小さな電位差（$V_{IN} - V_{OUT}$）でも極めて高いPSRR（最大1MHzまで）が得られます。BIASピンの採用により、TPS720xxは低出力電圧のアプリケーションで前段の電源からの低い入力電圧での動作が可能となるので大幅に効率を向上させる事が出来ます。TPS720xxは軽負荷時（500µA未満）で、INピンがフロート状態でもLDOレギュレータとして出力する事が出来る新しい機能を持っています。この条件での軽負荷への供給電流はV_{BIAS}から供給されます。この機能がとりわけ有用なのはINピンに接続されたDC/DCコンバータが消費電力を削減するアプリケーションにより停止されるが、LDOは安定化した電圧を軽い負荷に対して継続して供給する事が要求される場合です。これらの機能と低ノイズ、低グランドピン電流、超小型パッケージといった特徴により本製品は携帯機器のアプリケーションに最適です。このレギュレータ·ファミリーはサブ·バンドギャップ出力電圧、電流制限機能、過熱保護機能が備えられており、その動作温度範囲は–40℃～+125℃で規定されています。

入出力コンデンサの要件

入力コンデンサは安定性には不要ですが、良いアナログ回路の設計手法とはレギュレータの近くで入力電源に0.1µFから1.0µFの等価直列抵抗（ESR）の低いコンデンサを接続することです。このコンデンサは入力源の電圧振動を抑え、過渡応答、ノイズ除去、リップル除去の特性を改善します。大きくて高速で立ち上がる負荷過渡が予想されるか、またはこの製品が電源から数インチ以上離れた場所に置かれている場合には、これより大きな値のコンデンサが必要となることがあります。供給源のインピーダンスが十分に低くない場合は安定性を確保するために0.1µFの入力コンデンサが必須となることがあります。

BIASピンは大きな電流を消費しないので入力コンデンサは必要有りません。しかし供給電源のインピーダンスが充分に低くない場合には0.1µF程度の小容量のバイパスコンデンサの使用を推奨します。

TPS720xxは2.2µFまたはそれ以上の標準的なセラミック·コンデンサを出力に用いて安定するよう設計されています。X5RやX7Rタイプのコンデンサが全温度範囲でその容量値やESRの変動が最小であるため最善です。最大ESR値は250mΩより小さくなければなりません。

PSRRとノイズ特性改善のための推奨ボード·レイアウト

PSRR、出力ノイズ、過渡応答などのAC特性を改善するため、ボード設計はV_{IN}とV_{OUT}用のグランド·プレーンを分けておき、各グランド·プレーンはデバイスのGNDピンのみに接続することを推奨します。さらに、バイパスコンデンサのグランドへの接続はデバイスのGNDピンに直接接続しなければなりません。透過直列抵抗（ESR）値の高いコンデンサはPSRR能力を低下させます。BIASピンは非常に小さな電流しか消費しないので信号線と同様に扱う事が出来ます。（高周波信号とのカップリングを防止する為のシールドには注意を払ってください。）

内蔵電流制限機能

TPS720xxに内蔵されている電流制限機能は異常状態時にレギュレータを保護するのに役立ちます。電流制限時、出力は出力電圧にほとんど依存しない一定の電流値に制限されます。この状態では出力電圧はレギュレーションされておらず、出力電圧は $V_{OUT} = I_{LIMIT} \times R_{LOAD}$となります。N-MOSパス素子では過熱保護が動作して製品がシャットダウンするまでの間、$(V_{IN} - V_{OUT}) \times I_{LIMIT}$の発熱が発生します。製品が冷却されると過熱保護回路が製品を再起動させます。

TPS720xxのNMOSパス素子にはOUTの電圧がINの電圧を越えた時に逆方向の電流を導通するボディ·ダイオードが内蔵されています。この電流は制限されないため、逆電圧動作が続くことが予想される場合には、定格出力電流の5%に外部から制限することが必要なことがあります。

突入電流制限

TPS720xxファミリーのLDOレギュレータは新しい突入電流制限方式を採用しています。INピンへの流入電流値は有限の値で制限されます。この$I_{INRUSHLIMIT}$が出力を設定電圧まで充電します。負荷が接続されていない状態ではV_{IN}から流入した全ての電流が出力コンデンサを充電します。以下の式により本回路によるインラッシュ電流の制限値を算出できます。

$$I_{INRUSHLIMIT}(A) = C_{OUT}(\mu F) \times 0.0454545(V/\mu s) + I_{LOAD}(A) \qquad (1)$$

C_{OUT}が2.2µFで負荷が遮断されている（I_{LOAD} = 0の時）場合、$I_{INRUSHLIMIT}$の計算結果は100mAとなります。この制限されたインラッシュ電流が出力コンデンサを充電します。LDOの出力電圧設定が1.3Vの場合、本LDOは出力コンデンサを約28.6µsで設定電圧まで充電します。

考慮すべきはLDOの出力に負荷が接続されている時です。接続された負荷は供給電流の一部をV_{OUT}から分流させます。TPS720xxのインラッシュ電流制限回路は新しい手法によりこの$I_{INRUSHLIMIT}$だけではなく、負荷に要求される電流も含めて供給する事が出来ます。仮に負荷電流が350mAだった場合、（式（1）より）$I_{INRUSHLIMIT}$は450mAと算出されます。

シャットダウン

イネーブル·ピン（EN）はアクティブ“H”レベルで、標準電圧および低電圧のTTL-CMOSのレベルと互換です。シャットダウン機能が必要でない場合は、ENピンをINピンに接続することができます。

ドロップアウト電圧

TPS720xxには低ドロップアウトを実現するためNMOSのパス·トランジスタが使用されています。($V_{IN} - V_{OUT}$)がドロップアウト電圧(V_{DO})より小さい時、PMOSパス·デバイスは線形領域での動作となり、入出力間の抵抗はNMOSパス素子の$R_{DS(ON)}$となります。ドロップアウト動作条件ではNMOSデバイスは抵抗のように機能するため、V_{DO}はほぼ出力電流にほぼ比例して拡大縮小します。

いかなるリニアレギュレータにおいても、PSRRや過渡応答は($V_{IN} - V_{OUT}$)がドロップアウト電圧に近づくにつれ劣化します。この結果は代表的特性の項の図19に示されています。

過渡応答

いかなるレギュレータとも同様に、出力コンデンサを大きくするとオーバーシュート/アンダーシュートの大きさが低減しますが、過渡応答の持続期間は長くなります。

低電圧ロックアウト(UVLO)

TPS720xxは低電圧ロックアウト回路により内部回路が正しく動作する入力電圧以下では出力電圧を遮断状態に保ちます。UVLO回路は入力のアンダーシュートが50μsより短い時間であればそれを無視するデグリッチ機能をもっています。

最小負荷

TPS720xxは出力が無負荷状態でも安定に正常動作します。従来のLDOレギュレータでは超軽出力負荷時のループ·ゲインが低くなるという弱点があります。TPS720xxは斬新な低電流モード回路を使用しているので超軽負荷時または無負荷時でも出力電圧のレギュレーション特性は出力電流がゼロに至るまで改善されています。

INピンがフローティング状態での安定化された出力電圧の供給

TPS720は軽負荷時にはINピンがフローティング状態でもLDOとしての安定化出力が可能となる新しい機能を持っています。通常の運転状態ではINピンは電力供給源に接続されており、BIASピンは僅か10μA程度の電流しか消費しません。

しかしながら、INピンがフローティング状態では先進の回路により、最大500μAの負荷電流をBIASピン経由で供給し、出力電圧を安定化状態に保つ事が出来ます。この機能はとりわけINピンに接続されたDC/DCコンバータが消費電力を削減するアプリケーションにより停止されても、LDOは継続して安定化された電圧を軽い負荷に対して供給する事が要求されるような場合に有効です。

図27は　マイクロコントローラはOFF状態にはならない(内部メモリーデータの保持が必要)けれども、供給側の電源(例えばTPS62xxxと記載さている部分)は消費電力の削減の為に停止されるアプリケーションの例です。

この時、TPS720xxのBIASピンから供給された電流がマイクロコントローラへの安定化された電源供給に使用されます。

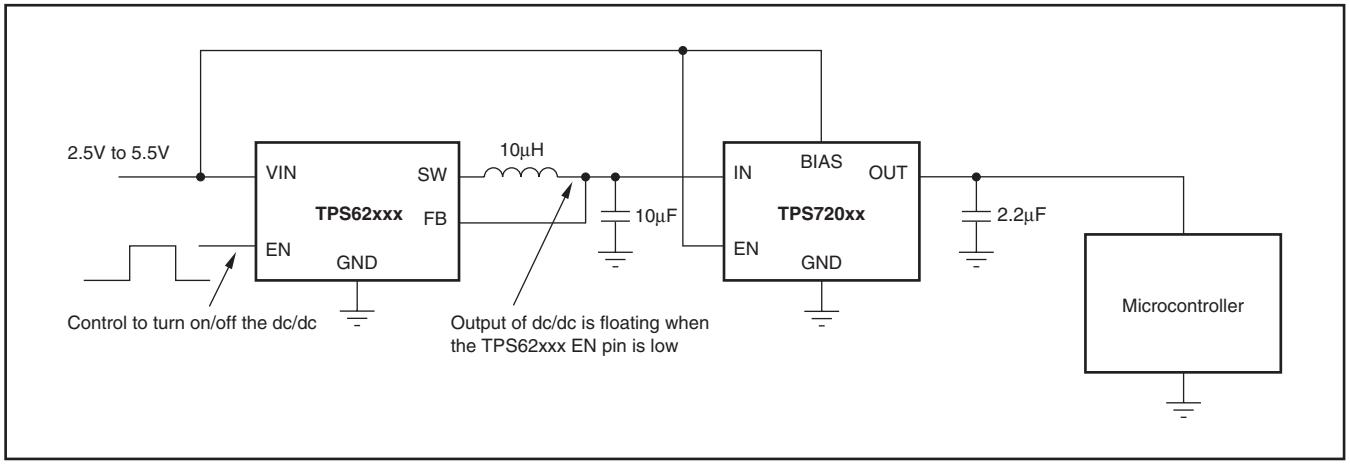


図 27. INピンのフローティングによる電源供給の例

熱情報

過熱保護機能は接合部温度が約+160℃に上昇した時出力をディスエーブルにし、デバイスの冷却を可能にします。接合部温度が約+140℃に下がると、出力回路は再びイネーブルになります。消費電力、熱抵抗、周囲温度によっては、過熱保護回路はオンとオフを繰り返すことがあります。この繰り返しによりレギュレータでの平均消費電力が制限され、過熱によりレギュレータが損傷することが回避されます。

過熱保護回路が作動するということは消費電力が過剰であるか、またはヒートシンクが不十分であるということを示しています。信頼性の高い動作を行うには、接合部温度は最大+125℃に制限しなければなりません。最終製品（ヒートシンクを含む）での温度余裕を見積もるには、最大負荷の発生する動作状態で過熱保護が作動するまで周囲温度を上昇させます。高い信頼性を得るには、過熱保護がアプリケーションに設定された最高動作周囲温度より少なくとも+35℃高い温度で作動するようにしなくてはなりません。このようにすると最高動作周囲温度で最大負荷条件でも接合部温度は+125℃になります。

TPS720xxの内部保護回路は過負荷状態に対して製品を保護するよう設計されています。しかしこの機能は適切なヒートシンクに取って代わるというのが目的ではありません。TPS720xxを絶えずサーマル・シャットダウン状態にしておくとデバイスの信頼性が劣化してしまいます。

消費電力

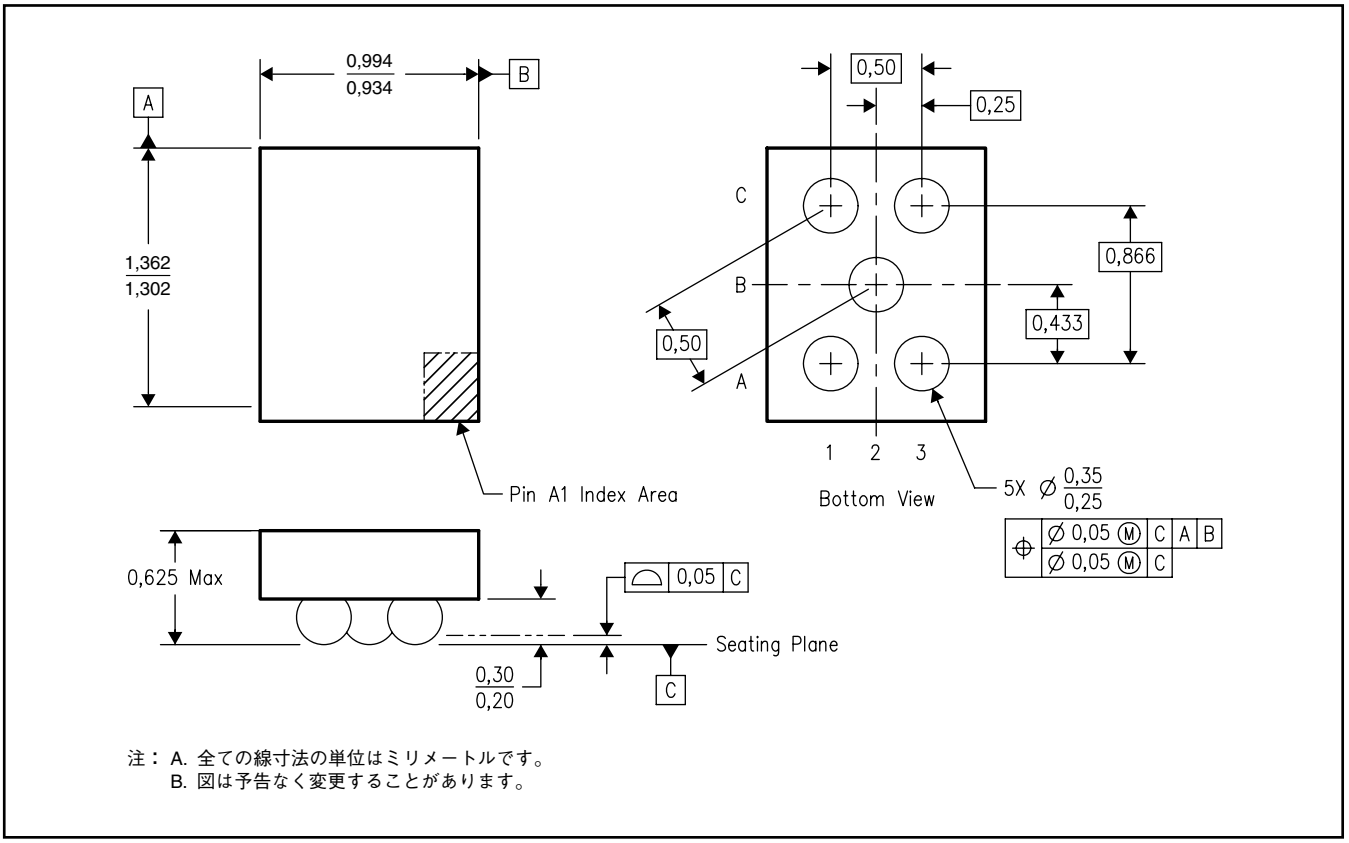
チップから熱を拡散する能力は各パッケージ・タイプで異なるため、プリント基板（PCB）レイアウトではそれぞれに異なった考察をします。他の部品が実装されていない製品周囲のPCB領域が製品から周囲空間に熱を移動させます。JEDEC low-kおよびhigh-kボードでの性能データが許容損失表に記載されています。広くて厚い銅パターンを用いるとデバイスから熱を取り除く効果が増大します。また、熱を放散する層にめっきしたスルーホールで接続することもヒートシンクとしての効果を改善します。

消費電力は入力電圧と負荷状態に依存します。消費電力（P_D）は式（2）に示されているように出力電流に出力パス素子の電圧降下（V_{IN}からV_{OUT}）を乗じたものとなります。

$$P_D = \left(V_{IN} - V_{OUT}\right) \times I_{OUT} \quad (2)$$

パッケージの実装

TPS720xxの推奨されるはんだパッドのフットプリントはテキサス・インスツルメンツのホームページwww.ti.comで入手できます。



注： A. 全ての線寸法の単位はミリメートルです。
B. 図は予告なく変更することがあります。

図 28. YZU ウエハー・チップ・スケール パッケージの寸法（mm）

パッケージ・オプション

製品情報

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish	MSL Peak Temp (3)
TPS720105DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS720105DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS720105YZUR	ACTIVE	DSBGA	YZU	5	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS720105YZUT	ACTIVE	DSBGA	YZU	5	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72010DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72010DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72012DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72012DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72012YZUR	ACTIVE	DSBGA	YZU	5	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72012YZUT	ACTIVE	DSBGA	YZU	5	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72013YZUR	ACTIVE	DSBGA	YZU	5	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72013YZUT	ACTIVE	DSBGA	YZU	5	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72015DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72015DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72015YZUR	ACTIVE	DSBGA	YZU	5	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72015YZUT	ACTIVE	DSBGA	YZU	5	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72017YZUR	ACTIVE	DSBGA	YZU	5	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72017YZUT	ACTIVE	DSBGA	YZU	5	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72018DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72018DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS72018YZUR	ACTIVE	DSBGA	YZU	5	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TPS72018YZUT	ACTIVE	DSBGA	YZU	5	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free（RoHS）、Pb-Free（RoHS Expert）およびGreen（RoHS & no Sb/Br）があります。最新情報および製品内容の詳細については、http://www.ti.com/productcontentでご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”（鉛フリー）は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

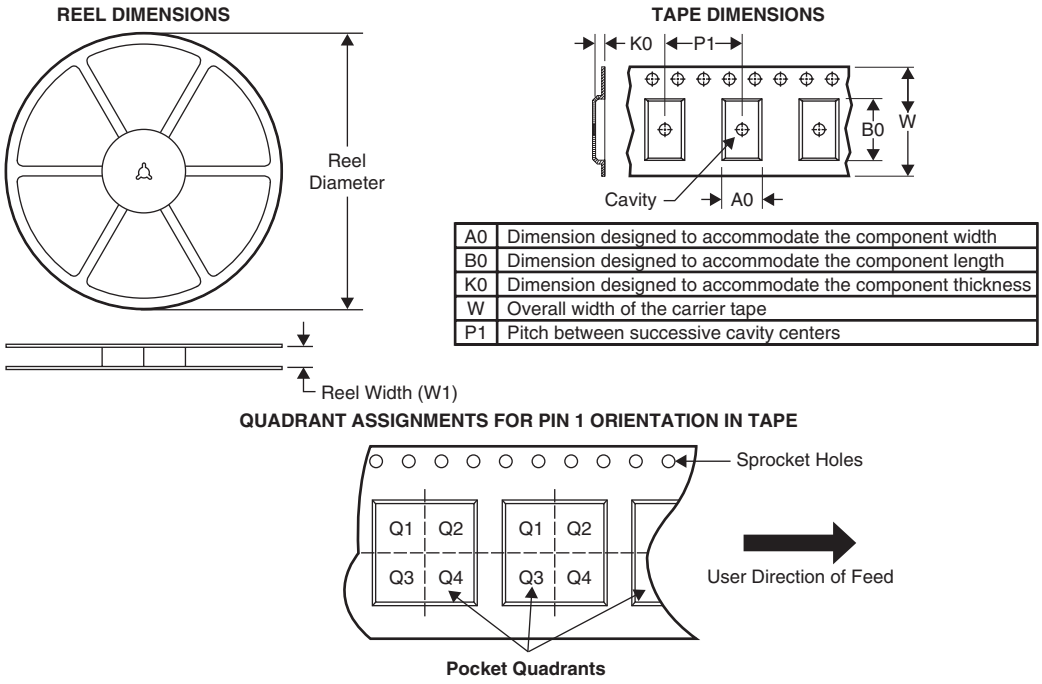
Pb-Free (RoHS Exempt)：この部品は、1）ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2）ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free（RoHS）と考えられます。
Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”（RoHS互換）に加えて、臭素（Br）およびアンチモン（Sb）をベースとした難燃材を含まない（均質な材質中のBrまたはSb重量が0.1%を超えない）ことを意味しています。
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任は負いかねます。

パッケージ・マテリアル情報

テープおよびリール・ボックス情報



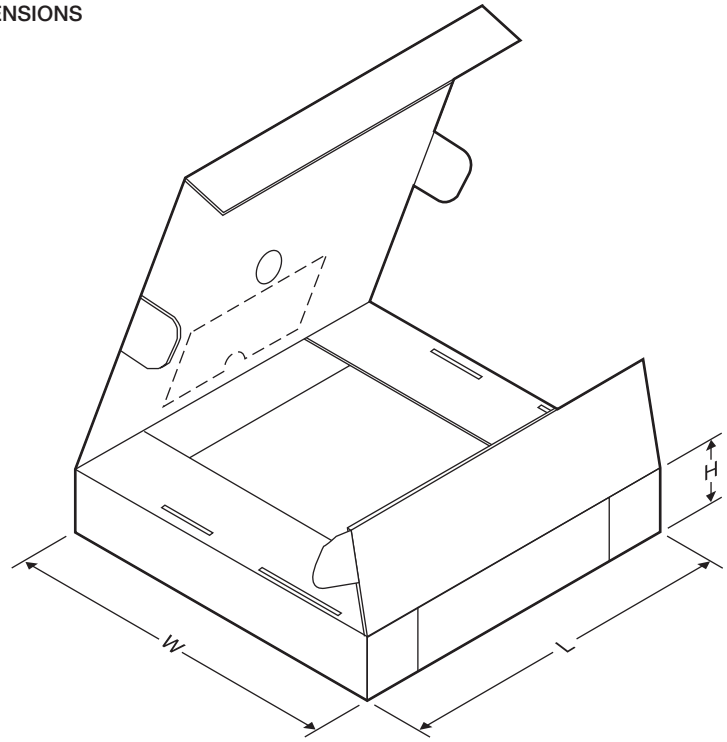
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS720105DRVR	SON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS720105DRVT	SON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS720105YZUR	DSBGA	YZU	5	3000	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS720105YZUT	DSBGA	YZU	5	250	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72012YZUR	DSBGA	YZU	5	3000	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72012YZUT	DSBGA	YZU	5	250	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72013YZUR	DSBGA	YZU	5	3000	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72013YZUT	DSBGA	YZU	5	250	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72015YZUR	DSBGA	YZU	5	3000	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72015YZUT	DSBGA	YZU	5	250	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72017YZUR	DSBGA	YZU	5	3000	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72017YZUT	DSBGA	YZU	5	250	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72018YZUR	DSBGA	YZU	5	3000	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS72018YZUT	DSBGA	YZU	5	250	180.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1

パッケージ・マテリアル情報

TAPE AND REEL BOX DIMENSIONS

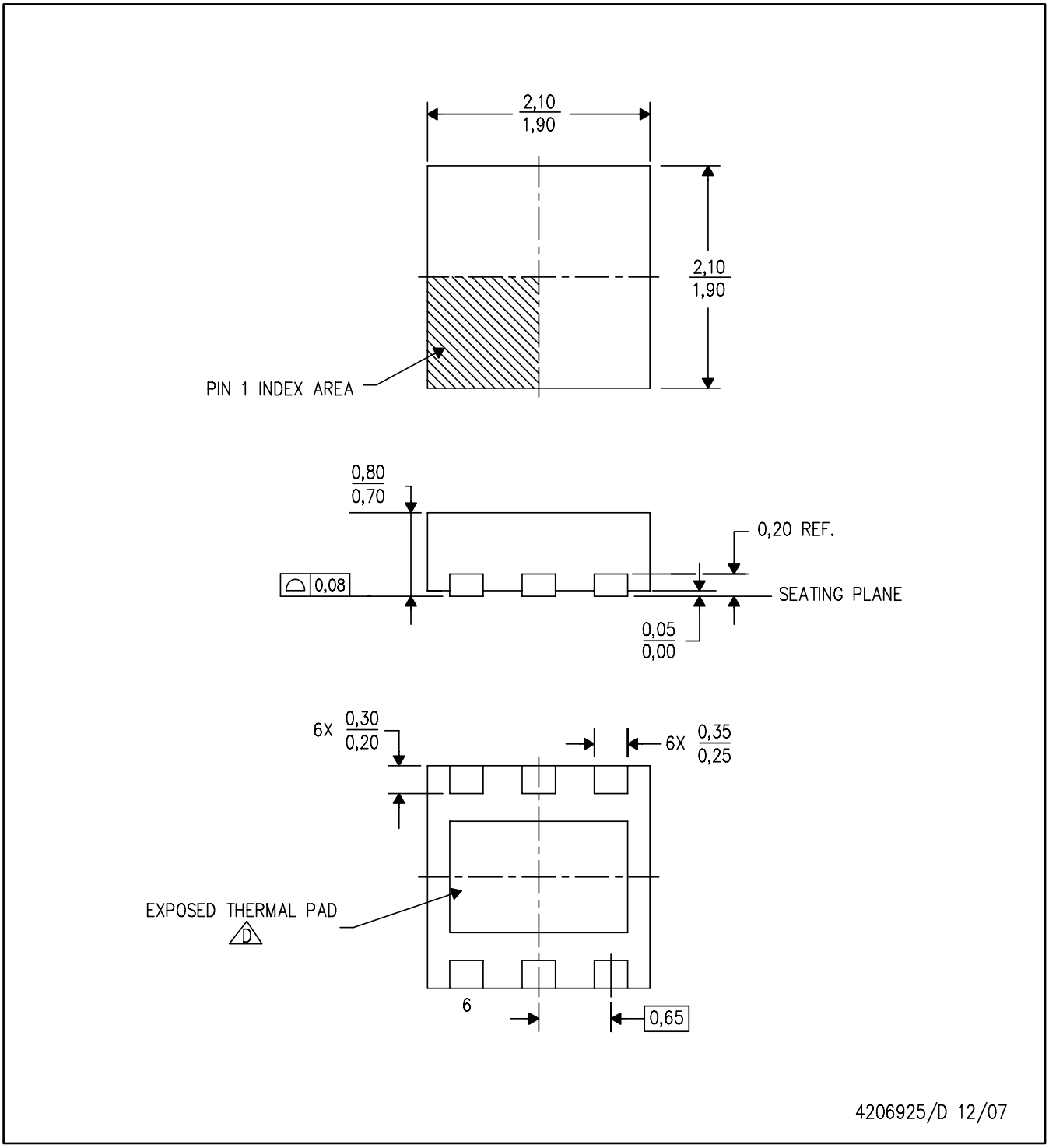


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS720105DRVR	SON	DRV	6	3000	195.0	200.0	45.0
TPS720105DRVT	SON	DRV	6	250	195.0	200.0	45.0
TPS720105YZUR	DSBGA	YZU	5	3000	190.5	212.7	31.8
TPS720105YZUT	DSBGA	YZU	5	250	190.5	212.7	31.8
TPS72012YZUR	DSBGA	YZU	5	3000	190.5	212.7	31.8
TPS72012YZUT	DSBGA	YZU	5	250	190.5	212.7	31.8
TPS72013YZUR	DSBGA	YZU	5	3000	190.5	212.7	31.8
TPS72013YZUT	DSBGA	YZU	5	250	190.5	212.7	31.8
TPS72015YZUR	DSBGA	YZU	5	3000	190.5	212.7	31.8
TPS72015YZUT	DSBGA	YZU	5	250	190.5	212.7	31.8
TPS72017YZUR	DSBGA	YZU	5	3000	190.5	212.7	31.8
TPS72017YZUT	DSBGA	YZU	5	250	190.5	212.7	31.8
TPS72018YZUR	DSBGA	YZU	5	3000	190.5	212.7	31.8
TPS72018YZUT	DSBGA	YZU	5	250	190.5	212.7	31.8

メカニカル・データ

DRV (S-PDSO-N6) PLASTIC SMALL OUTLINE



注： A. 全ての線寸法の単位はミリメートルです。寸法と許容差はASME Y14.5M- 1994に従っています。
B. 図は予告なく変更することがあります。
C. SON (Small Outline No-Lead) パッケージ構成
D. 最良の熱特性および機械的特性を得るには、パッケージのサーマル・パッドを基板に半田付けする必要があります。
露出したサーマル・パッドの寸法に関する詳細は、製品データシートを参照してください。

サーマルパッド・メカニカル・データ

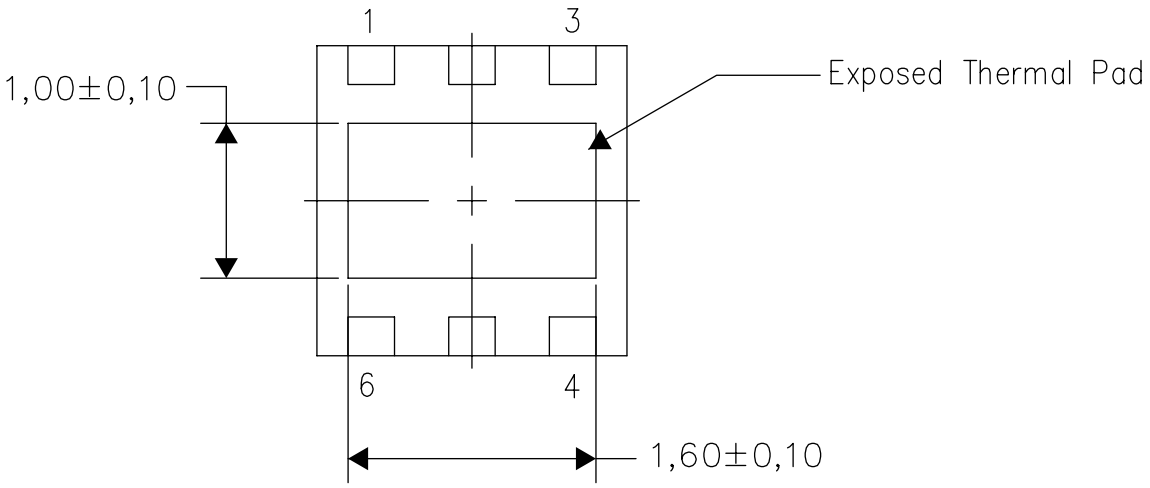
DRV (S-PWSON-N6)

熱特性について

このパッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマル・パッドが装備されています。このサーマル・パッドは、プリント基板(PCB)をヒートシンクとして使用できるように、PCBに直接半田付けする必要があります。また、サーマル・ビアを使用して、サーマル・パッドをグランド・プレーンまたはPCB内に設計された特別なヒートシンク構造に直接接続することができます。この設計により、ICからの熱伝導が最適化されます。

QFN(Quad Flatpack No-Lead)パッケージとその利点については、アプリケーション・レポート『Quad Flatpack No-Lead Logic Packages』(Texas Instruments文献番号SCBA017)を参照してください。このドキュメントは、ホームページwww.ti.comで入手できます。

このパッケージの露出したサーマル・パッドの寸法を次の図に示します。

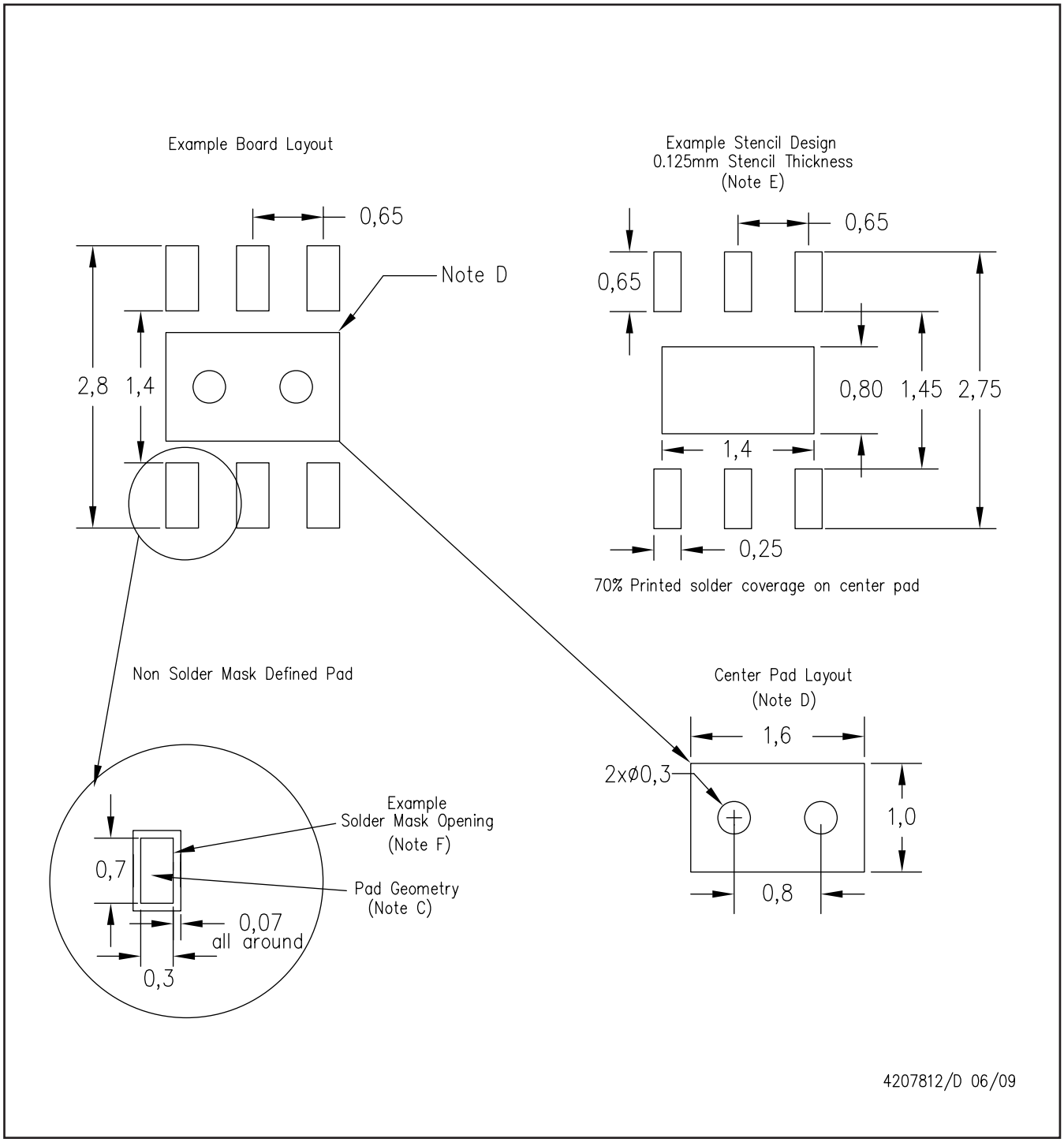


注：全ての線寸法の単位はミリメートルです。

サーマル・パッド寸法図

ランド・パターン

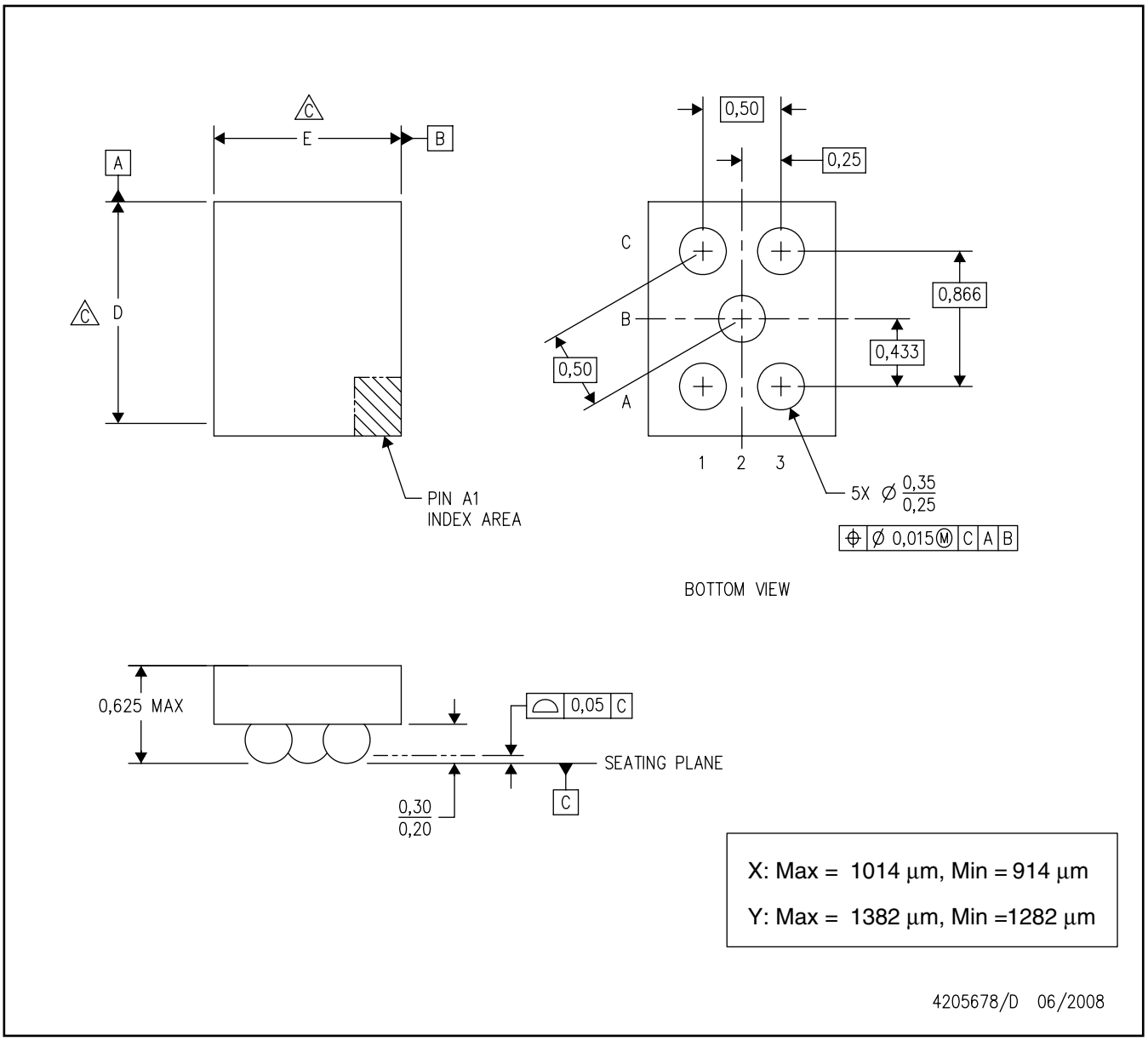
DRV (S-PWSON-N6)



注： A. 直線寸法はすべてミリメートル単位です。
B. 本図は予告なしに変更することがあります。
C. 代替設計には、IPC–7351規格を推奨します。
D. 本パッケージは、サーマルパッドを基板に半田付けするように設計されています。具体的な熱的特性情報、ヴィア条件、および推奨基板レイアウトについては、アプリケーション・ノート「QFN/SON PCB」テキサス・インスツルメンツ文献番号SLUA271、および製品データシートも参照願います。これらの文献はwww.ti.com < http://www.ti.com> で入手できます。
E. 台形壁面やラウンドコーナーにレーザー・カッティング・アパーチャを行うと、ペーストのリリースが容易になります。推奨のステンシル設計については、基板組立元に問合せ願います。ステンシル設計の検討については、IPC7525規格を参照願います。
F. 半田マスク公差については、基板製造元に問合せ願います。

メカニカル・データ

YZU (R-XBGA-N5) DIE-SIZE BALL GRID ARRAY



注： A. 全ての線寸法の単位はミリメートルです。
B. 図は予告なく変更することがあります。
C. YZQパッケージ構成のデバイスの寸法Dは1.31mm～1.75mm、寸法Eは0.94mm～1.45mmです。
特定デバイスの正確なパッケージ寸法を見出すには、そのデバイスのデータシートを参照するか、
またはTIの代理店にお問い合わせください。
D. NanoFree™パッケージ構成です。
E. このパッケージには鉛フリーのボールが含まれています。Refer to the 5 YEU package (drawing 4205430) for tin-lead (SnPb) ball.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、 テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、 テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。 テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、 テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、 テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、 テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。 テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、 テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated