

2.25MHz 400mA/600mA デュアル降圧型コンバータ 小型3x3mm QFNパッケージ

特 長

- 効率：95%（最大）
- V_{IN} 入力電圧範囲：2.5V～6V
- 2.25MHz固定周波数動作
- 出力電流：400mA/600mA
- 出力電圧可変範囲：0.6V～ V_{IN}
- ピン選択により出力電圧を2値の簡易電圧変更
- EasyScale™オプションによる1ピンのシリアル・インターフェイスにより、動作中に出力電圧の変更が可能
- 軽負荷電流時パワーセーブ・モードで動作
- 180°逆位相動作
- 出力電圧精度：±1%（PWMモード時）
- 静止時電流（両コンバータ合計）：32μA（Typ）
- 100%のデューティ・サイクル動作が可能で、最小のドロップアウトを実現
- 1ピンによる簡易Dynamic Voltage Scaling（動的電源電圧最適化）機能
- 10ピンQFNパッケージ（3×3mm）

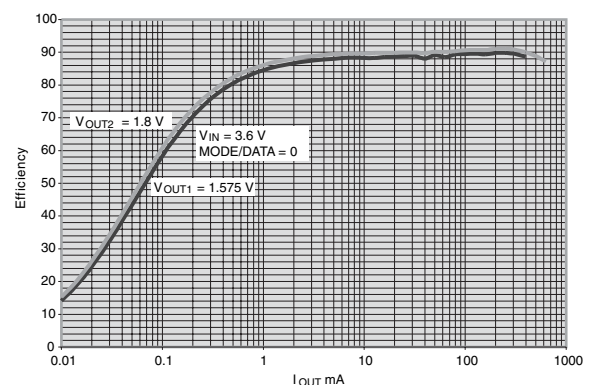
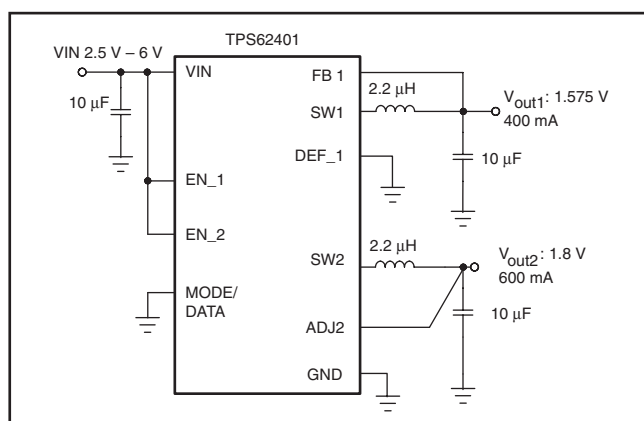
アプリケーション

- 携帯電話、スマート・フォン
- PDA、ポケットPC
- OMAP™およびローパワー・DSPの電源
- ポータブル・メディア・プレーヤー
- デジタル・ラジオ
- デジタル・カメラ

概 要

TPS6240xシリーズは、デュアルチャネルの同期整流方式降圧型DC/DCコンバータで、バッテリー駆動のポータブル用途のアプリケーションに最適です。TPS6240xは、入力電源として、単一セルのリチウム・イオン・バッテリー、3セルのニッケル水素/ニッカド・バッテリーを使用することが可能で、出力には独立した2系統を持っています。このデバイスは、入力が標準の3.3Vまたは5V電圧レールでの動作にも適しています。

TPS62400は入力電圧が2.5V～6Vの範囲であるため、スマート・フォン、PDA、その他のポータブル機器のような携帯型機器の電源に理想的なデバイスです。



EasyScale, OMAP, PowerPADは、テキサス・インスツルメンツの登録商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

EasyScale™シリアル・インターフェイスにより、出力電圧を動作時に変更することができるため、ローパワーDSPやプロセッサの電源のデジタル出力可変に対応しています。

TPS6240xは2.25MHzの固定スイッチング周波数で動作し、全負荷電流範囲にわたって高効率を維持するよう、軽負荷電流時にはパワーセーブ・モード動作になります。低ノイズが求められるアプリケーションには、MODE/DATAピンを“H”レベルにすることで固定周波数でスイッチングする固定PWMモードとすることができます。シャットダウン・モードでは、自己消費電流は1.2μA(Typ)に低減します。本デバイスを用いることで、小型のインダクタ及びコンデンサを使用することができるので、機器そのものの小型化に寄与します。

TPS62400のパッケージは10ピンのリードレス・パッケージ(3×3mm QFN)です。



静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを伝導性のフォームに入れる必要があります。

発注情報

T _A	製品型番	既定出力電圧 ⁽¹⁾		出力電流	QFN ⁽²⁾ パッケージ	注文番号 ⁽³⁾	パッケージ捺印
-40°C to 85°C	TPS62400	OUT1	Adjustable	400mA	DRC	TPS62400DRC	BQE
		OUT2		600mA			
	TPS62401	OUT1	Fixed default	400mA	DC	TPS62401DRC	BRN
	TPS62403	OUT1	Fixed default	400mA	DRC	TPS62403DRC	BYI
	TPS62402	OUT1	Fixed default	400mA	DRC	TPS62402DRC	BYH

- (1) その他の固定出力電圧オプションについてはTIにお問い合わせください。
(2) DRC (QFN 10ピン) パッケージはテープ/リールで供給されています。デバイス・タイプの末尾にRを付けてください。個数はリール当たり3000個です。
(3) For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI Web site at www.ti.com.

絶対最大定格

動作温度範囲内(特に記述がない限り) ⁽¹⁾

	VALUE	UNIT
Input voltage range on V _{IN} ⁽²⁾	-0.3 to 7	V
Voltage range on EN, MODE/DATA, DEF_1	-0.3 to V _{IN} + 0.3, ≤ 7	V
current into MODE/DATA	≤ 0.5	mA
Voltage on SW1, SW2	-0.3 to 7	V
Voltage on ADJ2, FB1	-0.3 to V _{IN} + 0.3, ≤ 7	V
ESD rating ⁽³⁾	HBM Human body model	2
	Charge device model CDM	1
	Machine model	200
T _J (max)	Maximum operating junction temperature	150
T _A	Operating ambient temperature range	-40 to 85
T _{stg}	Storage temperature range	-65 to 150

- (1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示しており、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くことは、本製品の信頼性に影響を与えることがあります。
(2) 全ての電圧値は回路のグランド端子を基準にしています。
(3) 人体モデルは1.5kΩの抵抗を介して各ピンに100pFのコンデンサで放電します。マシン・モデルは各ピンに直接200pFのコンデンサで放電します。

損失定格

PACKAGE	R _{θJA}	POWER RATING FOR T _A ≤ 25°C	DERATING FACTOR ABOVE T _A = 25°C
DRC	49°C/W	2050mW	21mW/°C

推奨動作条件

動作温度範囲内 (特に記述がない限り)

		MIN	NOM	MAX	単位
V _{IN}	Supply voltage	2.5		6	V
	Output voltage range for adjustable voltage	0.6		V _{IN}	V
T _A	Operating ambient temperature	−40		85	°C
T _J	Operating junction temperature	−40		125	°C

電気的特性

V_{IN} = 3.6V, V_{OUT} = 1.8V, EN = V_{IN}, MODE = GND, L = 2.2μH, C_{OUT} = 20μF, T_A = −40°C to 85°C typical values are at T_A = 25°C (特に記述がない限り)

パラメータ		テスト条件	MIN	TYP	MAX	単位
SUPPLY CURRENT						
V _{IN}	Input voltage range		2.5		6.0	V
I _Q	Operating quiescent current	One converter, I _{OUT} = 0mA. PFM mode enabled (Mode = 0) device not switching, EN1 = 1 OR EN2 = 1		19	29	μA
		Two converter, I _{OUT} = 0mA. PFM mode enabled (Mode = 0) device not switching, EN1 = 1 AND EN2 = 1		32	48	μA
		I _{OUT} = 0mA, MODE/DATA = GND, for one converter, V _{OUT} 1.575V ⁽¹⁾		23		μA
		I _{OUT} = 0mA, MODE/DATA = V _{IN} , for one converter, V _{OUT} 1.575V ⁽¹⁾		3.6		mA
I _{SD}	Shutdown current	EN1, EN2 = GND, V _{IN} = 3.6V ⁽²⁾		1.2	3	μA
		EN1, EN2 = GND, V _{IN} ramped from 0V to 3.6V ⁽³⁾		0.1	1	
V _{UVLO}	Undervoltage lockout threshold	Falling		1.5	2.35	V
		Rising			2.4	
ENABLE EN1, EN2						
V _{IH}	High-level input voltage, EN1, EN2		1.2		V _{IN}	V
V _{IL}	Low-level input voltage, EN1, EN2		0		0.4	V
I _{IN}	Input bias current, EN1, EN2	EN1, EN2 = GND or VIN		0.05	1.0	μA
DEF_1 INPUT						
V _{DEF_1H}	DEF_1 high level input voltage	DEF_1 pin is a digital input at TPS62401 fixed output voltage option	0.9		V _{IN}	V
V _{DEF_1L}	DEF_1 low level input voltage	DEF_1 pin is a digital input at TPS62401 fixed output voltage option	0		0.4	V
I _{IN}	Input bias current DEF_1	DEF_1 GND or VIN		0.01	1.0	μA
MODE/DATA						
V _{IH}	High-level input voltage, MODE/DATA		1.2		V _{IN}	V
V _{IL}	Low-level input voltage, MODE/DATA		0		0.4	V
I _{IN}	Input bias current, MODE/DATA	MODE/DATA = GND or VIN		0.01	1.0	μA
V _{OH}	Acknowledge output voltage high	Open drain, via external pullup resistor			V _{IN}	V
V _{OL}	Acknowledge output voltage low	Open drain, sink current 500μA	0		0.4	V
INTERFACE TIMING						
t _{Start}	Start time		2			μs
t _{H LB}	High time low bit, logic 0 detection	Signal level on MODE/DATA pin is > 1.2V	2		200	μs

- (1) デバイスは出力無負荷でスイッチングしており、L 値は3.3μH、値にはコイルによる損失が含まれています。
(2) この値はデバイスが一度イネーブルになった (EN1またはEN2 = “H” レベル) 後で、電源電圧V_{IN}がパワー・ダウンしていない場合に有効です。
(3) この値はデバイスがディスエーブル (EN1及びEN2 = “L” レベル) で電源電圧V_{IN}が供給を開始した時に有効です。値はデバイスが最初にイネーブル (EN1またはEN2 = “H” レベル) になるまで有効です。最初のイネーブルの後に、この注(3)による制約が有効となります。

電気的特性

$V_{IN} = 3.6V$, $V_{OUT} = 1.8V$, $EN = V_{IN}$, $MODE = GND$, $L = 2.2\mu H$, $C_{OUT} = 20\mu F$, $T_A = -40^{\circ}C$ to $85^{\circ}C$ typical values are at $T_A = 25^{\circ}C$ (特に記述がない限り)

パラメータ		テスト条件	MIN	TYP	MAX	単位
t_{L_LB}	Low time low bit, logic 0 detection	Signal level on MODE/DATA pin < 0.4V	2x t_{H_LB}	400		μs
t_{L_HB}	Low time high bit, logic 1 detection	Signal level on MODE/DATA pin < 0.4V	2	200		μs
t_{H_HB}	High time high bit, logic 1 detection	Signal level on MODE/DATA pin is > 1.2V	2x t_{L_HB}	400		μs
T_{EOS}	End of Stream	T_{EOS}	2			μs
t_{ACKN}	Duration of acknowledge condition (MODE/DATA line pulled low by the device)	$V_{IN} = 2.5V$ to $6V$	400		520	μs
t_{valACK}	Acknowledge valid time				2	μs
$t_{timeout}$	Timeout for entering power save mode	MODE/DATA Pin changes from high to low			520	μs
POWER SWITCH						
$R_{DS(ON)}$	P-Channel MOSFET on-resistance, Converter 1,2	$V_{IN} = V_{GS} = 3.6V$		280	620	$m\Omega$
I_{LK_PMOS}	P-Channel leakage current	$V_{DS} = 6.0V$			1	μA
$R_{DS(ON)}$	N-Channel MOSFET on-resistance Converter 1,2	$V_{IN} = V_{GS} = 3.6V$		200	450	$m\Omega$
$I_{LK_SW1/SW2}$	Leakage current into SW1/SW2 pin	Includes N-Chanel leakage current, $V_{IN} = open$, $V_{SW} = 6.0V$, $EN = GND^{(4)}$		6	7.5	μA
I_{LIMF}	Forward Current Limit PMOS and NMOS	OUTPUT 1	0.68	0.8	0.92	A
		OUTPUT 2	0.85	1.0	1.15	
T_{SD}	Thermal shutdown	Increasing junction temperature		150		$^{\circ}C$
	Thermal shutdown hysteresis	Decreasing junction temperature		20		$^{\circ}C$
OSCILLATOR						
f_{SW}	Oscillator frequency	$2.5V \leq V_{IN} \leq 6V$	2.0	2.25	2.5	MHz
OUTPUT						
V_{OUT}	Adjustable output voltage range		0.6		V_{IN}	V
V_{ref}	Reference voltage			600		mV
$V_{OUT(PFM)}$		Voltage positioning active, MODE/DATA = GND, device operating in PFM mode, $V_{IN} = 2.5V$ to $5.0V^{(6)(7)}$	-1.5%	1.01 V_{OUT}	2.5%	
$V_{OUT(PWM)}$	DC output voltage accuracy adjustable and fixed output voltage ⁽⁵⁾	MODE/DATA = GND; device operating in PWM Mode, $V_{IN} = 2.5V$ to $6.0V^{(7)}$	-1%	0%	1%	
		$V_{IN} = 2.5V$ to $6.0V$, Mode/Data = V_{IN} , Fixed PWM operation, $0mA < I_{OUT1} < 400mA$; $0mA < I_{OUT2} < 600mA^{(8)}$	-1%	0%	1%	
	DC output voltage load regulation	PWM operation mode			0.5	%/A
$t_{Start up}$	Start-up time	Activation time to start switching ⁽⁹⁾		170		μs
t_{Ramp}	V_{OUT} Ramp UP time	Time to ramp from 5% to 95% of V_{OUT}		750		μs

(4) SW1ピンとSW2ピンには1M Ω の内部抵抗がGNDに接続されています。

(5) 出力電圧の仕様には外部の電圧調整用の抵抗による誤差は含まれていません。

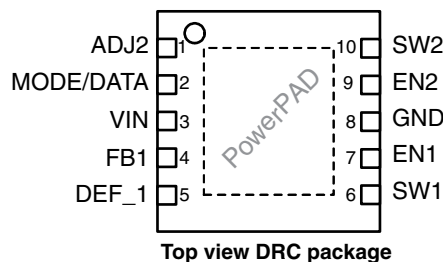
(6) 構成は $L = 2.2\mu H$ (Typ), $C_{OUT} = 20\mu F$ (Typ)です。パラメータ測定情報を参照してください。PFMモード時の出力電圧リップルは出力コンデンサの実効容量により決まります。出力コンデンサが大きいと出力電圧精度が高くなります。

(7) パワーセーブ・モードで動作中には、標準的に $I_{PSM} = V_{IN}/32\Omega$ を超えるとPWMモードに移行します。

(8) $V_{OUT} > 2.0V$ の場合、 $V_{IN min} = V_{OUT} + 0.5V$

(9) この起動時間が得られるのは、2つコンバータのうちの1つがシャットダウン・モード(EN2=0)からアクティブ・モード(EN2=1)になり、かつ、もう1つのコンバータが既にイネーブル(例えば、EN=1)である場合です。また、2つのコンバータともシャットダウン・モード(EN1=EN2=0)からアクティブ・モード(EN1/EN2の両方、またはいずれかが1)になった場合では、内部回路が動くまでにさらに80 μs (Typ)の時間が必要です。 t_{Start} 経過後、コンバータはスイッチングを開始し、 V_{OUT} を上昇させます。

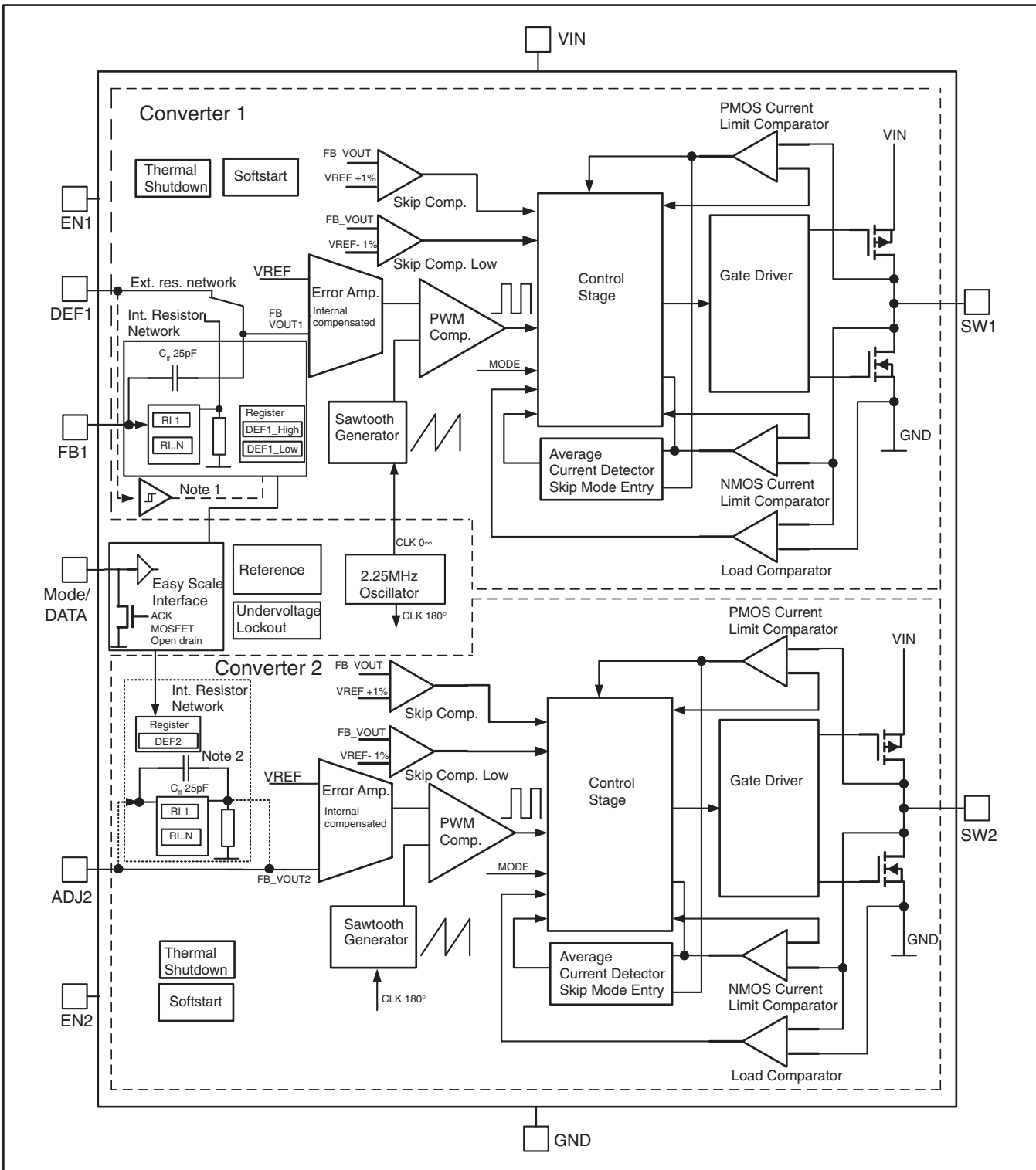
ピン配置



端子機能

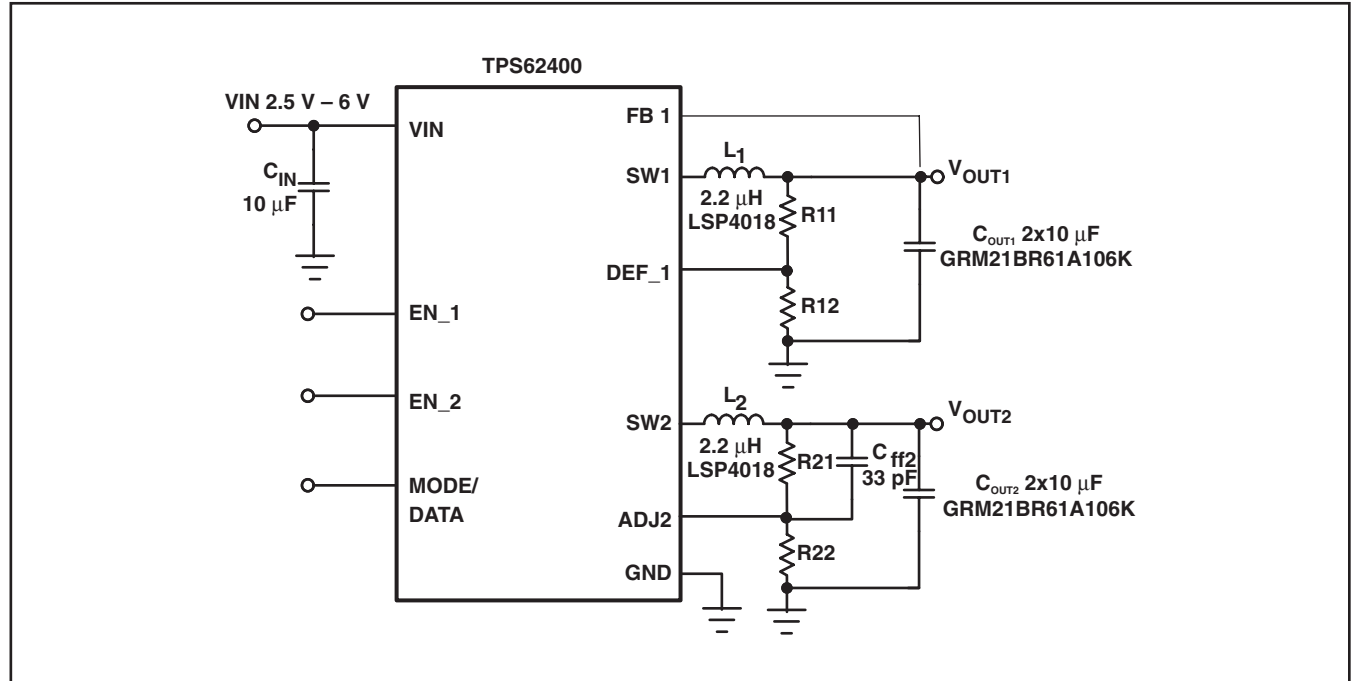
端 子		I/O	概 要
NAME	NO. (QFN)		
ADJ2	1	I	コンバータ2の出力電圧設定用入力端子。出力電圧可変バージョン(TPS62400)では、VOUT2-ADJ2間とGND-ADJ2間に分圧抵抗を外付けして、出力電圧を0.6V~VINの間に設定してください。出力電圧固定バージョン(TPS62401)では、このピンは出力に直接接続しなければなりません。コンバータ2に対してEasyScaleインターフェイスを通して電圧制御が行われる場合にも、このピンは出力に直接接続しなければなりません。
MODE/DATA	2	I/O	このピンには2つの機能があります。 1. 動作モードの選択: “L” レベルの場合、軽負荷時にデバイスがPFMモードで動作し、重負荷時に自動的にPWMモードとなる「パワーセーブ・モード」となります。このピンを “H” レベルにすると、デバイスは全負荷範囲にわたり固定PWMモードで動作します。 2. EasyScale™インターフェイス機能: 2つのコンバータの出力電圧を変更するための1線式のシリアル・インターフェイス。このピンは、必要に応じて認証状態を出力するためのオープン・ドレイン出力機能も持っています。オープン・ドレインのシンク可能な電流は、500μAまでとなっています。このインターフェイスは、EN1かEN2のいずれか一方が “H” レベルの場合、アクティブな状態となります。
VIN	3		デバイスの電源電圧であり、電圧範囲が2.5V~6Vのバッテリーに接続します。
FB1	4	I	コンバータ1の直接フィードバック電圧検出力で、直接Vout1に接続します。内部位相補償コンデンサがこのピンと誤差増幅器の間に内蔵されています。出力電圧固定タイプの場合、またはインターフェイスが使用された場合、このピンは内部の電圧検出抵抗に接続されます。
DEF_1	5	I	このピンはコンバータ1の出力電圧を決めます。機能としては2つあり、1つは外付けの抵抗を介した出力電圧設定用のアナログ入力(TPS62400)、もう1つはデフォルト固定出力電圧から選択するデジタル入力(TPS62401, TPS62402, TPS62403)です。 TPS62400の場合、出力電圧を設定するために、このピンに外付けで抵抗を接続する必要があります。 出力電圧固定タイプのデバイスを使用する場合、このピンにより、2つのデフォルト固定出力電圧から選択します。デフォルト値はORDERING INFORMATIONの表を参照して下さい。
SW1	6	I/O	コンバータ1のスイッチ・ピン。インダクタに接続します。
EN1	7	I	コンバータ1のイネーブル入力で、アクティブ “H”。
GND	8		両方のコンバータのグラウンド・ピンで、このピンはPowerPad™に接続します。
EN2	9	I	コンバータ2のイネーブル入力で、アクティブ “H”。
SW2	10	I/O	コンバータ2のスイッチ・ピン。インダクタに接続します。
PowerPAD™			GNDに接続します。

機能ブロック図



- (1) 固定出力電圧バージョンでは、DEF_1ピンは内部のデジタル入力に接続されており、誤差増幅器には接続されていません。
- (2) EasyScale™インタフェースを介してコンバータ2の出力電圧を設定するには、ADJ2ピンは直接VOUT2に接続しなければなりません。

パラメータ測定情報



標準特性

グラフおよび図一覧

	FIGURE NO.
Efficiency TPS62401 VOUT1 = 1.1V	1
Efficiency TPS62401 VOUT1 = 1.575V	2
Efficiency VOUT 2 = 1.8V	3
Efficiency TPS62400 VOUT2 = 3.3V	4
Efficiency TPS62402	5
Efficiency TPS62403	6
Efficiency vs VIN	7,8
DC Output Accuracy VOUT1 = 1.1V	9
DC Output Accuracy VOUT2 = 3.3V	10
DC Output Accuracy VOUT2 = 1.8V	11
DC Output Accuracy VOUT1 1.575V, L = 2.2µH, COUT = 22µF	12
DC Output Accuracy VOUT1 1.575V, L = 3.3µH, COUT = 10µF	13
FOSC vs VIN	14
Iq for one converter	15
Iq for both converters, not switching	16
RDS(on) PMOS vs VIN	17
RDS(on) NMOS vs VIN	18
Light Load Output Voltage Ripple in Power Save Mode	19
Output Voltage Ripple in Forced PWM Mode	20
Output Voltage Ripple in PWM Mode	21
Forced PWM/ PFM Mode Transition	22
Load Transient Response PFM/PWM	23
Load Transient Response PWM Operation	24
Line Transient Response	25
Startup Timing One Converter	26

標準特性

	FIGURE NO.
TPS62401 DEF1_pin Function for Output Voltage Selection	27
Typical Operation $V_{IN} = 3.6V$, $V_{OUT1} = 1.575V$, $V_{OUT2} = 1.8V$	28
Typical Operation $V_{IN} = 3.6V$, $V_{OUT1} = 1.8V$, $V_{OUT2} = 3.0V$	29
Typical Operation $V_{IN} = 3.6V$, $V_{OUT1} = 1.2V$, $V_{OUT2} = 1.2V$	30
V_{OUT1} Change With EasyScale	31
Dynamic Voltage Positioning	32
Soft Start	33
EasyScale Protocol Overview	34
EasyScale Protocol Without Acknowledge	35
EasyScale Protocol Including Acknowledge	36
EasyScale n Bit Coding	37
MODE/DATA PIN: Mode Selection	38
MODE/DATA Pin: Power Save Mode / Interface Communication	39
Typical Application Circuit 1.5V / 2.85V Adjustable Outputs, low PFM voltage ripple optimized	40
Typical Application Circuit 1.5V / 2.85V Adjustable Outputs	41
TPS62401 Fixed 1.575V/1.8 V Outputs, low PFM voltage ripple optimized	42
TPS62401 Fixed 1.1V/1.8 V Outputs, low PFM voltage ripple optimized	43
TPS62401 Fixed 1.575V/1.8 V Outputs	44
Dynamic Voltage Scaling on Vout1 Controlled by DEF_1 pin	45
TPS62403 1.575V/2.8V Outputs	46
Layout Diagram	47
PCB Layout	48

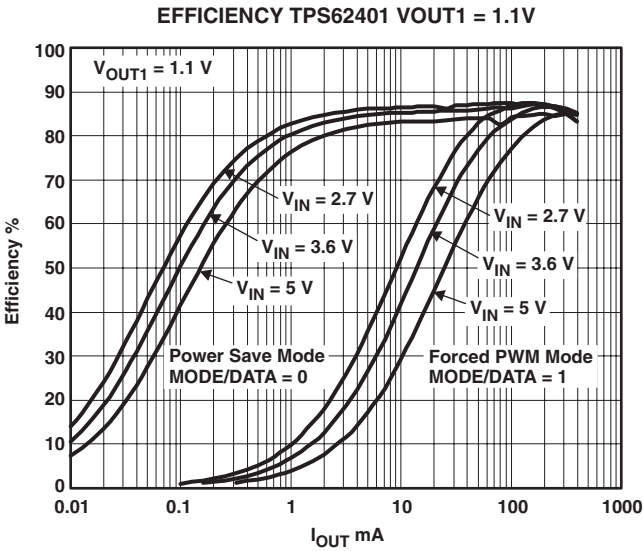


図 1

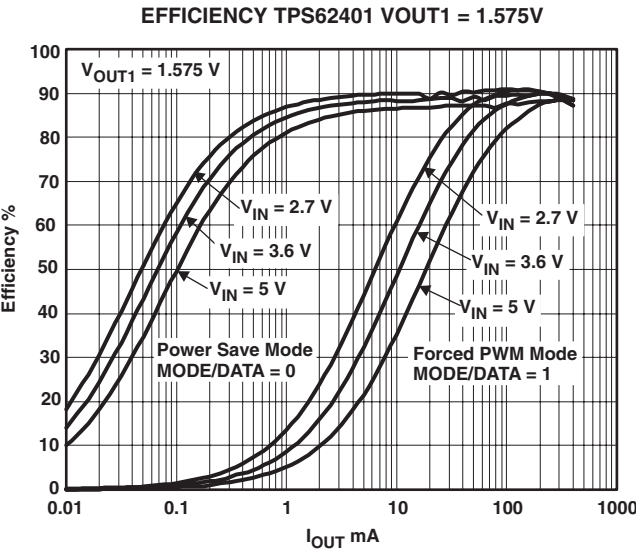


図 2

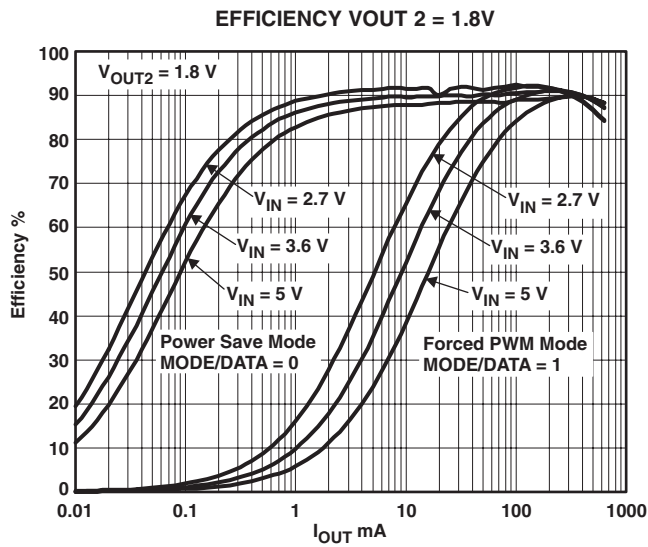


FIG 3

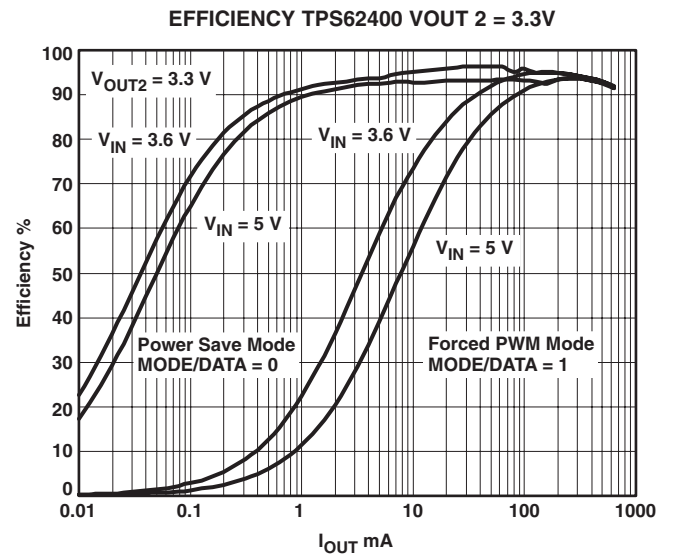


FIG 4

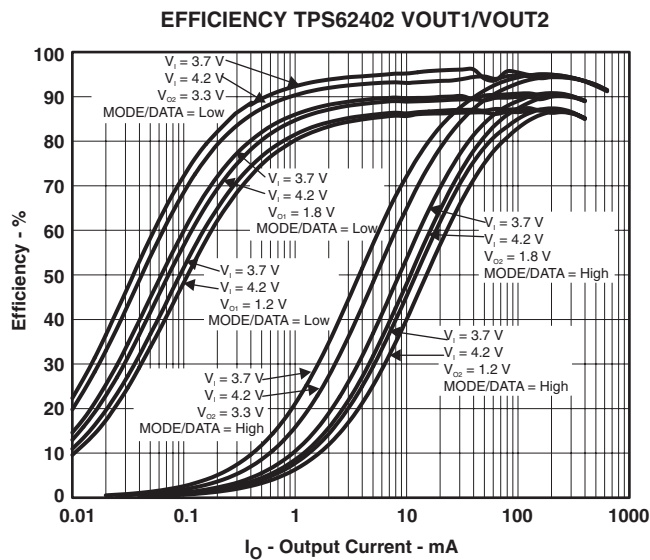


FIG 5

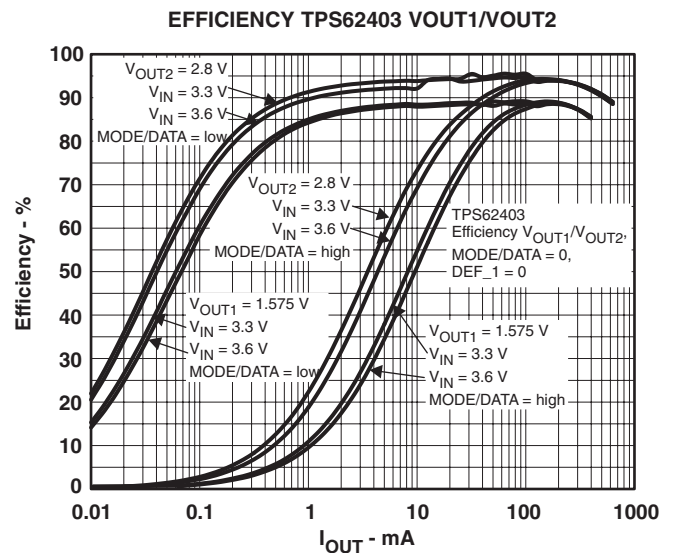


FIG 6

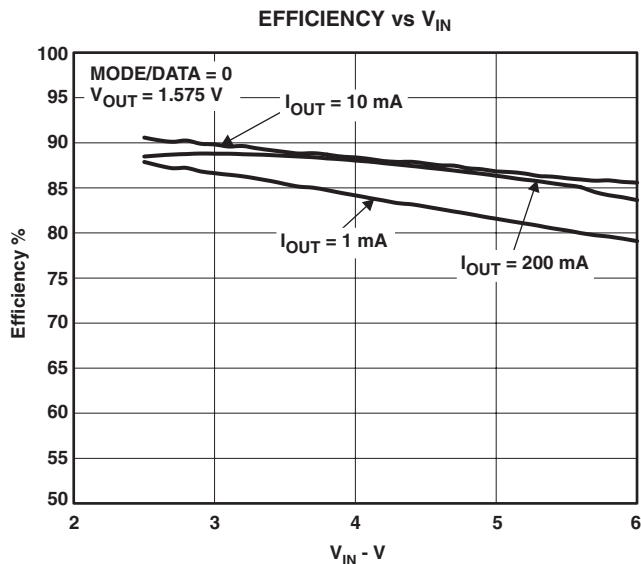


图 7

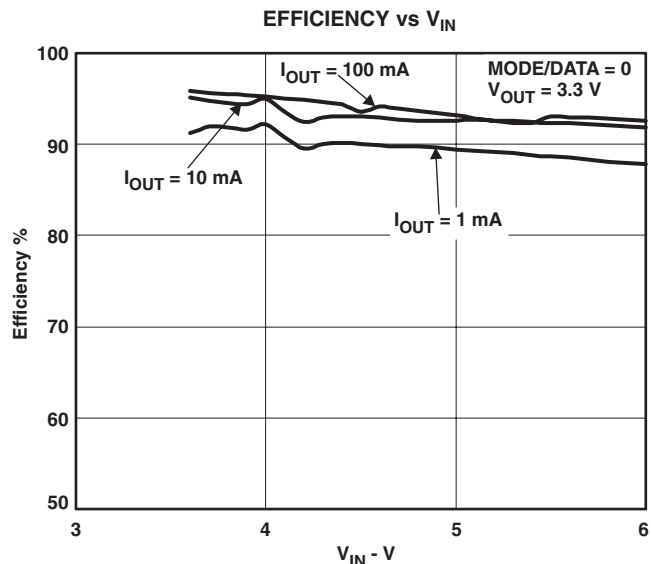


图 8

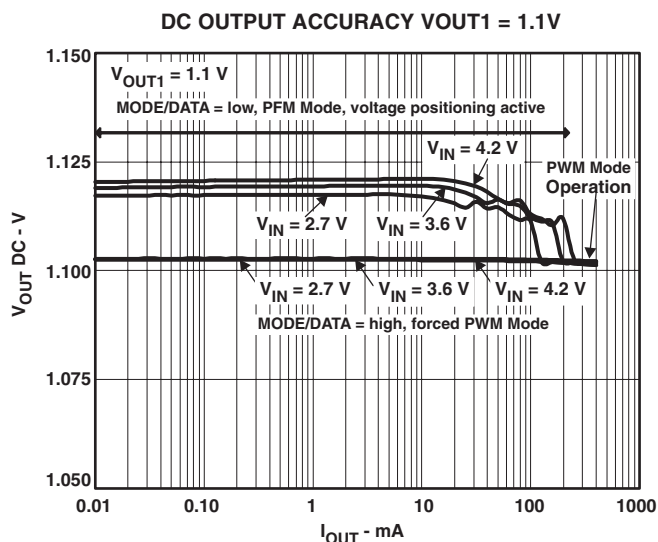


图 9

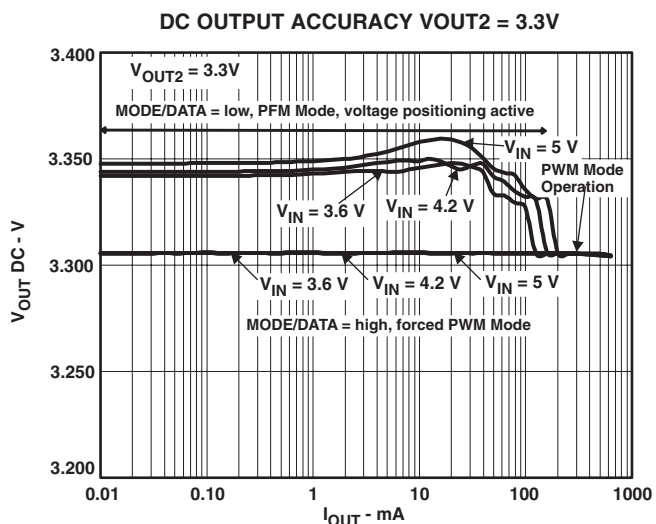


图 10

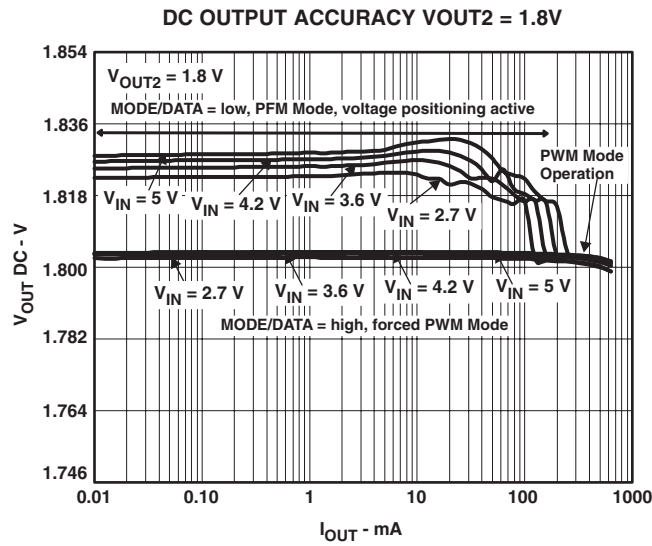


图 11

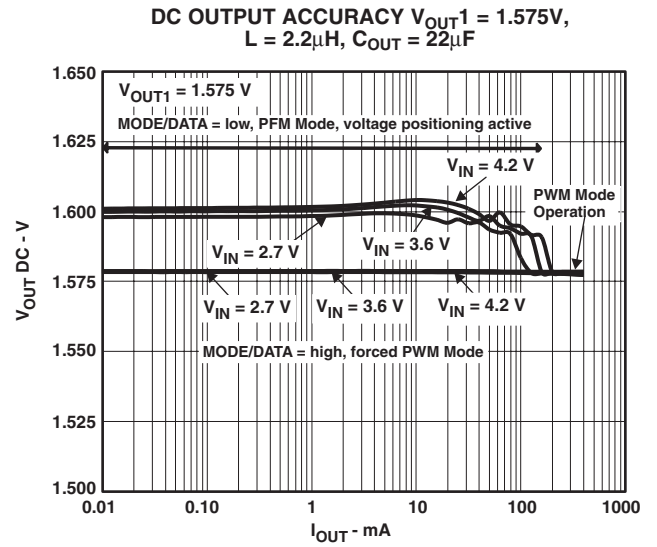


图 12

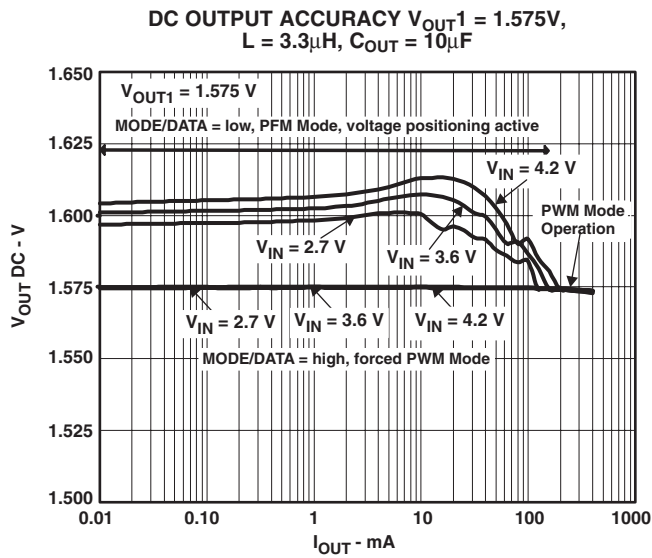


图 13

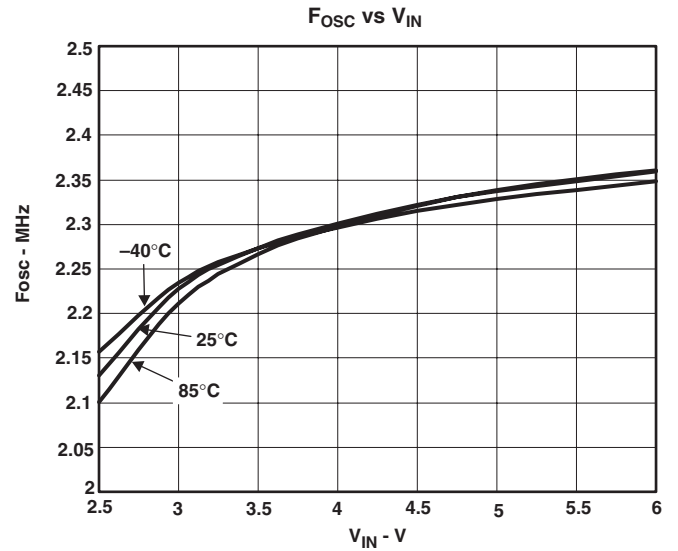
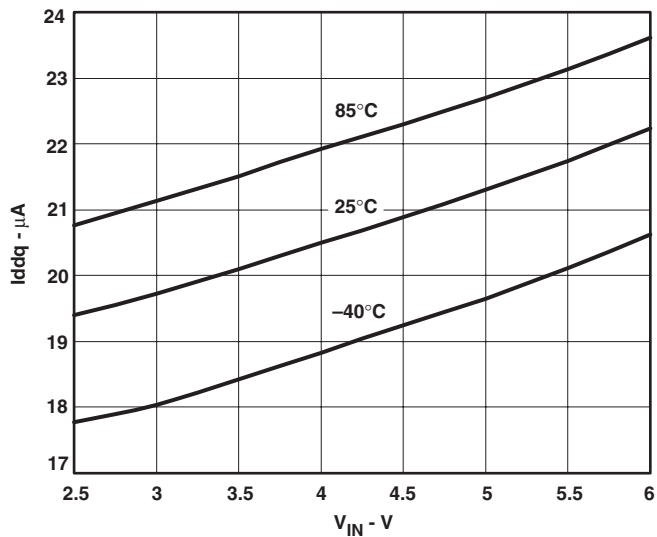


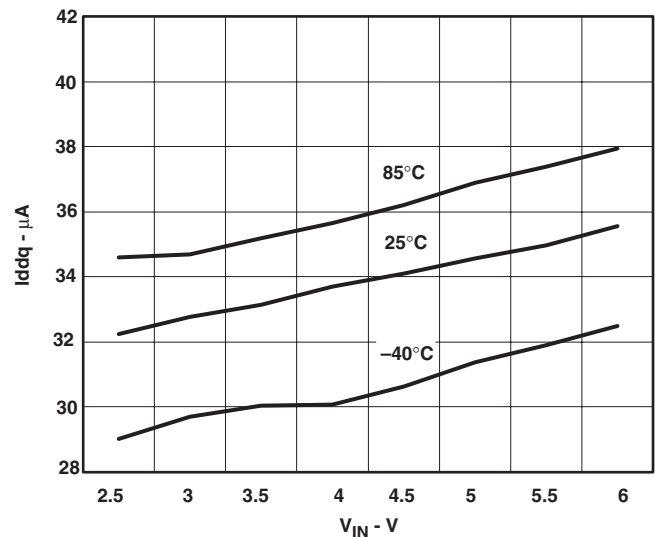
图 14

I_q FOR ONE CONVERTER, NOT SWITCHING



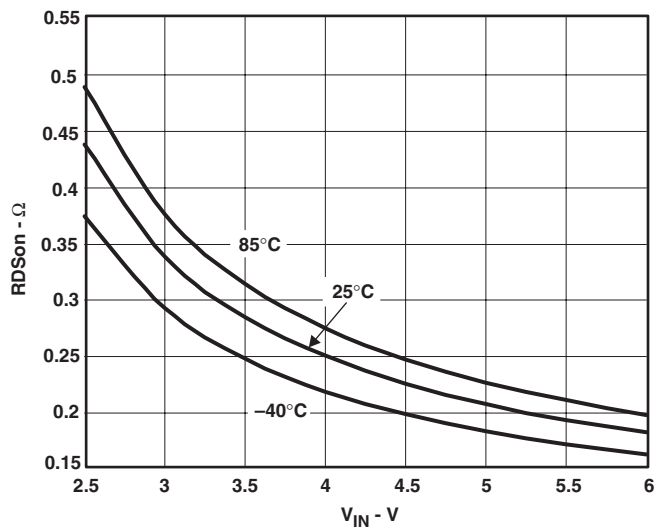
15

I_q FOR BOTH CONVERTERS, NOT SWITCHING



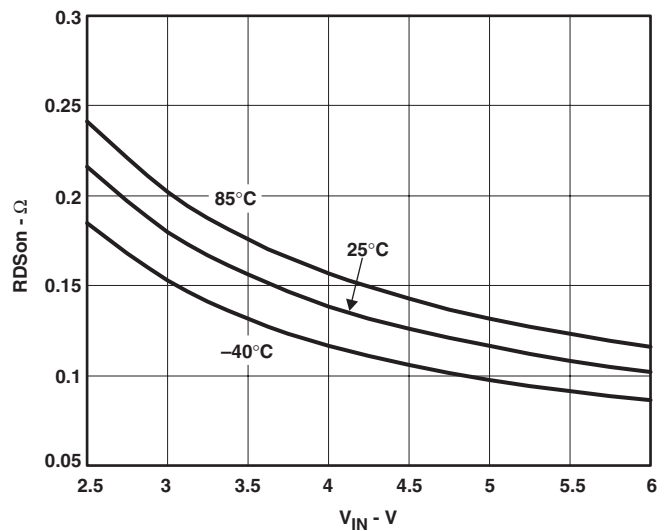
16

R_{DSon} PMOS vs V_{IN}



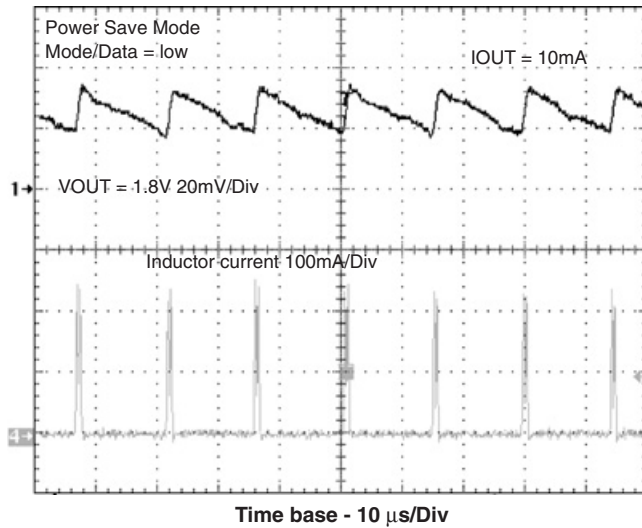
17

R_{DSon} NMOS vs V_{IN}



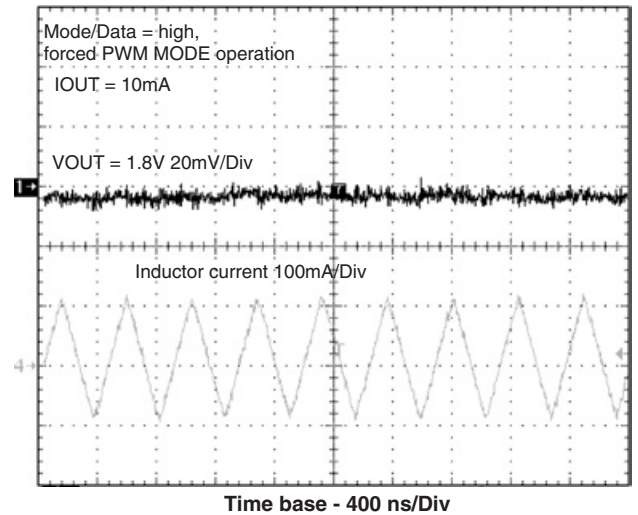
18

LIGHT LOAD OUTPUT VOLTAGE RIPPLE IN POWER SAVE MODE



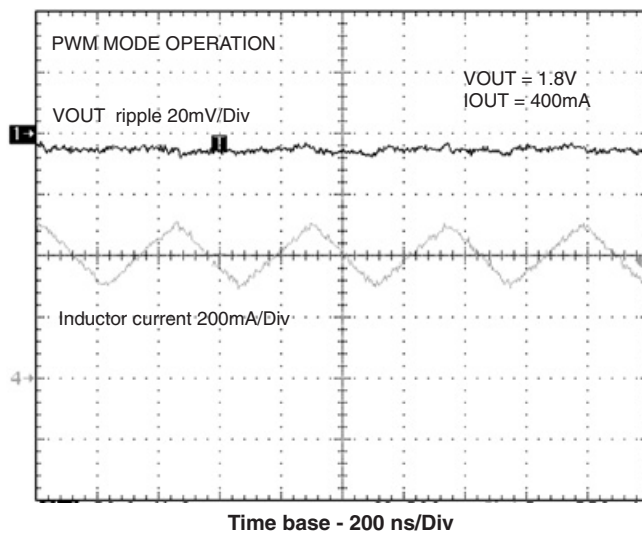
19

OUTPUT VOLTAGE RIPPLE IN FORCED PWM MODE



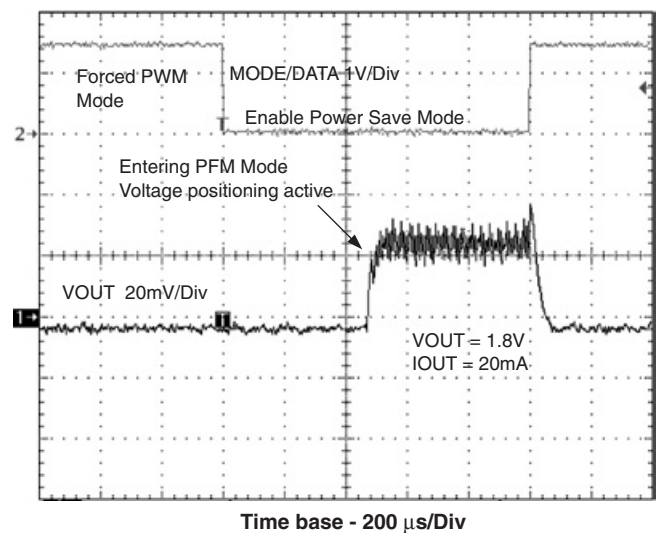
20

OUTPUT VOLTAGE RIPPLE IN PWM MODE



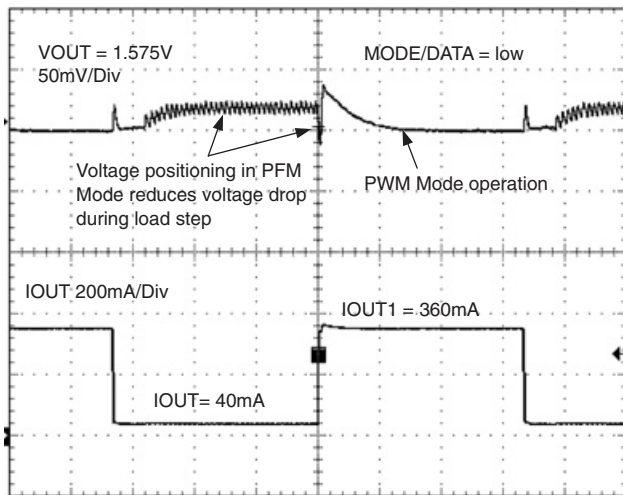
21

FORCED PWM/PFM MODE TRANSITION



22

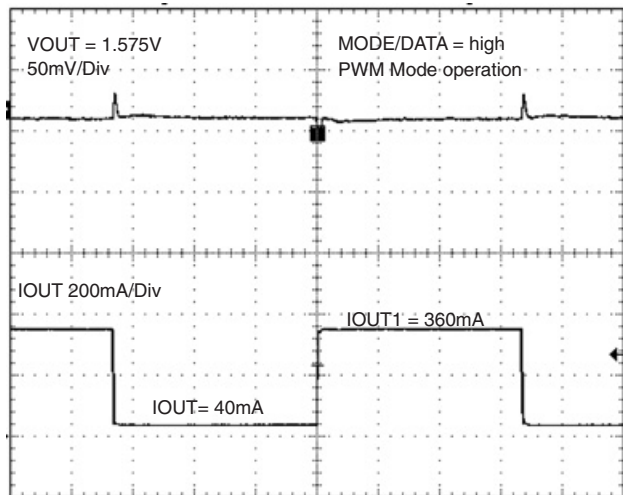
LOAD TRANSIENT RESPONSE PFM/PWM



Time base - 50 μ s/Div

✎ 23

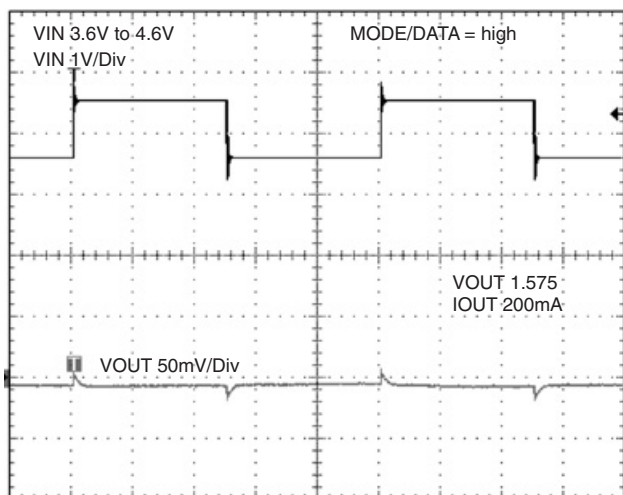
LOAD TRANSIENT RESPONSE PWM OPERATION



Time base - 50 μ s/Div

✎ 24

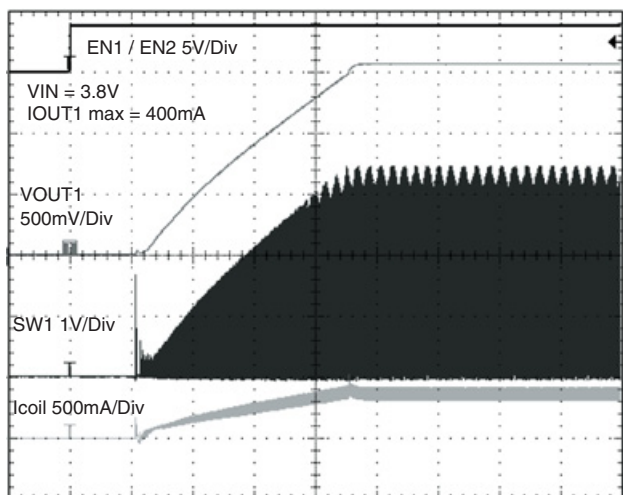
LINE TRANSIENT RESPONSE



Time base - 400 μ s/Div

✎ 25

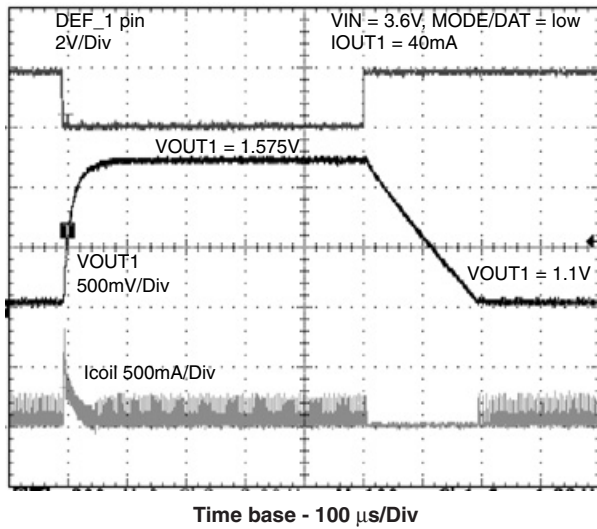
STARTUP TIMING ONE CONVERTER



Time base - 200 μ s/Div

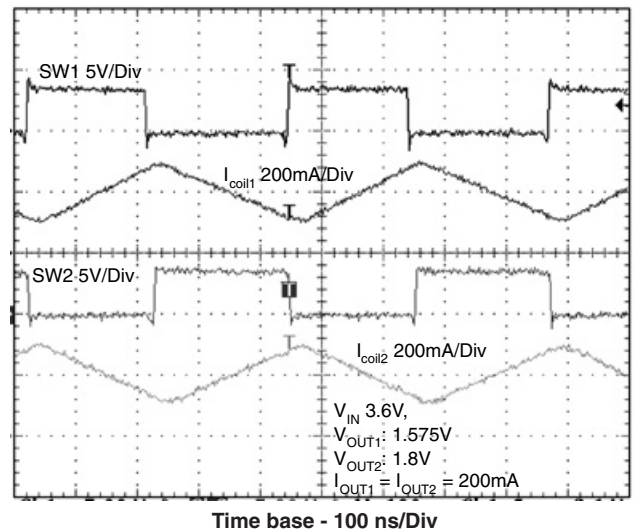
✎ 26

TPS62401DEF1_PIN FUNCTION FOR OUTPUT VOLTAGE SELECTION



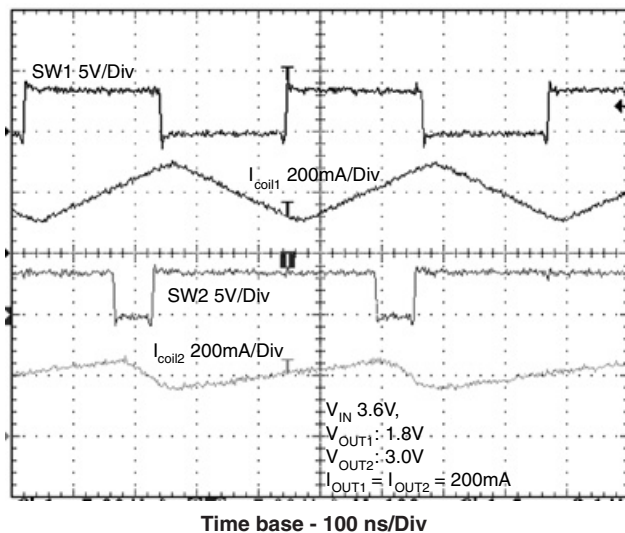
27

TYPICAL OPERATION VIN = 3.6V, VOUT1 = 1.575V, VOUT2 = 1.8V



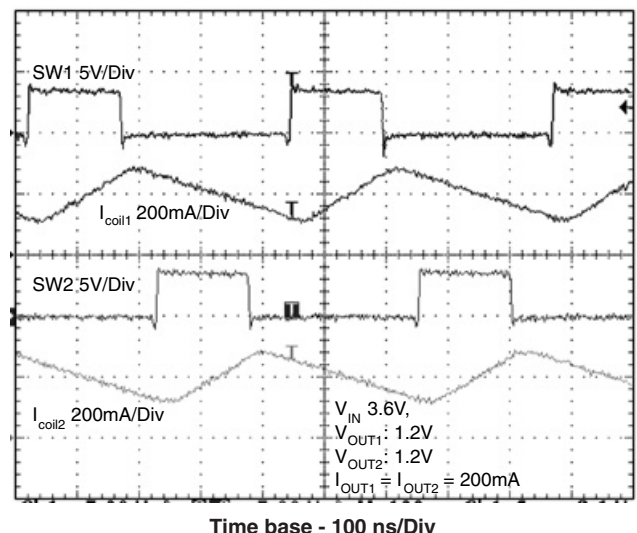
28

TYPICAL OPERATION VIN = 3.6V, VOUT1 = 1.8V, VOUT2 = 3.0V



29

TYPICAL OPERATION VIN = 3.6V, VOUT1 = 1.2V, VOUT2 = 1.2V



30

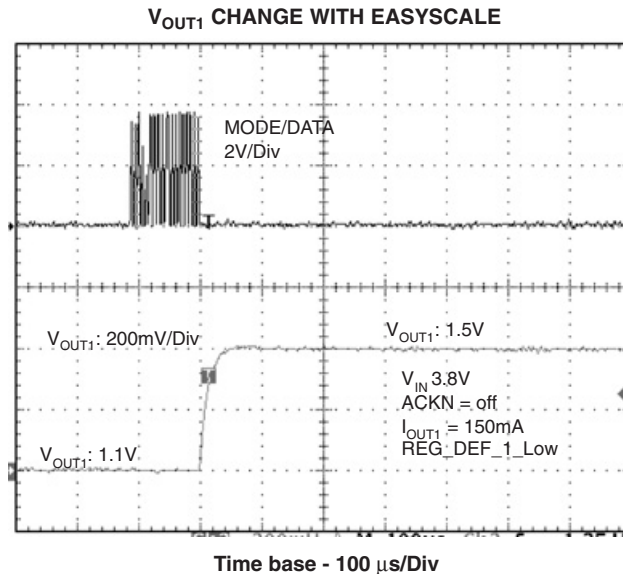


図 31

詳細説明

動作

TPS62400には2つの同期式降圧型コンバータが内蔵されています。このコンバータは中～大負荷電流範囲において、2.25MHzの固定周波数のパルス幅変調 (PWM) で動作します。パワーセーブ・モードがイネーブルの場合、コンバータは軽負荷時に自動的にパワーセーブ・モードとなり、PFM (パルス周波数変調) で動作します。

PWM動作時、入力電圧フィードフォワードをもつ独自の高速応答電圧モード制御を行うことで、良好なライン及び負荷レギュレーションが得られ、小型の入力/出力セラミック・コンデンサを使用することが可能になります。クロック信号から作られる各スイッチング・サイクルの始まりでは、PチャネルのMOSFETスイッチがオンとなりインダクタ電流が上昇します。その後コンパレータが反転し、コントロール・ロジックがスイッチをオフにします。

各コンバータはそれぞれに2つの電流制限を内蔵しており、1つはPチャネルMOSFETに、もう1つはNチャネルMOSFETに持っています。PチャネルMOSFETの電流がその電流制限に達した時、PチャネルMOSFETはオフになり、NチャネルMOSFETはオンになります。NチャネルMOSFETの電流がN-MOSの電流制限スレッショールドを超えると、電流がその制限値より低くなるまでNチャネルMOSFETはオンのままとなります。

2つのDC/DCコンバータは互いに同期して動作します。コンバータ1とコンバータ2の間に180°の位相差を作ることで、入力リップル電流が減少します。

コンバータ1

出力電圧可変タイプのTPS62400では、DEF_1ピンはアナログ入力として機能し、コンバータ1の出力電圧をDEF_1ピンの外付け抵抗で設定することができます。この場合、出力電圧を0.6V～VINの範囲で設定できます。FB1ピンはコンバータ1の出力電圧V_{OUT1}に直接接続します。こうすることで出力電圧が直接フィードバックループに接続されます。

また、コンバータ1の出力電圧はEasyScale™シリアル・インターフェイスを使っても変更することができます。これにより、デバイスは出力電圧を調整するのに高い柔軟性をもつことになります。この場合、デバイスは内部の抵抗を使用します。

出力電圧固定タイプのTPS62401では、DEF_1ピンはデジタル入力となっています。コンバータ1のデフォルト電圧設定は1.1Vまたは1.575Vで、DEF_1ピンのレベルにより決まります。DEF_1ピンが“L”レベルの場合、設定は1.575Vで、“H”レベルの場合は1.1Vです。EasyScale™インターフェイスを用いてDEF_1ピンの状態(“H”レベルまたは“L”レベル)の各々の設定電圧を変更することで、出力電圧を変更することができます。

コンバータ2

出力電圧可変タイプのTPS62400では、コンバータ2の出力電圧はADJ2ピンに接続される外付けの分圧抵抗で設定されます。この抵抗には、フィードフォワード・コンデンサを付加します。

出力電圧固定タイプのTPS62401では、デフォルトの出力電圧は固定の1.8Vです。この場合、ADJ2ピンはコンバータ2の出力電圧V_{OUT2}に直接接続します。

EasyScale™インターフェイスを介してコンバータ2の出力電圧を変更することもできます。この場合も、ADJ2ピンはコンバータ2の出力電圧V_{OUT2}に直接接続しなければならない、外付け抵抗を接続してはなりません。

パワーセーブ・モード

パワーセーブ・モードはMODE/DATAピンを“L”レベルにセットすることで両方のコンバータに対しイネーブルになります。コンバータの負荷電流が減少すると、このコンバータは自動的にパワーセーブ・モード動作になります。コンバータのパワーセーブ・モードへの移行はもう一方のコンバータの動作状態とは無関係に行われます。パワーセーブ・モード時、コンバータはPFMモードで動作してスイッチング周波数を落とし、最小の自己消費電流で動作することで高効率を維持します。PFMモード時の出力電圧は $V_{OUT}(\text{Typ})$ の1.01倍となります。この電圧調整機能により突然の負荷増大により生じる電圧降下による影響を最小限に抑えられます。

軽負荷時のコンバータ効率を最適化するために、平均インダクタ電流を監視しています。PWMモードで動作中にインダクタ電流があるスレッシュホールド値より低下した場合、デバイスの動作はPWMモードからパワーセーブ・モードに移行します。出力電流の標準スレッシュホールド電流値は V_{IN} に依存し、各コンバータについて式(1)で計算することができます。

式(1)：PFMモードになる平均出力電流のスレッシュホールド

$$I_{OUT_PFM_enter} = \frac{V_{IN_DCDC}}{32 \Omega} \quad (1)$$

式(2)：PFMモードから出る平均出力電流のスレッシュホールド

$$I_{OUT_PFM_leave} = \frac{V_{IN_DCDC}}{24 \Omega} \quad (2)$$

パワーセーブ・モード時の出力電圧リップルを小さくするために、出力電圧はシングル・スレッシュホールド・コンパレータ(スキップ・コンパレータ)で監視されています。出力電圧がスキップ・コンパレータのスレッシュホールド(skip comp 標準 $1.01 \times V_{OUT}$)より低下すると、そのコンバータは $1\mu\text{s}(\text{Typ})$ の最小時間でスイッチングを開始し、電流を負荷と出力コンデンサに供給します。その結果、出力電圧は上昇し、スキップ・コンパレータのスレッシュホールド(skip comp)で再び反転するまで、デバイスはスイッチングを続けます。スキップコンパレータの再反転で全てのスイッチング動作は停止し、自己消費電流は最小となります。負荷には、出力電圧がスレッシュホールド

より低下するまでの間出力コンデンサから電流が供給されます。そしてデバイスは再びスイッチングを開始します。

パワーセーブ・モードからPWMモードへ移行するのは、出力電流が $I_{OUT_PFM_leave}$ 値を越えた場合、または出力電圧が、“スキップ・コンパレータ・ロー(Skip Comp Low)スレッシュホールド”と呼ばれるもう一つのコンパレータ・スレッシュホールドより低下した場合です。このスキップ・コンパレータ・ローのスレッシュホールドは V_{out} の標準値-2%に設定されており、負荷変動時パワーセーブ・モードからPWMモードへの高速の移行を可能にしています。

パワーセーブ・モードでは、静止時自己消費電流は1つのコンバータで $19\mu\text{A}(\text{Typ})$ にまで低減され、両方でも $32\mu\text{A}(\text{Typ})$ にまで低減します。このシングル・スキップ・コンパレータ・スレッシュホールド法を用いることで、パワーセーブ・モードでの出力電圧リップルを極めて小さくすることができます。リップルの大きさは、コンパレータの遅延と出力コンデンサの大きさにより変わります。出力コンデンサの容量を増やすと出力リップルを小さくできます。パワーセーブ・モードはMODE/DATAピンを“H”レベルにセットすることによりディスエーブルにすることができます。その場合、2つのコンバータは固定PWMモードで動作します。パワーセーブ・モードのイネーブル/ディスエーブルは両方のコンバータに適用されます。

ダイナミック電圧ポジショニング

この機能により、軽負荷から重負荷/重負荷から軽負荷といった負荷変動時の電圧アンダーシュート/オーバーシュートが低減されます。この機能はパワーセーブ・モード動作時にアクティブになり、負荷変動時の電圧降下と起動時の電圧上昇の両方に対しさらなる余裕が生まれます。この機能により負荷過渡応答特性が改善されます。

コンバータがPFMモードで動作する軽負荷時、出力電圧は標準値より1%(Typ)高い電圧でレギュレーションされます。軽負荷から重負荷へ急速な負荷変動があり、出力電圧が標準値の-2%に設定されているスキップ・コンパレータ・ローのスレッシュホールドに達すると動作モードはPWMモードに変わります。また、重負荷から軽負荷への負荷変化の時は、ロウサイドのNチャネルのスイッチをオンにするアクティブ・レギュレーションにより電圧のオーバーシュートも最小限に抑えられます。

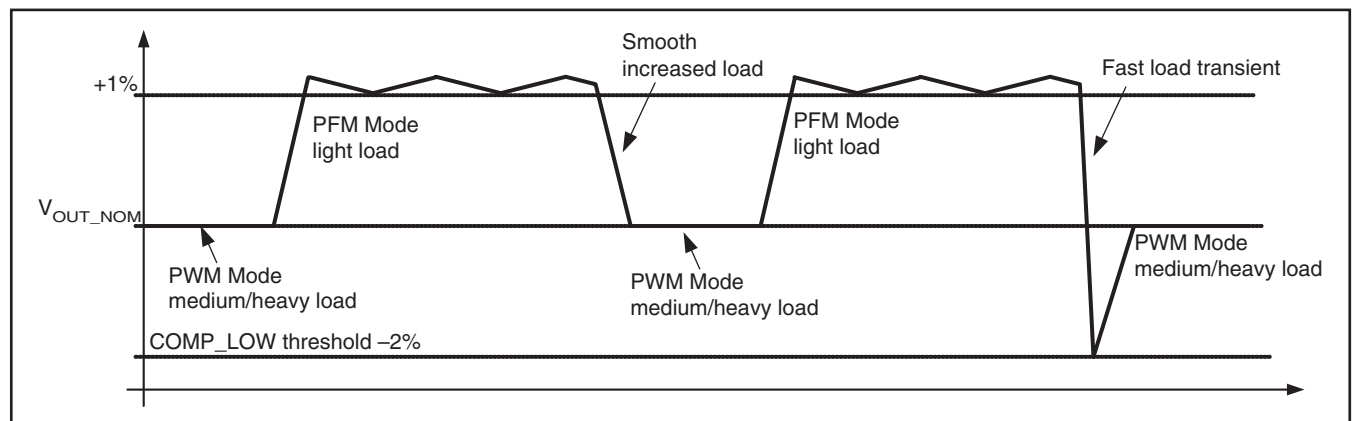


図 32. Dynamic Voltage Positioning

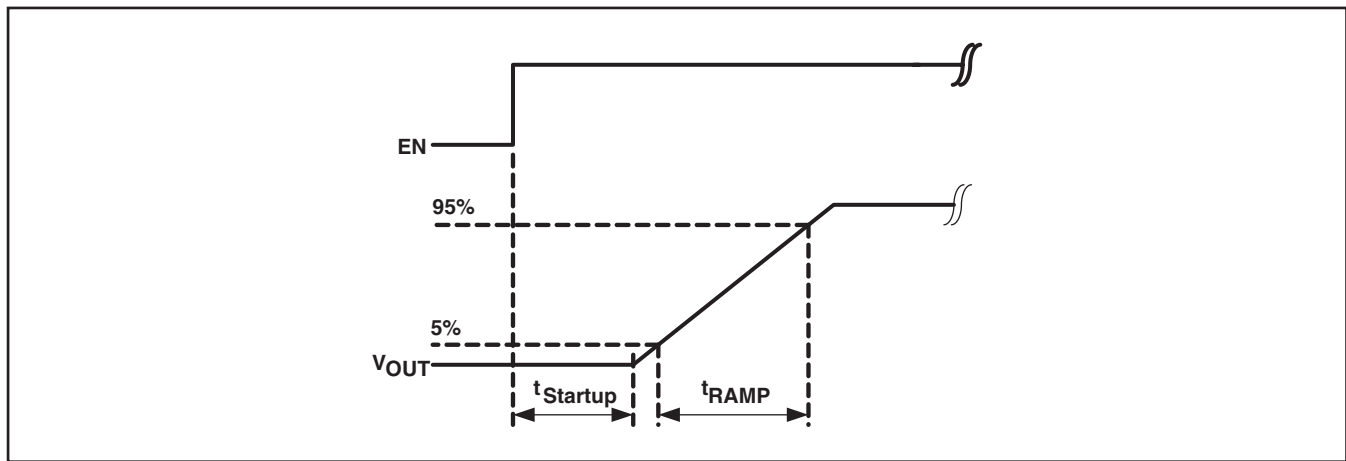


図 33. Soft Start

ソフトスタート

2つのコンバータは内部に起動時の突入電流を制限するソフトスタート回路をもっています。ソフトスタート時、出力電圧の上昇は図33のように制御されます。

100%デューティ・サイクルの低ドロップアウト動作

本コンバータは100%デューティ・サイクル・モードを持っているので、低い入出力電圧差でも動作できます。このモードでは、Pチャネル・スイッチは常にオンになっています。これは特にバッテリー駆動のアプリケーションで有用で、バッテリーの全電圧範囲を最大限に活用することで最長の動作時間を得られます。レギュレーションを維持するための最小入力電圧は負荷電流と出力電圧により決まり、以下の式で計算することができます。

$$V_{in_{min}} = V_{out_{max}} + I_{out_{max}} \times (R_{DSon_{max}} + R_L) \quad (3)$$

但し、

$I_{out_{max}}$ = 最大出力電流 + インダクタ・リップル電流

$R_{DSon_{max}}$ = Pチャネル・スイッチの最大オン抵抗

R_L = インダクタの直流抵抗

$V_{out_{max}}$ = 標準出力電圧 + 最大出力電圧の最大公差

負荷電流が減少すると、デバイスは負荷に応じてパワー段が間欠的に動作するパルス・スキップ動作に自動的に切り替わります。周期的なサイクル動作により、スイッチング損失は最小になり、デバイスは最小の静止電流で動作するため、高効率が維持されます。

低電圧ロックアウト

低電圧ロックアウト回路は、低入力電圧時にコンバータをディスエーブルにし、デバイスの誤動作やバッテリーの過放電を防止します。低電圧ロックアウトのスレッシュホールドは標準で1.5V、最大で2.35Vです。デフォルトのレジスタ値がイン

ターフェイス経由で上書きされた場合、電源電圧が低電圧ロックアウトのスレッシュホールドより低下しない限り、レジスタ REG_DEF_1_HIGH、REG_DEF_1_LOW、REG_DEF_2に設定された値は有効のままです。このときコンバータがディスエーブルかどうかは無関係です。

モード選択

MODE/DATAピンにより、固定PWMモードとパワーセーブ・モードからモード選択を行うことができます。このモード選択は2つのコンバータに対して有効となります。さらに、このピンは多機能ピンで、(モード選択に加えて)出力電圧を設定するためのシリアル・データをホストから受け取ります。

これについてはEasyScale™インターフェイスの項で説明します。

このピンをGNDに接続するとPWMモードとパワーセーブ・モードの自動切換え動作がイネーブルになります。コンバータは中～重負荷では固定周波数のPWMモードで動作し、軽負荷時にはPFMモードに自動的に切り替わって動作し、広い負荷電流範囲にわたって高効率を維持します。

MODE/DATAピンを“H”レベルにすると、2つのコンバータとも軽負荷時でも常にPWMモードで動作します。この利点は、コンバータが固定周波数で動作することにより、ノイズに敏感なアプリケーションの場合に、スイッチング周波数帯のフィルタが簡素化できることです。このモードでは、効率は軽負荷時にパワーセーブ・モードに比べて低くなります。さらなる柔軟性をもたせるため、動作中にパワーセーブ・モードから固定PWMモードに切り替えることができます。コンバータの動作を個別のシステム要件に適合させることで、効率的なパワー・マネジメントが可能になります。

動作モードが固定PWMモード (MODE/DATAピン=“H”レベル) からパワーセーブ・モード・イネーブル (MODE/DATAピン=“L”レベル) に変更された場合、パワーセーブ・モードは最大520μsの遅延時間 $t_{timeout}$ の後イネーブルになります。

固定PWMモード動作はMODE/DATAピンが1にセットされると直ちにイネーブルになります。

イネーブル

このデバイスは、コンバータごとに個別のENピンをもっているため、それぞれを独立して起動させることができます。EN1やEN2が“H”レベルにセットされた場合、対応するコンバータは前述のようにソフトスタートにより起動します。

EN1とEN2を“L”レベルにすると、デバイスはシャットダウンし、静止電流はわずか1.2μA (Typ) となります。このモードでは、Pチャネル及びNチャネルMOSFETはオフになり、全ての内部コントロール回路もオフに切り替わります。正常動作を行うにはEN1ピンとEN2ピンは終端処理をしなければならず、フローティングにしておいてはいけません。

DEF_1ピンの機能

DEF_1ピンはコンバータ1の専用ピンで、動作中に出力電圧を変更するというような出力電圧の選択を非常に柔軟に行えます。

デバイスのバージョンにより、このピンは以下のどちらかで機能します。

- 出力電圧設定用アナログ入力 (TPS62400)
 - このピンに抵抗を外付けし、出力電圧を0.6V～V_{IN}の間で設定することができます。
- 出力電圧選択用デジタル入力 (TPS62401)
 - このピンを“L”レベルにした場合、出力電圧はレジスタREG_DEF_1_Lowの値に従い設定されます。デフォルト電圧は1.575Vです。“H”レベルにした場合は、出力電圧はレジスタREG_DEF_1_Highの値に従い設定されます。この場合のデフォルト電圧は1.1Vです。DEF_1ピンのレベルにより、出力電圧の設定は2つのレジスタREG_DEF_1_LowとREG_DEF_1_Highから選択されます。各レジスタの内容（結果的に出力電圧）は、EasyScale™インターフェイスを介して個々に変更することができます。このことにより、デバイスは出力電圧の設定に高い柔軟性をもつことになります。表4を参照してください。

180°の逆位相動作

PWMモードでは、それぞれのコンバータはPMOS (ハイサイド) トランジスタが180°逆位相でターンオンします。このことにより、2つのコンバータのハイサイド・スイッチが同時にオンすることがなくなり、入力電流が平滑化されます。この機能により電源から流れ込むサージ電流が低減します。

短絡保護

両出力とも短絡保護機能を持っており、その短絡電流値は最大出力電流 = I_{LIMF} (PMOS、NMOSとも) に等しくなっています。PMOSスイッチがその電流制限に達すると、PMOSスイッチはオフになり、NMOSスイッチがオンになります。NMOSの電流がNMOS電流制限値より低くなるとPMOSのみが再びオンになります。

サーマル・シャットダウン

接合部温度T_Jが150°C (Typ) を越えるとデバイスはサーマル・シャットダウン状態になります。このモードでは、PチャネルMOSFETとNチャネルMOSFETはオフになります。接合部温度がサーマル・シャットダウンのヒステリシスより低くなると、動作を再開します。

EasyScale™：出力電圧のダイナミック調整用1ピンのシリアル・インターフェイス

概要

EasyScaleは単純であるにもかかわらず高い柔軟性をもっており、1ピンのインターフェイスで2つのDC/DCコンバータの出力電圧を設定することができます。このインターフェイスはマスター/スレーブ構成に基づいており、マスターがマイクロコントローラやアプリケーション・プロセッサであるのが一般的です。図34と表3にプロトコルの概要を示します。プロトコルは、デバイス特有のアドレス・バイトとデータ・バイトにより構成されています。デバイス特有のアドレス・バイトは4E (16進) 固定です。データ・バイトは情報用の5ビット、アドレスの2ビット、RFAの1ビットで構成されています。RFAビットが“H”レベルにセットされていると、“認証”の応答が要求されます。“認証”の応答は、データプロトコルが正しく受信された場合のみスレーブから出力されます。

EasyScale™の利点は、他の1ピンだけのインターフェイスと比べて、そのビット検出がビット転送レートにほとんど依存していないということです。つまり、1.7kbit/sec～160kbit/sec間のビット・レートを自動的に検出することができるということです。さらに、このインターフェイスはMODE/DATAとピンを共有しているため、ピンの追加をせずに済んでいます。

プロトコル

全てのビットはMSB先頭/LSB最終で転送されます。図33に認証要求がない場合のプロトコル (ビットRFA = 0)、図34に認証要求がある場合のプロトコル (ビットRFA = 1) を示します。

デバイス・アドレス・バイト/データ・バイトの送信を開始する前に、スタート状態を作る必要があります。このためには、MODE/DATAピンは、ビット転送が立下がりエッジで開始する前に少なくともt_{Start}の間“H”レベルに保持しておく必要があります。MODE/DATAラインが既に“H”レベルである場合 (強制PWMモードのとき) は、デバイスのアドレス・バイトの前にスタート状態を作る必要はありません。

各バイトの送信は、少なくともT_{EOS}間のエンド・オブ・ストリーム状態を保持して終了することが必要です。

アドレスで選択可能なレジスタ

5ビットのデータ・コンテンツをもつ3つのレジスタがアドレスにより選択可能です。5ビットのデータ・コンテンツにより、各々のレジスタに32種の値を設定することが可能です。DEF_1ピンがデジタル入力として機能する時に、出力電圧を設定するためのアドレスで選択可能なレジスタを表1に示します。この場合、コンバータ1にはDEF_1ピンの各状態で選択される2つのレジスタがあり、コンバータ2には1つだけレジスタがあります。DEF_1ピンの“H”レベル/“L”レベルの状態(TPS62401)により、レジスタREG_DEF_1_highまたはREG_DEF_1_lowのうちのいずれかの電圧設定が選択されます。コンバータ1の出力電圧は表4の値に従って設定されます。

外付け抵抗で電圧設定を行うアナログ入力としてDEF_1ピンが機能する時にアドレス選択可能なレジスタを表2に示します。この場合、各々のコンバータに1つのレジスタだけが選択可能となります。コンバータ1の出力電圧は表5の値に従い設定されます。コンバータ2で設定可能な電圧を表6に示します。これらの出力電圧を生成するために高精度の内蔵分圧抵抗が使用され、外付け抵抗が不要となり(ボード・スペースの削減)、高い出力電圧精度が実現可能となります。少なくとも1つのコンバータがイネーブル(EN1またはEN2が“H”レベル)になると、インターフェイスはアクティブになります。起動時間t_{Start}(170μs)経過後、インターフェイスはデータ受信の準備が整います。

ビットのディコード

ビットの検出はPWM動作に基づいて行われ、その規準はt_{Low}とt_{High}の時間の比率となります。これは以下のように簡素化することができます。

“H”レベル・ビット：t_{High} > t_{Low}で、t_{High}がt_{Low}の2倍より大。図37参照。

“L”レベル・ビット：t_{Low} > t_{High}で、t_{Low}がt_{High}の2倍より大。図37参照。

ビットの検出はMODE/DATAピンの立下りエッジで開始し、次の立下りエッジで終了します。t_{Low}とt_{High}の関係により、0または1が検出されます。

デバイス	レジスタ	説明	DEF_1 ピン	A1	A0	D4	D3	D2	D1	D0
TPS62401	REG_DEF_1_High	DEF_1 = “H” レベル状態でのコンバータ1の出力電圧設定。レジスタの内容はDEF_1ピンが“H”レベルでアクティブ。	“H”レベル	0	1	出力電圧設定は表4参照				
TPS62402	REG_DEF_1_Low	DEF_1 = “L” レベル状態のコンバータ1の出力電圧設定	“L”レベル	0	0	出力電圧設定は表4参照				
TPS62403	REG_DEF_2	コンバータ2の出力電圧設定	N/A	1	0	出力電圧設定は表6参照				
		未使用		1	1					

表 1. デフォルト固定出力電圧オプションのアドレス可能なレジスタ (ピンDEF_1 = デジタル入力)

デバイス	レジスタ	説明	A1	A0	D4	D3	D2	D1	D0
TPS62400	REG_DEF_1_High	利用不可							
	REG_DEF_1_Low	コンバータ1の出力電圧設定	0	0	表5参照				
	REG_DEF_2	コンバータ2の出力電圧	1	0	表6参照				
		未使用	1	1					

表 2. 可変出力電圧オプションのアドレス可能なレジスタ (ピンDEF_1 = アナログ入力)

認証

認証は以下の場合にのみ出力されます。

- 認証がRFAビットの設定により要求された。
- 転送されたデバイス・アドレスがデバイスのデバイス・アドレスに一致した。
- 16ビットが正しく受信された。

この時、デバイスは内部のACKN-MOSFETをオンにし、MODE/DATAピンを最大520μsのt_{ACKN}の間“L”レベルにします。認証状態は、内部遅延時間t_{valACK}経過後に有効となります。このことは、プロトコルの最後の立下りエッジが検出されてからt_{valACK}の後、内部のACKN-MOSFETがオンになるということの意味をしています。マスター・コントローラはこの間ラインを“L”レベルに保持します。

マスター・デバイスはt_{valACK}後、MODE/DATAピンを解放して入力に設定することにより 0 を読み込み認証状態を検出することができます。

デバイス・アドレスが有効でない場合、またはプロトコルが正しく受信されない場合、非認証状態が適用されるため、内部のMOSFETはオンにはならず、外付けのプルアップ抵抗によりt_{valACK}後にMODE/DATAピンは“H”レベルになります。MODE/DATAピンは認証状態が終了した後再び使用することができます。

注：認証は、マスター・デバイスがオープン・ドレイン出力をもっている場合にのみ要求することができます。

プッシュプル出力段の場合は、MODE/DATAラインに直列に電流を500μAに制限する抵抗を挿入することを推奨します。これは、誤って認証が要求されたときに、内部のACKN-MOSFETを保護するためです。

モードの選択

MODE/DATAピンはインターフェイスとモード選択の2つの機能に使用されるため、デバイスは、ビット列をデコーディングするのか、動作モードを変更するのかを判断する必要があります。

デバイスはMODE/DATAピンが“H”レベルになると、直ちに固定PWMモードになります。また、プロトコルの受信時間も固定PWMモードのままです。

デバイスは、MODE/DATAピンの立ち下りエッジでビットのデコーディングを開始します。MODE/DATAピンが少なく

とも t_{timeout} の間“L”レベルのままであると、デバイスは内部でタイムアウト状態になり、パワーセーブ・モード動作がイネーブルになります。

PFMへのモード変更のための立下りエッジは最初のビットとして認識されるため、この間に送られたプロトコルは無視されてしまいます。この場合、最初にプロトコルを送り、次にプロトコルの終わりでパワーセーブ・モードに変更することを推奨します。

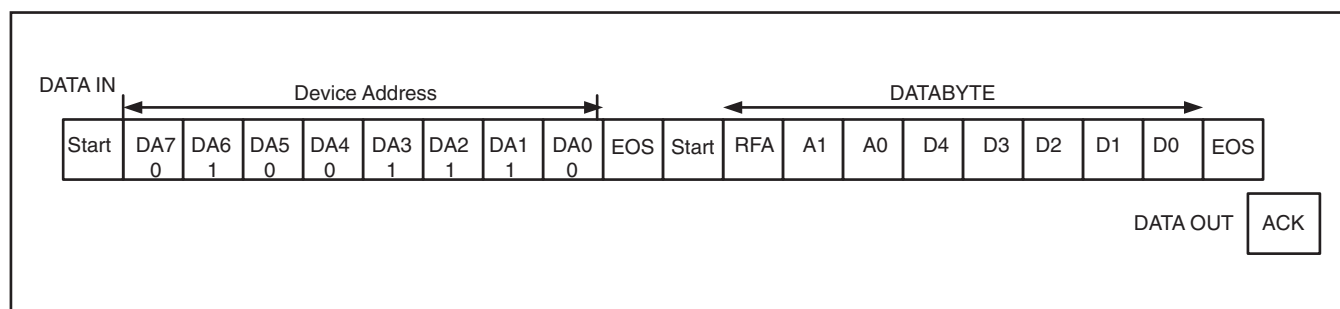


図 34. EasyScale™ Protocol Overview

バイト	ビット番号	名前	伝送方向	説明
デバイス・アドレス・バイト 4E (16進)	7	DA7	IN	0 MSBデバイス・アドレス
	6	DA6	IN	1
	5	DA5	IN	0
	4	DA4	IN	0
	3	DA3	IN	1
	2	DA2	IN	1
	1	DA1	IN	1
	0	DA0	IN	0 LSBデバイス・アドレス
データ・バイト	7(MSB)	RFA	IN	リクエスト・フォー・認証。“H”レベルであるとデバイスにより認証状態が適用されます
	6	A1		アドレス・ビット1
	5	A0		アドレス・ビット0
	4	D4		データ・ビット4
	3	D3		データ・ビット3
	2	D2		データ・ビット2
	1	D1		データ・ビット1
	0(LSB)	D0		データ・ビット0
		ACK	OUT	認証状態でアクティブ0。この状態はRFAビットがセットされている場合にのみ適用されます。オープン・ドレイン出力で、ラインはホストによりプルアップ抵抗で“H”レベルにすることが必要です。 この機能はマスターがオープン・ドレイン出力をもっている場合にのみ使用できます。プッシュプル出力の場合認証状態は要求できません。

表 3. EasyScale™ のビット説明

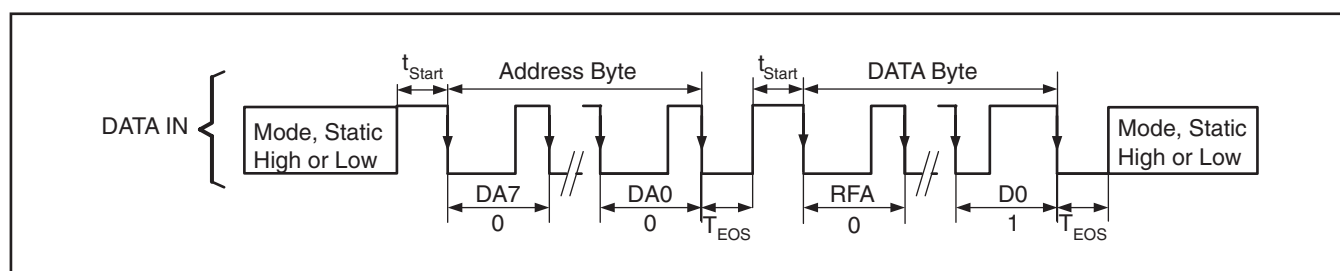
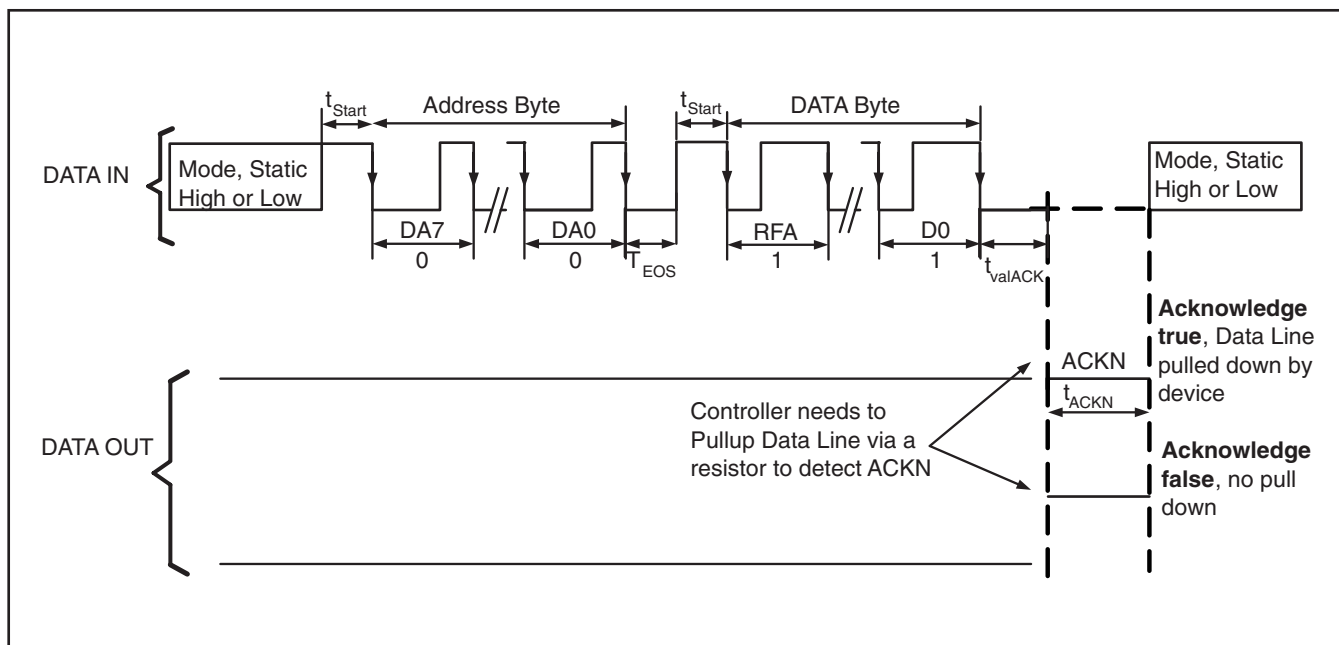
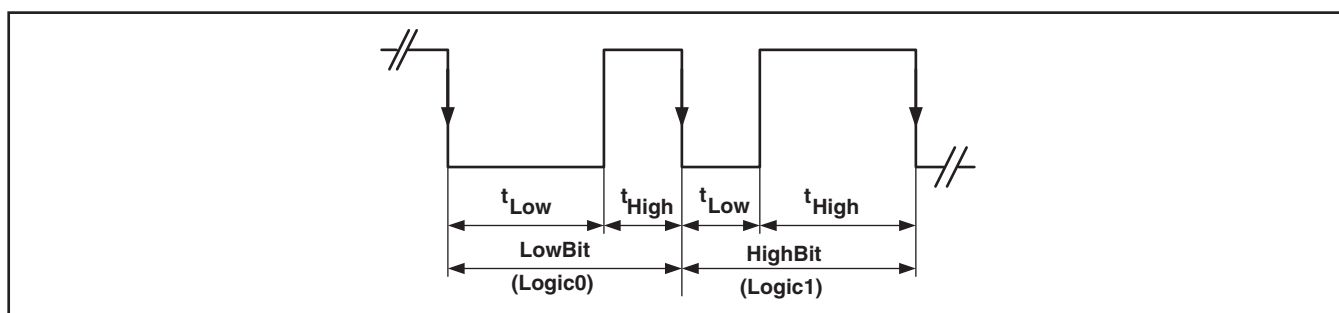


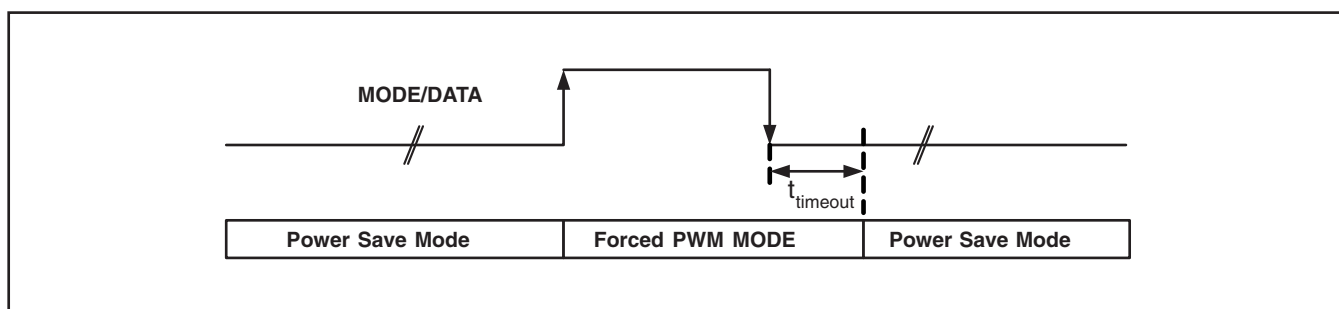
図 35. EasyScale™ Protocol Without Acknowledge



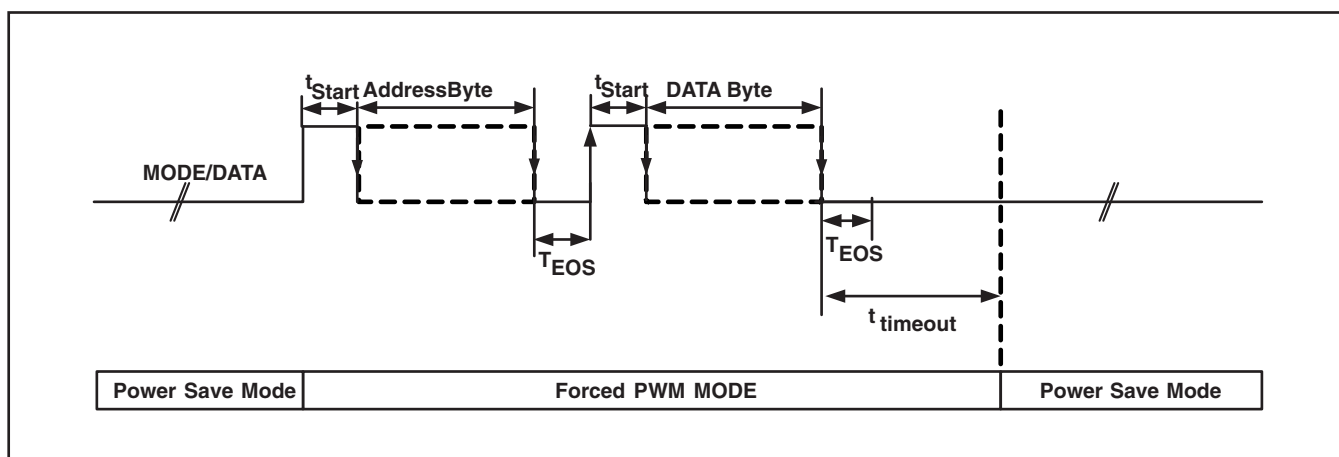
36. EasyScale™ Protocol Including Acknowledge



37. EasyScale™ - Bit Coding



38. MODE/DATA PIN: Mode Selection



39. MODE/DATA PIN: Power Save Mode/Interface Communication

	TPS62401出力電圧[V] レジスタREG_DEF_1_LOW	TPS62401出力電圧[V] レジスタREG_DEF_1_HIGH	D4	D3	D2	D1	D0
0	0.8	0.9	0	0	0	0	0
1	0.825	0.925	0	0	0	0	1
2	0.85	0.95	0	0	0	1	0
3	0.875	0.975	0	0	0	1	1
4	0.9	1.0	0	0	1	0	0
5	0.925	1.025	0	0	1	0	1
6	0.95	1.050	0	0	1	1	0
7	0.975	1.075	0	0	1	1	1
8	1.0	1.1 (TPS62401,TPS62403デフォルト)	0	1	0	0	0
9	1.025	1.125	0	1	0	0	1
10	1.050	1.150	0	1	0	1	0
11	1.075	1.175	0	1	0	1	1
12	1.1	1.2	0	1	1	0	0
13	1.125	1.225	0	1	1	0	1
14	1.150	1.25	0	1	1	1	0
15	1.175	1.275	0	1	1	1	1
16	1.2 (TPS62402デフォルト)	1.3	1	0	0	0	0
17	1.225	1.325	1	0	0	0	1
18	1.25	1.350	1	0	0	1	0
19	1.275	1.375	1	0	0	1	1
20	1.3	1.4	1	0	1	0	0
21	1.325	1.425	1	0	1	0	1
22	1.350	1.450	1	0	1	1	0
23	1.375	1.475	1	0	1	1	1
24	1.4	1.5	1	1	0	0	0
25	1.425	1.525	1	1	0	0	1
26	1.450	1.55	1	1	0	1	0
27	1.475	1.575	1	1	0	1	1
28	1.5	1.6	1	1	1	0	0
29	1.525	1.7	1	1	1	0	1
30	1.55	1.8 (TPS62402デフォルト)	1	1	1	1	0
31	1.575 (TPS62401,TPS62403デフォルト)	1.9	1	1	1	1	1

表 4. デジタル入力としてピンDEF_1を用いたコンバータ1の選択可能出力電圧 (TPS62401)

	TPS62400出力電圧 [V] レジスタREG_DEF_1_LOW	D4	D3	D2	D1	D0
0	DEF_1ピンの抵抗回路による可変出力 (TPS62400デフォルト)	0	0	0	0	0
	0.6V with DEF_1 connected to V _{OUT1} (TPS62400デフォルト)					
1	0.825	0	0	0	0	1
2	0.85	0	0	0	1	0
3	0.875	0	0	0	1	1
4	0.9	0	0	1	0	0
5	0.925	0	0	1	0	1
6	0.95	0	0	1	1	0
7	0.975	0	0	1	1	1
8	1.0	0	1	0	0	0
9	1.025	0	1	0	0	1
10	1.050	0	1	0	1	0
11	1.075	0	1	0	1	1
12	1.1	0	1	1	0	0
13	1.125	0	1	1	0	1
14	1.150	0	1	1	1	0
15	1.175	0	1	1	1	1
16	1.2	1	0	0	0	0
17	1.225	1	0	0	0	1
18	1.25	1	0	0	1	0
19	1.275	1	0	0	1	1
20	1.3	1	0	1	0	0
21	1.325	1	0	1	0	1
22	1.350	1	0	1	1	0
23	1.375	1	0	1	1	1
24	1.4	1	1	0	0	0
25	1.425	1	1	0	0	1
26	1.450	1	1	0	1	0
27	1.475	1	1	0	1	1
28	1.5	1	1	1	0	0
29	1.525	1	1	1	0	1
30	1.55	1	1	1	1	0
31	1.575	1	1	1	1	1

表 5. アナログ入力としてピンDEF_1を用いたコンバータ1の選択可能出力電圧(可変、TPS62400)

	出力電圧[V] レジスタREG_DEF_2	D4	D3	D2	D1	D0
0	ADJ2ピンの抵抗回路による可変出力 (TPS62400デフォルト)	0	0	0	0	0
	0.6V with ADJ2 pin directly connected to V _{OUT2} (TPS62400デフォルト)					
1	0.85	0	0	0	0	1
2	0.9	0	0	0	1	0
3	0.95	0	0	0	1	1
4	1.0	0	0	1	0	0
5	1.05	0	0	1	0	1
6	1.1	0	0	1	1	0
7	1.15	0	0	1	1	1
8	1.2	0	1	0	0	0
9	1.25	0	1	0	0	1
10	1.3	0	1	0	1	0
11	1.35	0	1	0	1	1
12	1.4	0	1	1	0	0
13	1.45	0	1	1	0	1
14	1.5	0	1	1	1	0
15	1.55	0	1	1	1	1
16	1.6	1	0	0	0	0
17	1.7	1	0	0	0	1
18	1.8 (TPS62401デフォルト)	1	0	0	1	0
19	1.85	1	0	0	1	1
20	2.0	1	0	1	0	0
21	2.1	1	0	1	0	1
22	2.2	1	0	1	1	0
23	2.3	1	0	1	1	1
24	2.4	1	1	0	0	0
25	2.5	1	1	0	0	1
26	2.6	1	1	0	1	0
27	2.7	1	1	0	1	1
28	2.8 (TPS62403デフォルト)	1	1	1	0	0
29	2.85	1	1	1	0	1
30	3.0	1	1	1	1	0
31	3.3 (TPS62402デフォルト)	1	1	1	1	1

表 6. コンバータ2の選択可能出力電圧 (V_{OUT}にADJ2を接続)

アプリケーション情報

出力電圧の設定

コンバータ1

出力電圧可変タイプの初期値電圧の設定：TPS62400

出力電圧は以下の式で計算することができます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{11}}{R_{12}}\right)$$

with an internal reference voltage V_{REF} typical 0.6V (4)

動作時の無効電流を最小にするには、 R_{12} を180k Ω ～360k Ω の範囲内で選択することを推奨します。ただし、 R_{12} と R_{11} の合計は1M Ω を越えてはいけません。出力電圧が3.3Vを超える場合は R_{12} に180K Ω より低い抵抗を使用する事をお勧めします。

DEF_1ラインはインダクタまたはSW1ラインなどのノイズ源から離して配線します。FB1ラインは出力コンデンサに直接接続してください。フィードフォワード用のコンデンサは不要です。

コンバータ1 出力電圧固定タイプの初期設定値： TPS62401, TPS62402, TPS64203

出力電圧1はDEF_1ピンにより選択されます。

DEF_1が“L”レベルの場合

TPS62401, TPS64203 = 1.575V

TPS62402 = 1.2V

DEF_1が“H”レベルの場合

TPS62401, TPS64203 = 1.1V

TPS62402 = 1.8V

コンバータ2

出力電圧可変タイプの初期値電圧の設定TPS62400：

コンバータ2の出力電圧は外付け抵抗回路で設定することができます。抵抗値の選択方法はコンバータ2もコンバータ1と同じです。33pFのフィードフォワード・コンデンサ C_{ff2} の追加が良好な負荷応答特性を実現するのに必要となります。

出力電圧は以下の式で計算することができます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{21}}{R_{22}}\right)$$

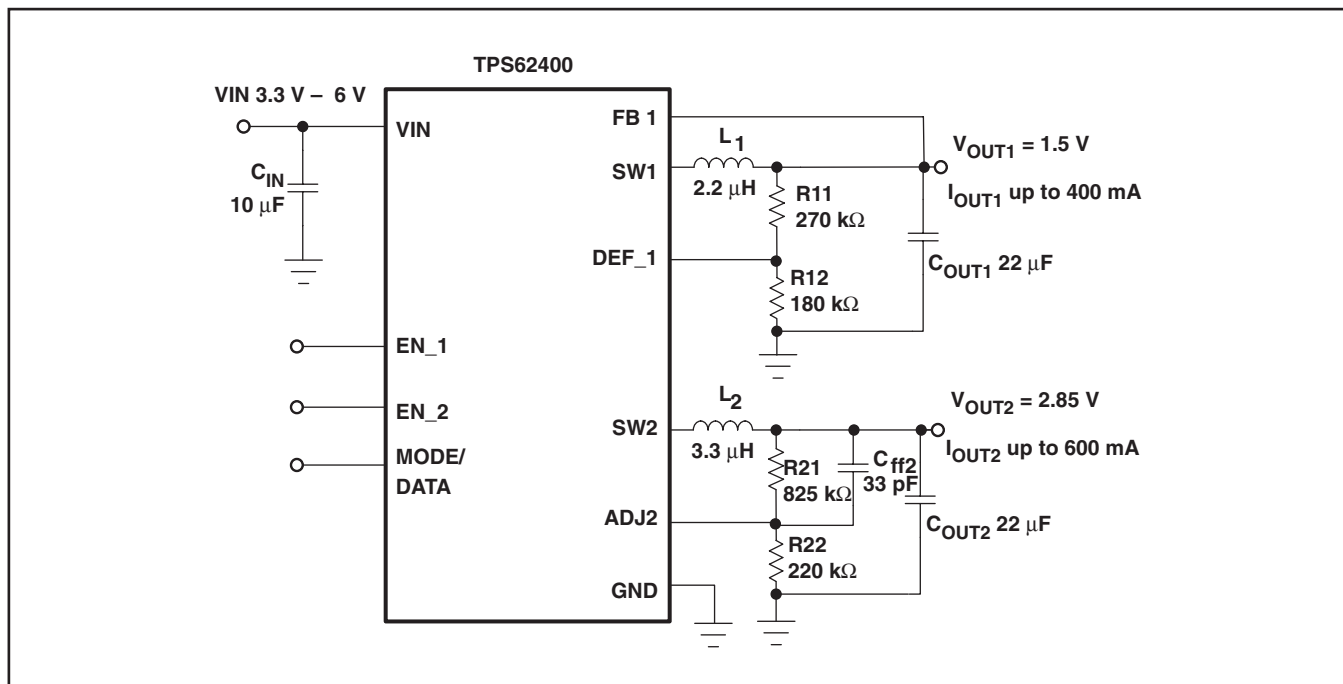
with an internal reference voltage V_{REF} typical 0.6V (5)

コンバータ2 出力電圧固定タイプの初期設定値：

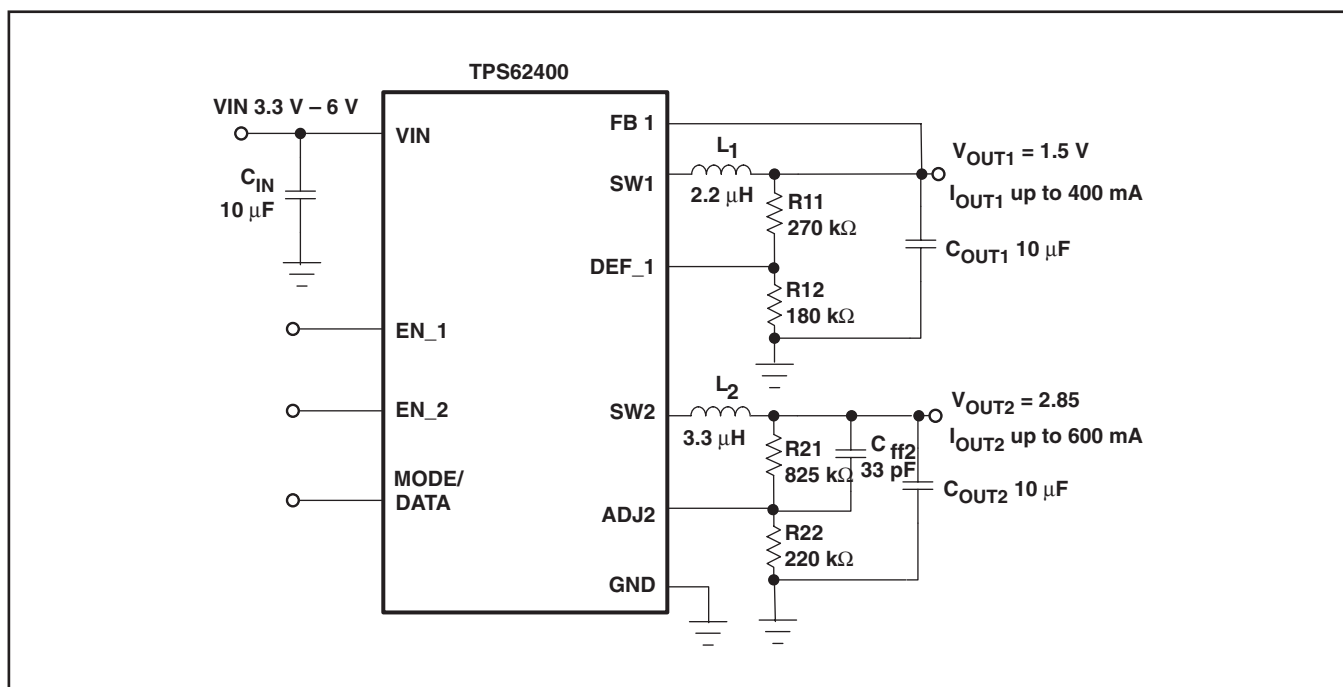
TPS62401 コンバータ2の初期設定値 = 1.8V

TPS62403 コンバータ2の初期設定値 = 2.8V

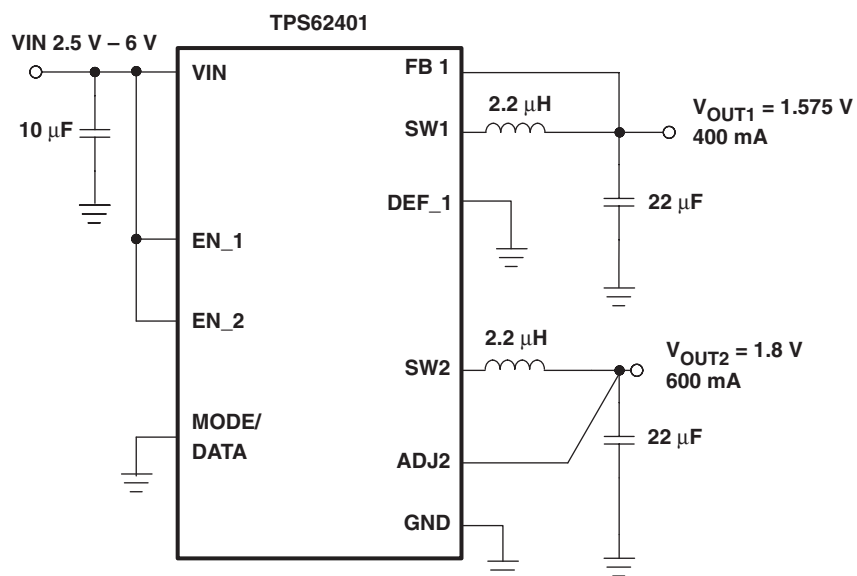
TPS62402 コンバータ2の初期設定値 = 3.3V



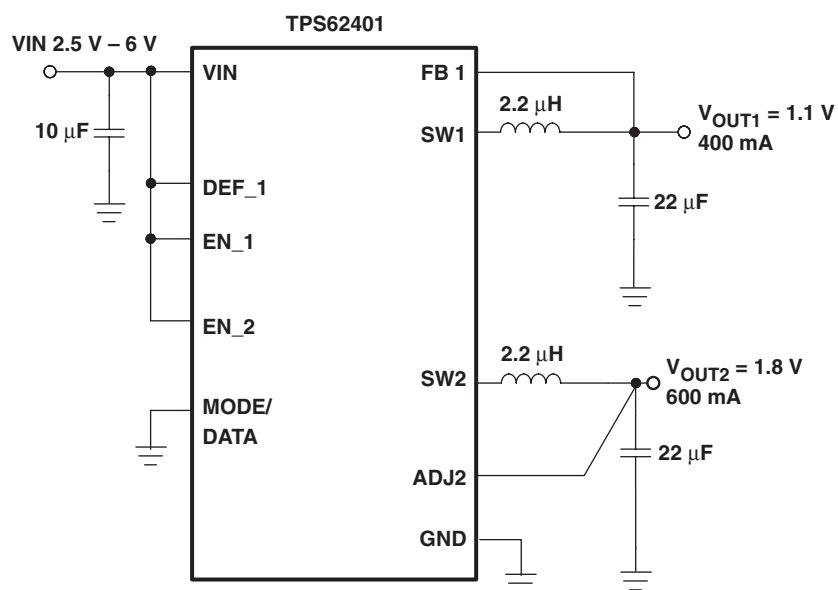
40. Typical Application Circuit 1.5V/2.85V Adjustable Outputs, low PFM Voltage Ripple Optimized



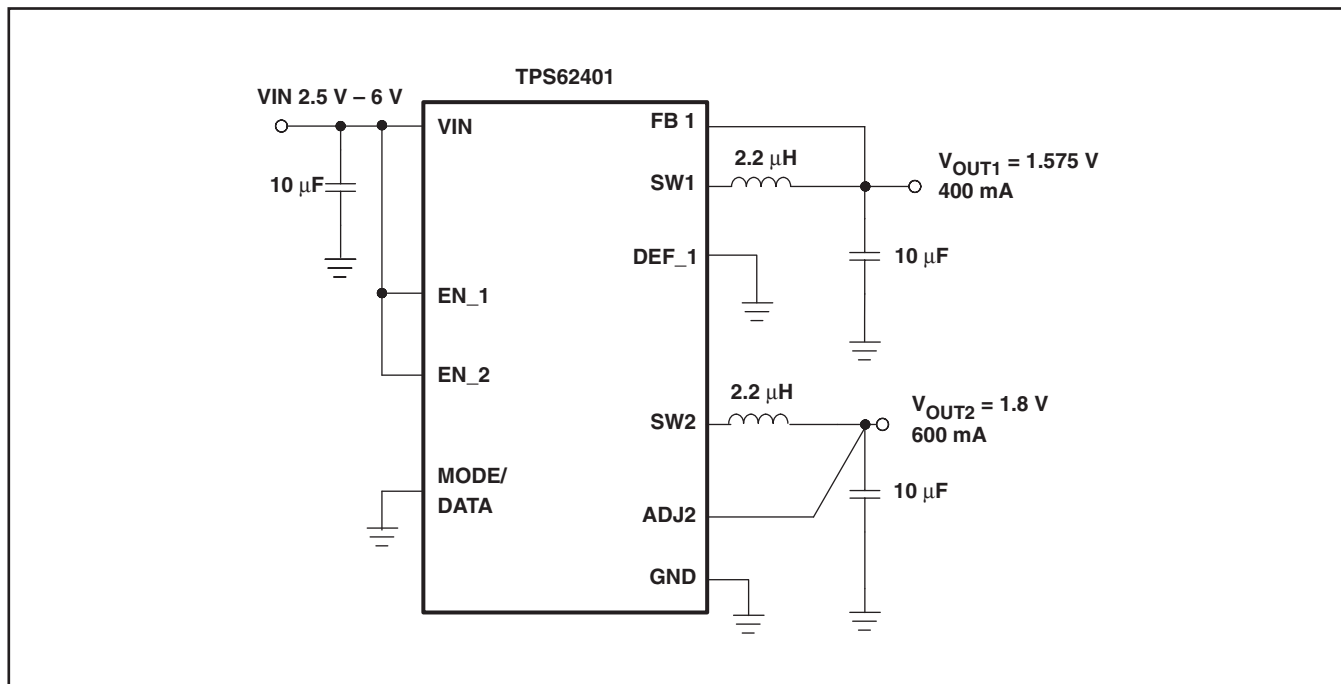
41. Typical Application Circuit 1.5V/2.85V Adjustable Outputs



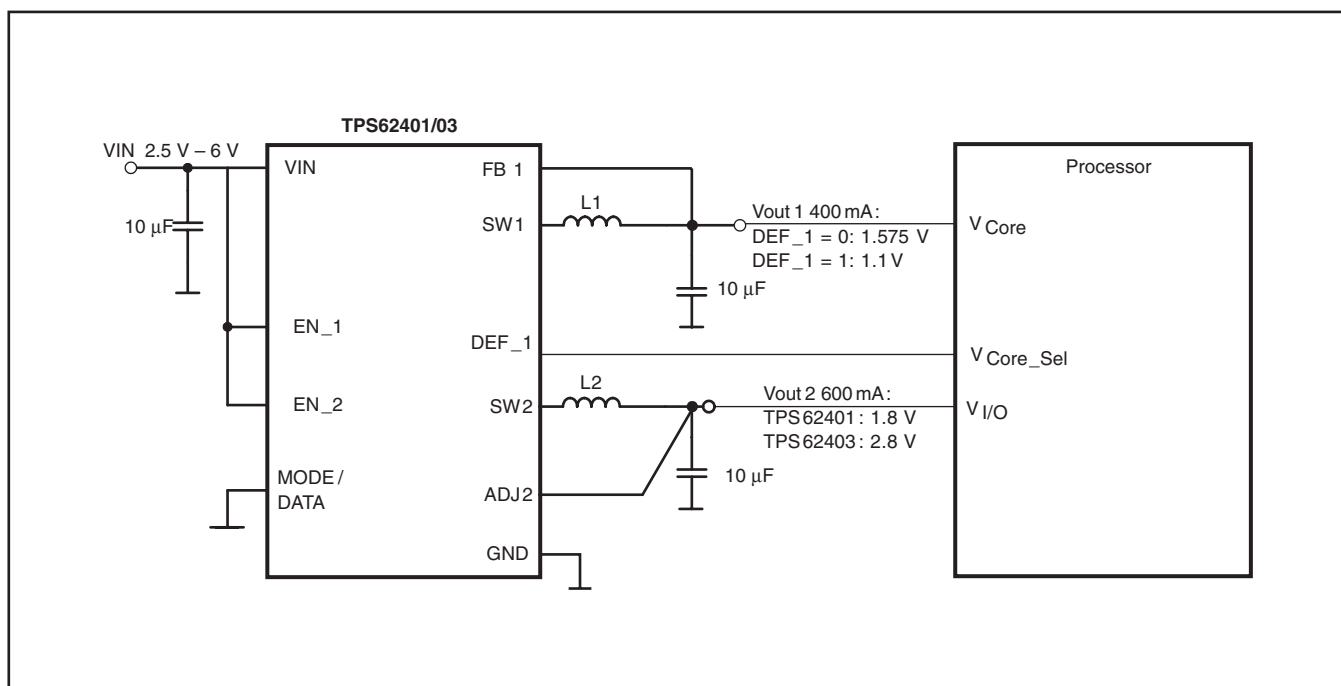
42. TPS62401 Fixed 1.575V/1.8V Outputs, low PFM Voltage Ripple Optimized



43. TPS62401 Fixed 1.1V/1.8V Outputs, low PFM Ripple Voltage Optimized



44. TPS62401 Fixed 1.575V/1.8V Outputs



45. Dynamic Voltage Scaling on Vout1 Controlled by DEF_1pin

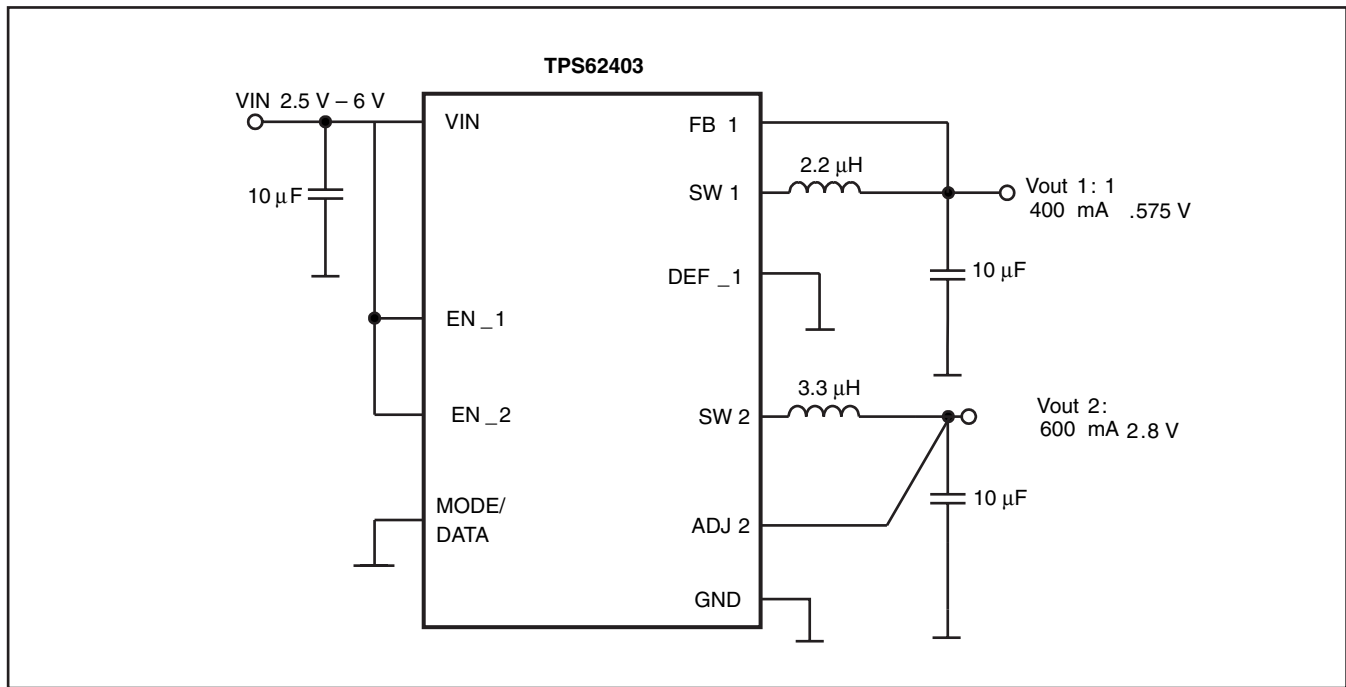


図 46. TPS62403 1.575V/2.8V Outputs

出力フィルタの設計 (インダクタと出力コンデンサ)

コンバータは1.75µHの最小インダクタンスと6µFの最小容量でも動作出来るように設計されています。一方デバイスは、2.2µH～4.7µHのインダクタと10µF～22µFの出力コンデンサでの動作に対して最適化されています。

インダクタの選択

選択するインダクタは、その直流抵抗と飽和電流の定格が明確となっていることが必要です。インダクタの直流抵抗はコンバータの効率に直接影響するため、効率を最大にするには最小の直流抵抗をもつインダクタを選択しなければなりません。

式 (6) で定負荷条件下での最大インダクタ電流が計算されます。インダクタが飽和し始める電流値は、式(7)で計算される最大インダクタ電流値よりも大きくなければなりません。重負荷過渡時に、インダクタ電流は式(7)で計算される値より上昇するため、これを推奨します。

$$\Delta I_L = V_{out} \times \frac{1 - \frac{V_{out}}{V_{in}}}{L \times f} \quad (6)$$

$$I_{Lmax} = I_{outmax} + \frac{\Delta I_L}{2} \quad (7)$$

但し、

f = スイッチング周波数 (標準2.25MHz)

L = インダクタ値

ΔI_L = peak-to-peakインダクタ・リップル電流

I_{Lmax} = 最大インダクタ電流

インダクタ電流が最大となるのは V_{in} が最大の時です。

開磁路型のインダクタは飽和しにくい特性を持っており、通常同程度の閉磁路型のインダクタに比べてより大きなインダクタ電流が流せます。

より安全な方法は、使用するコンバータの最大スイッチ電流と同じ電流定格のインダクタを選択することです。考慮しておくことは、インダクタごとにコア材が異なり、この差が効率に影響を及ぼすということです。使用可能なインダクタについて、表7と代表的アプリケーション回路を参照してください。

寸法 [mm ³]	インダクタ・タイプ	メーカー
3.2×2.6×1.0	MIPW3226	FDK
3×3×0.9	LPS3010	Coilcraft
2.8×2.6×1.0	VLF3010	TDK
2.8×2.6×1.4	VLF3014	TDK
3×3×1.4	LPS3015	Coilcraft
3.9×3.9×1.7	LPS4018	Coilcraft

表 7. インダクタ・リスト

出力コンデンサの選択

本コンバータは、高度な高速応答電圧モード制御を採用しており、重負荷過渡時にも出力電圧に大きなアンダーシュートやオーバーシュートがなく、出力コンデンサも標準値が10μF～22μFの極めて小さなセラミック・コンデンサを使用することができます。低ESRのセラミック・コンデンサは出力電圧リップルが最小となるため、これを推奨します。また、出力コンデンサにはX7RまたはX5R特性のものを使用してください。Y5VやZ5Uのような誘電体特性のコンデンサは容量が大きく変動するため、使用を避けてください。

出力コンデンサにセラミックを使用した場合は、コンデンサの定格RMSリップル電流は常にアプリケーションによる電流要求を満足していなければなりません。RMSリップル電流は以下の式で計算されます。

$$I_{\text{RMS}C_{\text{out}}} = V_{\text{out}} \times \frac{1 - \frac{V_{\text{out}}}{V_{\text{in}}}}{L \times f} \times \frac{1}{2 \times \sqrt{3}} \quad (8)$$

インダクタ方式のDCDCコンバータが定格負荷電流でPWMモードで動作している時の出力電圧リップルは、電圧スパイク(出力コンデンサのESRにより生じる)と電圧リップル(出力コンデンサを充放電することにより生じる)の合計となります。

$$\Delta V_{\text{out}} = V_{\text{out}} \times \frac{1 - \frac{V_{\text{out}}}{V_{\text{in}}}}{L \times f} \times \left(\frac{1}{8 \times C_{\text{out}} \times f} + \text{ESR} \right) \quad (9)$$

但し、出力電圧リップルが最大となるのは、入力電圧 V_{in} が最大の時です。

軽負荷の時、コンバータはパワーセーブ・モードで動作し、出力電圧リップルは出力コンデンサの値に依存します。出力電圧リップルは内部コンパレータの遅延時間と外付けのコンデンサ容量で決まります。22μFのような大きな出力コンデンサを使用すると、PFMモードでの電圧リップルが最小限に抑えられ、PFMモードでの直流出力電圧精度が高くなります。

入力コンデンサの選択

原理的に降圧型コンバータは入力がパルス状の電流となるため、低ESRの入力コンデンサが必要とされます。そうでないと、デバイスの誤動作やシステムの他の回路への干渉を引き起こす可能性のある大きな電圧変動が生じることがあります。容量としては、10μFの入力コンデンサで十分です。

レイアウトについての考察

すべてのスイッチング電源において、基板レイアウトは重要な設計ポイントとなります。デバイスを正常に機能させるには、基板レイアウトに十分注意を払う必要があります。本来の性能を得るために基板レイアウトには気を付けなければなりません。レイアウトに注意せずに設計すると、EMI問題はもちろんのこと、ライン/負荷レギュレーションが悪くなったり、安定性の問題が生じることもあります。また、低インダクタンス/低インピーダンスのグラウンド・パスを備えることも重要であるため、図47に太線で示されているように大電流パターンには太く短い配線を使用してください。

入力コンデンサは、ICの V_{in} ピンとGNDピンに出来るだけ近づけて配置しなければいけません。インダクタや出力コンデンサはSWピンGNDピンに出来るだけ近づけて配置しなければいけません。

デバイスのGNDピンは基板上のPowerPADランドに接続し、このパッドを一点接地するポイントとして考えます。グラウンド・ノイズの影響を最小限に押さえるため、2つのコンバータで共有のパワー用グラウンドとそれから分離されたシグナル用グラウンドを持っています。これらのグラウンド・ノードを全てICの底面のPowerPADで一点接地により接続します。GNDピンへのパターンは、グラウンド・ノイズを回避するためできるだけ短くしておきます。そうすることで、小信号成分も出力コンデンサの大電流も同じGNDパターンを使うことが可能となります。出力電圧の検出ライン(FB1、DEF_1、ADJ2)は出力コンデンサの直近に接続し、ノイズの多い部品や配線(例、SWライン)から離して引かなければなりません。EasyScale™インターフェイスを高い転送レートで動作させる場合、MODE/DATAの配線はADJ2ピンへの容量結合を避けるため、ADJ2ラインから離して引かなければなりません。MODE/DATAピンとADJ2ピン間にグラウンドのガードリングを設けると生じる可能性の高いノイズ結合の問題が回避されます。

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS62400DRCR	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62400DRCRG4	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62400DRCT	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62400DRCTG4	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62401DRCR	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62401DRCRG4	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62401DRCT	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62401DRCTG4	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62402DRCR	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62402DRCT	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62403DRCR	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62403DRCRG4	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62403DRCT	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS62403DRCTG4	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent>でご確認ください。

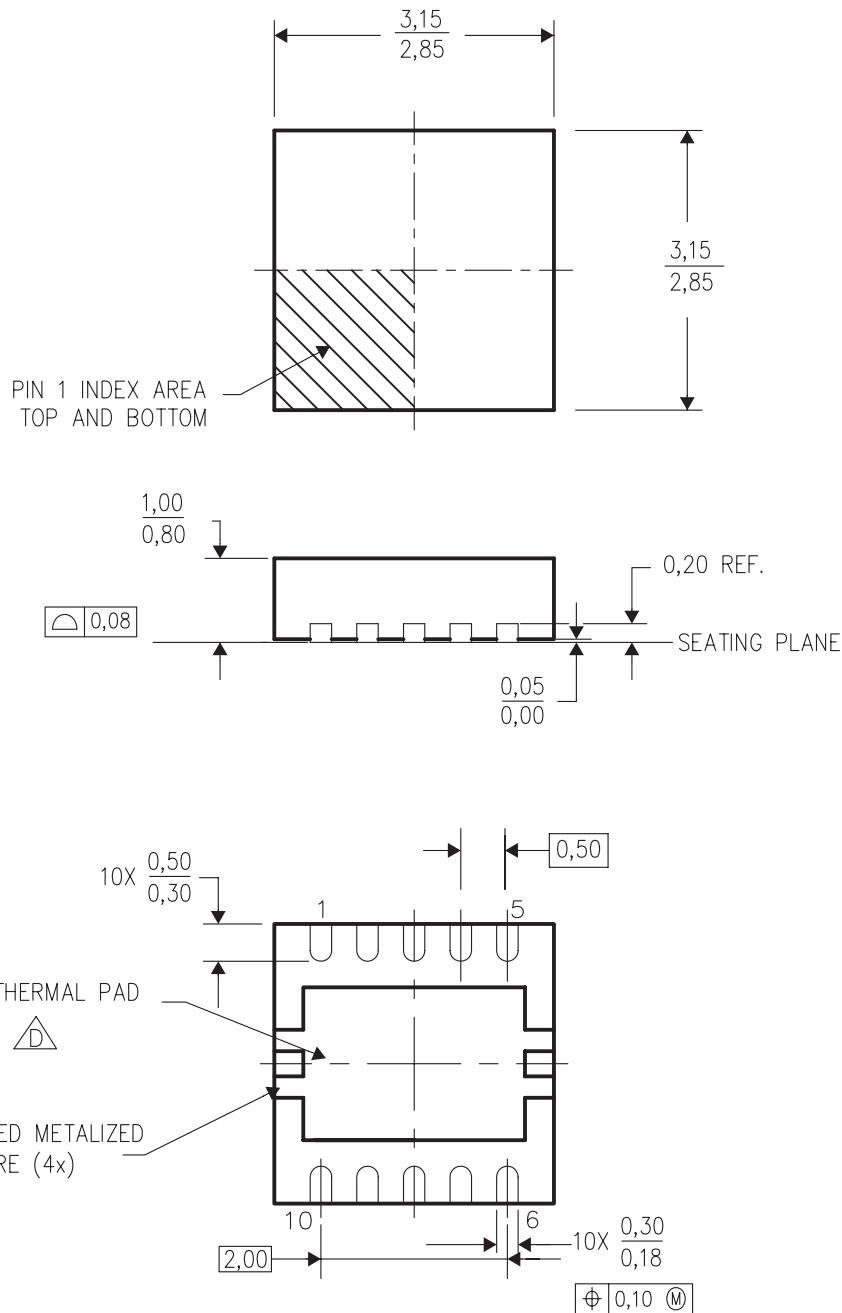
TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。



4204102/F 06/06

注： A. 全ての線寸法の単位はミリメートルです。寸法/公差はASME Y14.5M-1994によります。

B. 図は予告なく変更することがあります。

C. スモール・アウトライン、ノーリード (SON) パッケージ構成です。

D パッケージのサーマル・パッドは熱的/機械的特性のためボードにはんだ付けしなければなりません。露出しているサーマル・パッドの寸法についての詳細はデータシートを参照してください。

E メッキ機構はメーカー・オプションで、パッケージ上にないことがあります。

(SLVS681D)

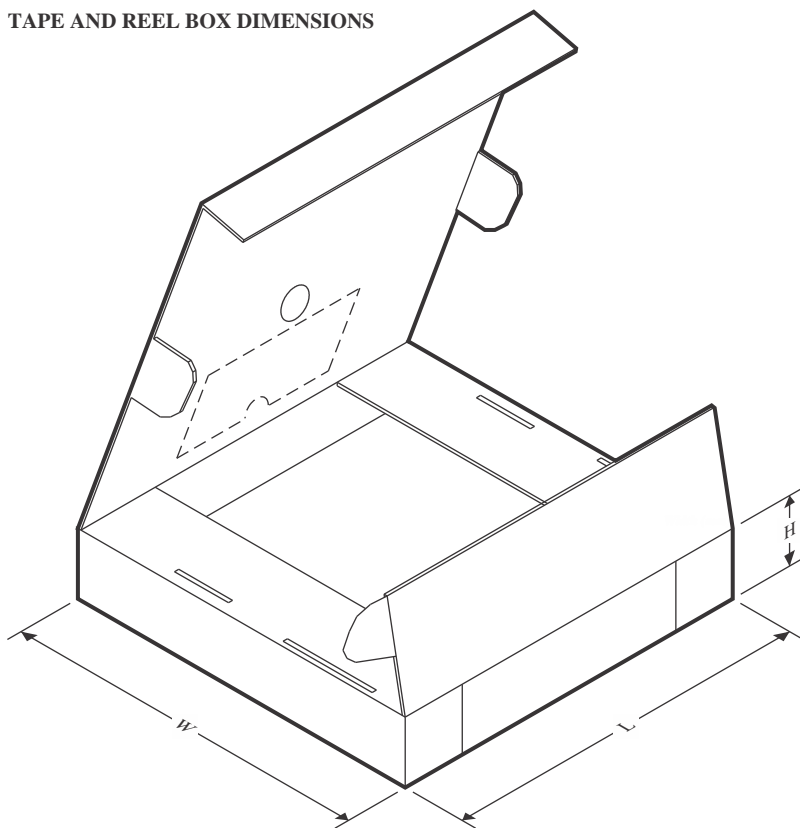
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS62400DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62400DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62400DRCT	VSON	DRC	10	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62401DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62401DRCT	VSON	DRC	10	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62402DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62402DRCRG4	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62402DRCT	VSON	DRC	10	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS62403DRCT	VSON	DRC	10	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS62400DRCR	VSON	DRC	10	3000	346.0	346.0	33.0
TPS62400DRCR	VSON	DRC	10	3000	353.0	353.0	32.0
TPS62400DRCT	VSON	DRC	10	250	210.0	185.0	35.0
TPS62401DRCR	VSON	DRC	10	3000	346.0	346.0	33.0
TPS62401DRCT	VSON	DRC	10	250	210.0	185.0	35.0
TPS62402DRCR	VSON	DRC	10	3000	346.0	346.0	33.0
TPS62402DRCRG4	VSON	DRC	10	3000	346.0	346.0	33.0
TPS62402DRCT	VSON	DRC	10	250	210.0	185.0	35.0
TPS62403DRCT	VSON	DRC	10	250	213.0	191.0	35.0

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月