

**TPS482H85-Q1** JAJSTN9 - MARCH 2025

# TPS482H85-Q1 48V、85mΩ、デュアル チャネル スマート ハイサイド スイッチ

# 1 特長

- 車載アプリケーション認定済み
- 以下の結果で AEC-Q100 認定済み:
  - デバイス温度グレード 1:動作時周囲温度範囲 -40°C~125°C
  - デバイス HBM ESD 分類レベル H3A
  - デバイス CDM ESD 分類レベル C4B
- 機能安全に対応
  - 機能安全システム設計に役立つ資料を利用可能
- 完全な診断機能を持つデュアルチャネル、85-mΩス マート ハイサイド スイッチ
- 広い動作電圧範囲:6V~58V
- 超低スタンバイ電流:チャネルあたり < 2µA
- 高精度の電流センス:±15% 未満、> 50-mA 負荷
- 外付け抵抗により電流制限レベルを選択可能、2A 負 荷で ±15%の精度
- 保護
  - 外部
  - 絶対および相対サーマル シャットダウン
  - 最適化したスルーレートによる誘導負荷の負電圧ク ランプ
  - GND 損失およびバッテリ損失保護
- 診断
  - 過電流およびグランドへの短絡の検出
  - 開放負荷およびバッテリ短絡の検出
  - 高精度電流センス
- 3.5mm x 3mm の小型フォームファクタの 12 ピン QFN パッケージ

# 2 アプリケーション

• **ADAS** モジュール

- 車載ディスプレイモジュール
- ボディコントロール モジュール

# 3 概要

TPS4H82H85-Q1 デバイスは、完全に保護されたデュア ルチャネルのスマート・ハイサイド・スイッチで、24V および 48V 車載用電源システム用に 2 つの 85mΩ NMOS パワ ー FET を内蔵しています。保護および診断機能には、高 精度の電流センス、選択可能な電流制限レベル、オフ状 態での開放負荷およびバッテリ短絡検出、サーマルシャッ トダウンが含まれます。

高精度の電流検出により、キャリブレーションを追加するこ となく、さらに優れたリアルタイム監視効果と高精度の診断 機能を得ることができます。レベルを選択できる外部の高 精度電流制限機能により、アプリケーションごとに電流制 限値を設定できます。本デバイスは、スタートアップまたは 短絡状態時に突入電流を効果的にクランプすることで、シ ステムの信頼性を大きく向上させます。TPS4H82H85-Q1 デバイスは、ワット数の低い電球、LED、リレー、ソレノイ ド、ヒーターなど、幅広い種類の抵抗性、誘導性、容量性 負荷のためのハイサイド パワー スイッチとして使用できま す。

### パッケージ情報

部品番号	パッケージ <sup>(1)</sup>	パッケージ サイ ズ <sup>(2)</sup>
TPS482H85-Q1	CHU (VQFN-HR, 12)	3.5mm × 3mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾 にある注文情報を参照してください。
- パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピ (2) ンも含まれます。



代表的なアプリケーション回路図





# 目次

1	特長	1
2	アプリケーション	1
3	概要	1
4	デバイス比較表	3
5	ピン構成および機能	4
	5.1ピン配置	4
6	仕様	6
	6.1 絶対最大定格	6
	6.2 ESD 定格	6
	6.3 推奨動作条件	6
	6.4 熱に関する情報	7
	6.5 電気的特性	7
	6.6 SNS タイミング特性	11
	6.7 スイッチング特性 24V	11
		12
7		13
	7.1 概要	13

7.2 機能ブロック図	13
7.3 機能説明	14
7.4 デバイスの機能モード	31
8 アプリケーションと実装	34
8.1 アプリケーション情報	34
8.2 代表的なアプリケーション	34
8.3 電源に関する推奨事項	
8.4 レイアウト	
9 デバイスおよびドキュメントのサポート	39
9.1ドキュメントの更新通知を受け取る方法	39
9.2 サポート・リソース	39
9.3 商標	
<b>9.4</b> 静電気放電に関する注意事項	
9.5 用語集	
10 改訂履歷	
11 メカニカル、パッケージ、および注文情報	



# 4 デバイス比較表

部品番号	独自のピン	注	クランプ構造	VBB 電圧の許容誤差
TPS482H85A-Q1 <sup>(1)</sup>	LATCH	<ul> <li>ユーザーは、LATCH ピンを使用して、熱障害後のデバイスの動作 -ラッチまたは自動再試行 - を設定することができます。</li> <li>フォルトステータスは、SNS ピンを通じて通知できます。</li> </ul>	正の VBB 電圧または負の VOUT 電圧の両方をクラン プする双方向クランプ。	最大 65V、定常状態。最大 80V の 100µs 過渡電圧
TPS482H85B-Q1	オープンドレイン FLT ピン、電 流センスアナログ出力	<ul> <li>ユーザーは、FLT ピン を通じてグローバルフォ ルトステータスを読み取 ることができます。</li> <li>サーマルフォルトの発 生後、デバイスは自動 的に再試行を行いま す。</li> </ul>	正の VBB 電圧または負の VOUT 電圧の両方をクラン プする双方向クランプ。	最大 65V、定常状態。最大 80V の 100µs 過渡電圧
TPS482H85C-Q1 <sup>(1)</sup>	LATCH	<ul> <li>ユーザーは、LATCH ピンを使用して、熱障害後のデバイスの動作-ラッチまたは自動再試行-を設定することができます。</li> <li>フォルトステータスは、SNS ピンを通じて通知できます。</li> </ul>	誘導放電のみで、負の VOUT 電圧を一方向にクラ ンプします。	最大 70V、定常状態。70V を超える過渡電圧はありま せん。

(1) 開発中製品のデバイス。詳細情報については、TI にお問い合わせください。



# 5 ピン構成および機能



# 図 5-1. CHU パッケージ 12 ピン VQFN-HR 上面図

# 5.1 ピン配置

推奨部品リストについては、アプリケーションセクションを参照してください

ピン番号	ピン名 (Ver.A /バー ジョン C)	ピン名 (Ver.B)	タイプ	概要
1	VOUT1	VOUT1	0	チャネル 1 出力
2	VOUT2	VOUT2	0	チャネル2出力
3	VBB	VBB	電源	入力電源
4	LATCH	FLT	<ul> <li>ラッチ用 I</li> <li>FLT 用 O</li> </ul>	<ol> <li>LATCH: High は、サーマル・シャットダウン後にデバイス をラッチ OFF。Low は自動再試行。内部のプルダウン。</li> <li>FLT:オープンドレインの グローバルフォルトピン</li> </ol>
5	VDD	VDD	電源	低電圧電源入力。内部レギュレータを有効化するため、フロー ティングにします。
6	SEL	SEL	I	SNS ピンのフォルトおよび電流センス出力のチャネルを選択し ます。Low はチャネル 1 を選択、High はチャネル 2 を選択。 内部のプルダウン。
7	EN2	EN2	I	チャネル2のイネーブル信号。内部のプルダウン。
8	DIAG_EN	DIAG_EN	I	High は、オン状態の電流センスと SNS ピンによるフォルト通知、OFF-状態の開放負荷検出を有効化します。Low は、診断は無効化します。内部のプルダウン。
9	EN1	EN1	I	チャネル1のイネーブル信号。内部のプルダウン。
10	SNS	SNS	0	センス比に基づいて対応するセンス値を出力。High にすること によりフォルト状態を示します。
11	GND	GND	GND	デバイスのグランド。抵抗とダイオードのグランドネットワークに 接続すると、逆バッテリ保護を行うことができます。

4 資料に関するフィードバック(ご意見やお問い合わせ)を送信



推奨部品リストについては、アプリケーションセクションを参照してください

ピン番号	ピン名 (Ver.A /バー ジョン C)	ピン名 (Ver.B)	タイプ	概要
12	ILIM	ILIM	0	調整可能な電流制限。電流制限レベルは、ILIM ピンとIC GND ピンの間に抵抗を接続して選択します。2 つのレベルを 追加する場合は、このピンをフローティングにするか、または IC の GND に短絡します。



# 6 仕様

# 6.1 絶対最大定格

自由気流での動作温度範囲内(特に記述のない限り)(1)

		最小値	最大值	単位
最大連続電源電圧、VBB(バージョンA、B)	最大連続電源電圧 VBB		65	V
VBB 過渡パルス、過電圧電圧(バージョンA、B)	最大持続時間 100µs		80	V
最大連続電源電圧、VBB(バージョンC)	最大連続電源電圧 VBB		70	V
最大連続電源電圧 V <sub>DD</sub>			7	V
イネーブル・ピン電流、I <sub>ENx</sub>	イネーブル・ピン電流、I <sub>EN</sub>	-1	20	mA
イネーブル・ピン電圧、V <sub>ENx</sub>	· ·	-1	7	V
診断イネーブル・ピンの電流、IDIA_EN		-1	20	mA
診断イネーブル・ピン電圧、V <sub>DIA_EN</sub>		-1	7	V
Ver A LATCH ピン電圧、V <sub>LATCH</sub>	LATCH ピン電圧 V <sub>LATCH</sub>	-1	7	V
LATCH ピン電流、I <sub>LATCH</sub>	LATCH ピン電流、I <sub>LATCH</sub>	-1	20	mA
SEL ピン電圧、V <sub>SEL</sub>	SEL ピン電圧、V <sub>SEL</sub>	-1	7	V
SEL ピンの電流、I <sub>SEL</sub>	SEL ピンの電流、I <sub>SEL</sub>	-1	20	mA
センス・ピン電流 I <sub>SNS</sub>		-100	10	mA
センス・ピン電圧、V <sub>SNS</sub>		-1	5.5	V
FLT ピンの電流、I <sub>FLT</sub>			10	mA
FLT ピン電圧、V <sub>FLT</sub>		-0.3	70	V
逆グランド電流、I <sub>GND</sub>	V <sub>BB</sub> < 0 V、最大 2ms の負電源過渡		-50	mA
保管温度、T <sub>stg</sub>		-65	150	°C

(1)「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

# 6.2 ESD 定格

				値	単位
V <sub>(ESD)</sub> 静電放電 <sup>(1)</sup>		人体モデル (HBM)、AEC Q100-002、分類レベル 2 準 <sup>1</sup> 加 (2)	<b>VBB</b> と <b>VOUT</b> を除くすべてのピ ン	±2000	
		VBB および VOUT	±4000	V	
		荷電デバイス モデル (CDM)、AEC Q100-011 分類レベ ル C5 準拠	すべてのピン	±750	

(1) すべての ESD 衝撃は、GND に接続されたピンの基準電圧によるものです

(2) AEC-Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

## 6.3 推奨動作条件

自由気流での動作温度範囲内(特に記述のない限り)(1)

			最小値	最大値	単位
V <sub>VDD_NOM</sub>	公称電源電圧	公称電源電圧	4.5	5.5	V
V <sub>VBB_NOM</sub>	OM 公称電源電圧		6	58	V
V <sub>VBB_SC</sub>	BB_SC 電源電圧への短絡対応能力			58	V
V <sub>ENx</sub>	イネーブル電圧		-1	5.5	V
V <sub>DIA_EN</sub>	診断イネーブル電圧		-1	5.5	V



自由気流での動作温度範囲内(特に記述のない限り)(1)

		最小値	最大値	単位
V <sub>SEL</sub>	電圧の選択	-1	5.5	V
V <sub>SNS</sub>	センス電圧	-1	5.5	V
T <sub>A</sub>	自由空気での動作温度	-40	125	°C

(1) すべての動作電圧条件は、デバイスの GND を基準として測定されています。

# 6.4 熱に関する情報

	<b>熱評価基準</b> <sup>(1) (2)</sup>	TPS482Hxx-Q1 HotRod QFN	単位
R <sub>θJA</sub>	接合部から周囲への熱抵抗	72.8	°C/W
R <sub>0JC(top)</sub>	接合部からケース(上面)への熱抵抗	39.2	°C/W
R <sub>θJB</sub>	接合部から基板への熱抵抗	19.3	°C/W
ΨJT	接合部から上面への特性パラメータ	5.2	°C/W
Ψ <sub>JB</sub>	接合部から基板への特性パラメータ	19.2	°C/W
R <sub>0JC(bot)</sub>	接合部からケース(底面)への熱抵抗	16.8	°C/W

(1) 従来および最新の熱評価基準の詳細については、SPRA953のアプリケーションレポートを参照してください。

(2) 熱パラメータは、JESD51-5 および JESD51-7 に準拠した 4 層 PCB に基づいています。

### 6.5 電気的特性

VBB = 8V ~ 58V、TA = -40°C ~ 150°C (特に注記のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
入力電圧お。	よび電流						
V <sub>Clamp</sub>	VDS クランプ電圧	VBB = 8V、Ids = 1A	T <sub>J</sub> = -40°C~150°C			68	V
V <sub>Clamp</sub>	VDS クランプ電圧	VBB = 48V、Ids = 1A	T <sub>J</sub> = -40°C~150°C	58		75	V
V <sub>UVLOR</sub>	V <sub>BB</sub> 低電圧誤動作防止機 能の立ち上がり (FLT また は SNS ピンには表示され ない)	デバイマの CND ピック: 明1			6.3	6.6	V
V <sub>UVLOF</sub>	V <sub>BB</sub> 低電圧誤動作防止機 能の立ち下がり (FLT また は SNS ピンには表示され ない)					5.9	V
	スタンバイ電流(両方の MOSFET チャネルを含む	V <sub>BB</sub> ≤ 54V、V <sub>EN</sub> = V <sub>DIA_EN</sub> = 0 V、V <sub>OUT</sub> = 0	T <sub>J</sub> = 25°C			2	μA
I <sub>SLEEP</sub>			T <sub>J</sub> = 85°C			4	μA
	デバイスの合計リーク電流)	V	T <sub>J</sub> = 125°C			10	μA
	  チャネルあたりの出力  ーク	V <sub>BB</sub> ≤ 54V, V <sub>EN</sub> =	T <sub>J</sub> = 25°C		0.01	0.3	μA
Y)	 電流	$V_{\text{DIA}_{\text{EN}}} = 0 V_{\setminus} V_{\text{OUT}} = 0$ V	T <sub>J</sub> = 85°C			0.8	μA
I <sub>DIA</sub>	診断モードでの消費電流、 チャネルはオフ	ISNS = 0 mA, VDD フロー VEN = 0V、VDIA_EN =5V	ISNS = 0 mA, VDD フローティング VEN = 0V、VDIA_EN =5V、VOUT = 0V		1.2	1.5	mA
I <sub>DIA</sub>	診断モードでの消費電流、 チャネルはオフ	I <sub>SNS</sub> = 0mA、VDD = 5V V <sub>EN</sub> = 0V、V <sub>DIA_EN</sub> = 5V、 <sub>V OUT</sub> = 0V			0.5	0.8	mA
I Q_1CH,DIAG	静止電流 <b>1</b> チャネルは外 部 VDD で有効	ISNS = 0 mA、VOUT フロ ーティング、VDD = 5V、VEN1 = 5V、 VDIA_EN = 5V	ISNS = 0 mA、VOUT フロ ーティング、VDD = 5V、VEN1 = 5V、 VDIA_EN = 5V		1.4	1.6	mA



	パラメータ		· 条件	最小値	標準値	最大値	単位
		ISNS = 0mA、VOUTフロ	ISNS = 0mA、VOUTフロ				
	静止電流 1 チャネル、内	ーティング、VDD フローテ	ーティング、VDD フローテ		1.4	1.6	mA
	部 VDD で有効	イング、VEN1 = 5V、 VDIA_EN = 5V	イング、VEN1 = 5V、 VDIA_EN = 5V			-	
I <sub>Q,DIAG</sub>	静止電流は両方のチャネ ルで有効、診断は無効	V <sub>EN</sub> = V <sub>DIA_EN</sub> = 5V、 I <sub>OUT</sub> = 0A VDD = 5V	V <sub>EN</sub> = V <sub>DIA_EN</sub> = 5V、 I <sub>OUT</sub> = 0A VDD = 5V		0.8	1	mA
I <sub>Q,DIAG</sub>	静止電流は両方のチャネ ルで有効、診断は無効	V <sub>EN=</sub> = V <sub>DIA_EN</sub> = 5V、 I <sub>OUT</sub> = 0A VDD 未接続	V <sub>EN=</sub> = V <sub>DIA_EN</sub> = 5V、 I <sub>OUT</sub> = 0A VDD 未接続		1.7	2	mA
I <sub>IQ, VDD</sub>	両方のチャネル有効、診断 無効のときの VDD 静止電 流	V <sub>EN</sub> = V <sub>DIA_EN</sub> = 5V, I <sub>OUT</sub>	r = 0A VDD = 5V		未定		mA
Ron の特性							
R <sub>ON</sub>	チャネルあたりのオン抵抗	8 V ≤ V <sub>BB</sub> ≤ 54V ∖ I <sub>OUT</sub> = 1A	T <sub>J</sub> = 25°C		76		mΩ
R <sub>ON</sub>	チャネルあたりのオン抵抗	8 V ≤ V <sub>BB</sub> ≤ 54V ∖ I <sub>OUT</sub> = 1A	T <sub>J</sub> = 150°C			165	mΩ
R <sub>ON_par</sub>	2 チャネル並列オン抵抗	8 V ≤ V <sub>BB</sub> ≤ 54V ∖ I <sub>OUT</sub> = 1A	T <sub>J</sub> = 25°C		38		mΩ
R <sub>ON_par</sub>	2 チャネル並列オン抵抗	8 V ≤ V <sub>BB</sub> ≤ 54V ∖ I <sub>OUT</sub> = 1A	T <sub>J</sub> = 150°C			82	mΩ
R <sub>ON</sub>	逆極性オン抵抗	-28V ≤ V <sub>BB</sub> ≤ -8V、 I <sub>OUT</sub> = 1A、EN2 = 0V	T <sub>J</sub> = 25°C	85			mΩ
R <sub>ON</sub>	逆極性オン抵抗	-28V ≤ V <sub>BB</sub> ≤ -8V、 I <sub>OUT</sub> = 1A、EN2 = 0V	T <sub>J</sub> = 150°C	·		174	mΩ
ΔR <sub>ON</sub>	複数チャネル間のデルタオ ン抵抗	8 V ≤ V <sub>BB</sub> ≤ 28V、I <sub>OUT</sub> = 1A	$T_J$ = -40°C $\sim$ 150°C			5	%
IL <sub>NOM</sub>	チャネルごとの連続負荷電 流	2 つのチャネルが有効、 T <sub>AMB</sub> = 85°C	2 つのチャネルが有効、 T <sub>AMB</sub> = 85°C	·	2.2		А
IL <sub>NOM</sub>	チャネルごとの連続負荷電 流	1つのチャネルが有効、TAN	<sub>ИВ</sub> = 85°С		3.2		А
電流センス株	性	1					
K <sub>SNS</sub>	電流センス比 I <sub>OUT</sub> / I <sub>SNS</sub>	I <sub>OUT</sub> = 1A			2000		
I <sub>SNS_SAT</sub>	飽和センス電流 (電流クラ ンプ設定)			4	4.5		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 4A		2		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 2A		1		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 1A		0.5		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 500mA		0.25		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 200mA		0.1		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 100mA		0.05		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 50mA		0.025		mA
I <sub>SNSI</sub>	電流センスしきい値	$V_{EN} = V_{DIA_{EN}} = 5V$	I <sub>OUT</sub> = 10mA		0.005		mA
SNS 特性							
V <sub>SNSFH</sub>	V <sub>SNS</sub> フォルト High-レベル	V <sub>DIA_EN</sub> = 5V	V <sub>DIA_EN</sub> = 5V	4.5	5.0	5.77	V
V <sub>SNSFH</sub>	V <sub>SNS</sub> フォルトhigh-レベル	V <sub>DIA_EN</sub> = 3.3 V、V <sub>DIA_EN</sub> > V <sub>IH,DIAG_EN</sub>	V <sub>DIA_EN</sub> = 3.3 V、V <sub>DIA_EN</sub> > V <sub>IH,DIAG_EN</sub>	3.0	3.3	3.82	V
I <sub>SNSFH_max</sub>	I <sub>SNS</sub> フォルト high-レベル	$V_{DIA\_EN} > V_{IH,DIAG\_EN}$		4.5		4.8	mA

#### V<sub>BB</sub> = 8V ~ 58V、T<sub>A</sub> = -40°C ~ 150°C (特に注記のない限り)



# $V_{BB}$ = 8V $\sim$ 58V、 $T_{A}$ = -40°C $\sim$ 150°C (特に注記のない限り)

パラメータ		テスト条件		最小值	標準値	最大値	単位
1	]]/ 無 各 共 電 法 时主	)/ = 5)/ II = 0m A	T <sub>A</sub> = 25°C			5	μA
SNSleak	ISNS リーク 悪貝何 電流時	$v_{DIA_{EN}} = 5v_{VIL} = 0mA$	T <sub>A</sub> = 125°C			5	μA
V <sub>BB_ISNS</sub>	フル電流センスとフォルト機 能に必要な VBB ヘッドル ーム	V <sub>DIAG_EN</sub> = 3.3V		6			V
V <sub>BB_ISNS</sub>	フル電流センスとフォルト機 能に必要な V <sub>BB</sub> ヘッドル ーム	V <sub>DIAG_EN</sub> = 5V		6.5			V
電流制限特		-		T			
R ILIM,SHORT	RLIM 短絡検出範囲					1	kΩ
R ILIM, OPEN	RLIM 開放検出範囲			70			kΩ
			R I <sub>LIM</sub> = オープン	8.8	10	10.5	А
			R <sub>ILIM</sub> = ショート	8.1	9	9.7	А
			R <sub>ILIM</sub> = 2.74kΩ	7.3	8	8.6	А
		│ 有効時、短絡 <b>R</b> 」 <	$R_{ILIM} = 6.65 k\Omega$	6.4	7	7.5	А
	CHx I <sub>CL</sub> 電流制限レギュレ	200mΩ のレギュレート電	R <sub>ILIM</sub> = 11.5kΩ	5.4	6	6.5	А
	ーションレベル	流。 T」 = −40℃ ~ 150℃	R <sub>ILIM</sub> = 18.7kΩ	4.6	5	5.4	Α
			R <sub>ILIM</sub> = 26.1kΩ	3.7	4	4.4	Α
			R <sub>ILIM</sub> = 34.48kΩ	2.8	3	3.3	А
			R <sub>ILIM</sub> = 45.3kΩ	1.8	2	2.2	Α
			$R_{ILIM} = 59k\Omega$	0.8	1	1.1	Α
I <sub>CLx_LINPK</sub>	電流制限過負荷状態前の CHx I <sub>CL</sub> 電流制限しきい 値。 レギュレート電流セン スレベルとの比。	di/dt = 0.01A/ms.T <sub>J</sub> = − 40°C~150°C	すべての R ILIM		1	I.25 × I <sub>CL</sub>	
I <sub>ENPS</sub>	永久短絡を有効化するピ ーク電流。レギュレート電流 センスレベルとの比。	Z <sub>L</sub> = 100mΩ + 1.4μH <sub>°</sub> T <sub>J</sub> = -40°C~150°C	I <sub>ILIM</sub> < 3A			1.8 × I <sub>CL</sub>	
I <sub>ENPS</sub>	永久短絡を有効化するピ ーク電流。レギュレート電流 センスレベルとの比。	Z <sub>L</sub> = 100mΩ + 1.4μH <sub>°</sub> T <sub>J</sub> = -40°C~150°C	I <sub>ILIM</sub> >= 3A			1.5 × I <sub>CL</sub>	
I <sub>OVCR</sub>	スイッチが有効な 時に短絡が発生し た場合の OVCR ピーク電流 しきい値	Z <sub>L</sub> = 100mΩ + 1.4μH <sub>°</sub> T <sub>J</sub> = –40°C~150°C	すべての R <sub>ILIM</sub>			40	A
フォルト特性							
V <sub>OL</sub>	開放負荷検出電圧(VDS 電圧)	V <sub>EN</sub> = V, V <sub>DIA_EN</sub> = 5V, V	′DS 測定電圧	1.7	2.0	2.3	V
V <sub>OL_HYS</sub>	開放負荷検出電圧(VDS 電圧)コンパレータのヒステ リシス	$V_{\text{EN}} = 0V, V_{\text{DIA}_{\text{EN}}} = 5V$ $V_{\text{EN}} = 0V, V_{\text{DIA}_{\text{EN}}} = 5V$			360		mV
R <sub>VOL</sub>	チャネルごとの開放負荷検 出内部プルアップ抵抗	V <sub>EN</sub> = 0V, V <sub>DIA_EN</sub> = 5V		260	315	360	kΩ
t <sub>OL_OFF</sub>	EN 立ち下がりからの開放 負荷表示時間	$ \begin{array}{l} V_{EN} = 5V \sim 0 \; V_{V} V_{DIA\_EN} \\ I_{OUT} = 0mA_{V} V_{OUT} \hspace{-1mm} = \hspace{-1mm} V_{BB} \hspace{-1mm} \text{-} \end{array} $	l = 5V V <sub>OL</sub>		350		μs
t <sub>OL_OFF1</sub>	開放負荷デグリッチ時間	V <sub>EN</sub> = 0V、V <sub>DIA_EN</sub> = 5V、 t <sub>OL</sub> よりも長い持続時間。開	. V <sub>BB</sub> – V <sub>OUT</sub> < V <sub>OL</sub> のとき、 放負荷検出。			1.6	ms
t <sub>OL_OFF2</sub>	DIA_EN の立ち上がりからの開放負荷表示時間	$V_{EN} = 0V, V_{DIA\_EN} = 0V \sim I_{OUT} = 0mA, V_{OUT} = V_{BB}$ -	$V_{\text{EN}} = 0V, V_{\text{DIA}_{\text{EN}}} = 0V \sim 5V$ $_{\text{OUT}} = 0\text{mA}, V_{\text{OUT}} = V_{\text{BB}} - V_{\text{OL}}$			1.6	ms

Copyright © 2025 Texas Instruments Incorporated

資料に関するフィードバック(ご意見やお問い合わせ)を送信 9

TPS482H85-Q1	
JAJSTN9 - MARCH 202	25



# $V_{BB}$ = 8V $\sim$ 58V, $T_A$ = -40°C $\sim$ 150°C (特に注記のない限り)

パラメータ			テスト条件	最小值	標準値	最大值	単位
T <sub>ABS</sub>	サーマル シャットダウン				169		°C
T <sub>REL</sub>	相対サーマルシャットダウ ン				60		°C
t <sub>HYS_ABS</sub>	サーマル シャットダウン ヒ ステリシス				20		°C
t <sub>FAULT_FLT</sub>	フォルト表示-時間、Ver B	V <sub>DIA_EN</sub> = 5V フォルトと FLT アサー	ト間の時間			60	μs
t <sub>FAULT_SNS</sub>	SNS ピンによるフォルト通 知時間	V <sub>DIA_EN</sub> = 5V V FAULT と I <sub>SNS</sub> 間の	時間 (V <sub>SNSFH)</sub>			60	μs
t <sub>RETRY</sub>	再試行時間	フォルト・シャットダウン シャットダウン)までのF	からスイッチ再有効化(サーマル 時間。	1	2	3	ms
EN ピンの特	性	1					
V <sub>IL, ENx</sub>	低レベルの入力電圧	IC GND に対する相対	讨值			0.8	V
V <sub>IH, ENx</sub>	高レベルの入力電圧。	IC GND に対する相対	讨值	1.8			V
V <sub>IHYS,ENx</sub>	入力電圧ヒステリシス				280		mV
R <sub>ENx</sub>	内部プルダウン抵抗。	V <sub>EN</sub> = 0.8 V		700	1000	1400	kΩ
I <sub>IL,ENx</sub>	低レベルの入力電流	V <sub>EN</sub> = 0.8 V				4	μA
I <sub>IH,ENx</sub>	高レベルの入力電流	V <sub>EN</sub> = 5 V				20	μA
DIA_EN ピン	の特性						
V IL, DIA_EN	低レベルの入力電圧					0.8	V
V <sub>IH, DIA_EN</sub>	高レベルの入力電圧。			1.5			V
V <sub>IHYS,DIA_E</sub>	入力電圧ヒステリシス				280		mV
R <sub>DIA_EN</sub>	内部プルダウン抵抗。	$V_{DIA_{EN}} = 0.8V$		600	1000	1300	kΩ
I <sub>IL_DIA_EN</sub>	低レベルの入力電流	V <sub>DIA_EN</sub> = -1V		-10		0	μA
I IL, DIA_EN	低レベルの入力電流	$V_{DIA_{EN}} = 0.8V$				4	μA
I <sub>IH,DIA_EN</sub>	高レベルの入力電流	V <sub>DIA_EN</sub> = 5V				20	μA
SEL ピンの特							
V <sub>IL,SEL</sub>	低レベルの入力電圧					0.8	V
V <sub>IH,SEL</sub>	高レベルの入力電圧。			1.5			V
V <sub>IHYS,SEL</sub>	入力電圧ヒステリシス			150	280	400	mV
R <sub>SEL</sub>	内部プルダウン抵抗。	V <sub>SEL</sub> = 0.8V	$V_{DIA_{EN}} = 0.8V$	700	1000	1300	kΩ
I <sub>IL,SEL</sub>	低レベルの入力電流	V <sub>SEL</sub> = 0.8V	$V_{DIA_{EN}} = 0.8V$			1.1	μA
I <sub>IH,SEL</sub>	高レベルの入力電流	V <sub>SEL</sub> = 5V	$V_{DIA_{EN}} = 5V$			7	μA
ラッチピンの	特性		I				
V <sub>IH,LATCH</sub>	高レベルの入力電圧。			1.5			V
VIL, LATCH	低レベルの入力電圧					0.8	V
I IL,LATCH	低レベルの入力電流	V <sub>LATCH</sub> = 0.8V	$V_{DIA\_EN} = 0.8V$			1.8	μA
I IH,LATCH	高レベルの入力電流	V <sub>LATCH</sub> = 5V	V <sub>DIA_EN</sub> = 5V			10	μA
V <sub>IHYS,LATCH</sub>	入力電圧ヒステリシス			150	280	400	mV
R <sub>LATCH</sub>	内部プルダウン抵抗。	V <sub>LATCH</sub> = 0.8V	$V_{DIA_{EN}} = 0.8V$	400	500	600	kΩ



# 6.6 SNS タイミング特性

 $V_{BB}$  = 6V  $\sim$  18V,  $T_J$  = –40°C  $\sim$  +150°C (特に注記のない限り)

	パラメータ	テスト条件	最小值	標準値	最大値	単位
SNS タイミン	ング-電流センス					
t	$V_{\text{DIA}_{\text{EN}}}$ $\mathcal{O}$ DIA_EN	$\label{eq:VENx} \begin{split} V_{\text{ENx}} &= 5 \text{V},  \text{V}_{\text{DIA}\_\text{EN}} = 0 \text{V} \sim 5 \text{V} \\ \text{R}_{\text{SNS}} &= 1 \text{k} \Omega,  \text{I}_{\text{L}} = 0.32 \text{A} \end{split}$	$_{\text{ENx}}$ = 5V, V <sub>DIA_EN</sub> = 0V $\sim$ 5V <sub>SNS</sub> = 1kΩ, I <sub>L</sub> = 0.32A			
'SNSION1	定した ISNS までのセトリングタイム	V $_{\text{EN}}$ = 5V, V_{DIA_EN} = 0V $\sim$ 5V R_{SNS} = 1k $\Omega$ , IL = 16mA		6	μs	
t <sub>SNSION2</sub>	V <sub>DIA_EN</sub> V <sub>EN</sub> の DIA_EN 50%に対する立ち上がりエッジから 90%の安 定した ISNS までのセトリングタイム	V $_{\rm EN}$ = V $_{\rm DIA\_EN}$ = 0V $\sim$ 5V VBB = 48V $\rm R_{SNS}$ = 1k\Omega, I_L = 0.32A			160	μs
t <sub>SNSION3</sub>	DIA_EN HI による EN の立ち上がりエッジの セトリングタイム、V <sub>DIA_EN</sub> V <sub>EN</sub> の 50% ~ 90%の安定した ISNS	$ \begin{array}{l} V_{EN} = 0V \sim 5V, V_{DIA\_EN} = 5V \; VBB = \\ 48V \\ R_{SNS} = 1k\Omega, \; I_L = 0.32A \end{array} $			160	μs
t <sub>SNSIOFF</sub>	DIA_EN の立ち下がりエッジのセトリングタイ ム、V <sub>DIA_EN</sub> の 50% ~5 %の安定した ISNS	$ \begin{aligned} &V_{EN} = 5V,  V_{DIA\_EN} = 5V \sim 0V  VBB = \\ &48V \\ &R_{SNS} = 1k\Omega,  I_L = 0.32A \end{aligned} $			6	μs
t <sub>SETTLEH</sub>	負荷ステップの立ち上がりエッジのセトリングタ イム	$V_{EN} = 5V, V_{DIA_EN} = 5V$ $R_{SNS} = 1k\Omega, I_L = 16mA$			3	μs
t <sub>SETTLEL</sub>	負荷ステップの立ち下がりエッジのセトリングタ イム	V $_{\text{EN}}$ = 5V, V_{DIA\_EN} = 5V $R_{\text{SNS}}$ = 1k $\Omega$ , IL = 0.32A $\sim$ 16mA			4	μs
t <sub>MUX</sub>	CHx から CHy へのスイッチングのセトリングタ イム	V $_{\rm EN}$ = 5V, V $_{\rm DIA\_EN}$ = 5V R $_{\rm SNS}$ = 1k $\Omega$ , SEL = 0V $\sim$ 5V CH1 = 0.48A, CH2 = 3.2A			14	μs
t <sub>MUX</sub>	CHx から CHy へのスイッチングのセトリングタ イム	$\label{eq:VEN1} \begin{split} &V_{EN1} = 5V, \ V_{EN2} = 0V, \ V_{DIA\_EN} = 5V \\ &R_{SNS} = 1k\Omega, \ SEL = 0V \sim 5V \\ &CH1 = 0.48A, CH2 = V_{SNSFH} \end{split}$			10	μs

# 6.7 スイッチング特性 \_24V

V<sub>(BB)</sub> = 48V~40V、T<sub>J</sub> = -40℃~+150℃(特に注記のない限り)

パラメータ		テスト条件	最小值	標準値 最大値	単位
t <sub>DR</sub>	チャネルターンオン遅延時間 (スタンバ イから)	$V_{BB}$ = 48V, $R_L$ = 20 $\Omega$ EN ${\cal O}$ 50% $\sim$ VOUT ${\cal O}$ 20%		100	μs
t <sub>DR</sub>	チャネルターンオン遅延時間 (アクティ ブから)	EN $\mathcal{O}$ V <sub>BB</sub> =24V, R <sub>L</sub> = 20 $\Omega$ 50% $\sim$ VOUT $\mathcal{O}$ 20%		50	μs
t <sub>DF</sub>	チャネルターンオフ遅延時間	EN ${\cal O}$ V $_{BB}$ =24V, RL = 20 $\Omega$ 50% $\sim$ VOUT ${\cal O}$ 80%		50	μs
SR <sub>R</sub>	VOUT の立ち上がりスルーレート	$V_{BB}$ =24V, $V_{OUT}$ /) 20% $\sim$ 80%, $R_L$ = 20Ω	0.26	0.52	V/µs
SR <sub>F</sub>	VOUT の立ち下がりスルーレート	$V_{OUT} O 80\% \sim 20\%$ $R_L = 20\Omega$	0.12	0.62	V/µs
f <sub>max</sub>	PWM の最大周波数		0.75		kHz
t <sub>ON</sub>	チャネルターンオン時間	V $_{BB}$ = 24V, EN $\oslash$ RL = 20 $\Omega$ 50% $\sim$ VOUT $\oslash$ 80%		140	μs
t <sub>OFF</sub>	チャネルターンオフ時間	V $_{BB}$ = 24V, EN ${\cal O}$ R $_{L}$ = 200 $$ 50% $\sim$ VOUT ${\cal O}$ 20%		86	μs
		1-msの有効パルス V <sub>BB</sub> = 24V、R <sub>L</sub> = 20Ω	-15	20	μs
t <sub>ON</sub> - t <sub>OFF</sub>	ターンオン/ターンオフに対応 	アクティブ状態の 200-µs 有効パルス、 V <sub>BB</sub> = 24V、R <sub>L</sub> = 20Ω	-40	40	μs

Product Folder Links: TPS482H85-Q1

資料に関するフィードバック(ご意見やお問い合わせ)を送信 11

**TPS482H85-Q1** JAJSTN9 – MARCH 2025



### V<sub>(BB)</sub> = 48V~40V、T<sub>J</sub> = -40°C~+150°C(特に注記のない限り)

パラメータ		テスト条件	最小值	標準値	最大値	単位
E <sub>ON</sub>	ターンオン中のスイッチングエネルギー 損失	$V_{BB} = 24 V_{\chi} R_{L} = 50\Omega$			0.15	mJ
E <sub>OFF</sub>	ターンオフ中のスイッチングエネルギー 損失	$V_{BB} = 24 V_{\chi} R_{L} = 50 \Omega$			0.15	mJ

# 6.8 スイッチング特性\_48V

V<sub>BB</sub> = 48V、T<sub>J</sub> = -40℃ ~ +150℃(特に注記のない限り)

パラメータ		テスト条件	最小值	標準値 最大條	1 単位
t <sub>DR</sub>	チャネルターンオン遅延時間 (スタンバ イから)	$V_{BB}$ = 48V, $R_L$ = 20 $\Omega$ EN $\oslash$ 50% $\sim$ VOUT $\oslash$ 20%		10	5 µs
t <sub>DR</sub>	チャネルターンオン遅延時間 (アクティ ブから)	$V_{BB}$ = 48V, $R_L$ = 20 $\Omega$ EN ${\cal O}$ 50% $\sim$ VOUT ${\cal O}$ 20%		5	6 µs
t <sub>DF</sub>	チャネルターンオフ遅延時間	V $_{\rm B}{\rm B}$ = 48V, R_L = 20 $\Omega$ EN $\oslash$ 50% $\sim$ VOUT $\oslash$ 80%		6	5 µs
SR <sub>R</sub>	VOUT の立ち上がりスルーレート	$\label{eq:VBB} \begin{split} V_{BB} &= 48 V,  V_{OUT}  \textit{O}  20\% \sim 80\%, \\ R_L &= 20 \Omega \end{split}$	0.34	0.6	3 V/µs
SR <sub>F</sub>	VOUT の立ち下がりスルーレート	$\begin{array}{l} V_{OUT}  \textit{O}  80\% \sim 20\% \\ R_L = 20\Omega \end{array}$	0.34	0.7	3 V/µs
f <sub>max</sub>	PWM の最大周波数		0.75		kHz
t <sub>ON</sub>	チャネルターンオン時間	V $_{\rm BB}$ = 48V, R_L = 20 $\Omega$ 50% $\sim$ VOUT $\mathscr{O}$ 80% まで		18	) µs
t <sub>OFF</sub>	チャネルターンオフ時間	V <sub>BB</sub> = 48V、 R <sub>L</sub> = EN の 20Ω 50% ~ VOUT の 20% まで		14	) µs
		1-msの有効パルス V <sub>BB</sub> = 48V、R <sub>L</sub> = 20Ω	-30	3	) µs
t <sub>ON</sub> - t <sub>OFF</sub>	ターンオン/ターンオフに対応	アクティブ状態の 200-µs 有効パルス 、 V <sub>BB</sub> = 48V、R <sub>L</sub> = 20Ω	-30	3	) µs
	DMM 坡南 亚坦各世委法	アクティブ状態での 400-µs 有効パルス (2-ms 周期)、V <sub>BB</sub> = 48V、R <sub>L</sub> = 20Ω	-15	1	5 %
Δ <sub>PWM</sub>	PWM 相度-平均貝何电流	≤500Hz、50%デューティサイクル V <sub>BB</sub> = 48V、R <sub>L</sub> = 20Ω	-10	1	0 %
E <sub>ON</sub>	ターンオン中のスイッチングエネルギー 損失	V <sub>BB</sub> = 48 V, R <sub>L</sub> = 50Ω			1 mJ
E <sub>OFF</sub>	ターンオフ中のスイッチングエネルギー 損失	V <sub>BB</sub> = 48 V, R <sub>L</sub> = 50Ω		0.	9 mJ



**ADVANCE INFORMATION** 

### 7 詳細説明

### 7.1 概要

TPS482H85-Q1 デバイスは、チャージ ポンプとデュアル チャネル NMOS パワー FET を内蔵したスマート ハイサイド ス イッチです。包括的な診断機能と高精度の電流検出機能によって、インテリジェントな負荷制御が可能です。調整可能な 電流制限機能により、システム全体の信頼性が大幅に向上します。

このデバイスには、2 つのチャネルそれぞれを有効にするロジックピンと、アナログ電流 SNS ピンで出力するチャネルを 選択するための SEL ピンによって診断出力を有効にする別のピンがあります。A および C バージョンには LATCH ピン があり、サーマルシャットダウン後のラッチと自動再試行動作を選択でき、B バージョンでは、デバイスのフォルトを示すグ ローバル FLT ピンを提供しています。

外部の高精度電流制限機能により、アプリケーションごとに電流制限値を設定できます。過電流が発生した場合、デバイスは突入電流を効果的にクランプすることで、システムの信頼性を向上させます。また、PCBトレースとコネクタのサイズ、および前段の電力段の容量を削減することにより、システムのコストを節約できます。

このデバイスでは、誘導性負荷(リレー、ソレノイド、バルブ)のために、ドレインとソースの間にアクティブクランプを実装して自己保護を行います。誘導性負荷のスイッチオフサイクル中は、電源(EBAT)および負荷(ELOAD)の両方のエネル ギーが、ハイサイド パワースイッチ自体で消費されます。また、このデバイスは、クランプがアクティブなときのスイッチング オフのスルーレートを最適化し、過渡電力と EMIの影響を最小限に抑え、維持することで、システム設計を支援します。

TPS482H85-Q1 デバイスは、省電力電球、LED、リレー、ソレノイド、ヒーターなど、幅広い種類の抵抗性、誘導性、容量 性負荷のためのハイサイド パワー スイッチとして使用できます。



# 7.2 機能ブロック図



# 7.3 機能説明

## 7.3.1 ピンの電流および電圧の規則

データシート全体の参考用として、図 7-1 に各ピンの電流方向を矢印で示します。この方向は、仕様の電流の極性を示すために使用されますが、各ピンの実際の電流フローの方向を表すものではありません。すべての電圧は、グランドプレーンを基準として測定されます。



図 7-1. 電圧および電流の規則

# 7.3.2 高精度電流センス

高精度の電流センスを内部に実装することにより、キャリブレーションを追加することなく、より優れたリアルタイム監視効果と高精度の診断機能を得ることができます。電流ミラーを使用して負荷電流の 1/K SNS を調達し、SNS ピンと GND の間の外付け抵抗に流して、SNS ピンの電圧として反映させます。

K<sub>SNS</sub>は、出力電流とセンス電流との比です。電気的特性に記載されているK<sub>SNS</sub>の精度は、温度と電源電圧を考慮した値です。各デバイスは製造時に内部で校正されているため、ほとんどの場合、ユーザーによる後校正は必要ありません。

SNS ピンの最大出力電圧は、フォルト電圧レベルである  $V_{SNSFH}$  にクランプされます。この電圧がシステムの許容電圧を 超えないように、DIAG\_EN ピンの最大電圧は SNS ピンの電圧に制限されています。DIAG\_EN が  $V_{IH}$  と 3.3V の間で あれば、SNS ピンの最大出力は約 3.3V です。ただし、DIAG\_EN の電圧が 3.3V を上回る場合、フォルト SNS 電圧  $V_{SNSFH}$  は、最大 5V までの電圧に追従します。DIAG\_EN を通じて診断に電力を供給する GPIO 電圧出力が同じマイク ロコントローラ内の許容最大 ADC 電圧に近いため、トラッキングが行われます。このため、センス抵抗値  $R_{SNS}$  を選択し て、システムで測定する必要がある電流範囲を最大化するよう選択できます。 $R_{SNS}$  の値は、アプリケーションの必要性に 基づいて選択する必要があります。使用可能な  $_{R}$  SNS の最大値が、システムで測定する必要がある最小の負荷電流  $I_{LOAD,min}$  である場合、ADC の最小許容電圧  $V_{ADC,min}$  によって制限されます。システムがフォルトを正しく判定できるよう に、許容できる  $R_{SNS}$  の最小値は、 $V_{SNS}$  電圧が  $V_{SNSFH}$  値より低くなるようにする必要があります。SNS ピンを流れる最 大読み取り可能電流、 $I_{LOAD,max} \times R_{SNS}$ 、 $V_{SNSFH}$  との差をヘッドルーム電圧  $V_{HR}$  と呼びます。ヘッドルーム電圧はシステ ムによって決定されますが、読み取り可能な最大電流とフォルト条件に差を設けるために重要です。したがって、R SNS の 最小値は、V<sub>SNSFH</sub>からV<sub>HR</sub>を引き、検出電流比を掛け、K<sub>SNS</sub>をシステムが測定する必要がある最大負荷電流 (I<sub>LOAD、max</sub>)で割った値にする必要があります。境界方程式を求めるには、以下の式を使用します。



# 図 7-2. 電流センスピンの電圧表示

システムが読み取る最大電流 ILOAD、max は、電流制限しきい値以下とする必要があります。これは、電流制限しきい値を トリップすると、VSNS 値が VSNSFH になるためです。





この方式はマイコンによって印加される電圧に基づいて調整されるので、高電圧から保護するために SNS ピンにツェナ ーダイオードを接続する必要はありません。

## 7.3.3 調整可能な電流制限

高精度で調整可能な電流制限により、短絡時または電源オン時に許容可能なレベルにプログラムすることで電源および ワイヤを保護し、より高い信頼性を実現しています。また、電流制限により、PCBトレース、コネクタ サイズ、および前段の 電力を削減し、可能な限りワイヤ ゲージも下げることで、システムのコストを節約できます。

電流制限は、過度のストレスから負荷および内蔵パワー FET まで保護します。電流制限は出力電流を設定値に調整し、 FLT ピンをアサートし、デバイスが SNS ピンのそのチャネルを出力するように設定されている場合は、SNS ピンを V<sub>SNSFH</sub> にプルアップします。

• 本デバイスは、ILIM ピンの外付け抵抗を使って、さまざまな電流制限値にプログラムできます。10 個の電流制限設定 があり、外付け抵抗による電流制限設定に示す抵抗値に基づいて設定できます。外付け抵抗による電流制限設定に

Copyright © 2025 Texas Instruments Incorporated

示す抵抗値から≥2% にシフトすると、ILIM しきい値のシフトが発生する可能性があります。R ILIM 抵抗には公差 ≤1% の抵抗を使用しなければなりません。

許容される抵抗値(1)	ILIM しきい値
59kΩ	1A
45.3kΩ	2A
34.8kΩ	3A
26.1kΩ	4A
18.7kΩ	5A
11.5kΩ	6A
6.65kΩ	7A
2.74kΩ	8A
GND 短絡、1.1kΩ	9A
開放(> 60kΩ)	10A
	1

## 表 7-1. 外付け抵抗による電流制限設定

注

この表に記載されていない抵抗設定は、隣接するレベルの1つとして解釈できますが、推奨する設定ではありません。

異なる突入電流制限と定常状態電流制限を設定するには、デバイスがオンのときに電流制限抵抗を動的に変更します。 MOSFET ベースの制御方式を採用すれば、オンザフライで電流制限を変更できます。ただし、ピンの容量を最小化する ため、ILIM ピンの部品とレイアウトを慎重に検討する必要があります。ILIM しきい値をオンザフライでスイッチングすると、 ILIM ピンの≥ 100pF の容量が、1 つの ILIM 抵抗から別の ILIM 抵抗への遷移速度に影響を与え、不必要なシャットダウ ンが発生する可能性があります。電流制限を動的に変更するには、入力容量の小さい MOSFET を選択する必要があり ます。

電流制限イベントは、loutx が規制しきい値レベル lcL に達したときに発生します。lout が電流制限しきい値 lcL に達する と、デバイスは有効なまま、loutx を lcL に制限することができます。デバイスが有効なまま(および lout に制限)である場 合、FET の消費電力が多いため、サーマルシャットダウンがトリガされることがあります。短絡電流制限の有効化(自動再 試行)に、短絡が発生して本デバイスが有効化されたときのレギュレーション・ループ応答を示します。この図に、デバイス 比較表に示す LATCH = LOW での自動再試行バージョンまたは LATCH ピンバージョンのシナリオを示します。LATCH = HIGH 付きの LATCH ピンバージョンは、最初のサーマルシャットダウンの後ラッチオフされます。電流は、規制しきい値 (I<sub>CL</sub>)よりも高い値(I<sub>CL ENPS</sub>)でピークになることがあることに注意してください。

過電流イベントが発生した場合、短絡時に観測されるピーク電流を制限するために、電流制限が迅速に応答する必要があります(高温と短絡時の両方)。ピークは、所与の電源容量に対して電源がドロップしないように制限する必要があります。これは、デバイスが車載バッテリではなく DC/DC から電力供給されているアプリケーションでは、特に重要です。





図 7-4. 短絡電流制限の有効化(自動再試行)

ただし、電流制限が適用される前で、過負荷状態のときに、スイッチから、電流制限調整ループしきい値(I<sub>CL CL\_LINPK</sub>)よりも高い出力電流が流れることがあります。



図 7-5. ソフト短絡からのリニアピーク(自動再試行)

このデバイスでは、スイッチが有効な間、短絡イベント時の電流を制限するため、強力なプルダウン抵抗を適用していま す。その後、電流制限調整ループが作動する前に、電流がゼロまで低下し、スイッチがオンになりますが、この動作は、短 絡発生時の有効化と同様です。



図 7-6. ホット短絡イベント(自動再試行)

# 7.3.4 誘導性負荷のスイッチオフ クランプ

誘導性負荷をオフに切り替えると、誘導性リアクタンスによって負の出力電圧を引き寄せる傾向があります。過度の負電圧があると、パワー FET が機能しなくなる可能性があります。パワー FET を保護するために、ドレインとソースの間の内部クランプとして V<sub>DS(clamp)</sub>が実装されています。



(2)

(3)

 $V_{DS(clamp)} = V_{VS} - V_{OUT}$ 

消磁時間(t<sub>DECAY</sub>)の間、インダクタンス-エネルギーを消費するためにパワー FET がオンになります。総エネルギーは、 ハイサイドスイッチで消費されます。総エネルギーには、電源のエネルギー(<sub>E(VS)</sub>)と負荷のエネルギー(E<sub>(LOAD)</sub>)が含ま れます。抵抗がインダクタンスと直列になっている場合は、負荷のエネルギーの一部が抵抗で消費されます。

 $\mathsf{E}_{(\mathsf{HSS})} = \mathsf{E}_{(\mathsf{VS})} + \mathsf{E}_{(\mathsf{load})} = \mathsf{E}_{(\mathsf{VS})} + \mathsf{E}_{(\mathsf{L})} - \mathsf{E}_{(\mathsf{R})}$ 

誘導性負荷がオフになると、E(HSS)によりデバイスに高い熱ストレスが加わります。消費電力の上限は、そのデバイスに固有の容量、周囲温度、および基板の消費電力条件によって異なります。



図 7-7. ドレイン-ソース間クランプ構造



図 7-8. 誘導性負荷のスイッチングオフ図

ハイサイドスイッチの観点から、E(HSS)は、消磁時間中の積分値に等しくなります。

• to a second

$$E_{(HSS)} = \int_{0}^{(\text{decay})} V_{\text{DS(clamp)}} \times I_{\text{OUT}}(t) dt$$

$$t_{(\text{decay})} = \frac{L}{R} \times \ln \left( \frac{R \times I_{\text{OUT}(\text{max})} + |V_{\text{OUT}}|}{|V_{\text{OUT}}|} \right)$$

$$E_{(HSS)} = L \times \frac{V_{\text{VS}} + |V_{\text{OUT}}|}{R^{2}} \times \left[ R \times I_{\text{OUT}(\text{max})} - |V_{\text{OUT}}| \ln \left( \frac{R \times I_{\text{OUT}(\text{max})} + |V_{\text{OUT}}|}{|V_{\text{OUT}}|} \right) \right]$$
(4)

R がほぼ 0 に等しいとき、E(HSD)は、単純に次のように求めることができます:

$$\mathsf{E}_{(\mathsf{HSS})} = \frac{1}{2} \times \mathsf{L} \times \mathsf{I}_{\mathsf{OUT}(\mathsf{max})}^2 \frac{\mathsf{V}_{\mathsf{VS}} + |\mathsf{V}_{\mathsf{OUT}}|}{|\mathsf{V}_{\mathsf{OUT}}|}$$
(5)

図 7-9 は誘導性負荷を駆動するデバイスの波形ですが、図 7-10 は、時間スケールは拡大した波形です。チャネル 1 は N 信号、チャネル 2 は電源電圧 V<sub>VS</sub>、チャネル 3 は出力電圧 V<sub>OUT</sub>、チャネル 4 は出力電流 I<sub>OUT</sub>、チャネル M は測 定された消費電力 E<sub>(HSS)</sub>です。

この波形では、Vvs から(V vs-V<sub>DS(clamp</sub>)への V<sub>OUT</sub>の持続時間は、120 µs 付近です。また、このデバイスは、クランプ がアクティブになるとき、スイッチングオフスルーレートを最適化します。この最適化は、過渡電力と EMI の影響を最小限 に抑えることで、システム設計を支援します。図 7-9 と図 7-10 に示すように、制御済みのスルーレートは約 0.5V/µ s で す。



PWM 制御された誘導性負荷の場合、反復電力ストレスからデバイスを保護するため、図 7-11 に示す外部フリーホイー ル回路を追加することを推奨していますので、注意してください。TVS は、高速減衰を実現するために使用されます。詳 細については、図 7-11 を参照してください。





図 7-11. 外部回路による保護

# 7.3.5 フォルト検出および通知

# 7.3.5.1 診断イネーブル機能

DIAG\_EN ピンは診断機能をイネーブルまたはディスエーブルします。複数のデバイスを使用しても、マイコン内の ADC リソースが制限されている場合、マイコンは GPIO を使用して DIAG\_EN を High に設定して一方のデバイスの診断をイ ネーブルにし、DIAG\_EN を Low に設定することで他のデバイスの診断をディスエーブルにできます。また、DIAG\_EN と ENx を Low に設定することで、デバイスは消費電力を最小限に抑えることができます。

# 7.3.5.2 電流センス回路図

SEL ピンは、同じデバイス内の2つのチャネル間で共有の電流センス機能を多重化するために使用します。各ピンを High または Low にすると、DIAG\_EN が High の場合、対応するチャネルが SNS ピンに出力されます。FLT は、いずれ かのチャネルでフォルトが発生した場合に Low になるグローバル割り込みを表します。

電流センス情報を異なるデバイス間で多重化する必要がある場合に、複数のデバイスの SNS ピンを互いに直接接続す ることは推奨できません。DIAG\_EN が Low のときは、SNS ピンの内部にあるクランプの電圧は約 2V にクランプします。 1 個のデバイスの SNS ピンが直接接続されていると、他のデバイスの SNS リードバックに影響を及ぼす可能性がありま す。

複数のデバイスにまたがる SNS ピンを使用するには、図 7-12 に示すように、個別の SNS ピンを MCU の異なるアナロ グ入力ピンに接続することを推奨します。または、図 7-13 に示すように、外部アナログマルチプレクサを使用して単一の MCU ピンに接続することもできます。



	· · · · · · · · · · · · · · · · · · ·												
DIAG_EN	ENx	SEL	SNS 有効化チャネル	SNS	FLT	保護および診断							
	Н			0V ピンに外部電圧が 印加される場合、内部	フォルト表 を参照	SNS 無効、FLT 通知、完全保護							
	L			で 2V にクランプしま す。	ハイ インピ ーダンス	診断無効、保護なし							
ц		0	チャネル 1	フェルト書	フォルト表	フナルム事 た会昭							
	_	1	チャネル2		を参照								

キャッションション

#### 7.3.5.3 FAULT 通知

グローバル FLT ピンを備えたバリアントの場合、FLT 出力はすべてのチャネル間のグローバルフォルトの状況を監視します。いずれかのチャネルで故障状態が発生した場合、FLT ピンは GND にプルダウンされます。マイコンの電源レベルに合わせて、3.3V または 5V 外部プルアップが必要です。FLT ピンは、デバイスがスリープモードでない限り、任意のチャネルのフォルトを通知します。

FAULT 通知の後、マイコンは多重化した電流センシングによりフォルト状態のチャネルを確認および識別できます。グロ ーバル FLT ピンを持たないバリアントでも、DIAG\_EN が high の場合は、SNS ピンが内部プルアップ電圧、V<sub>SNSFH</sub> に よるフォルト通知としても機能します。

#### 7.3.5.4 フォルト表

条件	ENx	OUTx	SNS <sub>(if</sub> DIAG_EN is High)	FLT #none# (with external pull-up)	動作	FAULT 回復
	L	L	0	н	通常	—
通常	н	V <sub>BB</sub> - I <sub>LOAD</sub> × R <sub>ON</sub>	I <sub>LOAD</sub> / <sub>SNS</sub>	Н	通常	_
過電流	н	V <sub>BB -</sub> - I <sub>LIM</sub> × R <sub>ON</sub>	V <sub>SNSFH</sub>	L	サーマルシャットダ ウンまで、または過 電流イベントが解消 たとき、電流制限の 電流を保持します。	車載
開放負荷 バッテリへの短終 逆極性	L	н	V <sub>SNSFH</sub>	L	内部プルアップ抵抗がアクティブ。 $V_{VS}$ - $V_{OUTx} < V_{(ol, off)}$ のときフォルトが アサートされます	車載
	н	н	I <sub>LOAD</sub> / <sub>K</sub> <sub>SNS</sub> ≈ 0	н	通常の動作。ユー ザーは、SNS ピン 出力に基づいて判 定できます。	_
ホットショート	Н	L	V <sub>SNSFH</sub>	L	デバイスは直ちにシ ャットダウンし、電流 制限が再度有効に なります。	サーマルシャットダウンが完了するま で、電流制限を自動再試行します。自 動再試行バージョンは、フォルトが解消 するまで繰り返されます。ラッチバージョ ンでは、最初のサーマルシャットダウン 後に EN を切り替える必要があります。
永久短絡の有効化	L → H	L	V <sub>SNSFH</sub>	L	サーマルシャットダ ウンになるまで、デ バイスは電流制限 を有効化していま す。	サーマルシャットダウンまで電流制限を 有効にします。自動再試行バージョン は、フォルトが解消するまで繰り返され ます。ラッチバージョンでは、最初のサ ーマルシャットダウン後に EN を切り替 える必要があります。

## 表 7-3. フォルト表



# 表 7-3. フォルト表 (続き)

条件	ENx	OUTx	SNS <sub>(if</sub> DIAG_EN is High)	FLT #none# (with external pull-up)	動作	FAULT 回復
絶対的なサーマルシャットダウン、相対 的なサーマルシャットダウン	н	L	V <sub>SNSFH</sub>	L	デバイスが相対的ま たは絶対的なサー マルシャットダウン に達するとシャット ダウンします。	自動再試行バージョンの場合、t <sub>RETRY</sub> 後に自動再試行が出力されます。T <sub>J</sub> < T <sub>HYS</sub> または ENx が切り替わると、フォ ルトは回復します。 ラッチバージョンは、 EN が切り替わったときのみ回復できま す。
極性反転	х	х	х		x	チャネルをオンにして消費電力を抑え ます。グランドピンへの電流は、外部グ ランドネットワークによって制限する必要 があります。

注

# 7.3.6 *全診断機能*

# 7.3.6.1 GND 短絡および過負荷保護

FLT ピンを含むバリアントでのみ FLT 出力。

チャネルがオンのとき、GND 短絡または過負荷状態により過電流が発生します。過電流によって内部または外部の電流 制限しきい値のいずれかがトリガされた場合、フォルト状態が通知されます。マイコンは、スイッチをオフにすることで、過 電流に対処できます。デバイスは、サーマル シャットダウンが発生するまで、電流を I<sub>CL</sub> にクランプします。フォルト状態が 解消されると、TPS2HC120A は自動的に回復します。

高温による短絡状態で、EN が High のときに短絡が起きると、図 7-6 に示す通り、デバイスは直ちにシャットダウンし、永 久短絡状態の有効化と同じように自動再試行を行います。

## 7.3.6.2 オープン負荷の検出

## 7.3.6.2.1 チャネル オン

チャネルがオンのとき、小さな電流範囲で高精度の電流センスを活用でき、開放負荷イベントが発生した場合、そのチャネルは超低 V<sub>SNS</sub> として検出され、マイコンによって処理できます。この検出は、FAULT ピンやフォルトレジスタには通知 されないので注意してください。マイコンは、SNS ピンに正しいチャネル出力を出力するために SEL ピンを多重化する必要があります。

# 7.3.6.2.2 チャネル オフ

オフ状態で、DIAG\_EN が High のとき、内部プルアップ抵抗 R<sub>OL</sub> によってチャネルを V<sub>BB</sub> にプルアップします。プルア ップされる特定のチャネルは SEL の選択に基づいており、他のチャネルにはプルアップ抵抗が接続されていません。

選択したチャネルに負荷が存在する場合、負荷は  $R_{OL}$  よりもはるかに大きいため、出力電圧は約 0V にプルダウンされま す。開放負荷の場合、出力電圧は  $R_{OL}$  によって電源電圧付近にプルダウンされます。選択されたチャネルで  $V_{BB}$  - $V_{OUT} < V_{OL,off}$ の場合、 $\overline{FLT}$  ピンが Low になってマイコンにフォルトが通知されると、SNS ピンは  $I_{SNSFH}$  にプルアップされます。





# 7.3.6.3 バッテリへの短絡の検出

バッテリへの短絡に対する検出メカニズムおよび動作は、オン状態とオフ状態の両方で、開放負荷検出と同じです。詳細 については、フォルト表を参照してください。

#### 7.3.6.4 逆極性およびバッテリ保護

逆極性(一般に逆バッテリと呼ばれます)は、デバイスのグランドがバッテリ電位になる V<sub>GND</sub> = V<sub>BAT</sub> で、電源ピンがグランドに接続される V<sub>BB</sub> = 0V のときに発生します。この場合、EN1 ピンにグランドプレーンへのパスがあれば、FET はオンになり、メイン チャネルを通じて消費電力を低減させ、ボディダイオードを通じて流れる電流を防ぎます。逆バッテリイベントが発生したとき、デバイスを保護するために、抵抗 / ダイオードのグランドネットワークを設ける必要があることに注意してください(電源に集中型のブロッキング ダイオードが存在しない場合)。



#### 図 7-15. 逆バッテリ回路



外部保護回路の詳細については、セクション 7.3.7.5 を参照してください。詳細については、フォルト表のフォルト真理値 表を参照してください。

#### 7.3.6.5 サーマルフォルト検出

過酷な電力ストレスの発生時にデバイスを保護するため、このデバイスには、絶対温度保護(絶対サーマルシャットダウン)と動的温度保護(相対サーマルシャットダウン)という2種類のサーマルフォルト検出機能が実装されています。それ ぞれの温度センサが各パワー FET の近くに内蔵されているため、各チャネルによりサーマルフォルトが通知されます。こ の配置により、一部のチャネルがサーマルフォルト状態のときに、本デバイスはクロスチャネル効果を最小限に抑えること ができます。

#### 7.3.6.5.1 過熱保護動作

過熱保護動作は、起こり得るイベントを3つのカテゴリに分割することができます。図7-16に、これらの各カテゴリを示します。

- 1. 相対サーマル・シャットダウン:デバイスは、過電流イベントでも有効です。出力電流は I<sub>ILIM</sub> レベルまで上昇し、FLT は low になります。このように大量の電流が流れるため、FET の接合部温度はコントローラの温度に対して急速に上 昇します。パワー FET 温度がコントローラの接合部温度 ΔT = T<sub>FET</sub>-T<sub>CON</sub> > T<sub>REL</sub> を上回ると T<sub>REL</sub> に上昇すると、 デバイスはシャットダウンします。自動再試行バージョンでは、t<sub>RETRY</sub> 後にデバイス自体が再起動を試みます。ラッチ バージョンでは、チャネルを再度有効にするため、EN を切り替える必要があります。フォルト条件が解消されるまで、 FLT はアサートされます。図 7-16 の最初のプロットは、自動再試行バージョンの相対サーマルシャットダウン動作を 示しています。
- 2. 絶対サーマル・シャットダウン:過電流イベントでもデバイスは有効なままです。ただし、この場合、接合部温度は上昇し、絶対基準温度 T<sub>ABS</sub> に達すると、シャットダウンされます。自動再試行バージョンでは、TJ < T<sub>ABS</sub>-T<sub>hys</sub>とt<sub>RETRY</sub> タイマが共に終了するまで、デバイスは回復しません。ラッチバージョンの場合、チャネルを再度有効にするには、EN を切り替える必要があります。図 7-16 の2番目のプロットは、自動再試行バージョンの絶対サーマルシャットダウン動 作を示しています。
- 3. ラッチ動作:デバイスは、過電流イベントでも有効です。DIAG\_EN ピンが high であれば、SNS および FLT で診断を 監視できます。ラッチ付きバージョンのデバイスでは、サーマルフォルト、相対サーマルシャットダウンまたは絶対サー マルシャットダウンのいずれかによってデバイスがシャットダウンした場合、EN ピンが切り替わるまで、デバイスはチャ ネルを有効化しません。図 7-16 の 3 番目のプロットは、LATCH ピンが HIGH のとき、LATCH ピンのバリアントの相 対的なサーマルシャットダウン動作を示しています。





#### 図 7-16. 熱挙動

## 7.3.7 全保護機能

#### 7.3.7.1 UVLO 保護

デバイスは電源電圧 V<sub>VBB</sub> を監視することで、V<sub>VBB</sub> が低すぎるときに予期しない動作が発生することを防ぎます。 V<sub>VBB</sub> が V<sub>UVLOF</sub> を下回ると、デバイスはシャットダウンします。 V<sub>VBB</sub> が V<sub>UVLOR</sub> まで上昇すると、デバイスはオンになります。



### 7.3.7.2 GND 喪失保護

GND が喪失すると、制御ピンのステータスに関係なくすべてのチャネルが無効化され、部品には電力供給されません。

ケース 1 (デバイスの GND 喪失):サーマル パッド (Tab)、I<sub>C\_GND</sub>、電流制限グランドが 1 つのパターンで、システム グランドに接続されているとき、GND 喪失保護がアクティブになります (図 7-17 を参照)。



図 7-17. デバイスの GND 喪失



ケース 2 (モジュールの GND 喪失): ECU モジュール全体の GND が失われた場合、保護機能もアクティブになります。 この状態では、負荷の GND は引き続き接続されています。







#### 7.3.7.3 電源喪失保護

電源喪失が発生すると、入力が High か Low かどうかに関わらず、出力はオフになります。抵抗性または容量性負荷の 場合は、それ以上電力を必要としないため、電源喪失保護は簡単に実現できます。ワースト ケースは、充電された誘導 性負荷の場合です。この場合は、インダクタンス出力ループを維持するために、すべての IO から駆動電流が流れます。 TI では、マイコンの直列抵抗プラス GND ネットワーク(ダイオードと抵抗を並列に接続)、または外部のフリーホイール回 路を推奨します。



図 7-19. バッテリの損失

#### 7.3.7.4 VDD 喪失

VDD 電源入力が喪失した場合、デバイスは状態が変化することなく引き続き通常の動作を継続します。VDD 電源の喪失による唯一の影響は、VBB ピンを通じて流れる静止電流消費の増加です。



### 7.3.7.5 逆電流保護

**方法 1**:ブロックダイオードを V<sub>BB</sub> に接続。逆極性時にデバイスと負荷の両方が保護されます。ブロッキングダイオードは、バッテリの逆接続条件では電流を流しません。



図 7-20. ブロック ダイオードによる逆電流保護



方法 2(GND ネットワーク保護):この接続では、ハイサイドのデバイスだけを保護します。負荷の逆電流は、負荷自体の インピーダンスによって制限されます。逆極性が生じた場合、パワー FET を流れる連続逆電流による熱が絶対最大接合 部温度を超えないように注意してください。これは、R<sub>ON(REV)</sub>値と R<sub>θ JA</sub> 仕様を使用して計算できます。バッテリの逆接続 条件では、電力損失を抑えるために FET をオンにすることが重要です。この動作は、正電圧が印加されている EN から システムグランドまでの経路を通じて実現できます。デバイスの GND と基板の GND との間に使用する接続の種類に関 わらず、GND 電圧のシフトが発生する場合は、通常動作を維持するために以下のような適切な接続を確保してください:

• デバイスの GND に電流制限プログラマブル抵抗を接続します。



図 7-21. GND ネットワークによるリバースプロテクション

推奨事項-抵抗とダイオードの並列接続誘導性負荷がスイッチオフになると、負のピークスパイクが発生する場合があり、HSD またはダイオードの破損につながるおそれがあります。そのため、TI では、誘導性負荷の駆動時には抵抗とダイオードを並列に使用することを推奨しています。1-KΩ抵抗と I<sub>F</sub> > 100-mAのダイオードを選んで並列に使用することを推奨します。複数のハイサイドスイッチを使用する場合は、デバイス間で抵抗とダイオードを共有できます。

複数のハイサイドパワースイッチを使用する場合は、デバイス間で抵抗を共有できます。

• グランド抵抗:バッテリの逆接続または負の ISO パルスに対しては、抵抗値が大きいほど、電流制限効果が上がります。

$$\mathsf{R}_{\mathsf{GND}} \geq \frac{\left(-\mathsf{V}_{\mathsf{CC}}\right)}{\left(-\mathsf{I}_{\mathsf{GND}}\right)}$$

(6)

ここで、

- - V<sub>CC</sub>は最大逆バッテリ電圧(通常-16V)です。
- - IGND は、グランド ピンが耐えることのできる最大逆電流であり、絶対最大定格で利用可能です。
- グランド・ダイオード:逆電圧をブロックするためにダイオードが必要ですが、これはグランドシフト(約 600mV)にもつ ながります。なお、ISO 7637 pulse 1 テストでは、ダイオードがバイアスされないように、ダイオードを= 200-V の逆電 圧にする必要があります。

#### 7.3.7.6 MCU I/O の保護

負の ISO パルスや、誘導性負荷によるバッテリ損失など、多くの条件では、デバイスの GND ピンに負の電位が生じて、 マイコンの I/O ピン(一般的に、ピンに接続された内部回路)が損傷する可能性があります。そのため、マイコンと HSS の 間に直列抵抗が必要です。

また、GND の損失に対する適切な保護のため、RPROT 抵抗に 10-kΩ 抵抗を推奨しています。



図 7-22. マイコン I/O 保護

# 7.4 デバイスの機能モード

# 7.4.1 **動作**モード

このデバイスには、ENx ピンと DIAG\_EN ピンに基づいて遷移する数種の状態があります。





図 7-23. 状態遷移図

## SLEEP

SLEEP 状態では、デバイス内のすべてがオフになり、静止電流は、I<sub>SLEEP</sub> となります。デバイスが SLEEP 状態から遷移 できるのは、ENx ピンまたは DIAG\_EN ピンが High になった場合だけです。 SLEEP から、ENx ピンのいずれかが High になった場合、デバイスは ACTIVE 状態に遷移し、また、ENx ピンのいずれかが High にならなくても、DIAG\_EN ピンが High になった場合は DIAGNOSTIC 状態に遷移することができます。また、デバイスがいずれかの状態の場合に、VBB が V<sub>BBUVLO</sub> を下回ると、デバイスは SLEEP 状態に遷移します。



#### 診断

DIAGNOSTIC 状態は、デバイスが SNS および FLT ピンに診断を出力するときです。これは、デバイスが前のいずれかの状態で、DIAG\_EN ピンが High になった場合に発生します。オフ状態診断は、オフ状態での開放負荷検出とバッテリ短絡検出から構成されます。いずれかのチャネルにフォルトが発生した場合、FLT ピンはアサートされますが、SNS ピンは SELx ピンの値に関連するチャネルだけにフォルトを出力します。デバイスは、DIAG\_EN ピンが Low に戻り、いずれかのチャネルがオンの場合は DIAGNOSTIC 状態から ACTIVE 状態に、すべてのチャネルがオフの場合は DIAGNOSTIC 状態から STANDBY DELAY 状態に遷移することができます。

# アクティブ

ACTIVE 状態は、いずれかのチャネル出力が、関連する ENx ピンによってオンになっているときです。ACTIVE 状態で は、電流制限値が ILIM ピンの外部抵抗によって設定されます。ACTIVE 状態のときに DIAG\_EN ピンが High にプルさ れると、SNS ピンは、関連したチャネルでフォルトが発生するまで、SELx ピン設定にその関連したチャネルの負荷電流 に比例した電流を出力ます。また、いずれかのチャネルでフォルトが発生したかどうかは、FLT ピンが通知します。 DIAG\_EN が High または Low のときにすべてのチャネルをオフにした場合、またはフォルトが発生した場合、デバイス は ACTIVE 状態から遷移できます。すべてのチャネルがオフで DIAG\_EN が High の場合、デバイスは DIAGNOSTIC 状態に遷移します。すべてのチャネルがオフになり、DIAG\_EN ピンが Low の場合、デバイスは STANDBY 遅延状態に 遷移します。ただし、ENx ピンが依然として High でフォルトが発生すると、デバイスは FAULT 状態に遷移します。

## フォルト

FAULT 状態は、ENx ピンが High になっているが、何らかのイベントによってチャネルが通常動作と異なる挙動を示した 場合に発生します。これらのフォルトイベントには、絶対サーマルシャットダウン、相対サーマルシャットダウン、電流制限 が含まれます。これらの直接的または結果的な各フォルトイベントにより、チャネルはシャットオフされ、デバイスとシステム を保護します。デバイスがシャットダウンされた後、t<sub>RETRY</sub>時間待機して、T<sub>HYS</sub>しきい値を下回るまで冷却されると、オン になっていた出力は再びオンに戻ろうとして、デバイスは ACTIV E 状態または DIAGNOSTIC 状態に遷移します。

# スタンバイ遅延

STANDBY DELAY 状態とは、ENx ピンがすべて Low で、出力がすべてオフになり、DIAG\_EN ピンも Low になっているが、t<sub>STBY</sub> の時間が経過していない場合です。その結果、この状態では、すべての内部レールが遮断されて SLEEP モードになることなく、チャネル出力を PWM にすることができます。デバイスは、t<sub>STBY</sub> の待機時間を終えると、完全にシャットダウンし、SLEEP に移行します。ただし、t<sub>STBY</sub> 中に ENx が high になった場合、デバイスは完全にシャットダウンせず に ACTIVE に遷移します。同様に、DIAG\_EN が high になると、デバイスは DIAGNOSTIC に遷移します。



# 8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・イン スツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お 客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、シ ステムの機能を確認する必要があります。

# 8.1 アプリケーション情報

TPS482H85-Q1 デバイスは、省電力電球、LED、リレー、ソレノイド、ヒーター、サブモジュールなど、幅広い種類の抵抗 性、誘導性、容量性負荷を駆動できます。包括的な診断機能と高精度の電流検出機能によって、インテリジェントな負荷 制御が可能です。電流制限を外部で調整可能なため、突入電流や過負荷電流をクランプすることで、システム全体の信 頼性を向上させます。

# 8.2 代表的なアプリケーション

次の図に、外部回路の接続例を示します。





表 8-1. 推奨部品値

部品	概要	目的			
TVS	SMBJ70CA	バッテリから生じるフィルタ電圧過渡事象			
C <sub>VBB</sub>	5µF	入力電源の安定化。短絡状態のときにデバイスの電力損失を防止します。			
C <sub>IC</sub>	100nF	EMI を低減できるように、入力側の静電容量は最小			
C <sub>BULK</sub>	10µF	電源レールの電圧過渡をフィルタリングするのに役立ちます			
C <sub>VDD</sub>	100nF	VDD の電源電圧を安定させ、電源変動を制限します。どちらの VDD 電源でも必要です			
R <sub>PROT</sub>	10kΩ	マイクロコントローラとデバイス 1/0 ピンの保護抵抗			
R <sub>LIM</sub>	に示す離散値表 <b>7-1</b>	調整可能な電流制限スレッショルド			
R <sub>SNS</sub>	1kΩ	センス電流をセンス電圧に変換します			
<b>С</b> <sub>71</sub> µ9—	100pF	SNS ラインの RPROT と組み合わせることでローパス・フィルタを作成し、MCU の ADC に入るノイズをフィルタ処理します			
C <sub>VOUT</sub>	22nF	EMI 特性の改善、電圧過渡のフィルタリング			
R <sub>PULLUP</sub>	5kΩ	オープンドレインピン (FLT および LPM)のプルアップ抵抗			



表 8-1. 推奨部品値 (続き)

部品	概要	目的
R <sub>GND</sub>	1kΩ	誘導性負荷のターンオフ時に GND の電位を安定させます
D <sub>GND</sub>	MSX1PJ-M3/89A ダイオー ド	通常動作中は、GND をシステムグランドに近づけて配置します

## 8.2.1 設計要件

#### 表 8-2. 設計要件の例

パラメータ	値
V <sub>DIAG_EN</sub>	5V
I <sub>LOAD,max</sub>	1A
I <sub>LOAD,min</sub>	10mA
V <sub>ADC,min</sub>	5mV
V <sub>HR</sub>	1V

## 8.2.2 詳細な設計手順

電流検出範囲を 0V ~ 4V に維持するため、式 1 を使用して R<sub>(SNS)</sub> 抵抗を計算します。より高い電流検出精度を達成 するには、許容誤差 1% 以内の抵抗を推奨します。

 $V_{ADC,min} \times K_{SNS} / I_{LOAD,min} \leq R_{SNS} \leq (V_{SNSFH} - V_{HR}) \times K_{SNS} / I_{LOAD,max}$ 

(7)

表 8-2 に示す設計要件により、520 $\Omega \le R_{SNS} \le 4160\Omega$ が得られ、1k $\Omega R_{SNS}$ がその要件を満たします。

調整可能な電流制限値を設定するには、表 7-1 で推奨される R<sub>(ILIM)</sub> を使用します。このアプリケーションでは、電流過 渡およびリップルに十分なマージンを確保するために、45.3kΩ R<sub>ILIM</sub> 抵抗が要件を満たしています。

# 8.2.3 *アプリケーション曲線*

図 8-2 に、大きな容量性負荷を駆動するときのソフトスタートのテスト例を示します。図 8-3 に、誘導性負荷放電中の VDS クランプの状態を示します。





# 8.3 電源に関する推奨事項

このデバイスは車載用および産業用のアプリケーションに適しています。通常の接続電源は、24V/48Vの車載用システムです。

VBB 電圧範囲	注
$6 V \sim 58 V$	公称 24V/48V の車載バッテリの電圧範囲。 すべてのパラメータ仕様が適用され、 デバイスは完全 に機能し、保護されています。
単方向クランプのバージョンの場合、58V ~ 70V	車載用 48V バッテリーの動作電圧上限を拡張。デバイスは完全に機能し、保護されていますが、 R <sub>ON</sub> 、電流センス精度、電流制限精度、タイミングパラメータなど一部のパラメータが仕様から逸脱 する場合があります。セクション 6.5 で個々の仕様をチェックし、該当する電圧範囲を確認してくださ い。
双方向クランプバージョンの場合、58V ~ 65V	車載用 48V バッテリーの動作電圧上限を拡張。デバイスは完全に機能し、保護されていますが、 Ron、電流センス精度、電流制限精度、タイミングパラメータなど一部のパラメータが仕様から逸脱 する場合があります。セクション 6.5 で個々の仕様をチェックし、該当する電圧範囲を確認してくださ い。
双方向クランプバージョンの場合、65V ~ 80V	この電圧範囲では、最大 100µs の持続時間が許容されます。.デバイスは動作可能で、パルスは損 傷を受けることなく通過しますが、短絡に対する保護はありません。

#### 表 8-3. 動作電圧範囲

# 8.4 レイアウト

# 8.4.1 レイアウトのガイドライン

サーマルシャットダウンを防止するには、T<sub>J</sub>を 150°C 未満にする必要があります。HTSSOP パッケージは熱インピーダンスに優れています。ただし、PCB レイアウトは非常に重要です。 適切な PCB 設計は、熱伝導を最適化することができ、これはデバイスの長期的な信頼性にとって絶対的に不可欠です。

- PCB上の銅領域の面積を大きくすれば、基板の熱伝導率も大きくなります。パッケージから周囲への主要な熱伝導経路は、PCB上の銅領域です。設計で、PCBパッケージの反対側にヒートシンクが設けられていない場合は、銅領域を最大限大きくすることが極めて重要です。
- 基板の熱伝導率を最適化するため、パッケージのグランドパッドの直下に、できるだけ多くのサーマルビアを追加します。
- すべてのサーマルビアは、はんだボイドの発生を防ぐため、基板の両側で、めっきして閉じるか、栓で塞いで覆ってお く必要があります。信頼性と性能を確保するには、はんだの被覆率は85%以上でなければなりません。

# 8.4.2 *レイアウト例*

## 8.4.2.1 GND ネットワークなし

GND ネットワークを使用しない場合は、GND ピンを基盤の GND の銅領域に直接接続します。熱特性を向上させるため、サーマルビアは VBB ピンの下に配置します。





図 8-4. GND ネットワークを使わないレイアウト例



### 8.4.2.2 GND ネットワークあり

GND ネットワークを使用する場合は、IC の GND と基板の GND をグランドネットワーク経由で接続します。熱特性を向上させるため、サーマルビアは VBB ピンの下に配置します。



図 8-5. GND ネットワークを使ったレイアウト例

# 9 デバイスおよびドキュメントのサポート

# 9.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jpのデバイス製品フォルダを開いてください。[通知]をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

# 9.2 サポート・リソース

テキサス・インスツルメンツ E2E<sup>™</sup> サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツ ルメンツの使用条件を参照してください。

### 9.3 商標

テキサス・インスツルメンツ E2E<sup>™</sup> is a trademark of Texas Instruments. すべての商標は、それぞれの所有者に帰属します。

#### 9.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずか に変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

## 9.5 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

## 10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
March 2025	*	初版

# 11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない 場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

# 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンスデザインを含みます)、アプリケーショ ンや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性 および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否しま す。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種 規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright © 2025, Texas Instruments Incorporated



#### **PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	<b>RoHS</b> (3)	Lead finish/ Ball material	MSL rating/ Peak reflow	Op temp (°C)	Part marking (6)
						(4)	(5)		
PTPS482H85AQCHURQ1	Active	Preproduction	VQFN-HR (CHU)   12	3000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTPS482H85BQCHURQ1	Active	Preproduction	VQFN-HR (CHU)   12	3000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTPS482H85BQCHURQ1.A	Active	Preproduction	VQFN-HR (CHU)   12	3000   LARGE T&R	-	Call TI	Call TI	-40 to 125	

<sup>(1)</sup> **Status:** For more details on status, see our product life cycle.

(2) Material type: When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> RoHS values: Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

<sup>(4)</sup> Lead finish/Ball material: Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> MSL rating/Peak reflow: The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

#### 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みま す)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある 「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証 も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、 テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様 のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様の アプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任 を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツル メンツ製品を使用するアプリケーションの開発の目的でのみ、 テキサス・インスツルメンツはその使用をお客様に許諾します。これらの リソースに関して、他の目的で複製することや掲載することは禁止されています。 テキサス・インスツルメンツや第三者の知的財産権の ライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、 費用、損失、責任について、 テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、 テキサス・インスツルメンツは 一切の責任を拒否します。

テキサス・インスツルメンツの製品は、 テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。 テキサス・インスツルメンツがこれらのリソ ースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありませ ん。

お客様がいかなる追加条項または代替条項を提案した場合でも、 テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright © 2025, Texas Instruments Incorporated