

TMUX6119 $\pm 16.5V$ 、低容量、低リーク電流、高精度、SPDT スイッチ

1 特長

- 広い電源電圧範囲: $\pm 5V \sim \pm 16.5V$ (デュアル)、 $10V \sim 16.5V$ (シングル)
- すべてのピンで、JESD78 Class II Level A 規格に基づき $100mA$ のラッチアップ耐性を満たしています
- 小さいオン容量: $6.4pF$
- 低入力リーク: $5pA$
- 少ない電荷注入: $0.19pC$
- レール ツー レール動作
- 低オン抵抗: $120\ \Omega$
- 遷移時間: $68ns$
- ブレイク ビフォー メイクの切り替え動作
- EN ピンおよび SEL ピンを内蔵プルダウンにより V_{DD} に接続可能
- ロジックレベル: $2V \sim V_{DD}$
- 低消費電流: $17\mu A$
- 人体モデル (HBM) ESD 保護: すべてのピンで $\pm 2kV$
- 業界標準の SOT-23 パッケージ

2 アプリケーション

- ファクトリオートメーションと産業プロセス制御
- プログラマブルロジックコントローラ (PLC)
- アナログ入力モジュール
- ATE 試験装置
- デジタルマルチメータ
- バッテリモニタリングシステム

3 説明

TMUX6119 は、最新の CMOS (相補型金属酸化膜半導体) 方式のシングルポール・ダブルスロー (SPDT) スイッチ

です。このデバイスは、デュアル電源 ($\pm 5V \sim \pm 16.5V$)、シングル電源 ($10V \sim 16.5V$)、非対称電源のいずれにおいても正常に動作します。両方のデジタル入力ピン (EN と SEL) は、トランジスタ・トランジスタ論理 (TTL) 互換のしきい値を採用しており、両方の TTL/CMOS ロジックの互換性を確保しています。

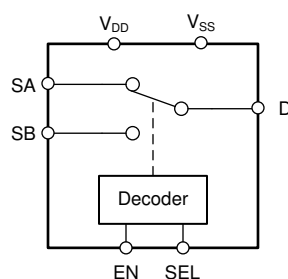
TMUX6119 は、EN ピンの制御によりイネーブルまたはディセーブルにできます。ディセーブルのときは、両方のチャンネルスイッチがオフになります。イネーブル時、SEL ピンを使用して、チャンネル A (SA から D) またはチャンネル B (SB から D) をオンにできます。各チャンネルはどちらの方向にも同程度に導通し、入力信号範囲は電源まで拡大されています。TMUX6119 のスイッチは、ブレイク ビフォー メイク (BBM) スwitching動作を行います。

TMUX6119 は、テキサス・インスツルメンツの高精度スイッチおよびマルチプレクサファミリの製品です。TMUX6119 は、リーク電流と電荷注入が非常に小さいため、高精度の測定アプリケーションに使用できます。また、このデバイスはスイッチがオフ位置のとき、電源電圧までの信号レベルをブロックするため、絶縁性能も非常に優れています。消費電流が $17\mu A$ と低いいため、携帯型アプリケーションで使用できます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	本体サイズ (公称)
TMUX6119	SOT-23 (8)	2.90mm × 1.60mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



TMUX6119

概略回路図



目次

1 特長	1	7.1 概要	13
2 アプリケーション	1	7.2 機能ブロック図	20
3 説明	1	7.3 機能説明	20
4 ピン構成および機能	3	7.4 デバイスの機能モード	22
ピンの機能.....	3	8 アプリケーションと実装	22
5 仕様	4	8.1 アプリケーション情報.....	22
5.1 絶対最大定格.....	4	8.2 代表的なアプリケーション.....	22
5.2 ESD 定格.....	4	9 電源に関する推奨事項	24
5.3 熱に関する情報.....	4	10 レイアウト	25
5.4 推奨動作条件.....	5	10.1 レイアウトのガイドライン.....	25
5.5 電気的特性 (デュアル電源: $\pm 15V$).....	5	10.2 レイアウト例.....	25
5.6 スイッチング特性 (デュアル電源: $\pm 15V$).....	6	11 デバイスおよびドキュメントのサポート	26
5.7 電気的特性 (シングル電源: 12V).....	7	11.1 ドキュメントのサポート.....	26
5.8 スイッチング特性 (シングル電源: 12V).....	8	11.2 ドキュメントの更新通知を受け取る方法.....	26
5.9 代表的特性.....	9	11.3 商標.....	26
6 パラメータ測定情報	12	12 改訂履歴	26
6.1 真理値表.....	12	13 メカニカル、パッケージ、および注文情報	26
7 詳細説明	13		

4 ピン構成および機能

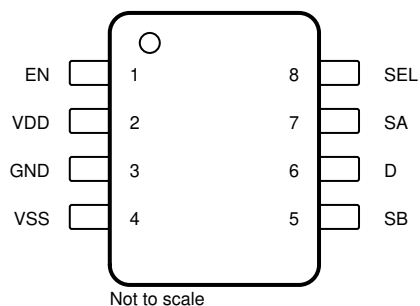


図 4-1. DCN パッケージ 8 ピン SOT-23 上面図

ピンの機能

ピン		種類 ⁽¹⁾	説明
名称	番号		
EN	1	I	アクティブ High デジタル入力。このピンが Low 状態のとき、両スイッチがオフになります。このピンが High 状態のとき、SEL ロジック入力によって、どのスイッチをオンにするかを指定できます。
V _{DD}	2	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V _{DD} と GND の間に 0.1μF ～ 10μF のデカップリング コンデンサを接続します。
GND	3	P	グラウンド (0V) リファレンス
V _{SS}	4	P	負電源。このピンは最も負の電源電位になる。単一電源アプリケーションでは、このピンをグラウンドに接続できる。確実な動作を保証するため、V _{SS} と GND の間に 0.1μF ～ 10μF のデカップリング コンデンサを接続します。
SB	5	I/O	ソースピン B は、入力または出力として使用可能。
D	6	I/O	ドレイン ピン。入力または出力として使用が可能。
SA	7	I/O	ソースピン A は、入力または出力として使用可能
SEL	8	I	ロジック制御入力。

(1) I = 入力、O = 出力、I/O = 入力および出力、P = 電源

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
$V_{DD} \sim V_{SS}$	電源電圧		36	V
V_{DD} から GND		-0.3	18	V
V_{SS} から GND		-18	0.3	V
V_{DIG}	デジタル入力ピン (SEL、EN) 電圧	GND -0.3	$V_{DD}+0.3$	V
I_{DIG}	デジタル入力ピン (SEL、EN) 電流	-30	30	mA
V_{ANA_IN}	アナログ入力ピン (Sx) 電圧	$V_{SS}-0.3$	$V_{DD}+0.3$	V
I_{ANA_IN}	アナログ入力ピン (Sx) 電流	-30	30	mA
V_{ANA_OUT}	アナログ出力ピン (D) 電圧	$V_{SS}-0.3$	$V_{DD}+0.3$	V
I_{ANA_OUT}	アナログ出力ピン (D) 電流	-30	30	mA
T_A	周囲温度	-55	140	°C
T_J	接合部温度		150	°C
T_{stg}	保存温度	-65	150	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに恒久的な損傷が発生する可能性があります。これらはあくまでもストレス定格であり、「推奨動作条件」に示されている条件を超える当該の条件またはその他のいかなる条件下での、デバイスの正常な動作を保証するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン ⁽²⁾	±500	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 熱に関する情報

熱評価基準 ⁽¹⁾		TMUX6119	単位
		DCN (SOT-23)	
		8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	180.5	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	138.8	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	90.4	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	73.7	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	90.5	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
$V_{DD} \sim V_{SS}$ ⁽¹⁾	電源間の電圧差	10		33	V
V_{DD} から GND	正電源電圧 (シングル電源、 $V_{SS} = 0V$)	10		16.5	V
V_{DD} から GND	正電源電圧 (2 電源)	5		16.5	V
V_{SS} から GND	負電源電圧 (2 電源)	-16.5		-5	V
V_S ⁽²⁾	ソース ピンの電圧	V_{SS}		V_{DD}	V
V_D	ドレイン ピンの電圧	V_{SS}		V_{DD}	V
V_{DIG}	デジタル入力ピン (SEL、EN) 電圧	0		V_{DD}	V
I_{CH}	チャネル電流 ($T_A = 25^\circ C$)	-25		25	mA
T_A	周囲温度	-40		125	$^\circ C$

(1) $V_{SS} = 0V$ の場合、 V_{DD} の範囲は 10V ~ 36V です。

(2) $10V \leq (V_{DD} - V_{SS}) \leq 36V$ の範囲内であれば、 V_{DD} および V_{SS} は任意の値で使用できます。

5.5 電気的特性 (デュアル電源 : $\pm 15V$)

$T_A = 25^\circ C$ 時、 $V_{DD} = 15V$ 、 $V_{SS} = -15V$ (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
アナログ スイッチ							
V _A	アナログ信号範囲		T _A = −40℃〜+125℃	V _{SS}	V _{DD}	V	
R _{ON}	オン抵抗	V _S = 0V、I _S = 1mA		120	135	Ω	
		V _S = ±10V、I _S = 1mA		140	165	Ω	
			T _A = −40℃〜+85℃		210	Ω	
			T _A = −40℃〜+125℃		245	Ω	
ΔR _{ON}	チャネル間のオン抵抗の不整合	V _S = ±10V、I _S = 1mA		2.4	6	Ω	
			T _A = −40℃〜+85℃		9	Ω	
			T _A = −40℃〜+125℃		11	Ω	
R _{ON_FLAT}	オン抵抗の平坦性	V _S = −10V、0V、+10V、I _S = 1mA		22	45	Ω	
			T _A = −40℃〜+85℃		47	Ω	
			T _A = −40℃〜+125℃		49	Ω	
R _{ON_DRIFT}	オン抵抗のドリフト	V _S = 0V		0.5		%/℃	
I _{S(OFF)}	ソース オフ リーク電流 ⁽¹⁾	スイッチ状態はオフ、V _S = +10V/ −10V、V _D = −10V/ +10V		−0.02	0.005	0.02	nA
			T _A = −40℃〜+85℃	−0.12		0.05	nA
			T _A = −40℃〜+125℃	−1		0.2	nA
I _{D(OFF)}	ドレイン オフ リーク電流 ⁽¹⁾	スイッチ状態はオフ、V _S = +10V/ −10V、V _D = −10V/ +10V		−0.02	0.005	0.02	nA
			T _A = −40℃〜+85℃	−0.12		0.05	nA
			T _A = −40℃〜+125℃	−1		0.2	nA
I _{D(ON)}	リーク電流のドレイン	スイッチ状態はオン、V _S = +10V/ −10V、V _D = −10V/ +10V		−0.04	0.01	0.04	nA
			T _A = −40℃〜+85℃	−0.25		0.1	nA
			T _A = −40℃〜+125℃	−1.8		0.4	nA
デジタル入力 (EN、Ax ピン)							
V _{IH}	ロジック電圧 High			2		V	
V _{IL}	ロジック電圧 Low					0.8	V
R _{PD(EN)}	EN ピンに対するプルダウ抵抗				6		MΩ

TMUX6119

JAJSG83B – SEPTEMBER 2018 – REVISED AUGUST 2025

 $T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 15\text{V}$ 、 $V_{SS} = -15\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
I_{DD}	V_{DD} の電源電流	$V_A = 0\text{V}$ または 3.3V 、 $V_S = 0\text{V}$		16	21	μA
			$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$		22	μA
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		23	μA
I_{SS}	V_{SS} の電源電流	$V_A = 0\text{V}$ または 3.3V 、 $V_S = 0\text{V}$		7	10	μA
			$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$		11	μA
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		12	μA

 (1) V_S が正の場合、 V_D は負の値になり、その逆も同様です。

5.6 スイッチング特性 (デュアル電源 : $\pm 15\text{V}$)
 $T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 15\text{V}$ 、 $V_{SS} = -15\text{V}$ (特に記述のない限り) (1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{ON}	イネーブル ターンオン時間	$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		68	86	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			110	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			121	ns
t_{OFF}	イネーブル ターンオフ時間	$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		57	64	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			78	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			82	ns
t_{TRAN}	遷移時間	$V_S = 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		68	88	ns
		$V_S = 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			99	ns
		$V_S = 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			106	ns
t_{BBM}	ブレイク ビフォー メイクの時間遅延	$V_S = 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	8	37		ns
Q_J	電荷注入	$V_S = 0\text{V}$ 、 $R_S = 0\Omega$ 、 $C_L = 1\text{nF}$	-0.19			pC
O_{ISO}	オフ絶縁	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$	-85			dB
X_{TALK}	チャンネル間クロストーク	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$	-93			dB
I_L	挿入損失	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$	-7.7			dB
ACPSRR	AC 電源除去比	$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 V_{DD} で $V_{PP} = 0.62\text{V}$ 、 $f = 1\text{MHz}$	-55			dB
		$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 V_{SS} で $V_{PP} = 0.62\text{V}$ 、 $f = 1\text{MHz}$	-55			dB
BW	-3dB 帯域幅	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$	700			MHz
THD	全高調波歪み + ノイズ	$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 20\text{Hz} \sim 20\text{kHz}$	0.08			%
C_{IN}	デジタル入力容量	$V_{IN} = 0\text{V}$ または V_{DD}	0.8			pF
$C_{S(OFF)}$	ソース オフ容量	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$	1.9	2.8		pF
$C_{D(OFF)}$	ドレイン オフ容量	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$	4.3	4.7		pF
$C_{S(ON)}$ 、 $C_{D(ON)}$	ソース容量とドレイン オン容量	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$	6.4	8.1		pF

(1) 設計により規定された値であり、生産時の試験の対象になりません

5.7 電気的特性 (シングル電源 : 12V)

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 12\text{V}$ 、 $V_{SS} = 0\text{V}$ (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
アナログ スイッチ							
V _A	アナログ信号範囲	T _A = −40℃〜+125℃	T _A = −40℃〜+125℃	V _{SS}	V _{DD}	V	
R _{ON}	オン抵抗	V _S = 10V、I _S = 1mA		230	265	Ω	
			T _A = −40℃〜+85℃		355	Ω	
			T _A = −40℃〜+125℃		405	Ω	
ΔR _{ON}	チャネル間のオン抵抗の不整合	V _S = 10V、I _S = 1mA		1	9	Ω	
			T _A = −40℃〜+85℃		12	Ω	
			T _A = −40℃〜+125℃		14	Ω	
R _{ON_DRIFT}	オン抵抗のドリフト	V _S = 0V		0.48		%/℃	
I _{S(OFF)}	ソース オフ リーク電流 ⁽¹⁾	スイッチ状態はオフ、V _S = 10V/ 1V、V _D = 1V/ 10V		-0.02	0.005	0.02	nA
			T _A = −40℃〜+85℃	-0.08		0.04	nA
			T _A = −40℃〜+125℃	-0.75		0.13	nA
I _{D(OFF)}	ドレイン オフ リーク電流 ⁽¹⁾	スイッチ状態はオフ、V _S = 10V/ 1V、V _D = 1V/ 10V		-0.02	0.005	0.02	nA
			T _A = −40℃〜+85℃	-0.08		0.04	nA
			T _A = −40℃〜+125℃	-0.75		0.13	nA
I _{D(ON)}	リーク電流のドレイン	スイッチ状態はオン、V _S = フローティング、V _D = 1V/ 10V		-0.04	0.01	0.04	nA
			T _A = −40℃〜+85℃	-0.16		0.08	nA
			T _A = −40℃〜+125℃	-1.5		0.25	nA
デジタル入力 (EN、Ax ピン)							
V _{IH}	ロジック電圧 High			2		V	
V _{IL}	ロジック電圧 Low				0.8	V	
R _{PD(EN)}	EN ピンに対するプルダウン抵抗				6	MΩ	
電源							
I _{DD}	V _{DD} の電源電流	V _A = 0V または 3.3V、V _S = 0V		11	14	μA	
			T _A = −40℃〜+85℃		16	μA	
			T _A = −40℃〜+125℃		17	μA	

(1) V_S が正の場合、 V_D は負の値になり、その逆も同様です。

5.8 スイッチング特性 (シングル電源 : 12V)

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 12\text{V}$ 、 $V_{SS} = 0\text{V}$ (特に記述のない限り)⁽¹⁾

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{ON}	イネーブル ターンオン時間	$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		73	91	ns
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			119	ns
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			130	ns
t_{OFF}	イネーブル ターンオフ時間	$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		60	69	ns
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			82	ns
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			88	ns
t_{TRAN}	遷移時間	$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		73	93	ns
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			104	ns
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			112	ns
t_{BBM}	ブレイク ビフォー メイクの時間遅延	$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	10	45		ns
Q_J	電荷注入	$V_S = 6\text{V}$ 、 $R_S = 0\Omega$ 、 $C_L = 1\text{nF}$		0.1		pC
O_{ISO}	オフ絶縁	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$		-85		dB
X_{TALK}	チャンネル間クロストーク	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$		-100		dB
I_L	挿入損失	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$		-15		dB
ACPSRR	AC 電源除去比	$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 $V_{PP} = 0.62\text{V}$ 、 $f = 1\text{MHz}$		-55		dB
BW	-3dB 帯域幅	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$		440		MHz
C_{IN}	デジタル入力容量	$V_{IN} = 0\text{V}$ または V_{DD}		1		pF
$C_{S(OFF)}$	ソース オフ容量	$V_S = 6\text{V}$ 、 $f = 1\text{MHz}$		2	2.9	pF
$C_{D(OFF)}$	ドレイン オフ容量	$V_S = 6\text{V}$ 、 $f = 1\text{MHz}$		4.9	5.3	pF
$C_{S(ON)}$ 、 $C_{D(ON)}$	ソース容量とドレイン オン容量	$V_S = 6\text{V}$ 、 $f = 1\text{MHz}$		7.4	8.9	pF

(1) 設計により規定された値であり、生産時の試験の対象になりません

5.9 代表的特性

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 15\text{V}$ 、 $V_{SS} = -15\text{V}$ (特に記述のない限り)

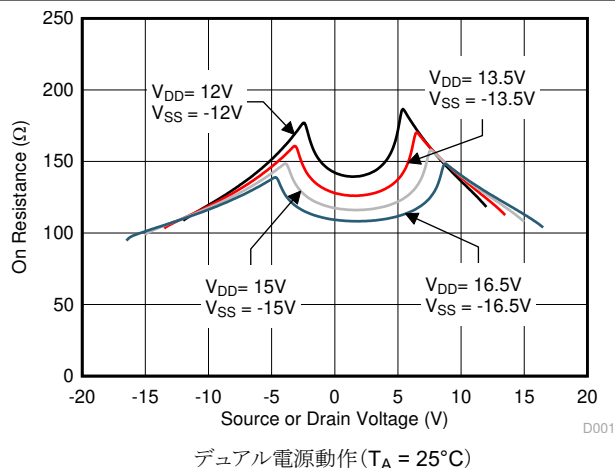


図 5-1. オン抵抗とソースまたはドレイン電圧との関係

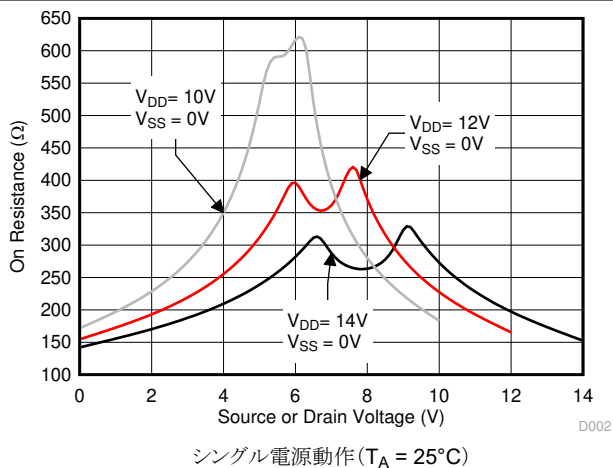


図 5-2. オン抵抗とソースまたはドレイン電圧との関係

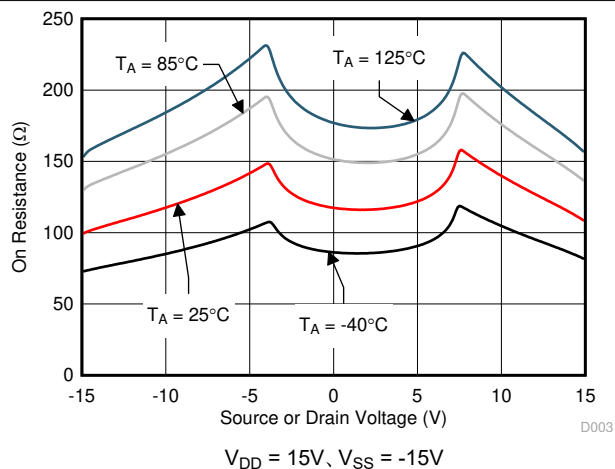


図 5-3. オン抵抗とソースまたはドレイン電圧との関係

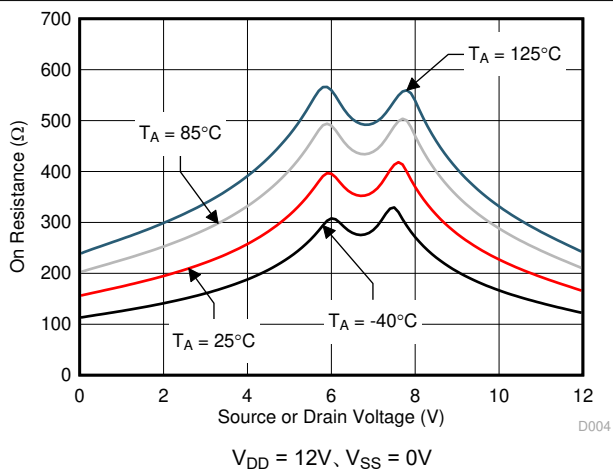


図 5-4. オン抵抗とソースまたはドレイン電圧との関係

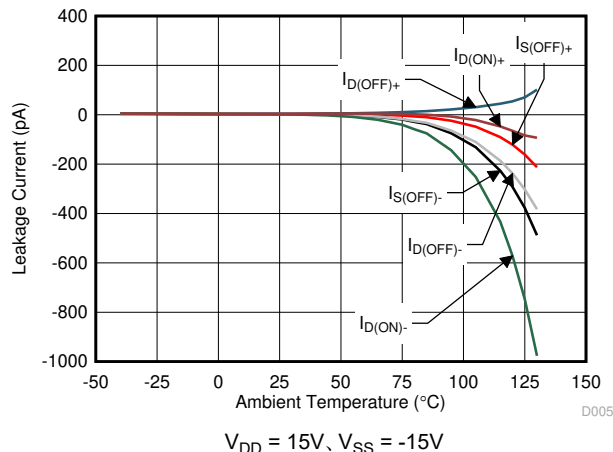


図 5-5. リーク電流と温度との関係

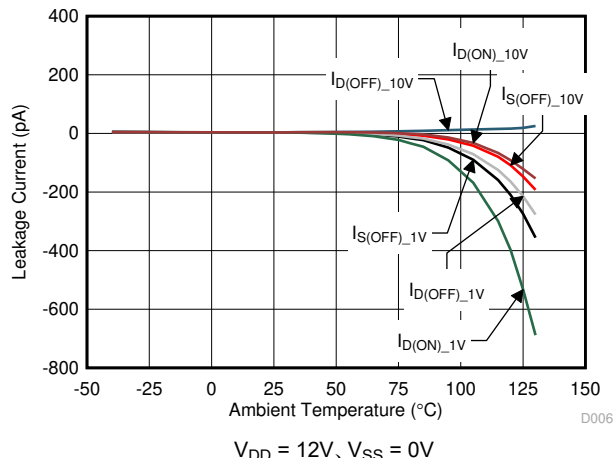


図 5-6. リーク電流と温度との関係

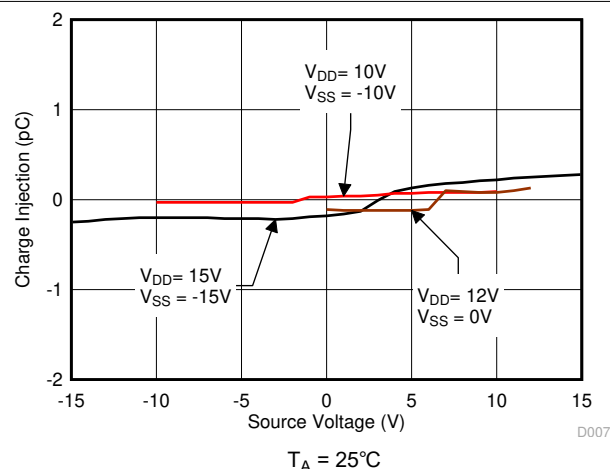


図 5-7. 電荷注入とソース電圧との関係

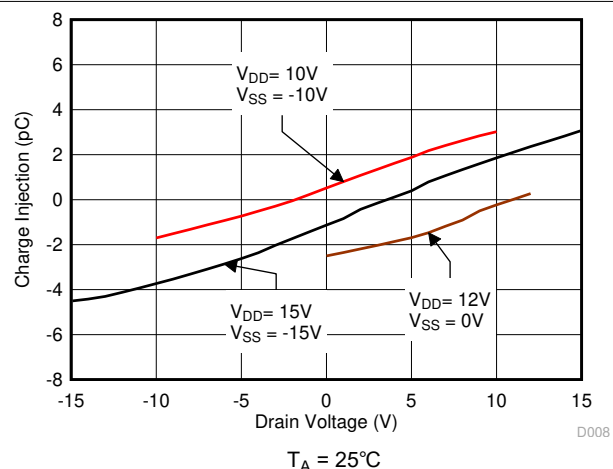


図 5-8. 電荷注入とドレイン電圧との関係

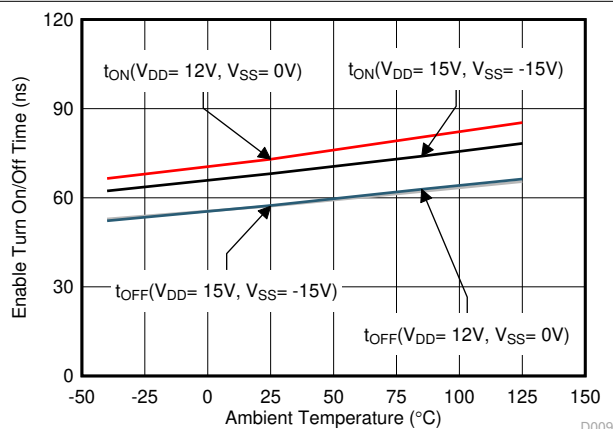


図 5-9. イネーブル ターンオン時間とイネーブル ターンオフ時間

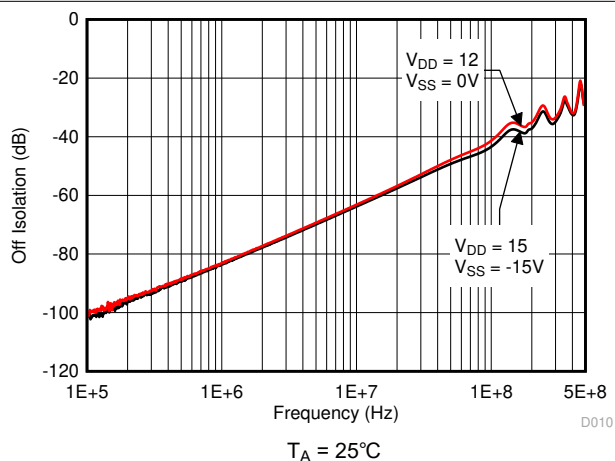


図 5-10. オフ絶縁と周波数との関係

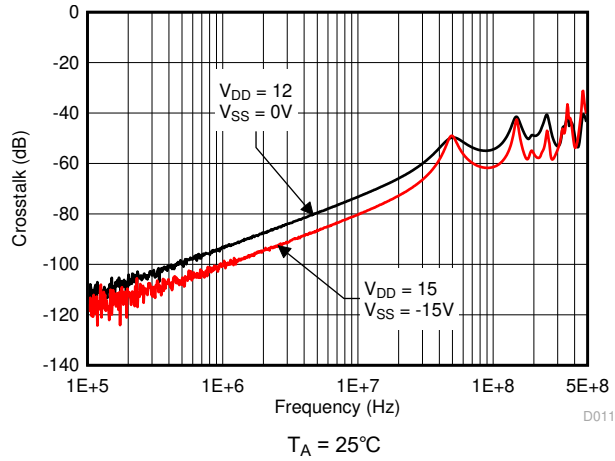


図 5-11. クロストークと周波数との関係

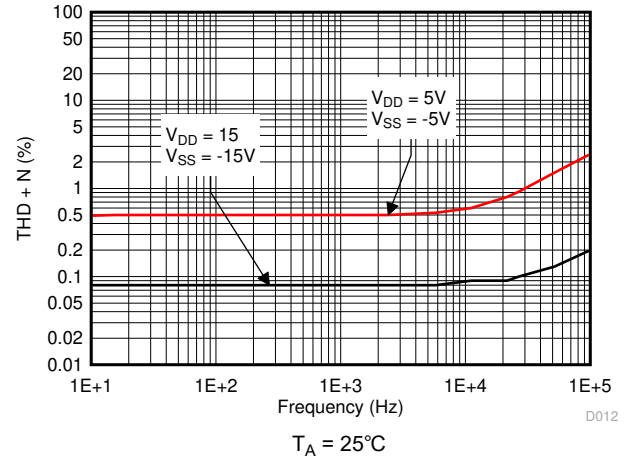


図 5-12. THD+N と周波数との関係

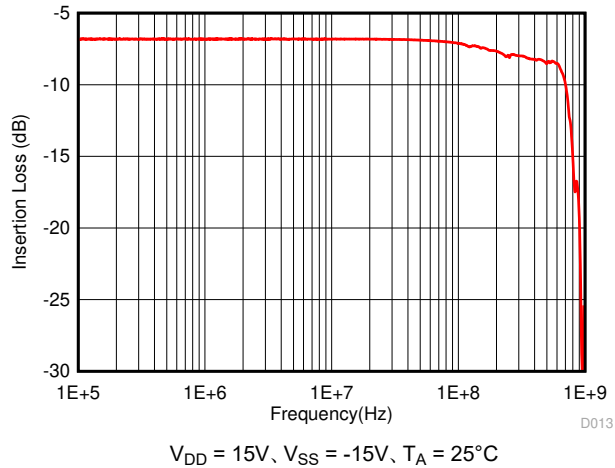


図 5-13. オン応答と周波数との関係

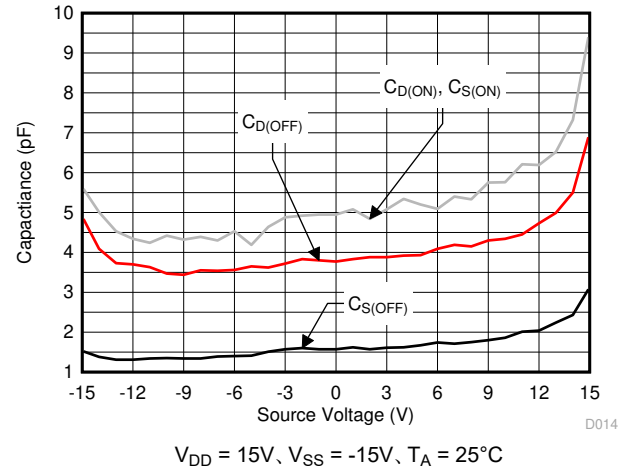


図 5-14. 静電容量とソース電圧との関係

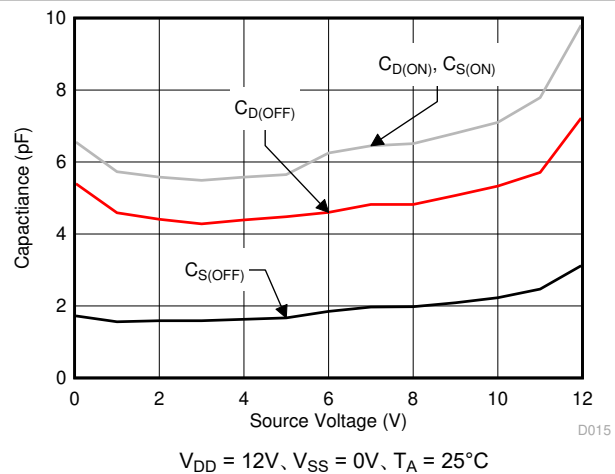


図 5-15. 静電容量とソース電圧との関係

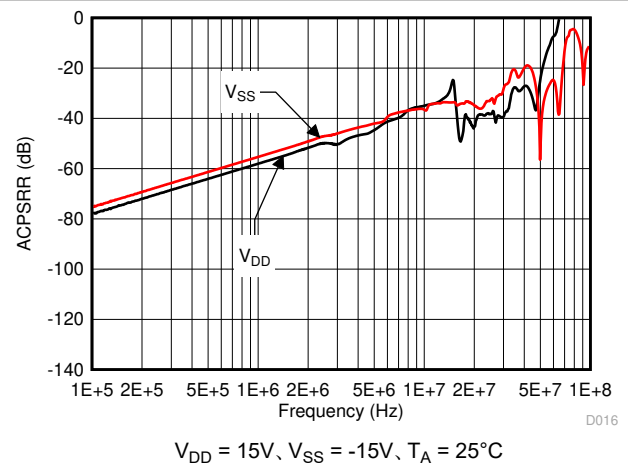


図 5-16. ACPSRR と周波数との関係

6 パラメータ測定情報

6.1 真理値表

表 6-1 に、TMUX6119 の真理値表を示します。

表 6-1. TMUX6119 の真理値表

EN	SEL	状態	
		スイッチ A (SA から D)	スイッチ B (SB から D)
0	X ⁽¹⁾	OFF	OFF
1	0	オン	OFF
1	1	OFF	オン

(1) X は「任意」を意味します。

7 詳細説明

7.1 概要

TMUX6119 は、オン時およびオフ時のリーク電流が低く、かつ超低電荷注入を実現しているため、高精度測定アプリケーションでの使用に適しています。また、このデバイスはスイッチがオフ位置のとき、電源電圧までの信号レベルをブロックするため、絶縁性能も非常に優れています。消費電流が 17μA と低いため、携帯型アプリケーションで使用できます。

7.1.1 オン抵抗

TMUX6119 のオン抵抗は、デバイスのソースピン (SA または SB) とドレインピン (D) の間の抵抗値 (Ω) です。オン抵抗は、入力電圧と電源電圧によって変化します。オン抵抗は、記号 R_{ON} を使用して示されます。 R_{ON} の測定時に使用する構成を図 7-1 に示します。この設定を使用して電圧 (V) と電流 (I_{CH}) を測定し、 R_{ON} は、式 1 に示すとおり計算します：

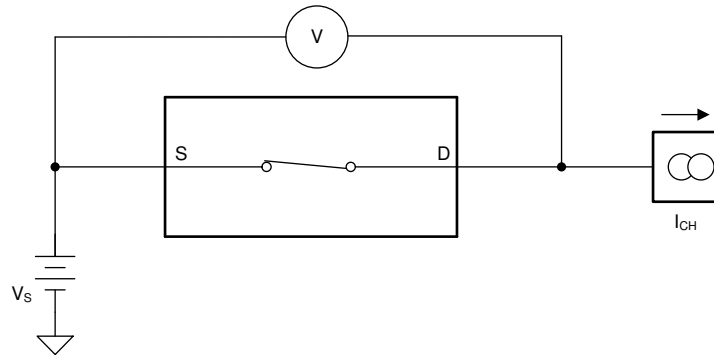


図 7-1. オン抵抗測定時の構成

$$R_{ON} = V / I_{CH} \quad (1)$$

7.1.2 オフ リーク電流

オフ状態にあるスイッチに関連するリーク電流には、次の 2 種類があります。

1. ソース側オフ リーク電流
2. ドレイン側オフ リーク電流

ソース側リーク電流は、スイッチがオフ状態にあるとき、ソース ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(OFF)}$ を使用して示されます。

ドレイン側リーク電流は、スイッチがオフ状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(OFF)}$ を使用して示されます。

図 7-2 に、これら 2 種類のオフ リーク電流の測定に使用する設定を示します。

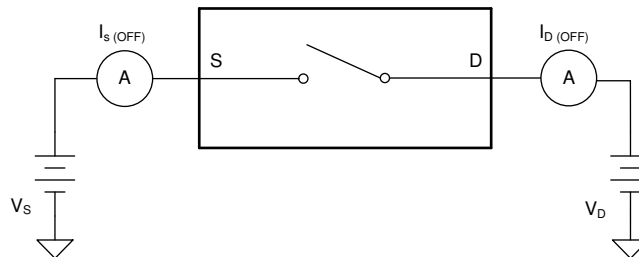


図 7-2. オフ リーク測定時の構成

7.1.3 オン リーク電流

オン リーク電流は、スイッチがオン状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。測定中、ソース ピンはフローティング状態を維持します。図 7-3 に、オン リーク電流 $I_{D(ON)}$ の測定時に使用される回路構成を示します。

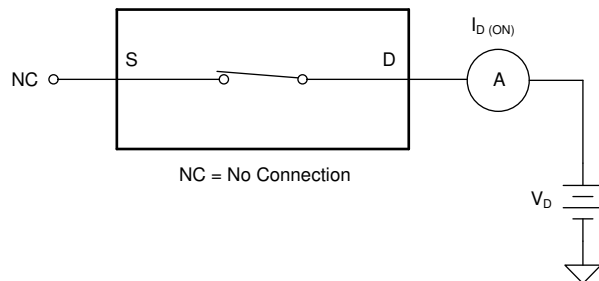


図 7-3. オン リーク測定時の構成

7.1.4 遷移時間

遷移時間は、デジタルアドレス信号が遷移の 50% まで上昇または下降した後で、TMUX6119 の出力が遷移の 90% まで上昇または下降するまでに要する時間として定義されます。図 7-4 に、遷移時間 (記号 t_t) を測定するために使用される設定を示します。

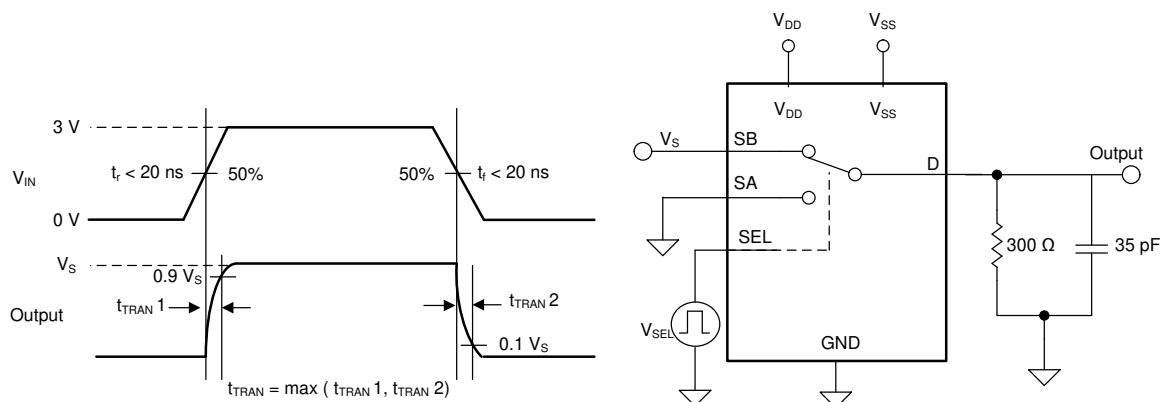


図 7-4. 遷移時間測定時の構成

7.1.5 ブレイク ビフォー メイク遅延

ブレイク ビフォー メイク遅延は、TMUX6119 のスイッチング時に 2 つの入力が接続することを防止する安全機能です。TMUX6119 出力は、次のオン状態スイッチと接続する前に、まずオン状態スイッチから切断されます。このブレイク 切断とメイク 接続の間の時間遅延は、ブレイク ビフォー メイク遅延と呼んでいます。図 7-5 に、ブレイク ビフォー メイク遅延 (記号 t_{BBM}) の測定に使用する設定を示します。

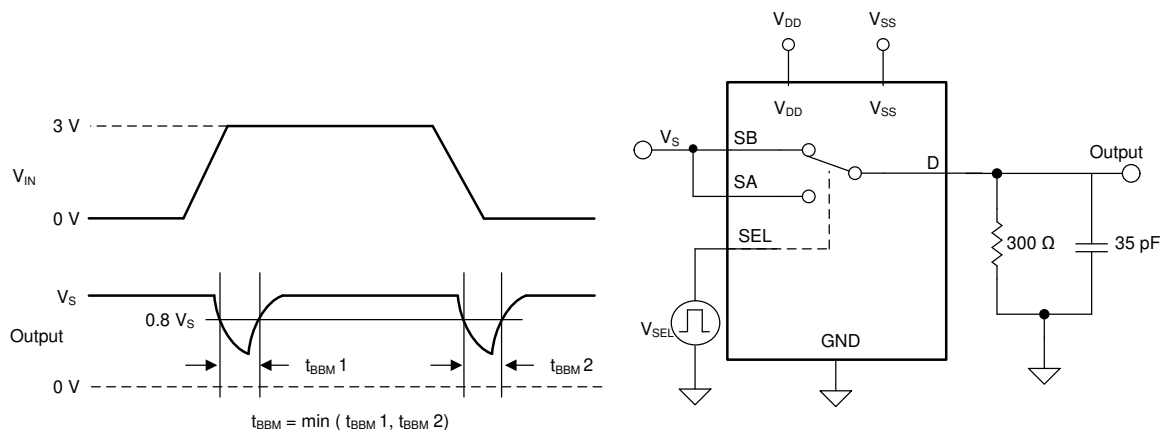


図 7-5. ブレイク ビフォー メイク遅延測定時の構成

7.1.6 イネーブル ターンオン時間とイネーブル ターンオフ時間

イネーブル ターンオン時間は、50% の最終値まで EN 信号が上昇してから、TMUX6119 の出力が 90% の最終値に上昇するまでに要する時間として定義されます。図 7-6 に、ターンオン時間を測定する際の設定を示します。イネーブル ターンオン時間は、記号 t_{ON} で示されます。

イネーブル ターンオフ時間は、50% の初期値まで EN 信号が降下してから、TMUX6119 の出力が 10% の初期値に降下するまでに要する時間として定義されます。図 7-6 に、ターンオフ時間を測定する際の設定を示します。イネーブル ターンオフ時間は、記号 t_{OFF} で示されます。

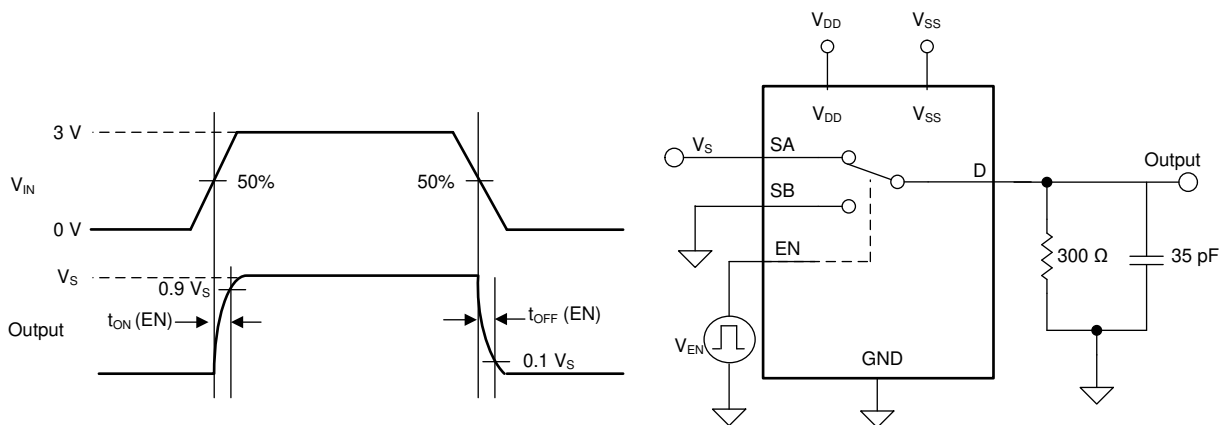


図 7-6. ターンオンおよびターンオフ時間の測定に使用する構成

7.1.7 電荷注入

TMUX6119 はシンプルな送信ゲートトポロジを採用しています。NMOS トランジスタと PMOS トランジスタの間で容量の不一致がある場合、ゲート信号の立ち下がりエッジまたは立ち上がりエッジにおいて、ドレインまたはソースに電荷が注入されます。デバイスのソースまたはドレインに注入される電荷の量をチャージ インジェクションと呼び、 Q_{INJ} という記号で表します。図 7-7 および図 7-8 に、ソースからドレイン、およびドレインからソースへの電荷注入の測定に使用する設定を示します。TMUX6119 の電荷注入は、ソースからドレインの方向で最適化されています。

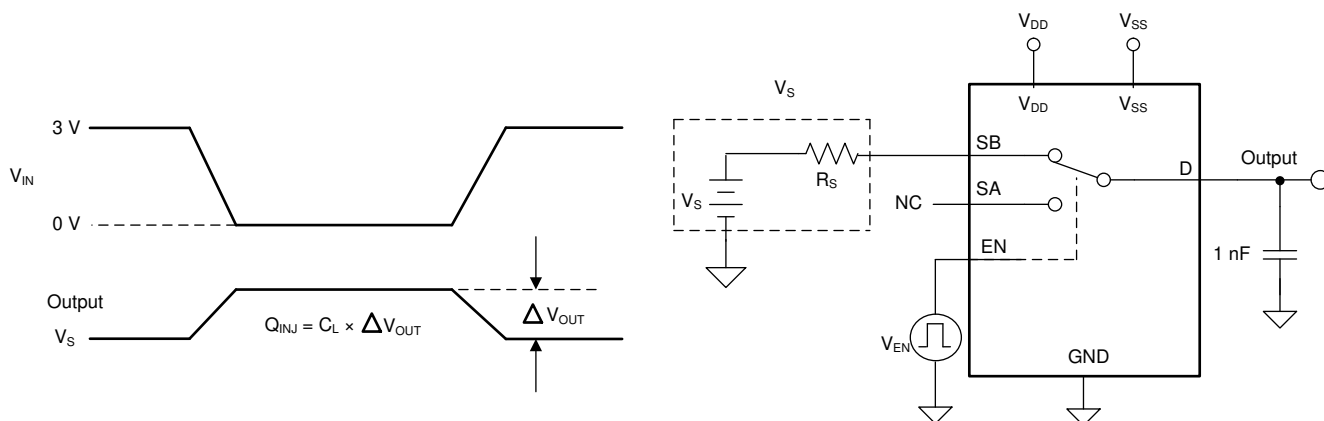


図 7-7. ソースからドレイン間の電荷注入測定時の設定

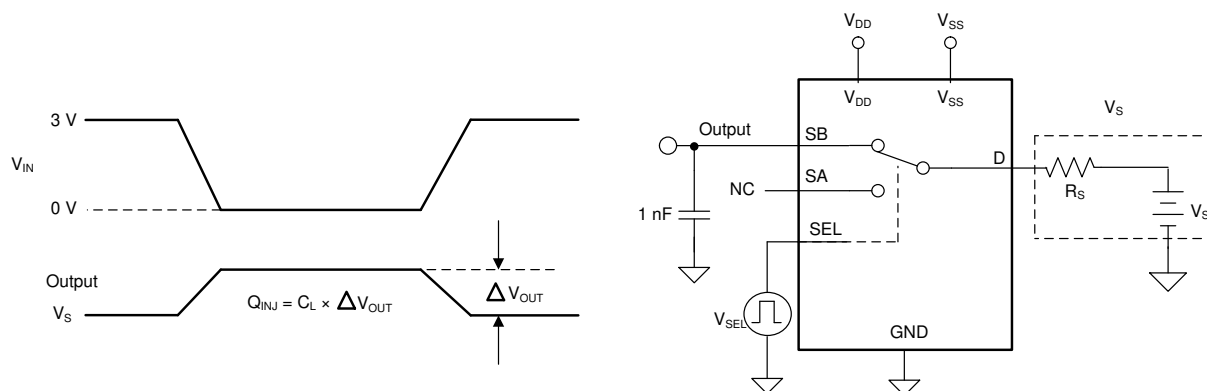


図 7-8. ドレインからソース間の電荷注入測定時の設定

7.1.8 オフアイソレーション

オフ絶縁は、 $1-V_{RMS}$ 信号がオフチャネルのソースピン (SA または SB) に適用される時、TMUX6119 のドレインピン (D) での電圧として定義されます。図 7-9 に、オフ絶縁の測定に使用する設定を示します。式 2 を使用して、絶縁からの補正を計算します。

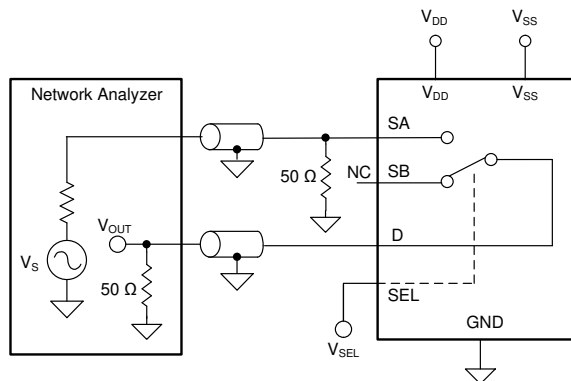


図 7-9. オフ絶縁測定時の設定

$$Off\ Isolation = 20 \times \log\left(\frac{V_{OUT}}{V_S}\right) \quad (2)$$

7.1.9 チャンネル間クロストーク

チャンネル間クロストークは、オンチャンネルのソースピンに $1-V_{RMS}$ の信号が印加されたときに、オフチャンネルのソースピン (SA または SB) で測定される電圧として定義されます。図 7-10 に、チャンネル間クロストークの測定を行う際の設定、式 3 に、チャンネル間クロストークの計算に使用する式を示します。

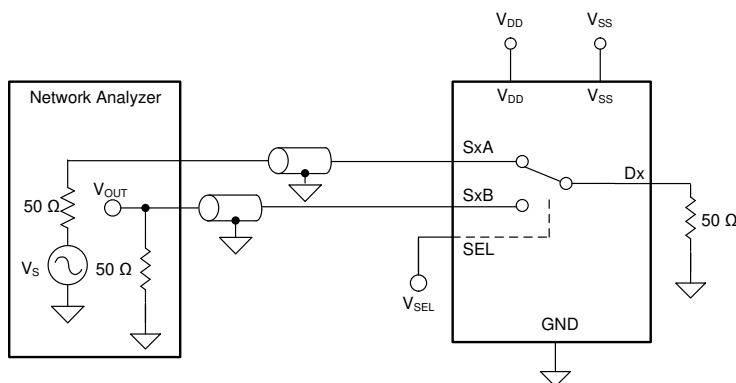


図 7-10. チャンネル間クロストーク測定時の設定

$$Channel - to - Channel\ Crosstalk = 20 \times \log\left(\frac{V_{OUT}}{V_S}\right) \quad (3)$$

7.1.10 帯域幅

帯域幅は、入力をオンチャンネルのソースピンに印加したときに、TMUX6119 のドレインピンで測定される出力の減衰量が、3dB 未満である周波数の範囲として定義されます。図 7-11 に、マルチプレクサの帯域幅を測定するために使用される設定を示します。減衰の計算に式 4 を使用します。

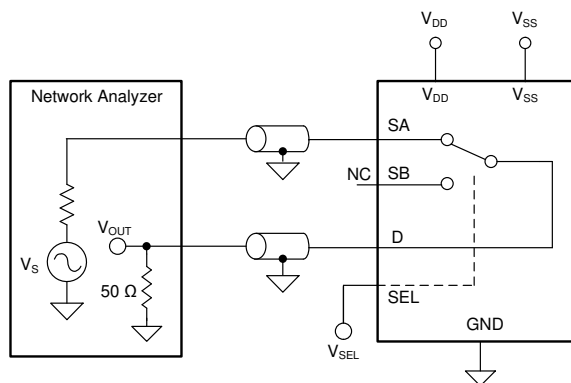


図 7-11. 帯域幅測定時の設定

$$\text{Attenuation} = 20 \times \log\left(\frac{V_2}{V_1}\right) \quad (4)$$

7.1.11 THD + ノイズ

信号の全高調波歪み (THD) は、マルチプレクサの出力において、すべての高調波成分の電力の合計と基本周波数の電力の比として定義される、高調波歪みを測定した値です。TMUX6119 のオン抵抗は入力信号の振幅によって変化し、ドレイン ピンを低インピーダンスの負荷に接続することで、歪み発生の原因となります。全高調波歪み + ノイズは THD + N と表されます。図 7-12 に、TMUX6119 の THD+N の測定に使用する設定を示します。

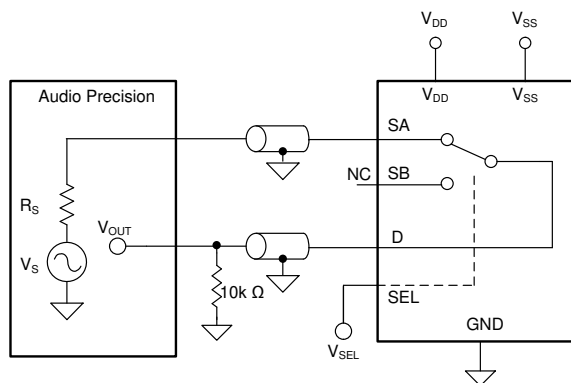


図 7-12. THD+N 測定時の構成

7.1.12 AC 電源電圧変動除去比 (AC PSRR)

AC 電源電圧ピンに現れるノイズ信号やスプリアス信号が、スイッチの出力に対し結合されることを防止するデバイスの能力を測定したものが **PSRR** です。測定対象のデバイスの DC 電源電圧は、**620mVPP** の正弦波によって変調されます。出力に現れる信号振幅と変調信号の振幅との比率が **AC PSRR** です。図 7-13 に、TMUX6119 の ACPSRR 測定に使用する設定を示します。

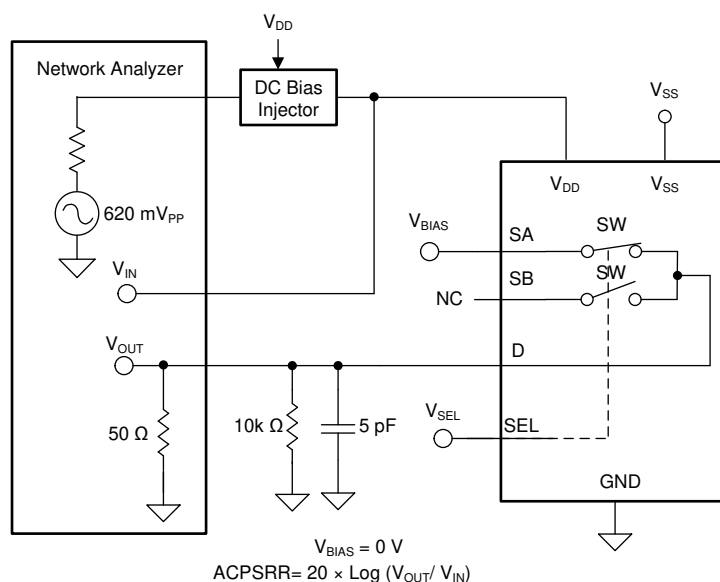
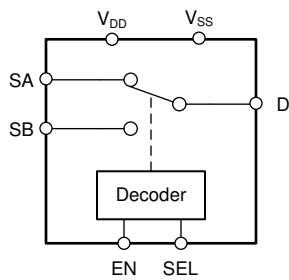


図 7-13. AC PSRR 測定時の構成

7.2 機能ブロック図



TMUX6119

7.3 機能説明

7.3.1 超低リーク電流

TMUX6119 は、非常に小さいオン リークおよびオフ リーク電流を実現します。TMUX6119 は、リーク電流が極めて低い
ため、オフセット誤差を最小限に抑えながら、高いソース インピーダンス入力から高い入力インピーダンスのオペアンプに
信号をスイッチングできます。図 7-14 に、TMUX6119 の代表的なリーク電流と温度との関係を示します。

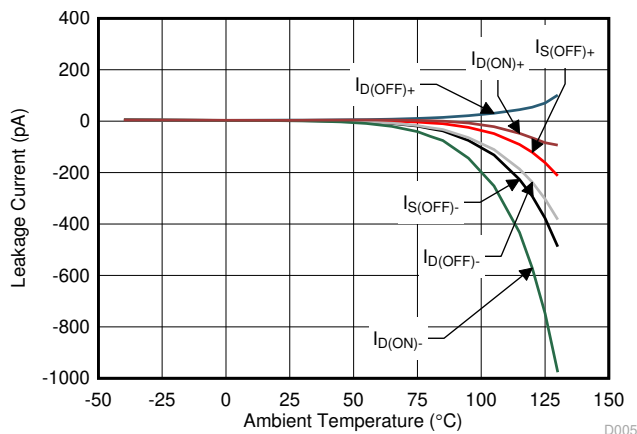


図 7-14. リーク電流と温度との関係

7.3.2 超低電荷注入

TMUX6119 は、図 7-15 で示されるように、シンプルな伝送ゲートボロジで実装されています。NMOS および PMOS
に関連する浮遊容量の不整合が発生すると、スイッチを開閉するたびに出力レベルが変化します。

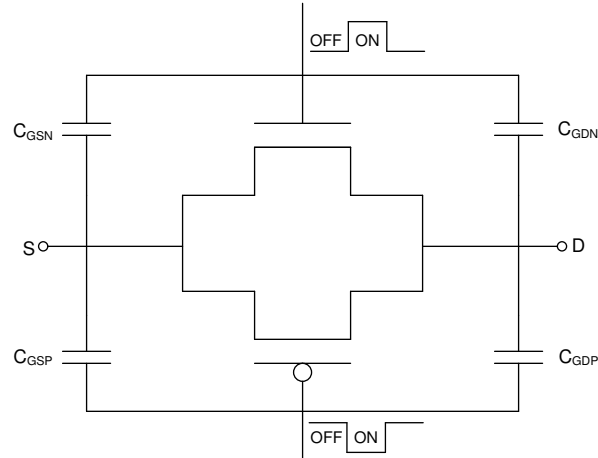


図 7-15. 伝送ゲート トポロジ

TMUX6119 は、図 7-16 に示されるように、特殊な電化注入キャンセル回路を採用しており、ソース (SA または SB) からドレイン (D) への電荷注入を、 $V_S = 0V$ の条件下で最大 0.19pC まで低減します。

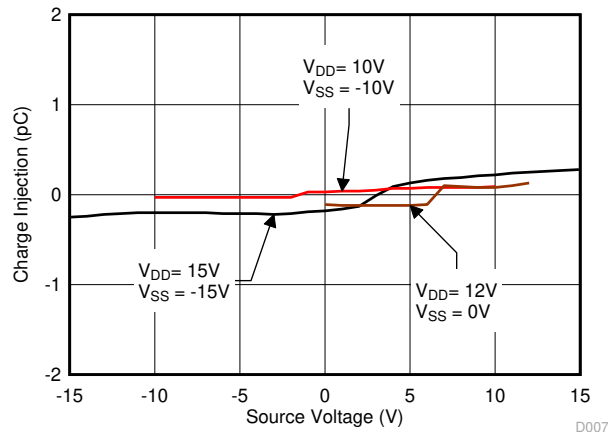


図 7-16. 電荷注入とソース電圧との関係

ドレイン (D) からソース (SA または SB) 間の電荷注入は、デバイスをデマルチプレクサ (demux) として使用する場合に重要になります。ここで、D が入力になり、Sx が出力になります。図 7-17 に、全信号範囲にわたるドレインとソース間の電荷注入を示します。

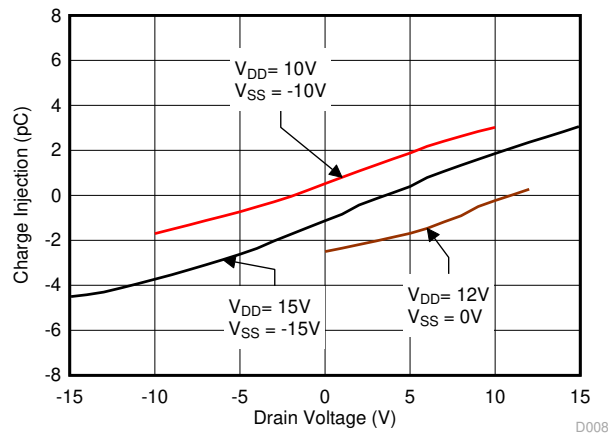


図 7-17. 電荷注入とドレイン電圧との関係

7.3.3 双方向およびレール ツー レール動作

TMUX6119 は、ソース (SA から SB) からドレイン (D)、またはドレイン (D) からソース (SA または SB) の双方向で良好な動作を提供します。各 TMUX6119 チャンネルは、両方向において非常に類似した特性を持っています。TMUX6119 の有効なアナログ信号は、 V_{SS} から V_{DD} の範囲です。TMUX6119 への入力信号は、 V_{SS} から V_{DD} までスイングしても、性能に大きな低下は見られません。

7.4 デバイスの機能モード

TMUX6119 の EN ピンをハイレベルにすると、SEL ピンの状態に従い、2 つのうちのいずれかのスイッチが閉じた状態になります。EN ピンがローレベルになると、SEL ピンの状態に関係なく、両方のスイッチが開状態になります。EN ピンは $6M\Omega$ レジスタによって内部で弱くプルダウンされるため、EN ピンがアクティブに駆動されていない場合は各チャンネルをオープン状態に設定します。また、SEL ピンも $6m\Omega$ レジスタによって内部で弱くプルダウンされているため、EN ピンがハイレベルで駆動されると、チャンネル A (SA から D) がデフォルトで選択されます。EN ピンと SEL ピンの両方が、 V_{DD} (最高 16.5V) で接続されます。

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TMUX6119 は、非常に優れた入出力リーク電流特性と超低電荷注入性能を提供します。TMUX6119 のオン容量も非常に小さくなります。これらの特性から、TMUX6119 は 2 つの入力または出力のいずれかを選択する必要がある高精度の産業用システムの実装に最適です。

8.2 代表的なアプリケーション

TMUX6119 の高精度性能を活用したアプリケーションの例として、チョッパアンプの実装が挙げられます。チョッパアンプは、超低オフセット電圧と、時間の経過や温度変化に対する低オフセット電圧ドリフトを実現するために、1950 年代に開発されました。また、低周波 $1/f$ (フリッカー) ノイズも大幅に低減します。これらの特性から、チョッパアンプは小信号処理に最適です。図 8-1 に、2 つの TMUX6119 SPDT スwitchを使用したシンプルなチョッパアンプの一般的な例を示します。

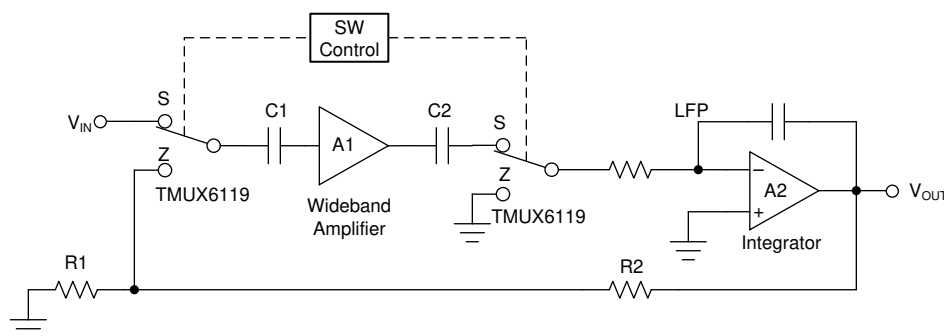


図 8-1. 2 つの TMUX6119 を使用して実装された、従来型チョッパアンプの例

8.2.1 設計要件

チョッパアンプ設計の目標は、温度、時間、同相電圧、電源電圧の変動中でも入力オフセット電圧を連続的に自己キャンセルしながら、低周波数の $1/f$ (フリッカー) 電圧を低減することで、非常に高い DC 精度を達成することです。

8.2.2 詳細な設計手順

チョッパアンプの動作原理は、DC 入力信号を AC 結合された広帯域アンプに供給する前に、AC に変換するという概念に基づいています。この変換では、SPDT スイッチを使用して、入力 DC 信号を AC 電圧に「チョッピング」します。アンプの出力が別の SPDT スイッチによって変調され、信号を DC に戻します。次いで、スイッチの出力をローパスフィルタ処理 (または統合) することで、滑らかな最終 DC 出力を生成します。

チョッパアンプの動作は、サンプリング (S) 位相と自動ゼロ (Z) 位相の 2 つの位相で構成されます。オートゼロフェーズでは、スイッチが Z 位置に切り替わり、コンデンサ C1 および C2 がそれぞれアンプの入力および出力オフセット電圧まで充電されます。サンプリングフェーズでは、スイッチは S 位置に切り替わり、VIN は C1、広帯域アンプ、C2、および積分器経由で VOUT に接続されます。入力 DC 電圧はコンデンサ C1 によって AC 結合され、広帯域アンプ A1 によって増幅されます。C2 はアンプの入力オフセット電圧に起因する DC 成分を低減するのに役立ち、この積分器は出力信号を平滑化して必要な DC 電圧出力を生成するのに役立ちます。

チョッパアンプ設計の全体的なノイズ低減のために、いくつかのメカニズムが使用されています。直流ゲイン (DC ゲイン) は、AC ステージのゲインと積分器 (インテグレータ) の DC ゲインの積であり、容易に開ループゲインが 160dB 以上に達するため、ゲイン誤差、 $V_{OUT} / (A1 \times A2)$ をほぼゼロに低減します。出力積分器段のオフセットとドリフトは、前段の AC 段の DC ゲインによってゼロになります。増幅段は AC 結合されているため、AC 段の DC ドリフトも問題になりません。広帯域アンプの $1/f$ ノイズは、復調器によって高周波数に変調されます。

このチョッパアンプの実装では、エイリアシング誤差を防ぐため、入力信号周波数はチョッピング周波数の半分よりもはるかに低くする必要があります。また、チョッパ周波数は、広帯域アンプのゲイン位相制限、スイッチ遷移時間、電荷注入によって生じる誤差によっても制限されます。TMUX6119 のスイッチ遷移時間はわずか 68ns (標準値)、平均電荷注入は 0.19pC 未満であるため、チョッパアンプの実装に最適です。しかし、入力信号周波数は、アンプの性能によっても制限されます。より高いサンプリング周波数が必要な場合は、チョッパ安定化アンプまたは内蔵のゼロドリフトアンプ (OPA2188 など) を使用することで、要件を満たすことができます。

8.2.3 アプリケーション曲線

高速遷移時間と小規模電化注入は、チョッパアンプの設計で使用される SPDT スイッチの 2 つの重要なパラメータです。図 8-2 に、TMUX6119 の電荷注入とソース電圧の関係図を示します。

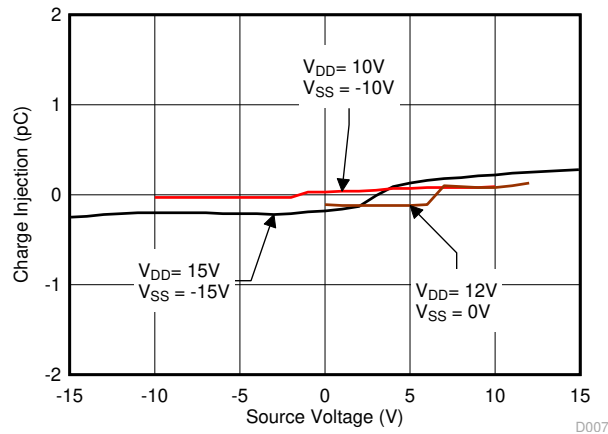


図 8-2. 電荷注入とソース電圧との関係

9 電源に関する推奨事項

TMUX6119 は、 $\pm 5V \sim \pm 16.5V$ (単一電源モードで $10V \sim 16.5V$) の広い電源電圧範囲で動作します。また、これらは $V_{DD} = 12V$ 、 $V_{SS} = -5V$ などの非対称電源でも適切に動作します。確実な動作を保証するため、 V_{DD} ピンおよび V_{SS} ピン両方で、グラウンドに対し $0.1\mu F \sim 10\mu F$ の範囲の電源デカップリングコンデンサをそれぞれ使用してください。

TMUX6119 のオン抵抗は、図 9-1 に図で示すように、電源電圧によって変化します。

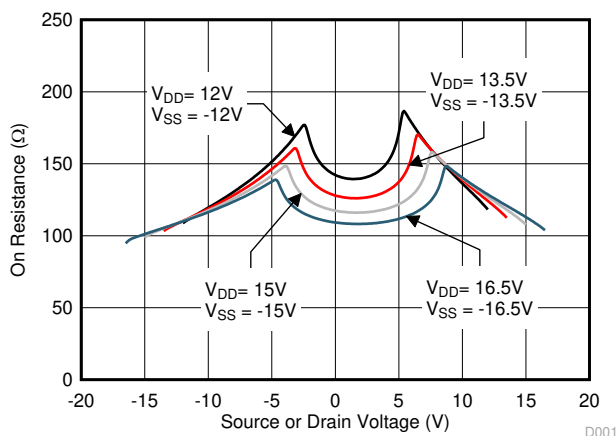


図 9-1. 電源電圧と入力電圧に応じたオン抵抗の変動

10 レイアウト

10.1 レイアウトのガイドライン

図 10-1 に、TMUX6119 向けの PCB レイアウトの例を示します。

主な検討事項は次のとおりです。

1. V_{DD} と V_{SS} ピンは、可能な限りそのピンの近くで $0.1\mu\text{F}$ のコンデンサによるデカップリングを行います。電源電圧 V_{DD} および V_{SS} に対してコンデンサの電圧定格が十分であることを確認します。
2. 入力への配線は可能な限り短くします。差動信号の場合、A 入力と B 入力ができる限り対称になるようにします。
3. ソリッド グランド プレーンを使用すると、熱の分散や、電磁干渉 (EMI) ノイズのピックアップの低減に役立ちます。
4. デジタル パターンと並行して敏感なアナログ パターンを配線しないでください。可能な限り、デジタル パターンとアナログ パターンの交差は避け、どうしても必要な場合には、必ず直角に交差させてください。

10.2 レイアウト例

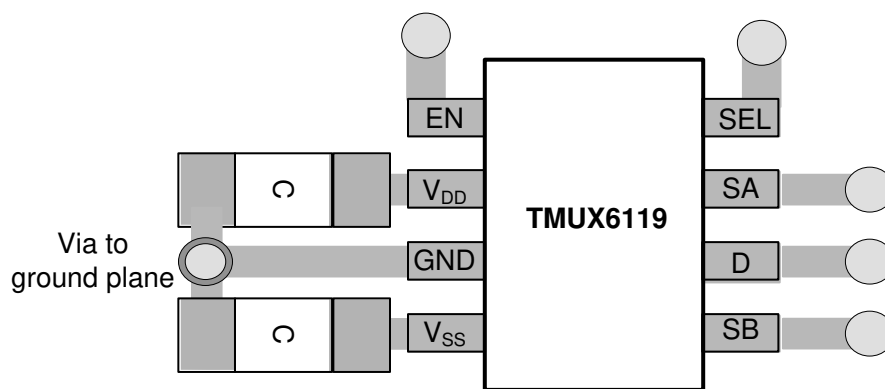


図 10-1. TMUX6119 のレイアウト例

11 デバイスおよびドキュメントのサポート

11.1 ドキュメントのサポート

11.1.1 関連資料

- テキサス インスツルメンツ、[OPA2188](#) ゼロドリフト・オペアンプ: 低ノイズ、レールツーレール出力、36V 対応、温度ドリフト $0.03\mu\text{V}/^\circ\text{C}$

11.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の [アラートを受け取る] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

11.3 商標

すべての商標は、それぞれの所有者に帰属します。

12 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (December 2018) to Revision B (August 2025)	Page
• 低入力リーク電流を 0.5pA から 5pA に 更新.....	1

Changes from Revision * (September 2018) to Revision A (December 2018)	Page
• ドキュメントのステータスを試作情報から量産データに変更.....	1

13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMUX6119DCNR	Active	Production	SOT-23 (DCN) 8	3000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	1QAC
TMUX6119DCNR.B	Active	Production	SOT-23 (DCN) 8	3000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	1QAC

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX6119DCNR	SOT-23	DCN	8	3000	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS

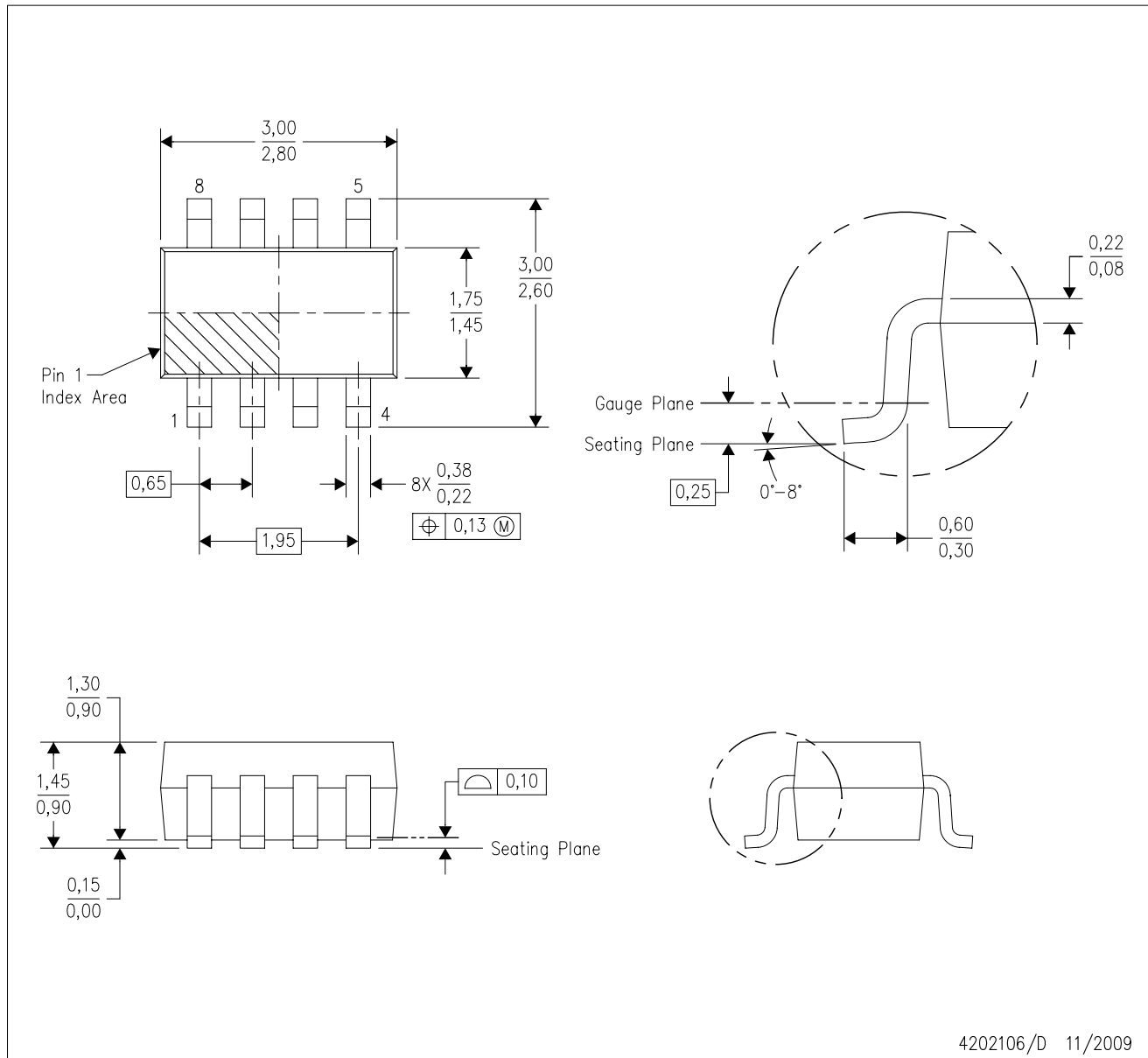


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX6119DCNR	SOT-23	DCN	8	3000	183.0	183.0	20.0

DCN (R-PDSO-G8)

PLASTIC SMALL-OUTLINE PACKAGE (DIE DOWN)



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Package outline exclusive of metal burr & dambar protrusion/intrusion.
 - D. Package outline inclusive of solder plating.
 - E. A visual index feature must be located within the Pin 1 index area.
 - F. Falls within JEDEC MO-178 Variation BA.
 - G. Body dimensions do not include flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated