

TMUX611x ±17V、低静電容量、 低リーク電流の高精度クワッド SPST スイッチ

1 特長

- 幅広い電源電圧範囲: ±5V ~ ±17V(デュアル)、10V ~ 17V(シングル)
- すべてのピンで、JESD78 Class II Level A 準拠の100mAを満たすラッチアップ性能
- 小さいオン容量: 4.2pF
- 低い入力リーク: 5pA
- 少ない電荷注入: 0.6pC
- レールツー レール動作
- 低いオン抵抗: 120 Ω
- 高速なスイッチ ターンオン時間 66ns
- ブレイクビフォームエイクのスイッチング動作(TMUX6113)
- EN ピンは、V_{DD} に接続可能
- 低い消費電流: 17μA
- 人体モデル (HBM) ESD 保護: すべてのピンで ±2kV
- 業界標準の TSSOP と小型の WQFN パッケージ

2 アプリケーション

- ファクトリオートメーションと産業プロセス制御
- プログラマブルロジックコントローラ (PLC)
- アナログ入力モジュール
- 半導体試験装置
- バッテリテスト機器

3 説明

TMUX6111, TMUX6112, and TMUX6113 デバイスは、4つの独立して選択可能な单極单投(SPST)スイッチを備えた現代的な補完型金属酸化膜半導体(CMOS)デバイスです。このデバイスは、デュアル電源(±5V~±17V)、シングル電源(10V~17V)、非対称電源のいずれでも正常に動作します。すべてのデジタル入力はトランジスタ・トランジスタ論理(TTL)互換のスレッシュホールドを採用しており、TTL/CMOSロジックとの互換性を確保しています。

TMUX6111 のデジタル制御入力がロジック 0 のときに、スイッチがオンになります。TMUX6112 のスイッチをオンにするには、ロジック 1 が必要です。TMUX6113 は、TMUX6111 と同様のデジタル制御ロジックを持つ 2 つのスイッチを備えており、他の 2 つのスイッチではロジックが反転されています。TMUX6113 は、Break-Before-Make のスイッチングを行うため、クロスポイントのスイッチング アプリケーションに使用できます。

TMUX611x デバイスは、テキサス・インスツルメンツの高精度スイッチおよびマルチプレクサファミリの製品です。このデバイスは、リーク電流と電荷注入が非常に小さいため、高精度の測定アプリケーションに使用できます。消費電流が 17μA と小さいため、携帯用アプリケーションでデバイスを使用できます。

パッケージ情報

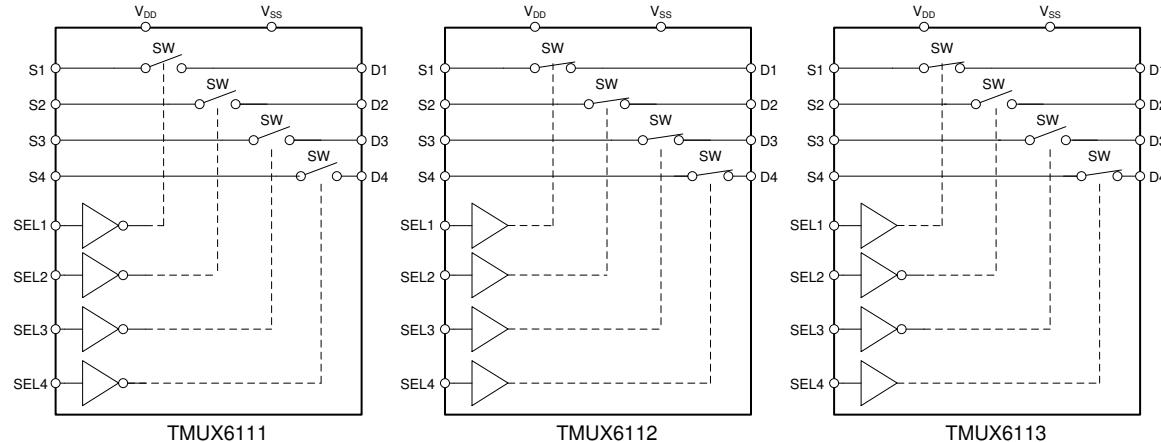
部品番号 ⁽¹⁾	パッケージ ⁽²⁾	本体サイズ
TMUX6111	(TSSOP, 16)	5.00 mm × 4.40mm
TMUX6112	(WQFN, 16)	3.00mm × 3.00mm
TMUX6113		

(1) [セクション 4](#) を参照

(2) 詳細については、[セクション 12](#) を参照してください。



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール(機械翻訳)を使用していることがあり、TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



概略回路図

目次

1 特長	1	8.1 概要	14
2 アプリケーション	1	8.2 機能ブロック図	19
3 説明	1	8.3 機能説明	19
4 デバイス比較表	4	8.4 デバイスの機能モード	20
5 ピン構成および機能	4	9 アプリケーションと実装	21
6 仕様	5	9.1 アプリケーション情報	21
6.1 絶対最大定格	5	9.2 代表的なアプリケーション	21
6.2 ESD 定格	5	9.3 電源に関する推奨事項	23
6.3 熱に関する情報	5	9.4 レイアウト	23
6.4 推奨動作条件	5	10 デバイスおよびドキュメントのサポート	25
6.5 電気的特性 (デュアル電源:±15V)	6	10.1 ドキュメントのサポート	25
6.6 スイッチング特性 (デュアル電源:±15V)	7	10.2 ドキュメントの更新通知を受け取る方法	25
6.7 電気的特性 (シングル電源:12V)	8	10.3 サポート・リソース	25
6.8 スイッチング特性 (シングル電源:12V)	9	10.4 商標	25
6.9 代表的特性	10	10.5 静電気放電に関する注意事項	25
7 パラメータ測定情報	13	10.6 用語集	25
7.1 真理値表	13	11 改訂履歴	26
8 詳細説明	14	12 メカニカル、パッケージ、および注文情報	26

4 デバイス比較表

製品名	説明
TMUX6111	±17V、低静電容量、低リーコンデンサの高精度クワッド SPST スイッチ(ノーマルクローズ)
TMUX6112	±17V、低静電容量、低リーコンデンサの高精度クワッド SPST スイッチ(ノーマルオープン)
TMUX6113	±17V、低静電容量、低リーコンデンサの高精度クワッド SPST スイッチ(デュアルオープン + デュアルクローズ)

5 ピン構成および機能

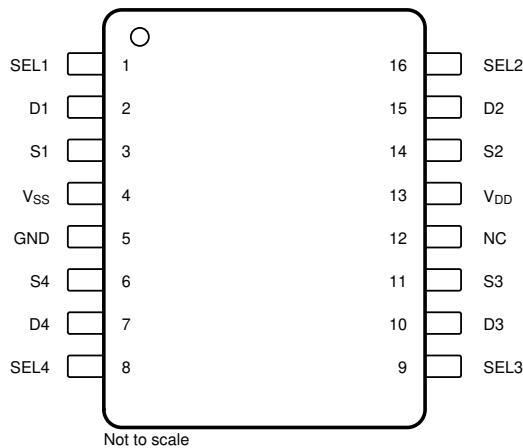


図 5-1. PW パッケージ、16 ピン TSSOP (上面図)

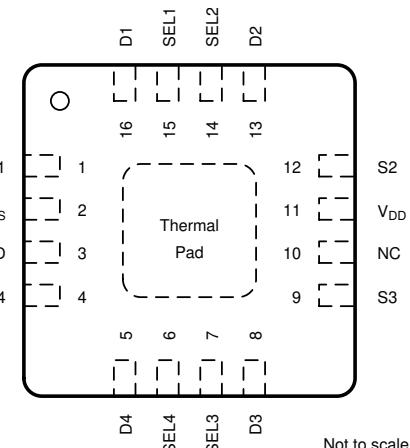


図 5-2. RTE パッケージ、16 ピン WQFN (上面図)

表 5-1. ピンの機能

名称	ピン		種類 ⁽¹⁾	説明
	TSSOP	WQFN		
SEL1	1	15	I	ロジック制御入力 1。
D1	2	16	I/O	ドレインピン 1。入力または出力として使用が可能。
S1	3	1	I/O	ソースピン 1 入力または出力として使用が可能。
V _{SS}	4	2	P	負電源。このピンは最も負の電源電位になる。単一電源アプリケーションでは、このピンをグランドに接続できる。確実な動作を保証するため、V _{SS} と GND の間に 0.1μF ~ 10μF のデカップリングコンデンサを接続します。
GND	5	3	P	グランド(0V)リファレンス
S4	6	4	I/O	ソースピン 4 入力または出力として使用が可能。
D4	7	5	I/O	ドレインピン 4。入力または出力として使用が可能。
SEL4	8	6	I	ロジック制御入力 4。
SEL3	9	7	I	ロジック制御入力 3。
D3	10	8	I/O	ドレインピン 3。入力または出力として使用が可能。
S3	11	9	I/O	ソースピン 3 入力または出力として使用が可能。
NC	12	10	-	内部接続なし
V _{DD}	13	11	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V _{DD} と GND の間に 0.1μF ~ 10μF のデカップリングコンデンサを接続します。
S2	14	12	I/O	ソースピン 2 入力または出力として使用が可能。
D2	15	13	I/O	ドレインピン 2。入力または出力として使用が可能。
SEL2	16	14	I	ロジック制御入力 2。
-	-	EP	-	露出パッド。露出パッドは、内部で V _{SS} に電気的に接続されています。EP を V _{SS} に接続し、定格の熱特性および静電気放電(ESD)性能を実現してください。

(1) I = 入力、O = 出力、I/O = 入力および出力、P = 電源

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)。⁽¹⁾

		最小値	最大値	単位
V _{DD} ~ V _{SS}	電源電圧		36	V
V _{DD} から GND		-0.3	18	V
V _{SS} から GND		-18	0.3	V
V _{DIG}	デジタル入力ピン(SEL1, SEL2, SEL3, SEL4)電圧	GND -0.3	V _{DD} +0.3	V
I _{DIG}	デジタル入力ピン(SEL1, SEL2, SEL3, SEL4)電流	-30	30	mA
V _{ANA_IN}	アナログ入力ピン(Sx)電圧	V _{SS} -0.3	V _{DD} +0.3	V
I _{ANA_IN}	アナログ入力ピン(Sx)電流	-30	30	mA
V _{ANA_OUT}	アナログ出力ピン(D)電圧	V _{SS} -0.3	V _{DD} +0.3	V
I _{ANA_OUT}	アナログ出力ピン(D)電流	-30	30	mA
T _A	周囲温度	-55	140	°C
T _J	接合部温度		150	°C
T _{stg}	保存温度	-65	150	°C

(1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについての話で、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

6.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000	V
		デバイス帶電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン ⁽²⁾	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 熱に関する情報

熱評価基準 ⁽¹⁾		TMUX6111/ TMUX6112/ TMUX6113		単位
		PW (TSSOP)	RTE (QFN)	
		16 ピン	16 ピン	
R _{θJA}	接合部から周囲への熱抵抗	111.0	51.9	°C/W
R _{θJC(top)}	接合部からケース(上面)への熱抵抗	41.7	53.3	°C/W
R _{θJB}	接合部から基板への熱抵抗	57.2	26.6	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	4.1	1.7	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	56.6	26.6	°C/W
R _{θJC(bot)}	接合部からケース(底面)への熱抵抗	該当なし	11.6	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

6.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)。

		最小値	公称値	最大値	単位
V _{DD} ~ V _{SS} ⁽¹⁾	電源間の電圧差	10	34	34	V

自由気流での動作温度範囲内（特に記述のない限り）。

		最小値	公称値	最大値	単位
V _{DD} から GND	正電源電圧（シングル電源、V _{SS} = 0V）	10		17	V
V _{DD} から GND	正電源電圧（2 電源）	5		17	V
V _{SS} から GND	負電源電圧（2 電源）	-5		-17	V
V _S ⁽²⁾	ソースピンの電圧	V _{SS}		V _{DD}	V
V _D	ドレインピンの電圧	V _{SS}		V _{DD}	V
V _{DIG}	デジタル入力ピン（SEL1、SEL2、SEL3、SEL4）電圧	0		V _{DD}	V
I _{CH}	チャネル電流（T _A = 25°C）	-25		25	mA
T _A	周囲温度	-40		125	°C

- (1) 10V ≤ (V_{DD} – V_{SS}) ≤ 34V の範囲内であれば、V_{DD} および V_{SS} は任意の値で使用できます。
(2) V_S は、すべての S ピンにおける電圧です。

6.5 電気的特性（デュアル電源：±15V）

T_A = 25°C 時、V_{DD} = 15V、V_{SS} = -15V（特に記述のない限り）。

パラメータ		テスト条件		最小値	標準値	最大値	単位
アナログスイッチ							
V _A	アナログ信号範囲		T _A = -40°C ~ +125°C	V _{SS}	V _{DD}	V	
R _{ON}	オン抵抗	V _S = 0V、I _S = 1mA		120	135	Ω	
		V _S = ±10V、I _S = 1mA		140	160	Ω	
			T _A = -40°C ~ +85°C	210		Ω	
			T _A = -40°C ~ +125°C	245		Ω	
ΔR _{ON}	チャネル間のオン抵抗の不整合	V _S = ±10V、I _S = 1mA		2.5	6	Ω	
			T _A = -40°C ~ +85°C	9		Ω	
			T _A = -40°C ~ +125°C	11		Ω	
R _{ON_FLAT}	オン抵抗の平坦性	V _S = -10V、0V、+10V、I _S = 1mA		23	33	Ω	
			T _A = -40°C ~ +85°C	37		Ω	
			T _A = -40°C ~ +125°C	38		Ω	
R _{ON_DRIFT}	オン抵抗のドリフト	V _S = 0V		0.52		%/°C	
I _{S(OFF)}	ソースオフリーケ電流 ⁽¹⁾	スイッチ状態はオフ、V _S = +10V/-10V、V _D = -10V/+10V		-0.02	0.005	0.02	nA
			T _A = -40°C ~ +85°C	-0.14		0.05	nA
			T _A = -40°C ~ +125°C	-1.3		0.25	nA
I _{D(OFF)}	ドレインオフリーケ電流 ⁽¹⁾	スイッチ状態はオフ、V _S = +10V/-10V、V _D = -10V/+10V		-0.02	0.005	0.02	nA
			T _A = -40°C ~ +85°C	-0.14		0.05	nA
			T _A = -40°C ~ +125°C	-1.3		0.25	nA
I _{D(ON)}	リーケ電流のドレイン	スイッチ状態はオン、V _S = +10V/-10V、V _D = -10V/+10V		-0.04	0.01	0.04	nA
			T _A = -40°C ~ +85°C	-0.25		0.1	nA
			T _A = -40°C ~ +125°C	-1.8		0.5	nA
デジタル入力（SELx ピン）							
V _{IH}	ロジック電圧 High			2		V	
V _{IL}	ロジック電圧 Low				0.8		V
R _{PD(IN)}	SELx ピンに対するプルダウン抵抗				6		MΩ
電源							

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 15\text{V}$ 、 $V_{SS} = -15\text{V}$ (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{DD}	V_{DD} の電源電流	$V_A = 0\text{V}$ または 3.3V 、 $V_S = 0\text{V}$	17	21		μA
					22	μA
					23	μA
I_{SS}	V_{SS} の電源電流	$V_A = 0\text{V}$ または 3.3V 、 $V_S = 0\text{V}$		8	10	μA
					11	μA
					12	μA

(1) V_S が正の場合、 V_D は負の値になり、その逆も同様です。

6.6 スイッチング特性 (デュアル電源 : $\pm 15\text{V}$)

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 15\text{V}$ 、 $V_{SS} = -15\text{V}$ (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{ON}	イネーブル ターンオン時間	$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		66	78	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			107	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			117	ns
t_{OFF}	イネーブル ターンオフ時間	$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$		56	68	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			77	ns
		$V_S = \pm 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			81	ns
t_{BBM}	ブレイク ビフォー メイクの時間遅延 (TMUX6113 のみ)	$V_S = 10\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	8	40		ns
Q_J	電荷注入	$V_S = 0\text{V}$ 、 $R_S = 0\Omega$ 、 $C_L = 1\text{nF}$			0.6	pC
O_{ISO}	オフ絶縁	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$			-85	dB
X_{TALK}	チャネル間クロストーク	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$ 、隣接チャネル			-100	dB
		$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$ 、非隣接チャネル			-115	dB
I_L	挿入損失	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$			-7.0	dB
$ACPSRR$	AC 電源除去比	$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 V_{DD} で $V_{PP} = 0.62\text{V}$ 、 $f = 1\text{MHz}$			-59	dB
		$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 V_{SS} で $V_{PP} = 0.62\text{V}$ 、 $f = 1\text{MHz}$			-59	dB
BW	-3dB 帯域幅	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$		800		MHz
THD	全高調波歪み + ノイズ	$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 20\text{Hz} \sim 20\text{kHz}$		0.08		%
C_{IN}	デジタル入力容量	$V_{IN} = 0\text{V}$ または V_{DD}		1.5		pF
$C_{S(OFF)}$	ソース オフ容量	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$ (PW パッケージ)		1.9	3.0	pF
		$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$ (RTE パッケージ)		2.5	3.6	pF
$C_{D(OFF)}$	ドレイン オフ容量	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$		2.4	3.1	pF
$C_{S(ON)}$ 、 $C_{D(ON)}$	ソース容量とドレイン オン容量	$V_S = 0\text{V}$ 、 $f = 1\text{MHz}$		4.2	6.0	pF

6.7 電気的特性 (シングル電源 : 12V)

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 12\text{V}$ 、 $V_{SS} = 0\text{V}$ (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
アナログ スイッチ							
V_A	アナログ信号範囲	$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		V_{SS}	V_{DD}	V	
R_{ON}	オン抵抗	$V_S = 10\text{V}$ 、 $I_S = 1\text{mA}$	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	230	265	Ω	
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	355	355	Ω	
				405	405	Ω	
ΔR_{ON}	チャネル間のオン抵抗の不整合	$V_S = 10\text{V}$ 、 $I_S = 1\text{mA}$		5	12	Ω	
			$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	19	19	Ω	
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	23	23	Ω	
R_{ON_DRIFT}	オン抵抗のドリフト	$V_S = 0\text{V}$		0.5			$\%/\text{^\circ C}$
$I_{S(OFF)}$	ソース オフリーク電流 ⁽¹⁾	スイッチ状態はオフ、 $V_S = 10\text{V}/1\text{V}$ 、 $V_D = 1\text{V}/10\text{V}$		-0.02	0.005	0.02	nA
			$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	-0.1	0.04	0.04	nA
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	-1	0.2	0.2	nA
$I_{D(OFF)}$	ドレイン オフリーク電流 ⁽¹⁾	スイッチ状態はオフ、 $V_S = 10\text{V}/1\text{V}$ 、 $V_D = 1\text{V}/10\text{V}$		-0.02	0.005	0.02	nA
			$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	-0.1	0.04	0.04	nA
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	-1	0.2	0.2	nA
$I_{D(ON)}$	リーキ電流のドレイン	スイッチ状態はオン、 $V_S = プローティング$ 、 $V_D = 1\text{V}/10\text{V}$		-0.04	0.01	0.04	nA
			$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	-0.16	0.08	0.08	nA
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	-1.4	0.4	0.4	nA
デジタル入力 (SELx ピン)							
V_{IH}	ロジック電圧 High			2			V
V_{IL}	ロジック電圧 Low				0.8	0.8	V
$R_{PD(EN)}$	SELx ピンに対するプルダウン抵抗			6			MΩ
電源							
I_{DD}	V_{DD} の電源電流	$V_A = 0\text{V}$ または 3.3V 、 $V_S = 0\text{V}$		13	16	μA	
			$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$		17	μA	
			$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		18	μA	

(1) V_S が正の場合、 V_D は負の値になり、その逆も同様です。

6.8 スイッチング特性 (シングル電源 : 12V)

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 12\text{V}$ 、 $V_{SS} = 0\text{V}$ (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{ON}	イネーブル ターンオン時間	$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$	72	84	ns	
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	117		ns	
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	128		ns	
t_{OFF}	イネーブル ターンオフ時間	$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$	57	66	ns	
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	78		ns	
		$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	84		ns	
t_{BBM}	ブレイク ビフォー メイクの時間遅延 (TMUX6113 のみ)	$V_S = 8\text{V}$ 、 $R_L = 300\Omega$ 、 $C_L = 35\text{pF}$ 、 $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	17	47		ns
Q_J	電荷注入	$V_S = 0\text{V} \sim 12\text{V}$ 、 $R_S = 0\Omega$ 、 $C_L = 1\text{nF}$	0.6		pC	
O_{ISO}	オフ絶縁	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$	-86		dB	
X_{TALK}	チャネル間クロストーク	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$ 、隣接チャネル	-98		dB	
		$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$ 、非隣接チャネル	-117		dB	
I_L	挿入損失	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、 $f = 1\text{MHz}$	-14		dB	
ACPSRR	AC 電源除去比	$R_L = 10\text{k}\Omega$ 、 $C_L = 5\text{pF}$ 、 $V_{PP} = 0.62\text{V}$ 、 $f = 1\text{MHz}$	-59		dB	
BW	-3dB 帯域幅	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$	750		MHz	
C_{IN}	デジタル入力容量	$V_{IN} = 0\text{V}$ または V_{DD}	1.6		pF	
$C_{S(OFF)}$	ソース オフ容量	$V_S = 6\text{V}$ 、 $f = 1\text{MHz}$ (PW パッケージ)	2.2	3.1	pF	
		$V_S = 6\text{V}$ 、 $f = 1\text{MHz}$ (RTE パッケージ)	2.9	4.0	pF	
$C_{D(OFF)}$	ドレイン オフ容量	$V_S = 6\text{V}$ 、 $f = 1\text{MHz}$	2.8	3.5	pF	
$C_{S(ON)}$ 、 $C_{D(ON)}$	ソース容量とドレイン オン容量	$V_S = 6\text{V}$ 、 $f = 1\text{MHz}$	4.6	6.3	pF	

6.9 代表的特性

$T_A = 25^\circ\text{C}$ 時、 $V_{DD} = 15\text{V}$ 、 $V_{SS} = -15\text{V}$ (特に記述のない限り)

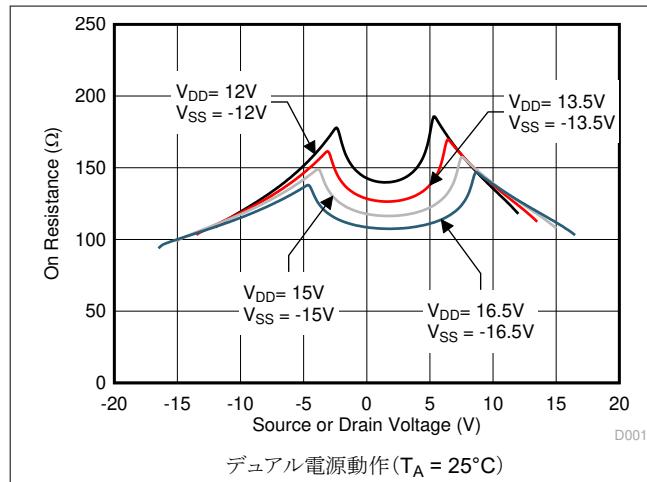


図 6-1. オン抵抗とソースまたはドレイン電圧との関係

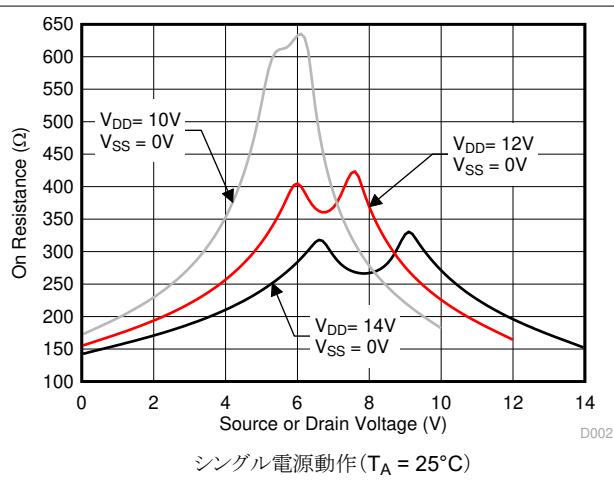


図 6-2. オン抵抗とソースまたはドレイン電圧との関係

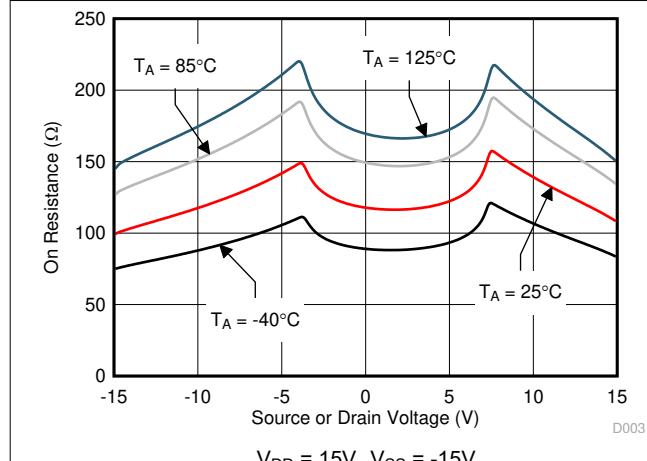


図 6-3. オン抵抗とソースまたはドレイン電圧との関係

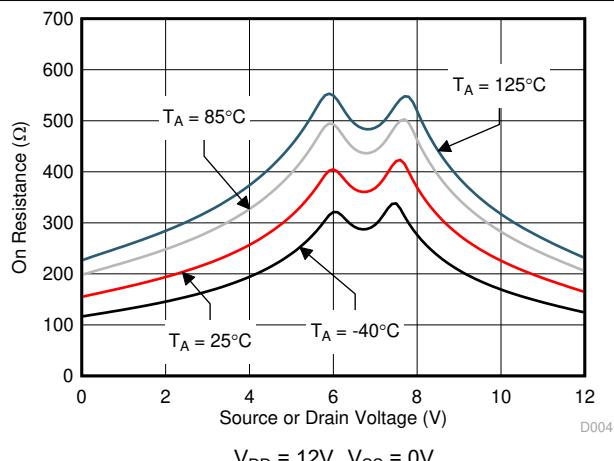


図 6-4. オン抵抗とソースまたはドレイン電圧との関係

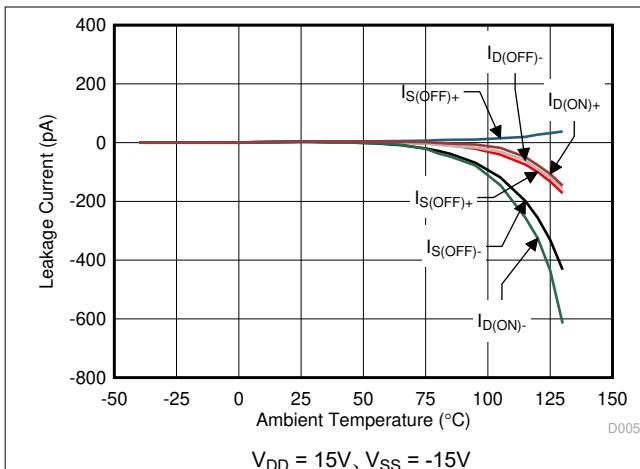


図 6-5. リーク電流と温度との関係

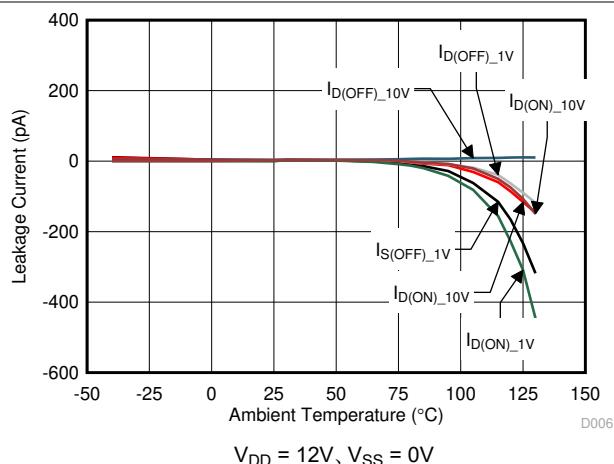


図 6-6. リーク電流と温度との関係

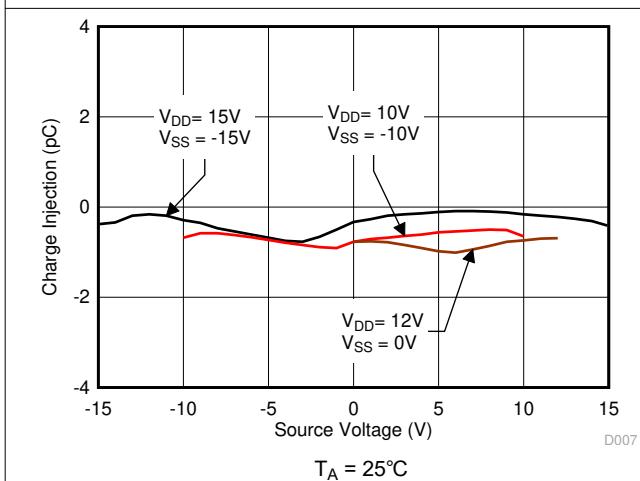


図 6-7. 電荷注入とソース電圧との関係

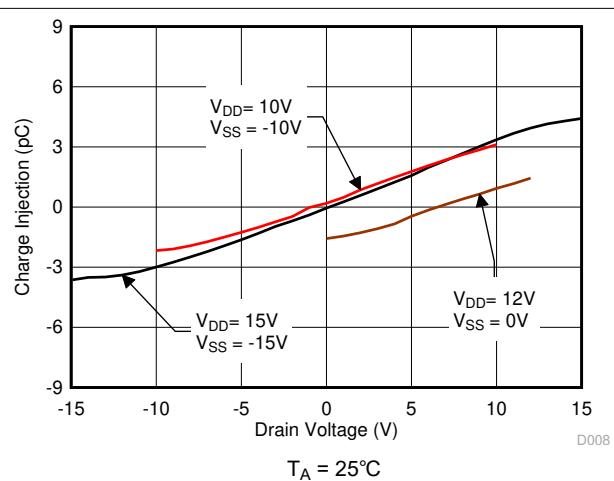


図 6-8. 電荷注入とドレイン電圧との関係

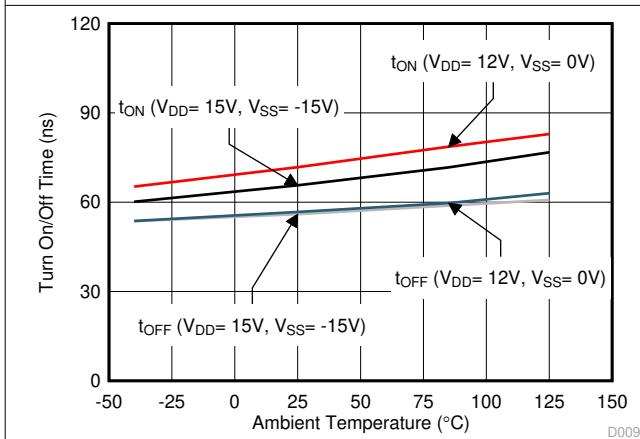


図 6-9. ターンオン時間およびターンオフ時間と温度の関係

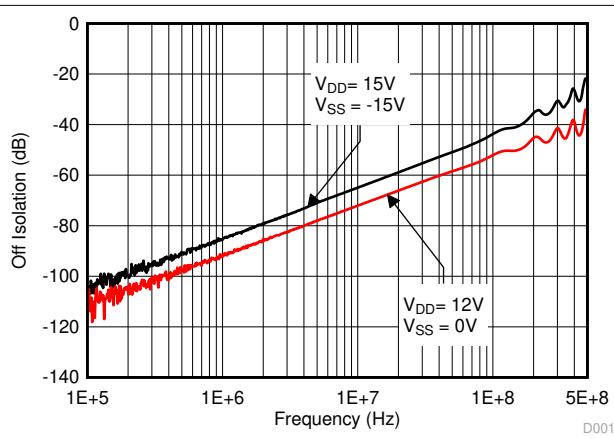


図 6-10. オフ絶縁と周波数との関係

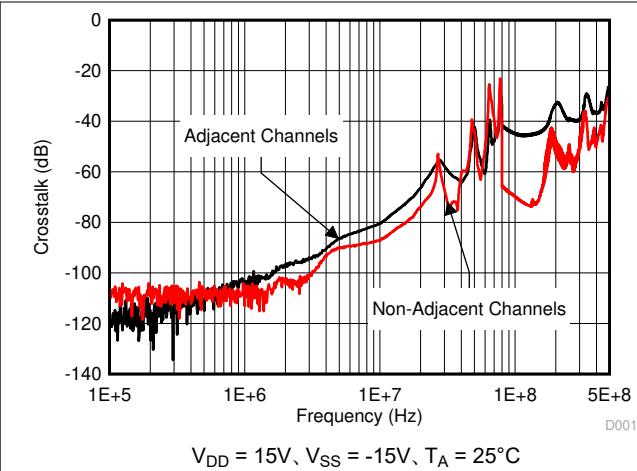


図 6-11. クロストークと周波数との関係

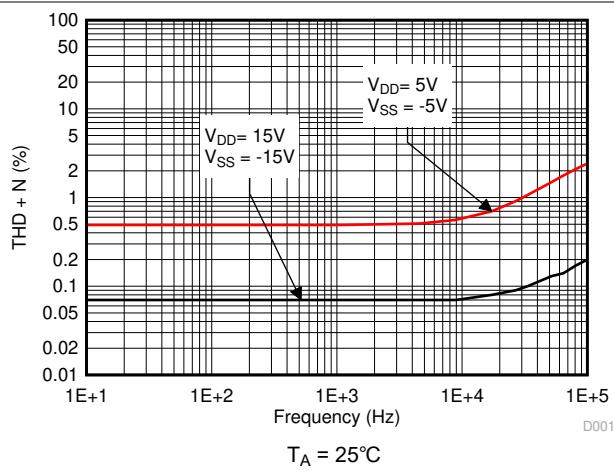


図 6-12. THD+N と周波数との関係

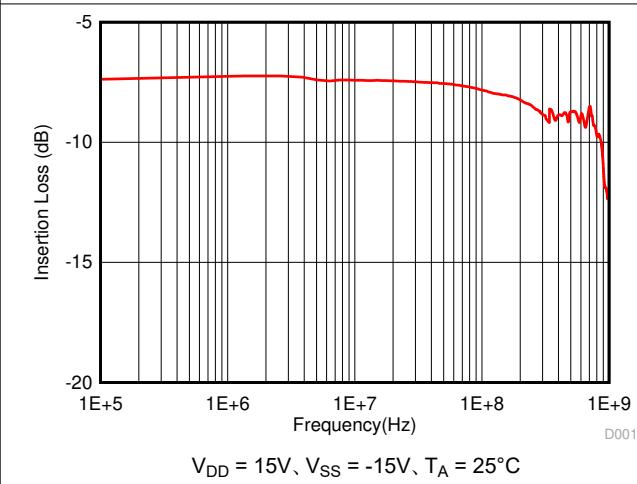


図 6-13. オン応答と周波数との関係

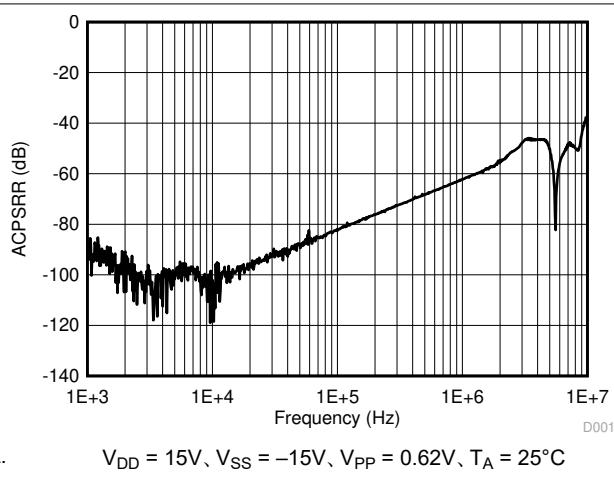


図 6-14. ACPSRR と周波数との関係

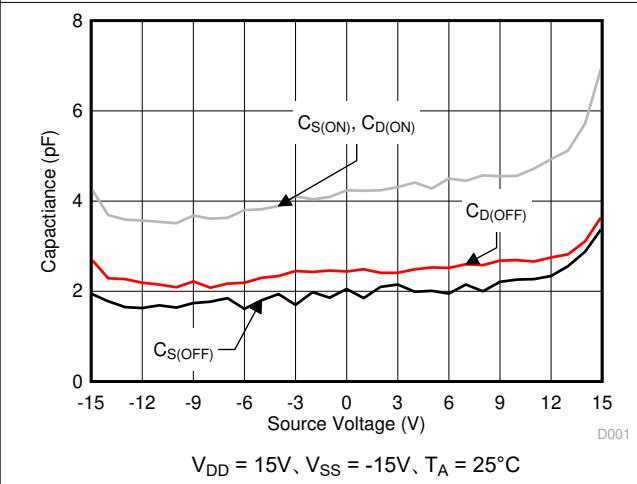


図 6-15. 静電容量とソース電圧との関係

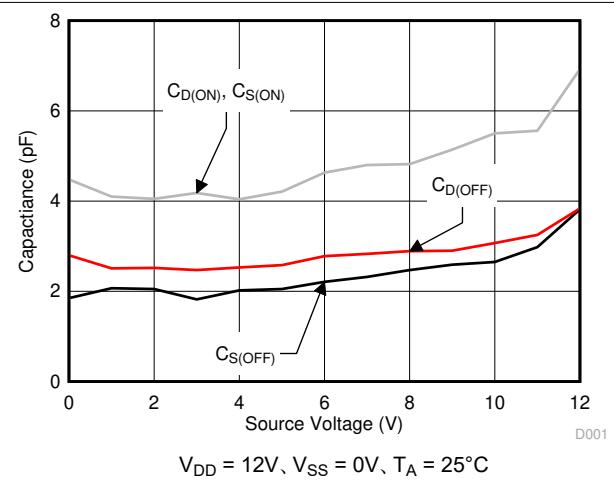


図 6-16. 静電容量とソース電圧との関係

7 パラメータ測定情報

7.1 真理値表

表 7-1 および 表 7-2 および 表 7-3 に、それぞれの TMUX6111, TMUX6112, and TMUX6113 に対応した真理値表を示します。

表 7-1. TMUX6111 真理値表

SELx	状態
0	すべてのスイッチがオン
1	すべてのスイッチがオフ

表 7-2. TMUX6112 真理値表

SELx	状態
0	すべてのスイッチがオフ
1	すべてのスイッチがオン

表 7-3. TMUX6113 の真理値表

SELx	状態
0	スイッチ 1, 4 をオフ スイッチ 2, 3 をオン
1	スイッチ 1, 4 をオン スイッチ 2, 3 をオフ

8 詳細説明

8.1 概要

TMUX6111, TMUX6112, and TMUX6113 は 4 チャネルの単極/单投(SPDT)スイッチで、デュアル電源($\pm 5V$ ~ $\pm 17V$)または単電源(10V ~ 17V)での動作をサポートしています。スイッチのそれぞれのチャネルは、対応する SELX ピンの状態に応じてオンまたはオフになります。「セクション 8.2」セクションでは、スイッチの全体構成を示すブロック図を説明します。

8.1.1 オン抵抗

TMUX6111, TMUX6112, and TMUX6113 のオン抵抗は、デバイスのソースピン(Sx)とドレインピン(Dx)の間の抵抗値(Ω)です。オン抵抗は、入力電圧と電源電圧によって変化します。オン抵抗は、記号 R_{ON} を使用して示されます。 R_{ON} の測定時に使用する構成を 図 8-1 示します。この設定を使用して電圧(V)と電流(I_{CH})を測定し、 R_{ON} は、式 1 に示すとおり計算します：

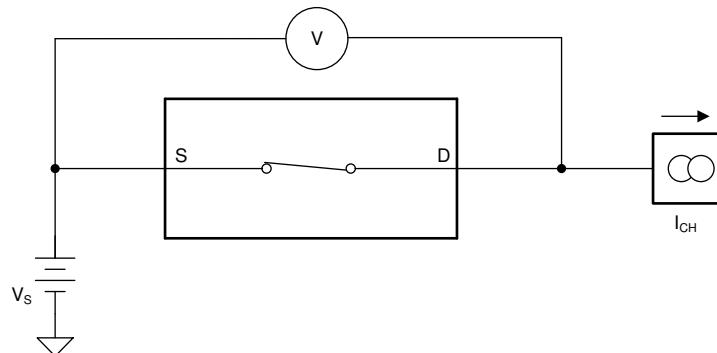


図 8-1. オン抵抗測定時の構成

$$R_{ON} = V / I_{CH} \quad (1)$$

8.1.2 オフ リーク電流

オフ状態にあるスイッチに関連するリーク電流には、次の 2 種類があります。

1. ソース側オフリーク電流
2. ドレイン側オフリーク電流

ソース側リーク電流は、スイッチがオフ状態にあるとき、ソースピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(OFF)}$ を使用して示されます。

ドレイン側リーク電流は、スイッチがオフ状態にあるとき、ドレインピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(OFF)}$ を使用して示されます。

図 8-2 に、これら 2 種類のオフリーク電流の測定に使用する設定を示します。

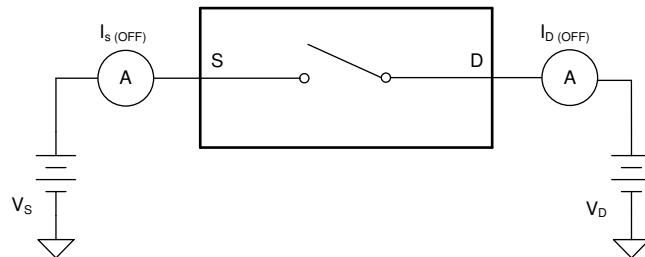


図 8-2. オフ リーク測定時の構成

8.1.3 オン リーク電流

オン リーク電流は、スイッチがオン状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。測定中、ソース ピンはフローティング状態を維持します。図 8-3 に、オン リーク電流 $I_{D(ON)}$ の測定時に使用される回路構成を示します。

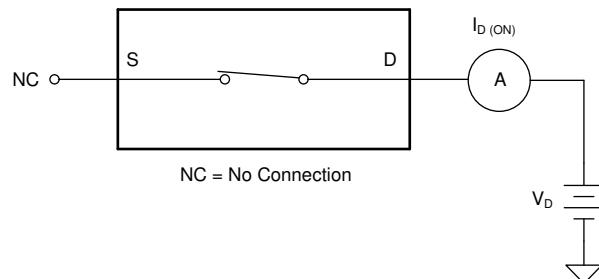


図 8-3. オン リーク測定時の構成

8.1.4 ブレイク ビフォーメイク遅延

ブレイク ビフォーメイク遅延は、TMUX6113 スイッチの安全機能です。TMUX6113 の ON スイッチは、OFF スイッチが接続を確立する前に、最初に接続を切断します。このブレイク(切断)とメイク(接続)の間の時間遅延を、ブレイク ビフォーメイク遅延と呼んでいます。図 8-4 に、ブレイク ビフォーメイク遅延(記号 t_{BBM})の測定に使用する設定を示します。

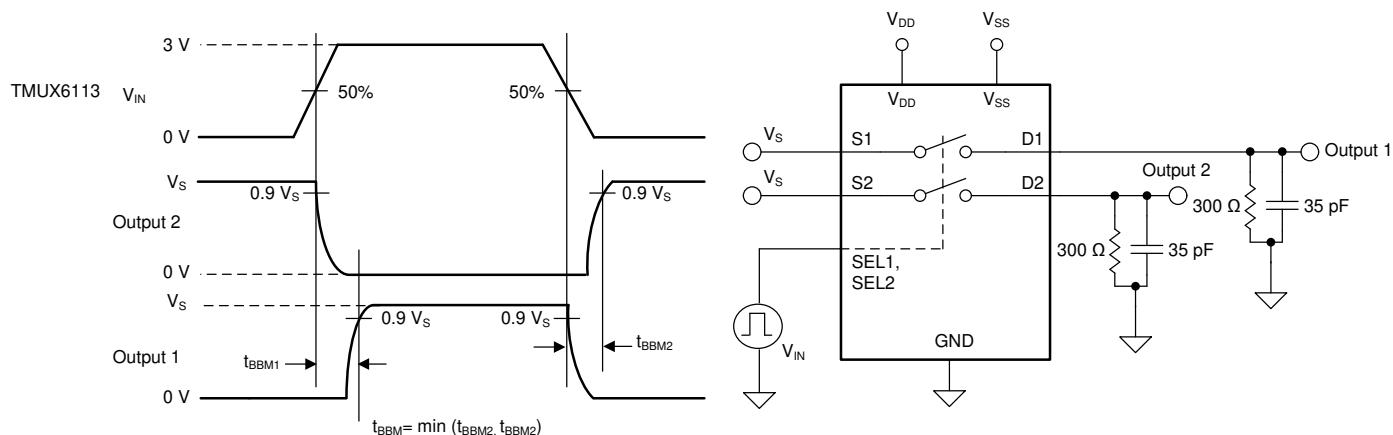


図 8-4. ブレイク ビフォーメイク遅延測定時の構成

8.1.5 電源オンおよび電源オフ時間

ターンオン時間は、50% の最終値まで SELx 信号が上昇 (NC スイッチの場合) または下降 (スイッチなしの場合) してから、TMUX6111, TMUX6112, and TMUX6113 の出力が 90% 最終値に上昇するまでに要する時間として定義されます。図 8-5 に、ターンオン時間を測定する際の設定を示します。ターンオン時間は、記号 t_{ON} を使用して示されます。

ターンオフ時間は、50% の初期値まで SELx 信号が下降 (NC スイッチの場合) または上昇 (スイッチなしの場合) してから、TMUX6111, TMUX6112, and TMUX6113 の出力が 10% 初期値に下降するまでに要する時間として定義されます。図 8-5 に、ターンオフ時間を測定する際の設定を示します。ターンオフ時間は、記号 t_{OFF} を使用して示されます。

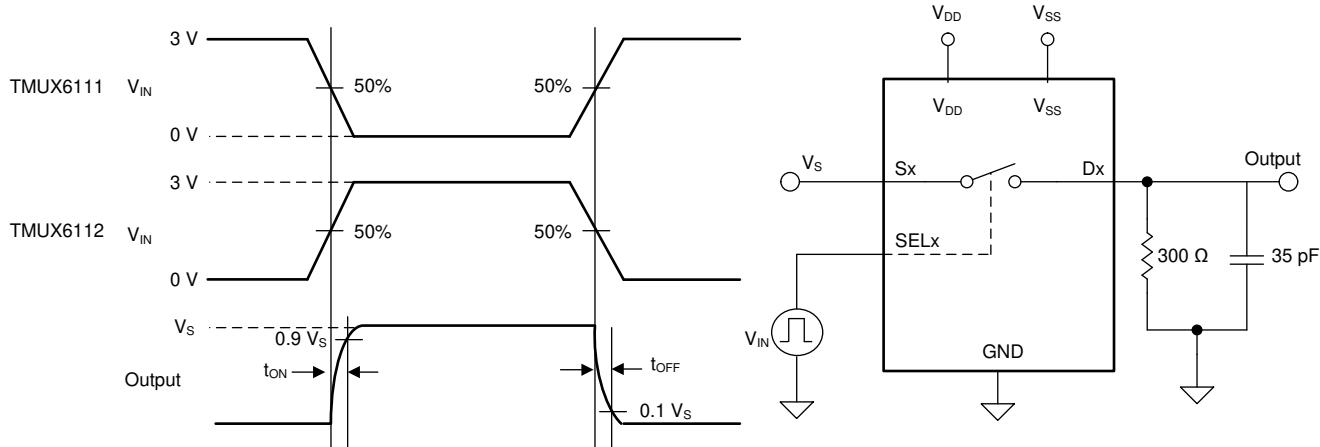


図 8-5. ターンオンおよびターンオフ時間の測定に使用する構成

8.1.6 チャージインジェクション

TMUX6111, TMUX6112, and TMUX6113 はシンプルな送信ゲートトポロジを採用しています。NMOS トランジスタと PMOS トランジスタの間で容量の不一致がある場合、ゲート信号の立ち下がりエッジまたは立ち上がりエッジにおいて、ドレインまたはソースに電荷が注入されます。デバイスのソースまたはドレインに注入される電荷の量をチャージインジェクションと呼び、 Q_{INJ} という記号で表します。図 8-6 に、チャージインジェクションの測定に使用する設定を示します。

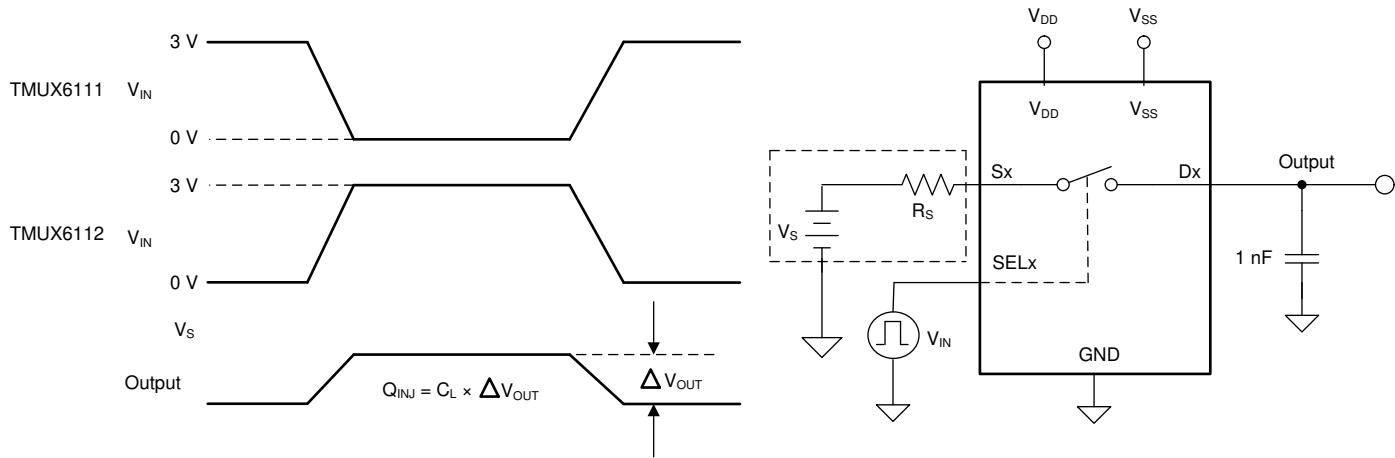


図 8-6. 電荷注入測定時の設定

8.1.7 オフアイソレーション

オフ絶縁とは、オフスイッチのソース端子 (Sx) に $1V_{RMS}$ の信号を印加したときの、TMUX6111, TMUX6112, and TMUX6113 のドレイン端子 (Dx) の電圧と定義されます。図 8-7 に、オフ絶縁の測定に使用する設定を示します。式 2 を絶縁の計算に使用します。

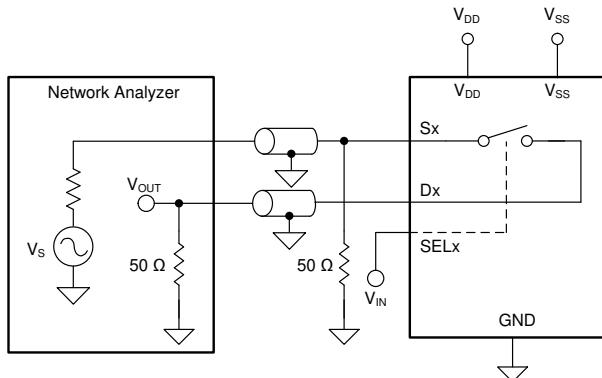


図 8-7. オフ絶縁測定時の設定

$$\text{Off Isolation} = 20 \cdot \log\left(\frac{V_{\text{OUT}}}{V_s}\right) \quad (2)$$

8.1.8 チャネル間クロストーク

チャネル間クロストークは、オンチャネルのソースピンに $1V_{\text{RMS}}$ の信号が印加されたときに、オフチャネルのソースピン (S_x) で測定される電圧として定義されます。図 8-8 に、チャネル間クロストークの測定を行う際の設定と、式 3 チャネル間クロストークの計算に使用する式を示します。

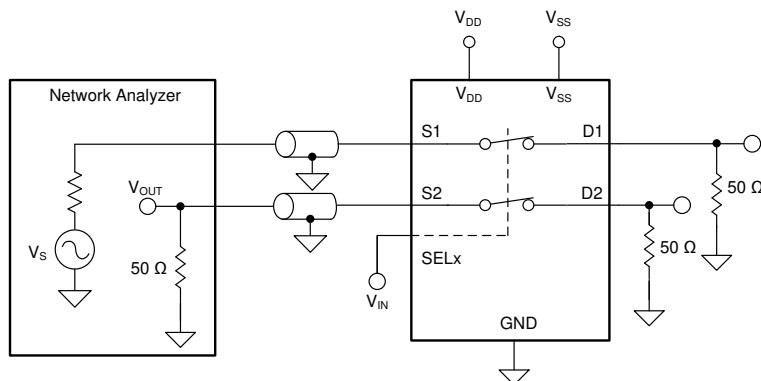


図 8-8. チャネル間クロストーク測定時の設定

$$\text{Channel-to-Channel Crosstalk} = 20 \cdot \log\left(\frac{V_{\text{OUT}}}{V_s}\right) \quad (3)$$

8.1.9 帯域幅

帯域幅は、入力をオンチャネルのソースピン (S_x) に印加したときに、TMUX6111, TMUX6112, and TMUX6113 のドレンインピン (D_x) で測定される出力の減衰量が、3dB 未満である周波数の範囲として定義されます。および 図 8-9 に、スイッチの帯域幅を測定する際の設定を示します。減衰の計算に 式 4 を使用します。

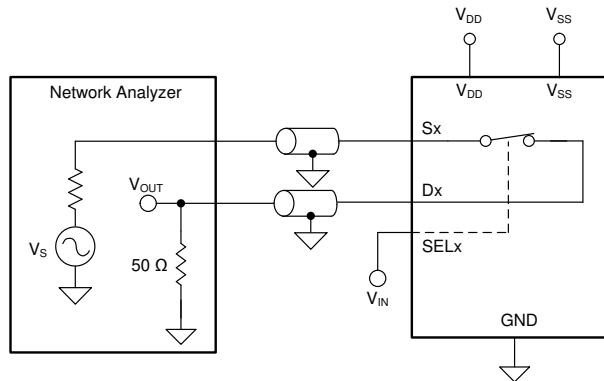


図 8-9. 帯域幅測定時の設定

$$\text{Attenuation} = 20 \cdot \log\left(\frac{V_2}{V_1}\right) \quad (4)$$

8.1.10 THD + ノイズ

信号の全高調波歪み (THD) は、マルチプレクサの出力において、すべての高調波成分の電力の合計と基本周波数の電力の比として定義される、高調波歪みを測定した値です。TMUX6111, TMUX6112, and TMUX6113 のオン抵抗は入力信号の振幅によって変化し、ドレインピンを低インピーダンスの負荷に接続することで、歪み発生の原因となります。全高調波歪み + ノイズは THD + N と表されます。図 8-10 に、TMUX6111, TMUX6112, and TMUX6113 の THD +N の測定に使用する設定を示します。

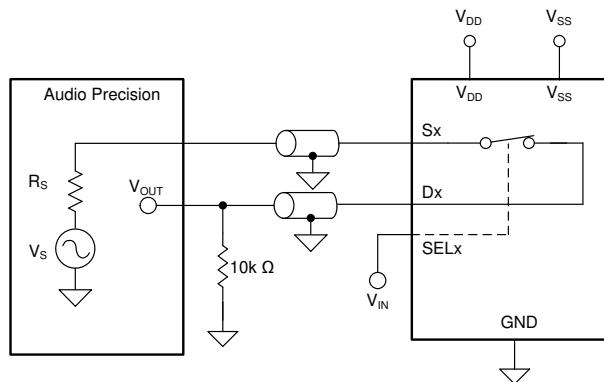
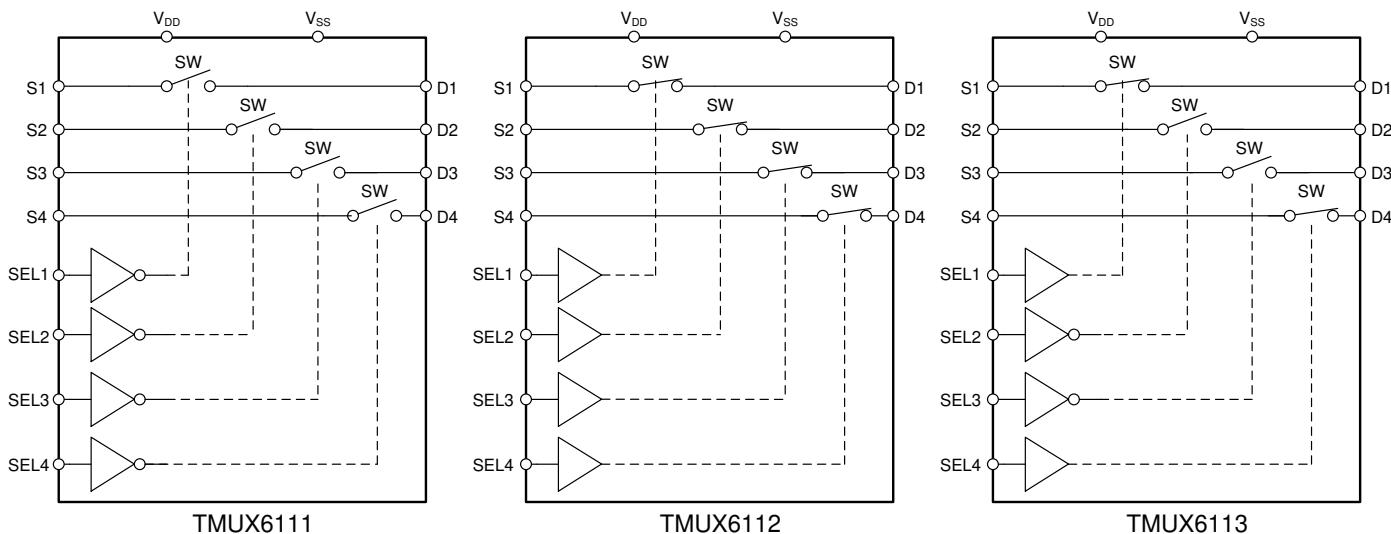


図 8-10. THD+N 測定時の構成

8.2 機能ブロック図



8.3 機能説明

8.3.1 超低リーキ電流

TMUX6111, TMUX6112, and TMUX6113 は、非常に小さいオンリーケおよびオフリーケ電流を実現します。デバイスのリーケ電流が極めて低いため、オフセット誤差を最小限に抑えながら、高いソースインピーダンス入力から高い入力インピーダンスのオペアンプに信号をスイッチングできます。図 8-11 に、デバイスの代表的なリーケ電流と温度との関係を示します。

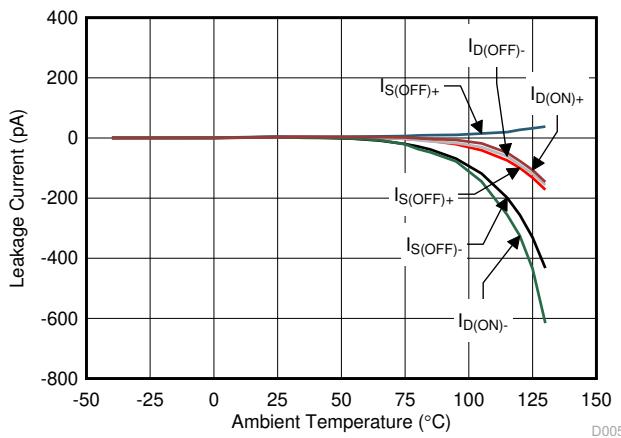


図 8-11. リーケ電流と温度との関係

8.3.2 超低電荷注入

TMUX6111, TMUX6112, and TMUX6113 は、図 8-12 に示されるように、シンプルな伝送ゲートトポロジで実装されています。NMOS および PMOS に関する浮遊容量の不整合が発生すると、スイッチを開閉するたびに出力レベルが変化します。これらのデバイスは、図 8-13 に示されるように、特殊なチャージインジェクションキャンセル回路を採用しており、ソース(Sx)からドレイン(Dx)への電荷注入を、 $V_S = 0V$ の条件下で最大 0.6pC まで低減します。

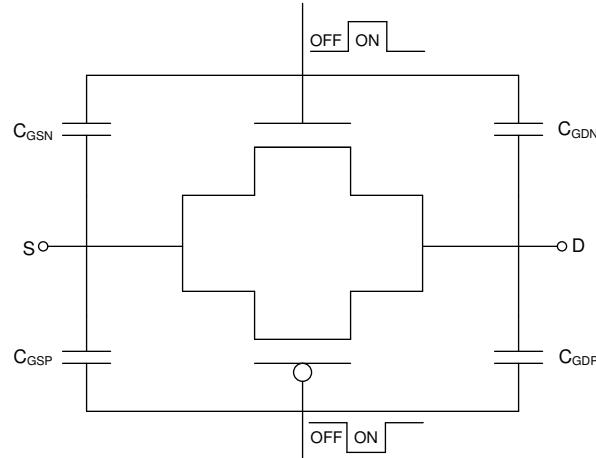


図 8-12. 伝送ゲート トポロジ

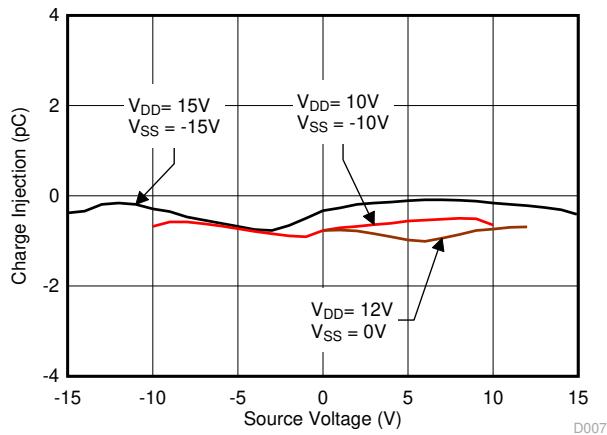


図 8-13. ソース ドレイン間チャージ インジェクションとソースまたはドレイン電圧との関係

8.3.3 双方向およびレール ツー レール動作

TMUX6111, TMUX6112, and TMUX6113 は、ソース (Sx) からドレイン (Dx)、またはドレイン (Dx) からソース (Sx) への双方向で、良好な動作を提供します。スイッチの各チャネルは、両方向において非常に類似した特性を持っています。本デバイスへの入力信号は、 V_{SS} から V_{DD} までスイングしても、性能は大きな低下を見ません。これらのデバイスのオン抵抗は、入力信号によって異なります。

8.4 デバイスの機能モード

TMUX6111, TMUX6112, and TMUX6113 のそれぞれのチャネルは、対応する SELx ピンの状態に応じてオンまたはオフになります。SELx ピンは、 $6M\Omega$ の内部抵抗によって弱くプルダウンされているため、デバイスに電力が供給された場合、スイッチは決定された状態を維持できます。SELx ピンは V_{DD} に接続できます。

9 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

TMUX6111, TMUX6112, and TMUX6113 は、卓越した入出力リーク電流と超低電荷注入を提供します。これらのデバイスは最大 34 (デュアル電源) または 17V (シングル電源) で動作し、真のレール ツー レール入出力を実現します。TMUX6111, TMUX6112, and TMUX6113 のオン容量は小さくなります。これらの特長から、TMUX6111, TMUX6112, and TMUX6113 は高電圧の産業用アプリケーションに適した、堅牢で高精度、高性能なアナログ マルチプレクサ ファミリです。

9.2 代表的なアプリケーション

TMUX6111, TMUX6112, and TMUX6113 の高精度性能を活用するため有用なアプリケーションの 1 つが、サンプル/ホールド回路です。信頼性と安定性を向上させて、さまざまな入力電圧をサンプリングするために、アナログ/デジタル コンバータ (ADC) にサンプル/ホールド回路を使うと便利です。また、単一の D/A コンバータ (DAC) からの出力サンプルをマルチ出力アプリケーションに保存するためにも使用できます。TMUX6111, TMUX6112, and TMUX6113 アナログ スイッチの 1 つのようなアナログ スイッチを使用して、単純なサンプル/ホールド回路を実現できます。

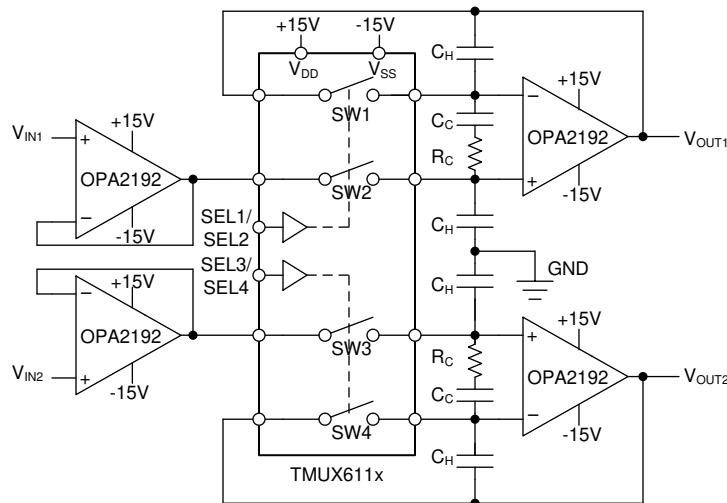


図 9-1. TMUX611x アナログ スイッチを使用して実現された 2 つの出力サンプル/ホールド回路

9.2.1 設計要件

この高精度設計の目的は、4 チャネル SPST スイッチを使用して、最適化された 2 出力のサンプル/ホールド回路を実装することです。サンプル/ホールド回路は、ペデスタル誤差を最小限に抑え、高速のセトリング タイムで $\pm 15V$ までの高電圧出力スイングに対応できる必要があります。システム全体のブロック図を、図 9-1 に示します。

9.2.2 詳細な設計手順

TMUX6111, TMUX6112 または TMUX6113 スイッチを電圧ホールド コンデンサ (C_H) と組み合わせて使用し、サンプル・ホールド回路を実装します。基本的な操作は次のとおりです。

1. スイッチ (SW2 または SW3) が閉じると、入力電圧をサンプリングし、ホールド コンデンサ (C_H) を入力電圧の値に充電します。
2. スイッチ (SW2 または SW3) が開くと、ホールド コンデンサ (C_H) は前の値をホールドし、アンプ出力 (V_{OUT}) の安定した電圧を維持します。

理想的には、このスイッチは入力信号のみをホールド コンデンサに送信します。ただし、スイッチがトグルされると、一部の電荷もチャージ インジェクションの形でスイッチ出力に転送されるため、サンプリング誤差がわずかになります。TMUX6111, TMUX6112, and TMUX6113 スイッチのチャージ インジェクション性能はわずか 0.6pC という優れた値であるため、サンプリング誤差を最小限に抑えるため、この実装には理想的な選択肢です。

スイッチおよびコンデンサのリーク電流が原因で、ホールド コンデンサの電圧は時間とともに低下します。TMUX6111, TMUX6112, and TMUX6113 は、超低リーク性能により、ドリープを最小限に抑えます。25°C では、TMUX6111, TMUX6112, and TMUX6113 は標準 1pA、最大 20pA の非常に小さなリーク電流を示します。

また、これらの TMUX6111, TMUX6112, and TMUX6113 デバイスは高電圧能力もサポートしています。これらのデバイスは最大 $\pm 17V$ のデュアル電源での動作をサポートしているため、この高電圧サンプルおよびホールド アプリケーションにとって理想的なソリューションです。

第 2 のスイッチ SW1(または SW4)も含まれており、SW2(または SW3)と並列に動作させて、スイッチの切り替え時にペデスタル誤差を低減します。両方のスイッチは同じ電位で駆動されるため、オペアンプへのコモンモード信号として機能し、スイッチのトグル動作によるチャージ インジェクションの影響を最小限に抑えることができます。ペデスタル誤差をさらに低減するため、 R_C と C_C で構成される補償回路も追加されて、ホールド時間グリッチを低減し、回路のセトリング時間を改善します。

9.2.3 アプリケーション曲線

TMUX6111, TMUX6112, and TMUX6113 は、0.6pC(典型値)という優れた電荷注入性能を備えているため、サンプル / ホールド アプリケーションのサンプリング誤差を最小限に抑えるための理想的な選択肢となります。図 9-2 に TMUX6111, TMUX6112, and TMUX6113 の電荷注入とソース入力電圧の関係を示します。

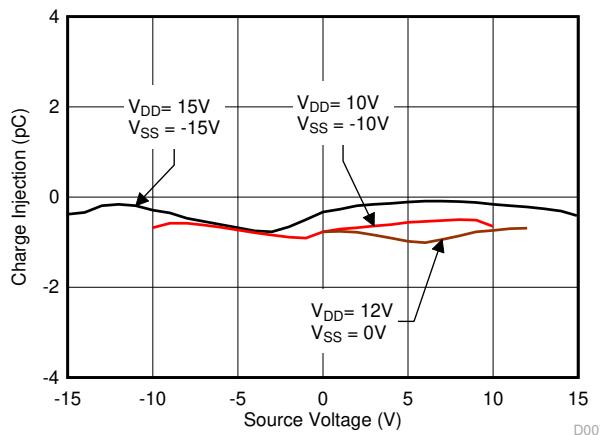


図 9-2. TMUX6111、TMUX6112、TMUX6113 の電荷注入とソース電圧との関係

9.3 電源に関する推奨事項

TMUX6111, TMUX6112, and TMUX6113 は、 $\pm 5V \sim \pm 17V$ (シングル電源モードで $10V \sim 17V$)の広い電源電圧範囲で動作します。また、これらは $V_{DD} = 12V$, $V_{SS} = -5V$ などの非対称電源でも適切に動作します。電源のノイズ耐性を向上させるため、 V_{DD} ピンおよび V_{SS} ピン両方からグランドに対し、 $0.1\mu F \sim 10\mu F$ の範囲の電源デカップリングコンデンサをそれぞれ使用してください。電源をオンにする前に、必ずグランド(GND)接続が確立されていることを確認してください。ベストプラクティスとして、デュアルまたは非対称電源アプリケーションでは、 V_{DD} よりも先に V_{SS} を上昇させることを推奨します。

デバイスのオン抵抗は、図 9-3 に示すように、電源電圧によって変化します。

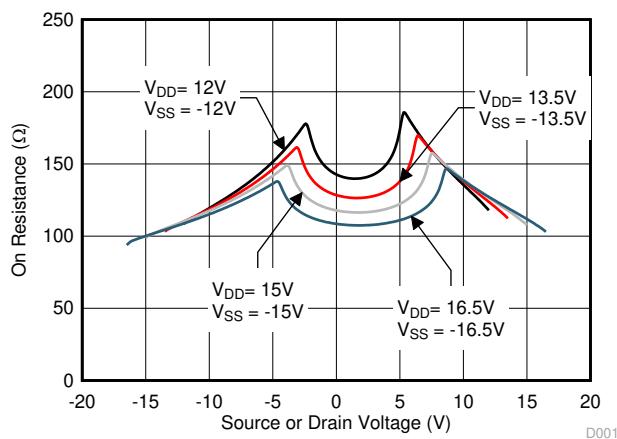


図 9-3. 電源電圧と入力電圧に応じたオン抵抗の変動

9.4 レイアウト

9.4.1 レイアウトのガイドライン

図 9-4 に TMUX6112 PW を備えた PCB レイアウト例を示します。主な検討事項は次のとおりです。

- V_{DD} と V_{SS} ピンは、可能な限りそのピンの近くで $0.1\mu F$ のコンデンサによるデカップリングを行います。電源電圧 V_{DD} および V_{SS} に対してコンデンサの電圧定格が十分であることを確認します。
- 入力への配線は可能な限り短くします。
- ソリッド グラント プレーンを使用すると、熱の分散や、電磁干渉(EMI)ノイズのピックアップの低減に役立ちます。
- デジタルパターンと並行して敏感なアナログパターンを配線しないでください。可能な限り、デジタル パターンとアナログ パターンの交差は避け、どうしても必要な場合には、必ず直角に交差させてください。

9.4.2 レイアウト例

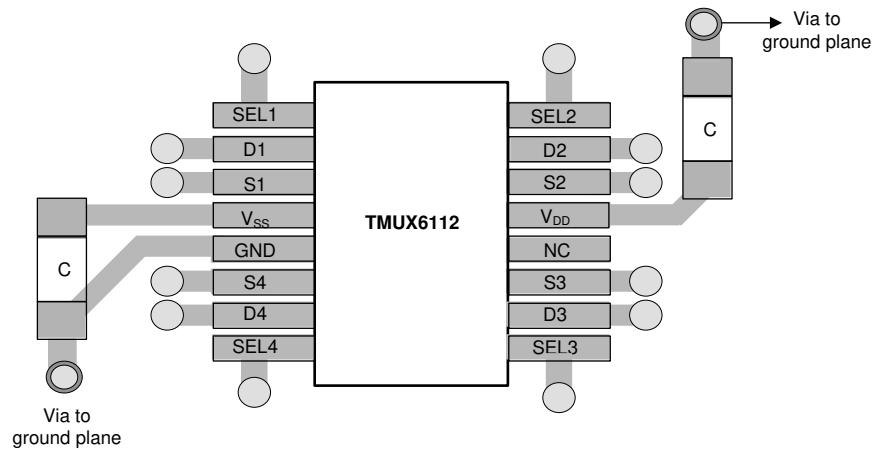


図 9-4. TMUX6112PW のレイアウト例

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.1.1 関連資料

- テキサス・インスツルメント、『OPAx192 36V、高精度、レールツー レール入力/出力、低オフセット電圧、低入力バイアス電流オペアンプ、e-trim™ 搭載』

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメント E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメントの仕様を構成するものではなく、必ずしもテキサス・インスツルメントの見解を反映したものではありません。テキサス・インスツルメントの[使用条件](#)を参照してください。

10.4 商標

テキサス・インスツルメント E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメントは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメント用語集

この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (December 2019) to Revision F (July 2025)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• 広い電源電圧範囲を変更: 10V ~ 17V(シングル)、±10V ~ ±17V(デュアル)	1
• 低い入力リーカーを変更: 0.5pA から 5pA.....	1

Changes from Revision D (January 2019) to Revision E (December 2019)	Page
• タイトルを TMUX611x±16.5V から TMUX611x±17V に変更.....	1
• 「特長」の広い電源電圧範囲を変更: ±5V ~ ±16.5V(デュアル)、10V ~ 16.5V(シングル)から±5V ~ ±17V(デュアル)、10V ~ 17V(シングル)	1
• 「概要」の「デュアル電源 (±5V ~ ±16.5V)、シングル電源 (10V ~ 16.5V)」を「デュアル電源 (±5V ±17V)、シングル電源 (10V ~ 17V)」に変更.....	1
• 「デバイス比較表」の説明で ±16.5V を ±17.5V に変更.....	4
• 推奨電源電圧差を 33V から 34V に変更.....	5
• 推奨シングル電源電圧を 16.5V から 17V に変更.....	5
• 正と負の電源電圧を +17V と -17V に変更.....	5
• 「概要」より:「デュアル電源 (±5V ~ ±16.5V)、シングル電源 (10V ~ 16.5V)」を「デュアル電源 (±5V ~ ±17V)、シングル電源 (10V ~ 17V)」.....	14
• 「アプリケーション情報」を変更: 16.5V(シングル電源)から 17V(シングル電源)	21
• 「電源に関する推奨事項」より: 広い電源電圧範囲 ±5V ~ ±16.5V(シングル電源モードで 10V ~ 16.5V)から、広い電源電圧範囲 ±5V ~ ±17V(シングル電源モードで 10V ~ 17V)	23

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMUX6111PWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	MUX6111
TMUX6111PWR.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6111
TMUX6111RTER	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	FULL NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6111
TMUX6111RTER.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	FULL NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6111
TMUX6112PWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	MUX6112
TMUX6112PWR.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6112
TMUX6112RTER	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	FULL NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6112RTER.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	FULL NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6112RTERG4	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	FULL NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6112RTERG4.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	FULL NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM6112
TMUX6113PWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113PWR.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113PWRG4	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113PWRG4.B	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX6113
TMUX6113RTER	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TM6113
TMUX6113RTER.B	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TM6113

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

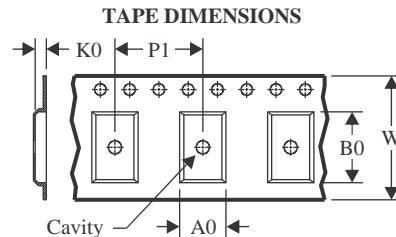
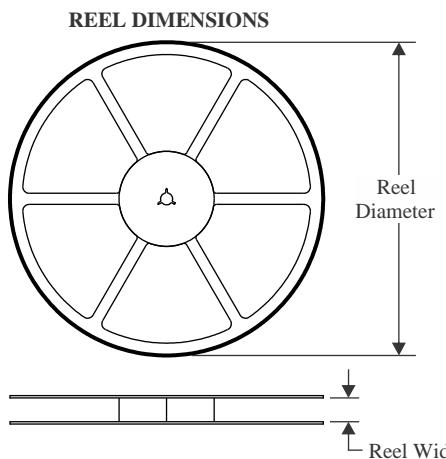
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

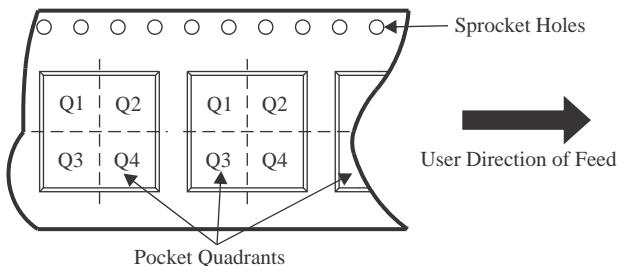
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

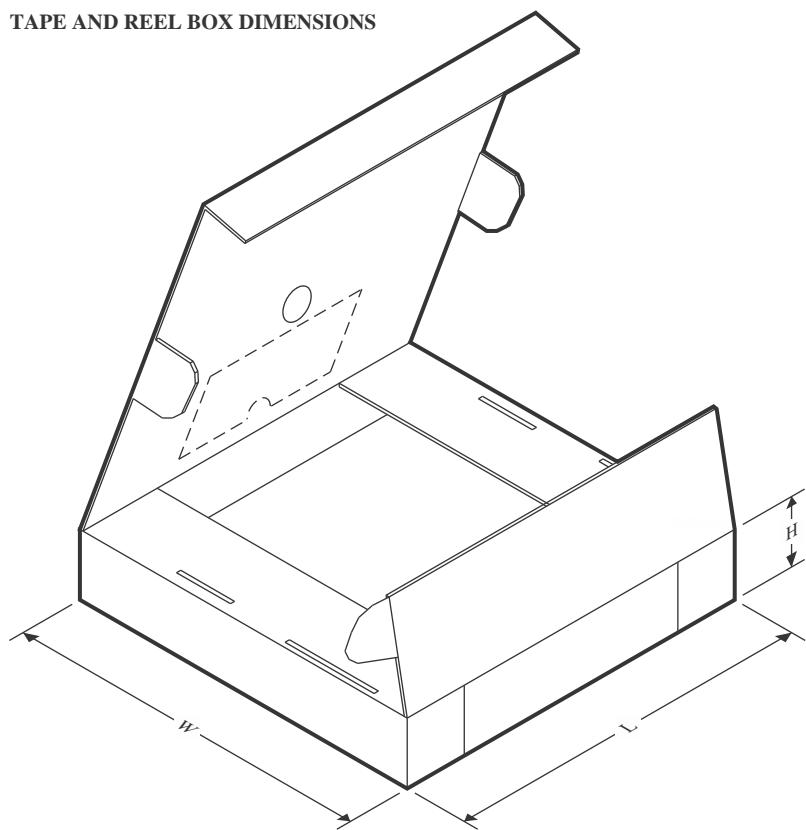
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX6111PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6111RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TMUX6112PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6112RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TMUX6112RTERG4	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TMUX6113PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6113PWRG4	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX6113RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX6111PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX6111RTER	WQFN	RTE	16	3000	367.0	367.0	35.0
TMUX6112PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX6112RTER	WQFN	RTE	16	3000	367.0	367.0	35.0
TMUX6112RTERG4	WQFN	RTE	16	3000	367.0	367.0	35.0
TMUX6113PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX6113PWRG4	TSSOP	PW	16	2000	353.0	353.0	32.0
TMUX6113RTER	WQFN	RTE	16	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

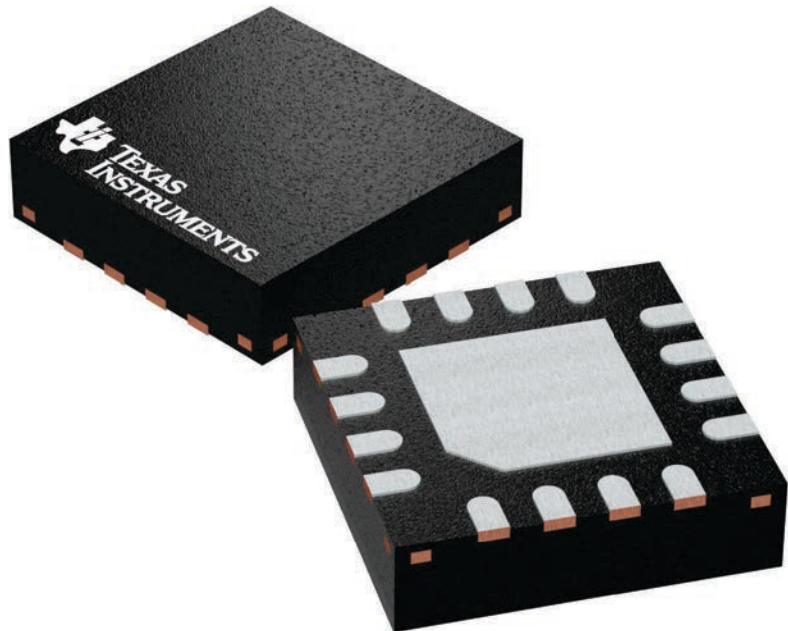
RTE 16

WQFN - 0.8 mm max height

3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225944/A

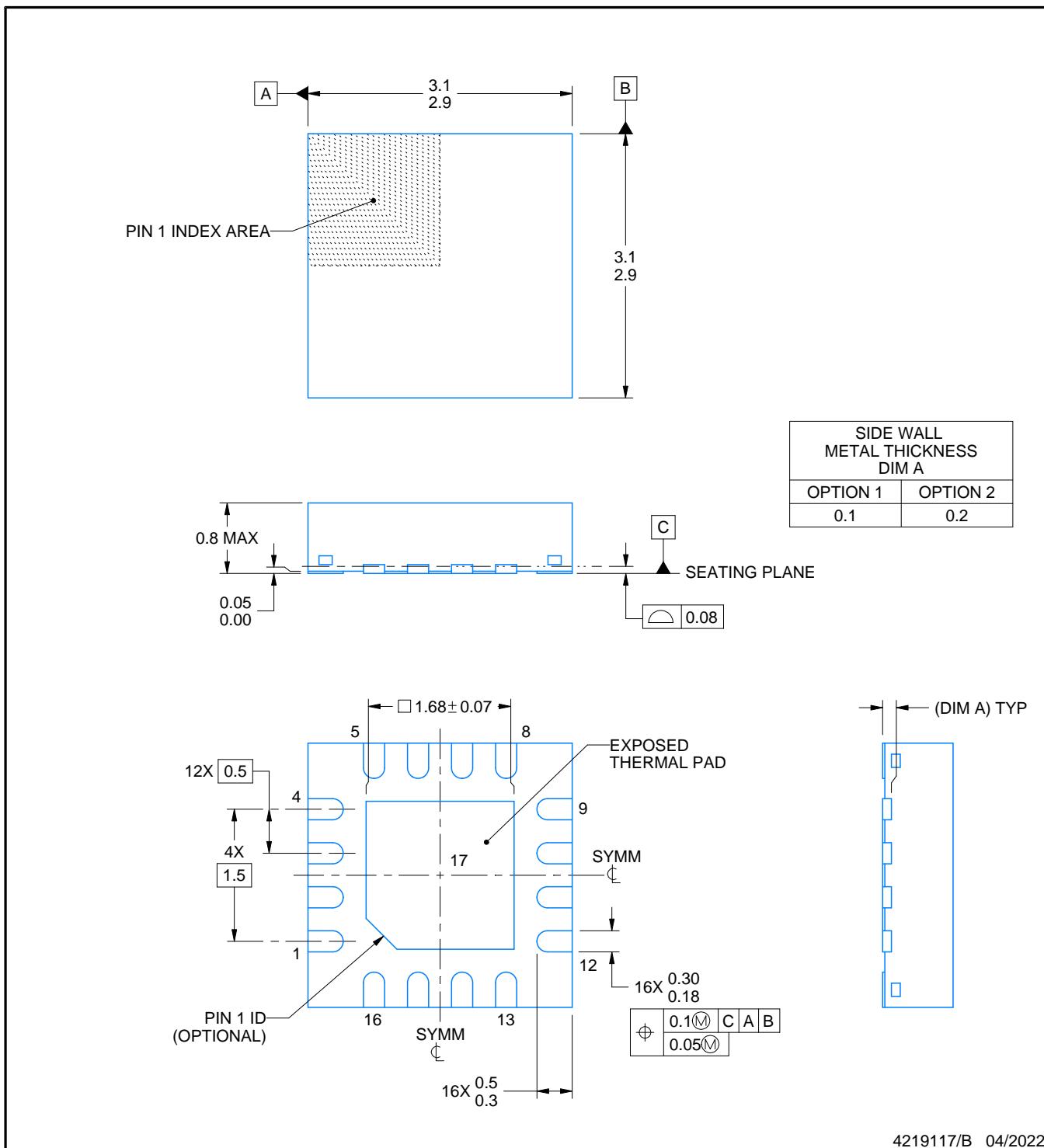
PACKAGE OUTLINE

RTE0016C



WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4219117/B 04/2022

NOTES:

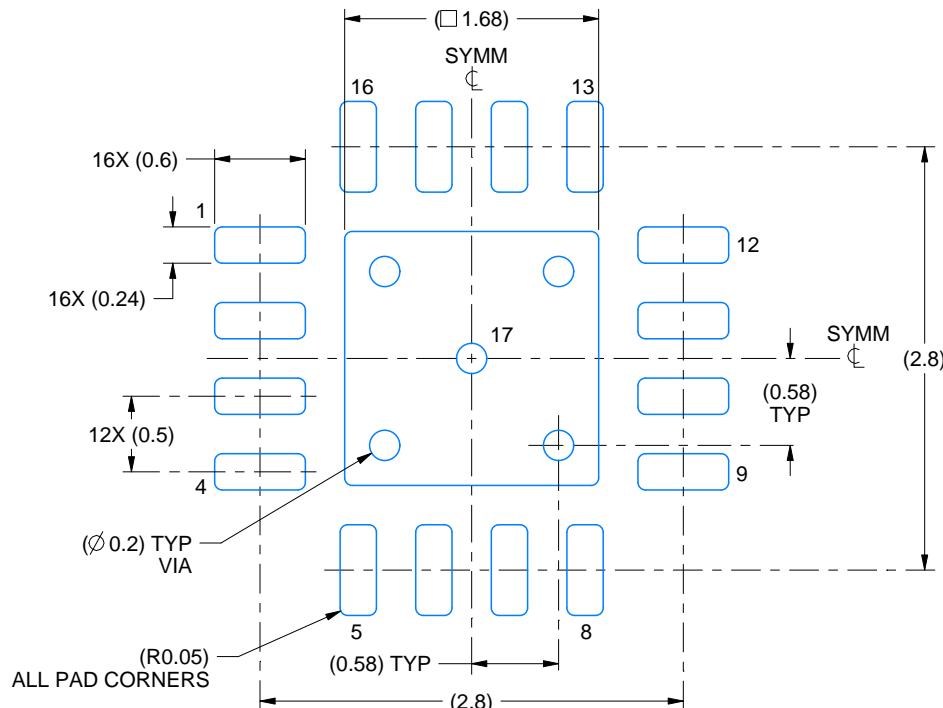
- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

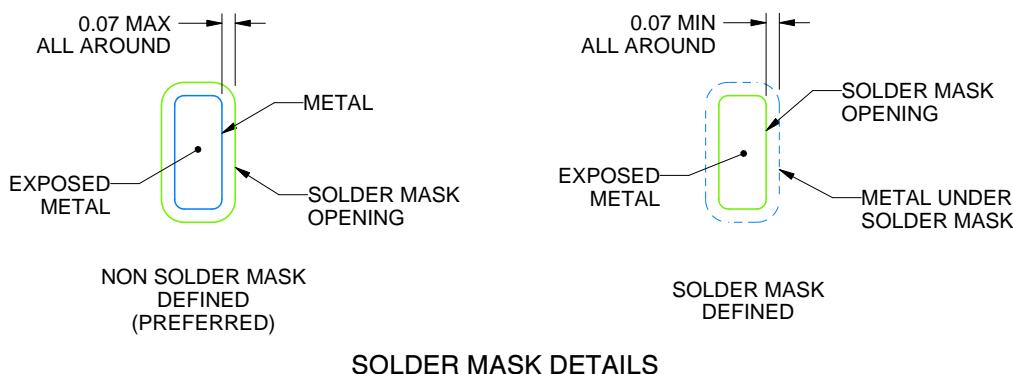
RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X



4219117/B 04/2022

NOTES: (continued)

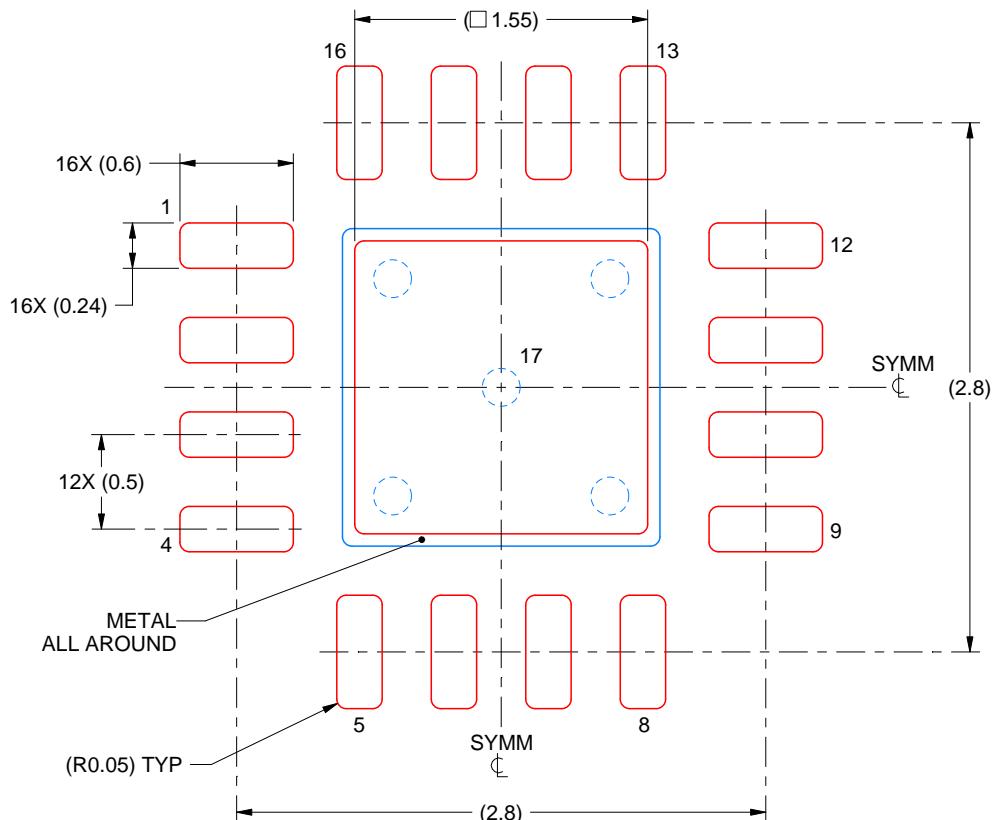
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
 - Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE

EXPOSED PAD 17:
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4219117/B 04/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

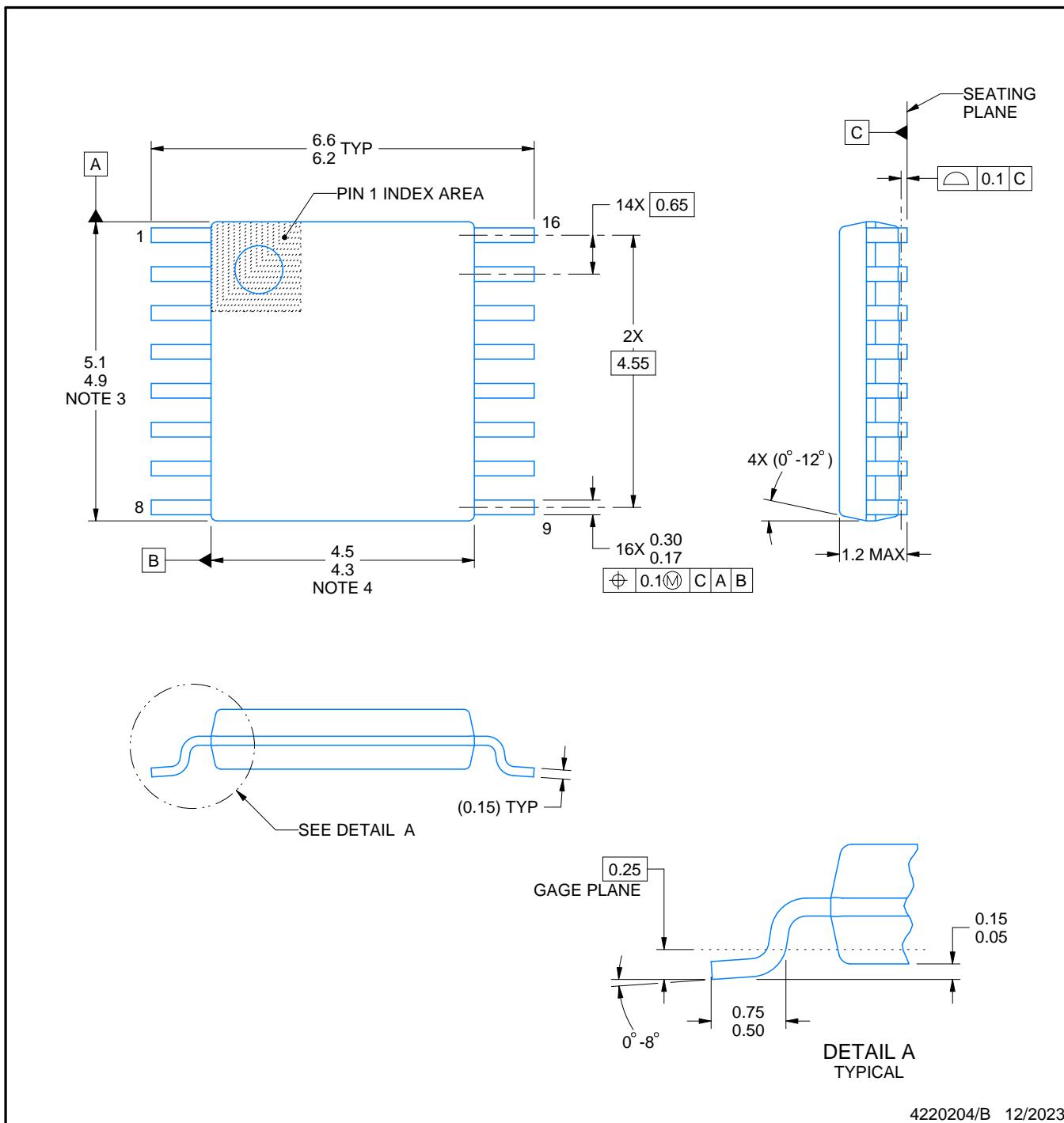
PACKAGE OUTLINE

PW0016A



TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

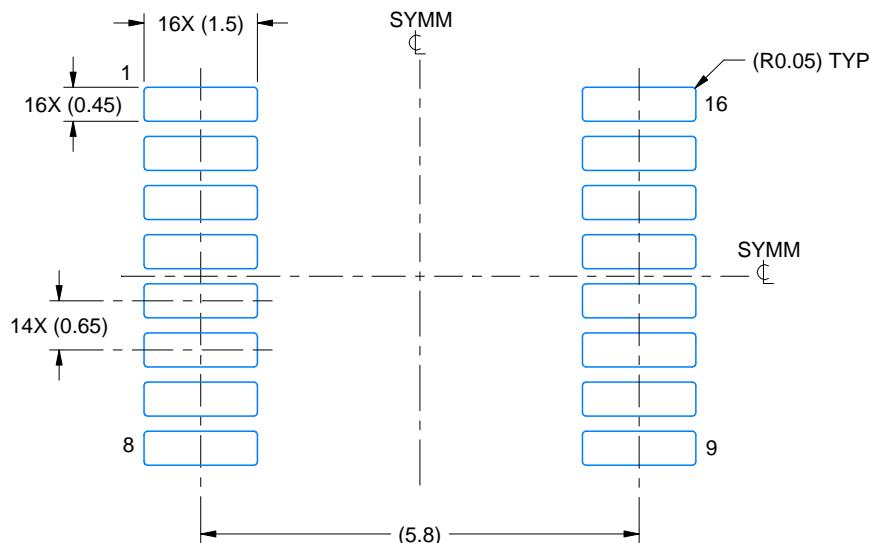
- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
- This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
- Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

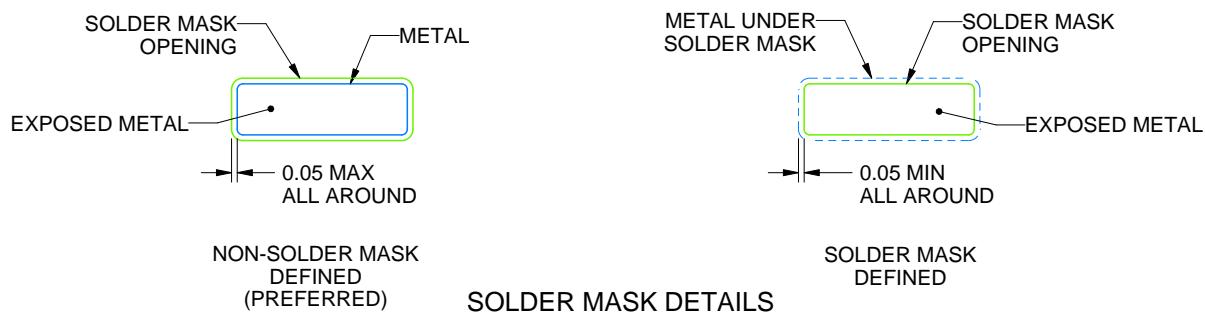
PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

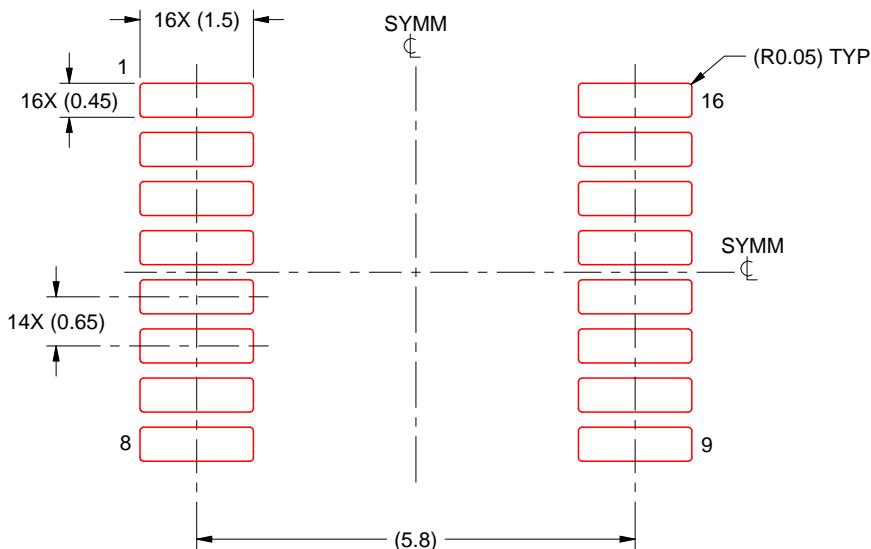
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、[TIの総合的な品質ガイドライン](#)、[ti.com](#)またはTI製品などに関連して提供される他の適用条件に従い提供されます。TIがこれらのリソースを提供することは、適用されるTIの保証または他の保証の放棄の拡大や変更を意味するものではありません。TIがカスタム、またはカスタマー仕様として明示的に指定していない限り、TIの製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TIはそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025年10月