

TMUX541x50V、21Ω、1:1 (SPST) 1.8V ロジック対応 4 チャンネルスイッチ

1 特長

- 両電源電圧範囲: $\pm 4.5\text{V} \sim \pm 25\text{V}$
- 単電源電圧範囲: $4.5\text{V} \sim 50\text{V}$
- 非対称のデュアル電源のサポート (例: $V_{DD} = 37.5\text{V}$ 、 $V_{SS} = -12.5\text{V}$)
- 1.8V ロジック互換
- 低いオン抵抗: 21Ω (代表値)
- 小さいオン容量: 12pF (標準値)
- 超低オン抵抗平坦性: 0.005Ω (代表値)
- 低オンリーク電流: 0.002nA (標準値)、 40nA (最大値)
- 少ない電荷注入: 13pC (標準値)
- $-40^\circ\text{C} \sim +125^\circ\text{C}$ の動作温度範囲
- レール ツー レール 動作
- 双方向動作
- Break-Before-Make のスイッチング動作 (TMUX5413)

2 アプリケーション

- サンプル アンド ホールド回路
- 帰還ゲイン スwitchング
- 信号絶縁
- 半導体試験装置
- プログラマブル ロジック コントローラ (PLC)
- ファクトリ オートメーション / 制御
- プロフェッショナル オーディオ機器
- 計測機器: ラボ、分析、ポータブル
- データ アクイジション システム (DAQ)
- 光学試験装置

3 説明

TMUX541x は、独立して選択できる 4 つの 1:1 単極単投 (SPST) スwitch チャンネルを備えた 汎用相補型金属酸化膜半導体 (CMOS) スwitch デバイスです。このデバイスは、単一電源 ($4.5\text{V} \sim 50\text{V}$)、デュアル電源 ($\pm 4.5\text{V} \sim \pm 25\text{V}$)、または非対称電源 ($V_{DD} = 37.5\text{V}$ 、 $V_{SS} = -12.5\text{V}$ など) で動作します。TMUX541x は、ソース (S_x) およびドレイン (D_x) ピンで、 V_{SS} から V_{DD} までの範囲の双方向アナログおよびデジタル信号をサポートします。

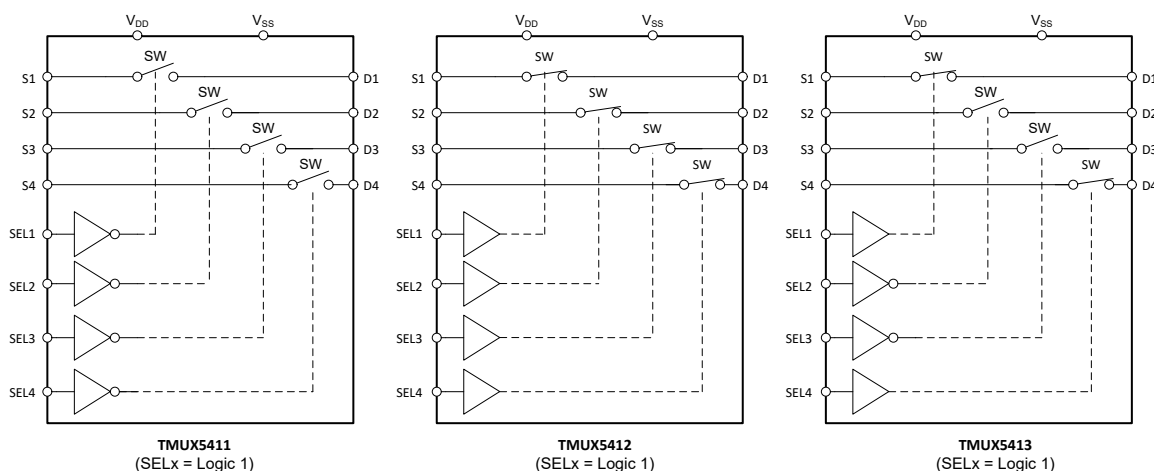
TMUX541x のス switch は、SELx ピンの適切なロジック制御入力で制御されます。TMUX541x はブレイク ビフォーメイクのス switchングを行うので、クロスポイントの多重化アプリケーションに使用できます。

TMUX541x は、汎用ス switch およびマルチプレクサデバイスファミリの製品であり、幅広いアプリケーションでの使用を重視しながら BOM コストの削減を実現しています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
TMUX5411	PW (TSSOP, 16)	5mm × 6.4mm
TMUX5412	DYY (SOT-23-THIN, 16)	3.26 mm × 4.2 mm
TMUX5413		

- 利用可能なパッケージについては、データシートの末尾にあるパッケージ オプションについての付録を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



TMUX541x ブロック図



目次

1 特長	1	6.7 オフ アイソレーション	18
2 アプリケーション	1	6.8 チャネル間クロストーク	19
3 説明	1	6.9 帯域幅	19
4 ピン構成および機能	3	6.10 THD + ノイズ	20
5 仕様	4	6.11 電源電圧変動除去比 (PSRR)	20
5.1 絶対最大定格.....	4	7 詳細説明	21
5.2 ESD 定格.....	4	7.1 概要.....	21
5.3 熱に関する情報.....	5	7.2 機能ブロック図.....	21
5.4 推奨動作条件.....	5	7.3 機能説明.....	21
5.5 $\pm 15\text{V}$ 両電源:電気的特性.....	6	7.4 デバイスの機能モード.....	22
5.6 $\pm 15\text{V}$ 両電源:スイッチング特性.....	7	8 アプリケーションと実装	23
5.7 48V 単電源:電気的特性.....	9	8.1 アプリケーション情報.....	23
5.8 48V 単電源:スイッチング特性.....	10	8.2 電源に関する推奨事項.....	24
5.9 12V 単電源:電気的特性.....	11	8.3 レイアウト.....	25
5.10 12V 単電源:スイッチング特性.....	12	9 デバイスおよびドキュメントのサポート	27
5.11 代表的特性.....	13	9.1 ドキュメントのサポート.....	27
6 パラメータ測定情報	15	9.2 ドキュメントの更新通知を受け取る方法.....	27
6.1 オン抵抗.....	15	9.3 サポート・リソース.....	27
6.2 オフ リーク電流.....	15	9.4 商標.....	27
6.3 オン リーク電流.....	16	9.5 静電気放電に関する注意事項.....	27
6.4 t_{ON} および t_{OFF} 時間.....	16	9.6 用語集.....	27
6.5 伝搬遅延.....	17	10 改訂履歴	27
6.6 電荷注入.....	18	11 メカニカル、パッケージ、および注文情報	28

4 ピン構成および機能

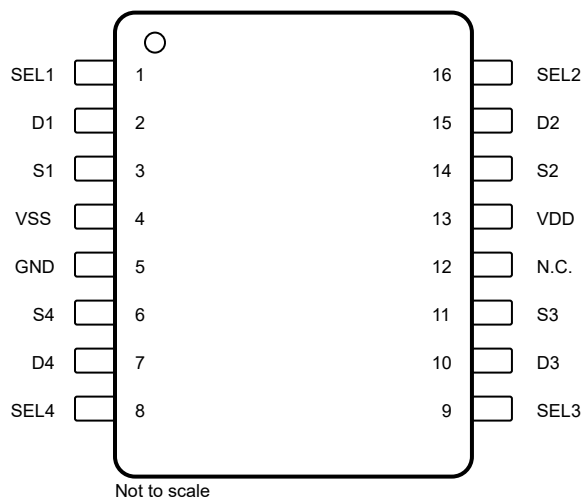


図 4-1. 16 ピン PW (TSSOP) および DYY (SOT-23-THN) パッケージ (上面図)

表 4-1. ピンの機能

ピン		種類 ⁽¹⁾	説明
名称	TSSOP および SOT-23-THN 名称		
D1	2	I/O	ドレインピン 1。入力または出力として使用が可能。
D2	15	I/O	ドレインピン 2。入力または出力として使用が可能。
D3	10	I/O	ドレインピン 3。入力または出力として使用が可能。
D4	7	I/O	ドレインピン 4。入力または出力として使用が可能。
GND	5	P	グラウンド (0V) リファレンス。
N.C.	12	—	内部接続なし GND に短絡するか、フローティングのままにすることが可能。
S1	3	I/O	ソース ピン 1 入力または出力として使用が可能。
S2	14	I/O	ソース ピン 2 入力または出力として使用が可能。
S3	11	I/O	ソース ピン 3 入力または出力として使用が可能。
S4	6	I/O	ソース ピン 4 入力または出力として使用が可能。
SEL1	1	I	ロジック制御入力 1 には、内部ブルダウン抵抗があります。表 7-2 に示すように、チャネル 1 の状態を制御します。
SEL2	16	I	ロジック制御入力 2 には、内部ブルダウン抵抗があります。表 7-2 に示すように、チャネル 2 の状態を制御します。
SEL3	9	I	ロジック制御入力 3 には、内部ブルダウン抵抗があります。表 7-2 に示すように、チャネル 3 の状態を制御します。
SEL4	8	I	ロジック制御入力 4 には、内部ブルダウン抵抗があります。表 7-2 に示すように、チャネル 4 の状態を制御します。
VDD	13	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、VDD と GND の間に 0.1μF ~ 10μF の範囲のデカップリング コンデンサを接続する
VSS	4	P	負電源。このピンは最も負の電源電位になる。確実な動作を保証するため、VSS と GND の間に 0.1μF ~ 10μF のデカップリング コンデンサを接続します。単一電源アプリケーションでは、このピンをグラウンドに接続する必要があります。

(1) I: 入力、O: 出力、I/O: 入力または出力、P: 電源。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)^{(1) (2)}

		最小値	最大値	単位
$V_{DD} - V_{SS}$	電源電圧		55	V
V_{DD}		-0.5	55	V
V_{SS}		-55	0.5	V
V_{SEL} または V_{EN}	ロジック制御入力ピン電圧 (SELx)	-0.5	55	V
I_{SEL} または I_{EN}	ロジック制御入力ピン電流 (SELx)	-30	30	mA
V_S または V_D	ソースまたはドレイン電圧 (Sx, Dx)	$V_{SS}-0.5$	$V_{DD}+0.5$	V
I_S または I_D (CONT)	ソースまたはドレインでの連続電流 (Sx, Dx)	-30	30	mA
I_{peak}	ソースまたはドレイン パルス電流 (Sx, Dx: 1ms でパルス出力、最大 10% デューティ サイクル)	-100	100	mA
T_A	周囲温度	-55	125	°C
T_{stg}	保存温度	-65	150	°C
T_J	接合部温度		150	°C

- (1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて言及しており、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) 特に指定のない限り、すべての電圧値はグランドを基準にしています。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000	V
$V_{(ESD)}$	静電放電	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン ⁽²⁾	±500	V

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 熱に関する情報

熱評価基準 ⁽¹⁾		TMUX541x		単位
		PW (TSSOP)	DYY (SOT-23)	
		16 ピン	16 ピン	
R _{θJA}	接合部から周囲への熱抵抗	109.7	120.5	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	44.8	57.0	°C/W
R _{θJB}	接合部から基板への熱抵抗	67.2	53.7	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	2.6	2.6	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	66.5	53.3	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	該当なし	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

5.4 推奨動作条件

外気温度範囲での動作時 (特に記述がない限り)

			最小値	公称値	最大値	単位
V _{DD} – V _{SS} ⁽¹⁾	電源間の電圧差		4.5		50	V
V _{DD}	正電源電圧		4.5		50	V
V _S または V _D	信号パスにおける入出力電圧 (ソースまたはドレイン ピン) (Sx, D)		V _{SS}		V _{DD}	V
V _{SEL} –V _{SS}	アドレスまたはイネーブル ピンの電圧		0		48	V
I _S または I _D (CONT)	ソースまたはドレインでの連続電流 (Sx, D)		-30		30	mA
T _A	周囲温度		-40		125	°C
V _{IH}	ロジック入力 High ⁽²⁾	ロジック入力 (SEL/EN ピン)	1.3		48	V
V _{IL}	ロジック入力 Low	ロジック入力 (SEL/EN ピン)	0		0.8	V

(1) $4.5V \leq (V_{DD} - V_{SS}) \leq 50V$ の範囲内で V_{DD} の最小値が満たされている限り、V_{DD} および V_{SS} は任意の値で使用できます。

(2) V_{IH} は、以下の制約によって制限されることに注意してください。V_{SEL}–V_{SS} ≤ 48V

5.5 ±15V 両電源：電気的特性

$V_{DD} = +15V \pm 10\%$ 、 $V_{SS} = -15V \pm 10\%$ 、 $GND = 0V$ (特に記載がない限り)。通例は、 $V_{DD} = +15V$ 、 $V_{SS} = -15V$ 、 $T_A = 25^\circ C$ (特に記述のない限り)

パラメータ		テスト条件	T _A	最小値	標準値	最大値	単位	
アナログ スイッチ								
R _{ON}	オン抵抗	V _S = −10V ∼ +10V I _D = −10mA オン抵抗を参照	25°C		21	26	Ω	
			−40°C ∼ +85°C			32	Ω	
			−40°C ∼ +125°C			37	Ω	
ΔR _{ON}	チャンネル間のオン抵抗の不整合	V _S = −10V ∼ +10V I _D = −10mA オン抵抗を参照	25°C		0.15	0.75	Ω	
			−40°C ∼ +85°C			1.2	Ω	
			−40°C ∼ +125°C			1.5	Ω	
R _{ON FLAT}	オン抵抗の平坦性	V _S = −10V ∼ +10V I _S = −10mA オン抵抗を参照	25°C		0.02	0.45	Ω	
			−40°C ∼ +85°C			0.6	Ω	
			−40°C ∼ +125°C			0.7	Ω	
R _{ON DRIFT}	オン抵抗のドリフト	V _S = 0V、I _S = −10mA オン抵抗を参照	−40°C ∼ +125°C		0.085		Ω/°C	
I _{S(OFF)}	ソース オフ リーク電流 ⁽¹⁾	V _{DD} = 16.5V、V _{SS} = −16.5V スイッチ状態はオフ V _S = +10V / −10V V _D = −10V / + 10V オフリーク電流を参照	25°C		0.003		nA	
			−40°C ∼ +85°C		−5		5	nA
			−40°C ∼ +125°C		−10		10	nA
I _{D(OFF)}	ドレイン オフ リーク電流 ⁽¹⁾	V _{DD} = 16.5V、V _{SS} = −16.5V スイッチ状態はオフ V _S = +10V / −10V V _D = −10V / + 10V 「オフリーク電流」を参照	25°C		0.003		nA	
			−40°C ∼ +85°C		−5		5	nA
			−40°C ∼ +125°C		−10		10	nA
I _{S(ON)} I _{D(ON)}	チャンネル オン リーク電流 ⁽²⁾	V _{DD} = 16.5V、V _{SS} = −16.5V スイッチ状態はオン V _S = V _D = ±10V オンリーク電流	25°C		0.002		nA	
			−40°C ∼ +85°C		−20		20	nA
			−40°C ∼ +125°C		−40		40	nA
ロジック入力 (SEL/EN ピン)								
I _{IH}	入力リーク電流	ロジック入力 = 50V	−40°C ∼ +125°C			1.4	μA	
I _{IH}	入力リーク電流	ロジック入力 = 1.8V- 5V	−40°C ∼ +125°C			0.6	μA	
I _{IL}	入力リーク電流		−40°C ∼ +125°C	−0.1	0.0000 4	0.1	μA	
C _{IN}	ロジック入力容量		−40°C ∼ +125°C		4		pF	
電源								
I _{DD}	V _{DD} の電源電流	V _{DD} = 16.5V、V _{SS} = −16.5V ロジック入力 = 0V、5V、または V _{DD}	25°C		105	140	μA	
			−40°C ∼ +85°C			155	μA	
			−40°C ∼ +125°C			170	μA	
I _{DDQ}	V _{DD} の静止消費電流	V _{DD} = 16.5V、V _{SS} = −16.5V すべてのスイッチがオフ	−40°C ∼ +125°C			65	μA	
I _{DD (1.8V)}	V _{DD} の電源電流	V _{DD} = 16.5V、V _{SS} = −16.5V ロジック入力 = 1.8V	−40°C ∼ +125°C			175	μA	
I _{SS}	V _{SS} の電源電流	V _{DD} = 16.5V、V _{SS} = −16.5V ロジック入力 = 0V、5V、または V _{DD}	25°C		90	110	μA	
			−40°C ∼ +85°C			120	μA	
			−40°C ∼ +125°C			130	μA	
I _{SSQ}	V _{SS} の静止消費電流	V _{DD} = 16.5V、V _{SS} = −16.5V すべてのスイッチがオフ	−40°C ∼ +125°C			25	μA	

$V_{DD} = +15V \pm 10\%$, $V_{SS} = -15V \pm 10\%$, $GND = 0V$ (特に記載がない限り)。通例は、 $V_{DD} = +15V$, $V_{SS} = -15V$, $T_A = 25^\circ C$ (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
I_{SS} (1.8V)	V_{SS} の電源電流	$V_{DD} = 16.5V$, $V_{SS} = -16.5V$ ロジック入力 = 1.8V	$-40^\circ C \sim +125^\circ C$			130	μA

- (1) V_S が正の場合、 V_D は負、または V_S が負の場合、 V_D は正です。
(2) V_S が電圧電位にある場合、 V_D は浮動、または V_D が電圧電位にある場合、 V_S は浮動です。

5.6 $\pm 15V$ 両電源：スイッチング特性

$V_{DD} = +15V \pm 10\%$, $V_{SS} = -15V \pm 10\%$, $GND = 0V$ (特に記述のない限り)

$V_{DD} = +15V$, $V_{SS} = -15V$, $T_A = 25^\circ C$ での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{ON}	制御入力からのターンオン時間	$V_S = 10V$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$		240	300	ns
			$-40^\circ C \sim +85^\circ C$			315	ns
			$-40^\circ C \sim +125^\circ C$			320	ns
t_{OFF}	制御入力からのターンオフ時間	$V_S = 10V$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$		80	100	ns
			$-40^\circ C \sim +85^\circ C$			105	ns
			$-40^\circ C \sim +125^\circ C$			110	ns
t_{BBM}	ブレイク ビフォア メイクの時間遅延 (TMUX5413Only)	$V_S = 10V$, $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$		180		ns
			$-40^\circ C \sim +85^\circ C$			205	ns
			$-40^\circ C \sim +125^\circ C$			210	ns
$t_{ON}(V_{DD})$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} 立ち上がり時間 = $1\mu s$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$		0.04		ms
			$-40^\circ C \sim +85^\circ C$		0.05		ms
			$-40^\circ C \sim +125^\circ C$		0.06		ms
t_{PD}	伝搬遅延	$R_L = 50\Omega$, $C_L = 5pF$	$25^\circ C$		400		ps
Q_{INJ}	電荷注入	$V_S = 0V$, $C_L = 100pF$	$25^\circ C$		13		pC
O_{ISO}	オフ絶縁	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 0V$, $f = 100kHz$	$25^\circ C$		-100		dB
O_{ISO}	オフ絶縁	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 0V$, $f = 1MHz$	$25^\circ C$		-82		dB
X_{TALK}	クロストーク	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 0V$, $f = 100kHz$	$25^\circ C$		-110		dB
X_{TALK}	クロストーク	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 0V$, $f = 1MHz$	$25^\circ C$		-100		dB
BW	-3dB 帯域幅	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 0V$	$25^\circ C$		430		MHz
I_L	挿入損失	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 0V$, $f = 1MHz$	$25^\circ C$		-1.6		dB
ACPSRR	AC 電源除去比	V_{DD} および V_{SS} で $V_{pp} = 0.62V$ $R_L = 50\Omega$, $C_L = 5pF$, $f = 1MHz$	$25^\circ C$		-59		dB
THD+N	全高調波歪 + ノイズ	$V_{pp} = 15V$, $V_{BIAS} = 0V$ $R_L = 10k\Omega$, $C_L = 5pF$, $f = 20Hz \sim 20kHz$	$25^\circ C$		0.0004		%
$C_{S(OFF)}$	ソース オフ容量	$V_S = 0V$, $f = 1MHz$	$25^\circ C$		5		pF
$C_{D(OFF)}$	ドレイン オフ容量	$V_S = 0V$, $f = 1MHz$	$25^\circ C$		5		pF

$V_{DD} = +15V \pm 10\%$ 、 $V_{SS} = -15V \pm 10\%$ 、 $GND = 0V$ (特に記述のない限り)

$V_{DD} = +15V$ 、 $V_{SS} = -15V$ 、 $T_A = 25^\circ C$ での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
$C_{S(ON)}$ 、 $C_{D(ON)}$	オン容量	$V_S = 0V$ 、 $f = 1MHz$	$25^\circ C$		12		pF

5.7 48V 単電源：電気的特性

$V_{DD} = +48V$, $V_{SS} = 0V$, $GND = 0V$ (特に記述のない限り)

$V_{DD} = +48V$, $V_{SS} = 0V$, $T_A = 25^\circ C$ での標準値 (特に記述のない限り)

パラメータ		テスト条件	T _A	最小値	標準値	最大値	単位
アナログ スイッチ							
R _{ON}	オン抵抗	V _S = 5V ~ 43V I _D = -10mA オン抵抗を参照	25°C		21	26	Ω
			-40°C ~ +85°C			32	Ω
			-40°C ~ +125°C			40	Ω
ΔR _{ON}	チャネル間のオン抵抗の不整合	V _S = 5V ~ 43V I _D = -10mA オン抵抗を参照	25°C		0.14	1	Ω
			-40°C ~ +85°C			1.6	Ω
			-40°C ~ +125°C			1.7	Ω
R _{ON FLAT}	オン抵抗の平坦性	V _S = 5V ~ 43V I _D = -10mA オン抵抗を参照	25°C		0.04	0.6	Ω
			-40°C ~ +85°C			0.7	Ω
			-40°C ~ +125°C			0.8	Ω
R _{ON DRIFT}	オン抵抗のドリフト	V _S = 24V、I _S = -10mA オン抵抗を参照	-40°C ~ +125°C		0.085		Ω/°C
I _{S(OFF)}	ソース オフ リーク電流 ⁽¹⁾	V _{DD} = 48V、V _{SS} = 0V スイッチ状態はオフ V _S = 43V / 1V V _D = 1V / 43V オフリーク電流を参照	25°C		0.004		nA
			-40°C ~ +85°C	-25		25	nA
			-40°C ~ +125°C	-35		35	nA
I _{D(OFF)}	ドレイン オフ リーク電流 ⁽¹⁾	V _{DD} = 48V、V _{SS} = 0V スイッチ状態はオフ V _S = 43V / 1V V _D = 1V / 43V 「オフリーク電流」を参照	25°C		0.004		nA
			-40°C ~ +85°C	-25		25	nA
			-40°C ~ +125°C	-35		35	nA
I _{S(ON)} I _{D(ON)}	チャネル オン リーク電流 ⁽²⁾	V _{DD} = 44V、V _{SS} = 0V スイッチ状態はオン V _S = V _D = 40V または 1V セクション 6.3 を参照	25°C		0.004		nA
			-40°C ~ +85°C	-25		25	nA
			-40°C ~ +125°C	-35		35	nA
ロジック入力 (SEL/EN ピン)							
I _{IL}	入力リーク電流		-40°C ~ +125°C	-0.1	-0.001	0.1	μA
C _{IN}	ロジック入力容量		-40°C ~ +125°C		5		pF
電源							
I _{DD}	V _{DD} の電源電流	V _{DD} = 48V、V _{SS} = 0V ロジック入力 = 0V、5V、または V _{DD}	25°C		125	155	μA
			-40°C ~ +85°C			170	μA
			-40°C ~ +125°C			180	μA
I _{DD (1.8V)}	V _{DD} の電源電流	V _{DD} = 48V、V _{SS} = 0V ロジック入力 = 1.8V	-40°C ~ +125°C			190	μA
I _{DDQ}	V _{DD} の静止消費電流	V _{DD} = 48V、V _{SS} = 0V すべてのスイッチがオフ	-40°C ~ +125°C			65	μA

(1) V_S が正の場合、 V_D は負、または V_S が負の場合、 V_D は正です。

(2) V_S が電圧電位にある場合、 V_D は浮動、または V_D が電圧電位にある場合、 V_S は浮動です。

5.8 48V 単電源：スイッチング特性

$V_{DD} = +48V$, $V_{SS} = 0V$, $GND = 0V$ (特に記述のない限り)

$V_{DD} = +48V$, $V_{SS} = 0V$, $T_A = 25^\circ C$ での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{ON}	制御入力からのターンオン時間	$V_S = 18V$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$	225	275		ns
			$-40^\circ C \sim +85^\circ C$		285		ns
			$-40^\circ C \sim +125^\circ C$		295		ns
t_{OFF}	制御入力からのターンオフ時間	$V_S = 18V$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$	90	115		ns
			$-40^\circ C \sim +85^\circ C$		120		ns
			$-40^\circ C \sim +125^\circ C$		125		ns
$t_{ON(VDD)}$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} 立ち上がり時間 = $1\mu s$ $R_L = 1k\Omega$, $C_L = 35pF$	$-40^\circ C \sim +125^\circ C$		0.01		ms
t_{PD}	伝搬遅延	$R_L = 50\Omega$, $C_L = 5pF$	$25^\circ C$		475		ps
Q_{INJ}	電荷注入	$V_S = 24V$, $C_L = 100pF$	$25^\circ C$		13		pC
O_{ISO}	オフ絶縁	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 100kHz$	$25^\circ C$		-100		dB
O_{ISO}	オフ絶縁	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 1MHz$	$25^\circ C$		-82		dB
X_{TALK}	クロストーク	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 100kHz$	$25^\circ C$		-110		dB
X_{TALK}	クロストーク	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 1MHz$	$25^\circ C$		-100		dB
BW	-3dB 帯域幅	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$	$25^\circ C$		400		MHz
I_L	挿入損失	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 1MHz$	$25^\circ C$		-1.6		dB
ACPSRR	AC 電源除去比	V_{DD} および V_{SS} で $V_{PP} = 0.62V$ $R_L = 50\Omega$, $C_L = 5pF$, $f = 1MHz$	$25^\circ C$		-62		dB
THD+N	全高調波歪 + ノイズ	$V_{PP} = 24V$, $V_{BIAS} = 24V$ $R_L = 10k\Omega$, $C_L = 5pF$, $f = 20Hz \sim 20kHz$	$25^\circ C$		0.0003		%
$C_{S(OFF)}$	ソース オフ容量	$V_S = 24V$, $f = 1MHz$	$25^\circ C$		5		pF
$C_{D(OFF)}$	ドレイン オフ容量	$V_S = 24V$, $f = 1MHz$	$25^\circ C$		5		pF
$C_{S(ON)}$ 、 $C_{D(ON)}$	オン容量	$V_S = 24V$, $f = 1MHz$	$25^\circ C$		12		pF

5.9 12V 単電源：電気的特性

$V_{DD} = +12V \pm 10\%$ 、 $V_{SS} = 0V$ 、 $GND = 0V$ (特に記述のない限り)

$V_{DD} = +12V$ 、 $V_{SS} = 0V$ 、 $T_A = 25^\circ C$ での標準値 (特に記述のない限り)

パラメータ		テスト条件	T _A	最小値	標準値	最大値	単位
アナログ スイッチ							
R _{ON}	オン抵抗	V _S = 0V ~ 10V I _D = -10mA オン抵抗を参照	25°C	42	50	Ω	
			-40°C ~ +85°C		70	Ω	
			-40°C ~ +125°C		75	Ω	
ΔR _{ON}	チャンネル間のオン抵抗の不整合	V _S = 0V ~ 10V I _D = -10mA オン抵抗を参照	25°C	0.4	1.3	Ω	
			-40°C ~ +85°C		1.5	Ω	
			-40°C ~ +125°C		1.6	Ω	
R _{ON FLAT}	オン抵抗の平坦性	V _S = 0V ~ 10V I _S = -10mA オン抵抗を参照	25°C	21	25	Ω	
			-40°C ~ +85°C		35	Ω	
			-40°C ~ +125°C		40	Ω	
R _{ON DRIFT}	オン抵抗のドリフト	V _S = 6V、I _S = -10mA オン抵抗を参照	-40°C ~ +125°C	0.085		Ω/°C	
I _{S(OFF)}	ソース オフ リーク電流 ⁽¹⁾	V _{DD} = 13.2V、V _{SS} = 0V スイッチ状態はオフ V _S = 10V / 1V V _D = 1V / 10V オフリーク電流を参照	25°C	0.01		nA	
			-40°C ~ +85°C	-25	25	nA	
			-40°C ~ +125°C	-35	35	nA	
I _{D(OFF)}	ドレイン オフ リーク電流 ⁽¹⁾	V _{DD} = 13.2V、V _{SS} = 0V スイッチ状態はオフ V _S = 10V / 1V V _D = 1V / 10V オフリーク電流を参照	25°C	0.01		nA	
			-40°C ~ +85°C	-25	25	nA	
			-40°C ~ +125°C	-35	35	nA	
I _{S(ON)} I _{D(ON)}	チャンネル オン リーク電流 ⁽²⁾	V _{DD} = 13.2V、V _{SS} = 0V スイッチ状態はオン V _S = V _D = 10V または 1V オンリーク電流	25°C	0.01		nA	
			-40°C ~ +85°C	-25	25	nA	
			-40°C ~ +125°C	-35	35	nA	
ロジック入力 (SEL/EN ピン)							
C _{IN}	ロジック入力容量		-40°C ~ +125°C	5.5		pF	
電源							
I _{DD}	V _{DD} の電源電流	V _{DD} = 13.2V、V _{SS} = 0V ロジック入力 = 0V、5V、または V _{DD}	25°C	115	135	μA	
			-40°C ~ +85°C		150	μA	
			-40°C ~ +125°C		165	μA	
I _{DD (1.8V)}	V _{DD} の電源電流	V _{DD} = 13.2V、V _{SS} = 0V ロジック入力 = 1.8V	-40°C ~ +125°C		170	μA	
I _{DDQ}	V _{DD} の静止消費電流	V _{DD} = 13.2V、V _{SS} = 0V すべてのスイッチがオフ	-40°C ~ +125°C		50	μA	

(1) V_S が正の場合、 V_D は負、または V_S が負の場合、 V_D は正です。

(2) V_S が電圧電位にある場合、 V_D は浮動、または V_D が電圧電位にある場合、 V_S は浮動です。

5.10 12V 単電源：スイッチング特性

$V_{DD} = +12V \pm 10\%$, $V_{SS} = 0V$, $GND = 0V$ (特に記述のない限り)

$V_{DD} = +12V$, $V_{SS} = 0V$, $T_A = 25^\circ C$ での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{ON}	制御入力からのターンオン時間	$V_S = 8V$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$		250	300	ns
			$-40^\circ C \sim +85^\circ C$			310	ns
			$-40^\circ C \sim +125^\circ C$			320	ns
t_{OFF}	制御入力からのターンオフ時間	$V_S = 8V$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$		85	120	ns
			$-40^\circ C \sim +85^\circ C$			125	ns
			$-40^\circ C \sim +125^\circ C$			130	ns
$t_{ON(VDD)}$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} 立ち上がり時間 = $1\mu s$ $R_L = 1k\Omega$, $C_L = 35pF$	$25^\circ C$		0.06		ms
t_{PD}	伝搬遅延	$R_L = 50\Omega$, $C_L = 5pF$	$25^\circ C$		500		ps
Q_{INJ}	電荷注入	$V_S = 6V$, $C_L = 100pF$	$25^\circ C$		7		pC
O_{ISO}	オフ絶縁	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 100kHz$	$25^\circ C$		-100		dB
O_{ISO}	オフ絶縁	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 1MHz$	$25^\circ C$		--82		dB
X_{TALK}	クロストーク	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 100kHz$	$25^\circ C$		--110		dB
X_{TALK}	クロストーク	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 1MHz$	$25^\circ C$		-100		dB
BW	-3dB 帯域幅	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$	$25^\circ C$		375		MHz
I_L	挿入損失	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 6V$, $f = 1MHz$	$25^\circ C$		-1.6		dB
ACPSRR	AC 電源除去比	V_{DD} および V_{SS} で $V_{pp} = 0.62V$ $R_L = 50\Omega$, $C_L = 5pF$, $f = 1MHz$	$25^\circ C$		-56		dB
THD+N	全高調波歪 + ノイズ	$V_{pp} = 6V$, $V_{BIAS} = 6V$ $R_L = 10k\Omega$, $C_L = 5pF$, $f = 20Hz \sim 20kHz$	$25^\circ C$		0.004		%
$C_{S(OFF)}$	ソース オフ容量	$V_S = 6V$, $f = 1MHz$	$25^\circ C$		6		pF
$C_{D(OFF)}$	ドレイン オフ容量	$V_S = 6V$, $f = 1MHz$	$25^\circ C$		6		pF
$C_{S(ON)}$ 、 $C_{D(ON)}$	オン容量	$V_S = 6V$, $f = 1MHz$	$25^\circ C$		14.5		pF

5.11 代表的特性

$T_A = 25^\circ\text{C}$ (特に記述のない限り)

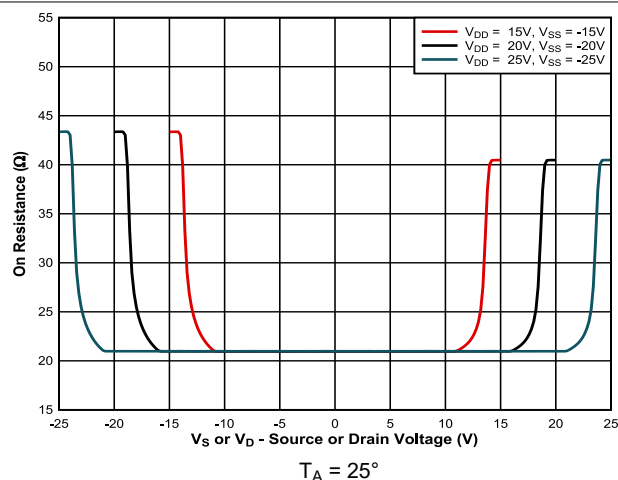


図 5-1. デュアル電源でのオン抵抗とソースまたはドレイン電圧との関係

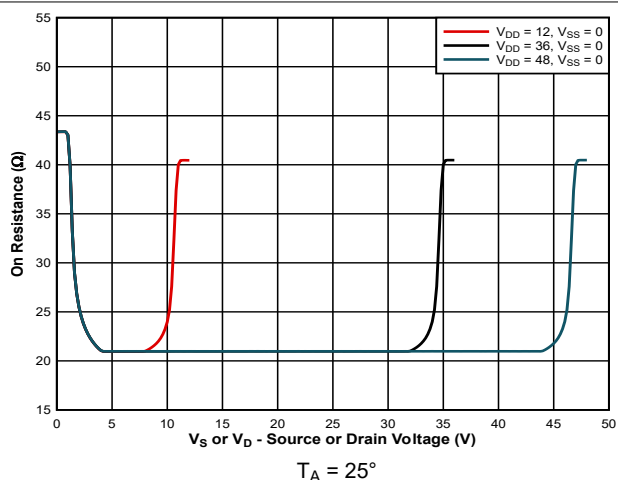


図 5-2. 単一電源でのオン抵抗とソースまたはドレイン電圧との関係

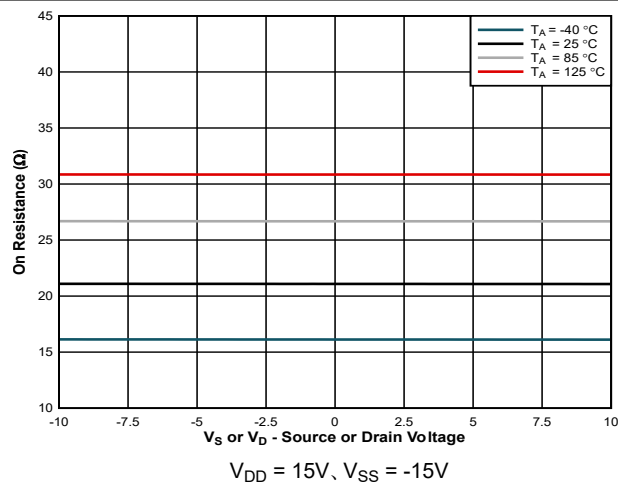


図 5-3. オン抵抗とソースまたはドレイン動作電圧（フラット領域）との関係

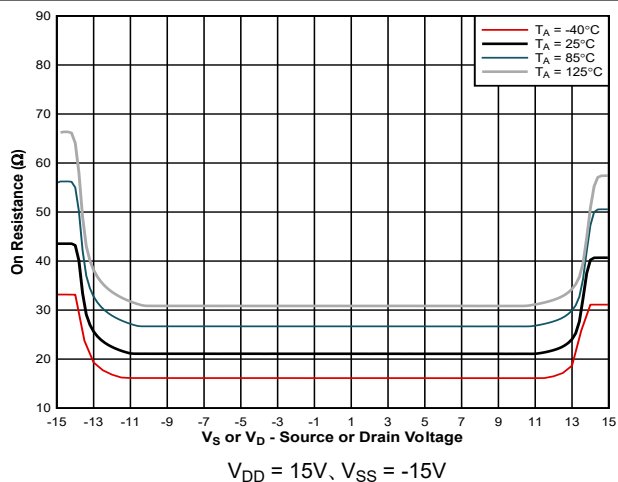


図 5-4. オン抵抗とソースまたはドレイン電圧との関係

5.11 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ (特に記述のない限り)

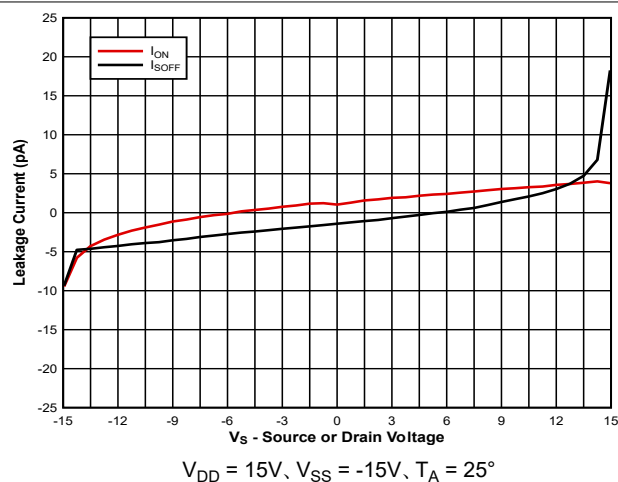


図 5-5. リーク電流とバイアス電圧との関係

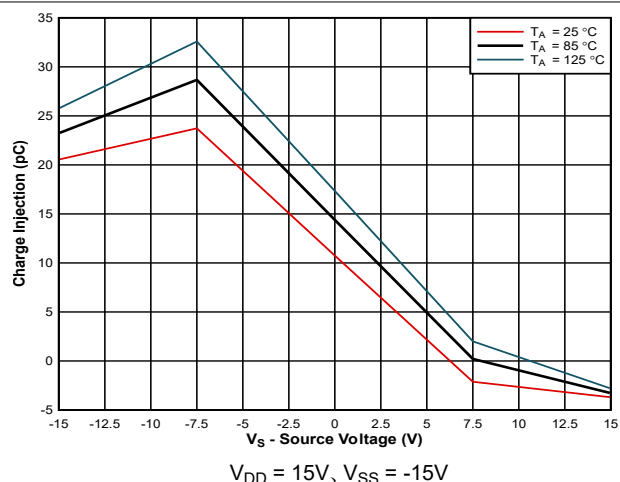


図 5-6. 電荷注入とソース電圧との関係

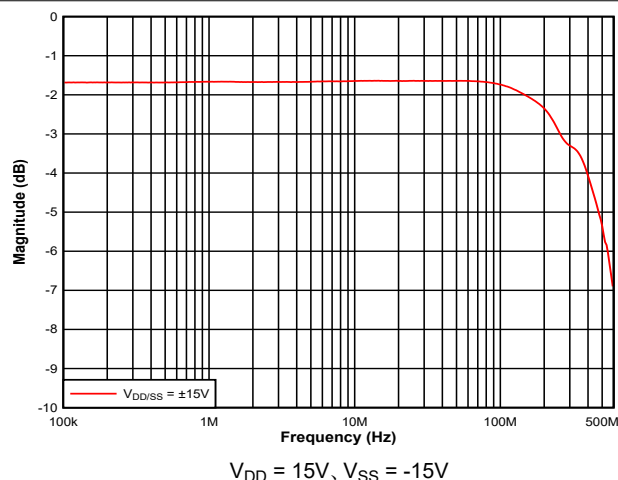


図 5-7. $\pm 15\text{V}$ 帯域幅と周波数との関係

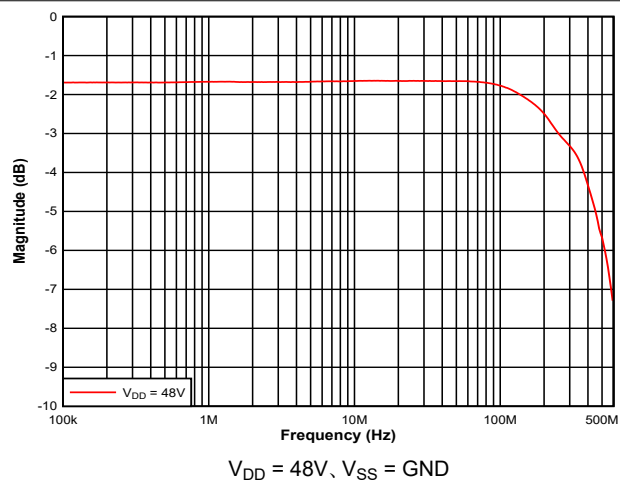


図 5-8. 48V 帯域幅と周波数との関係

6 パラメータ測定情報

6.1 オン抵抗

デバイスのオン抵抗は、デバイスのソース ピン (Sx) とドレイン ピン (Dx) の間の抵抗値 (Ω) です。オン抵抗は、入力電圧と電源電圧によって変化します。オン抵抗は、記号 R_{ON} を使用して示されます。図 6-1 に、 R_{ON} の測定に使用する測定構成を示します。この構成を使用して電圧 (V) と電流 (I_{SD}) を測定し、 R_{ON} は $R_{ON} = V / I_{SD}$ で計算します。

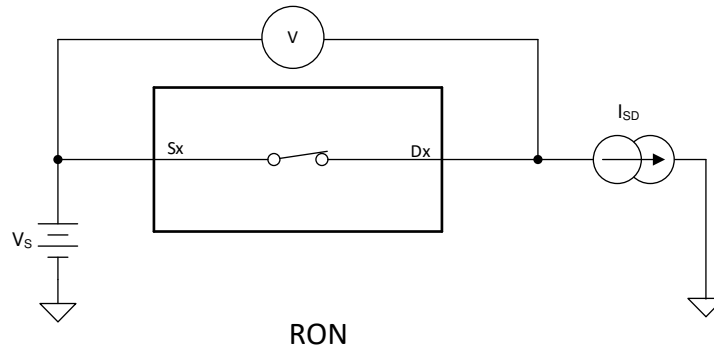


図 6-1. オン抵抗測定時の構成

6.2 オフ リーク電流

オフ状態にあるスイッチに関連するリーク電流には、次の 2 種類があります。

1. ソース側オフ リーク電流。
2. ドレイン側オフ リーク電流。

ソース側リーク電流は、スイッチがオフ状態にあるとき、ソース ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(OFF)}$ を使用して示されます。

ドレイン側リーク電流は、スイッチがオフ状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(OFF)}$ を使用して示されます。

図 6-2 に、これら 2 種類のオフ リーク電流の測定に使用する構成を示します。

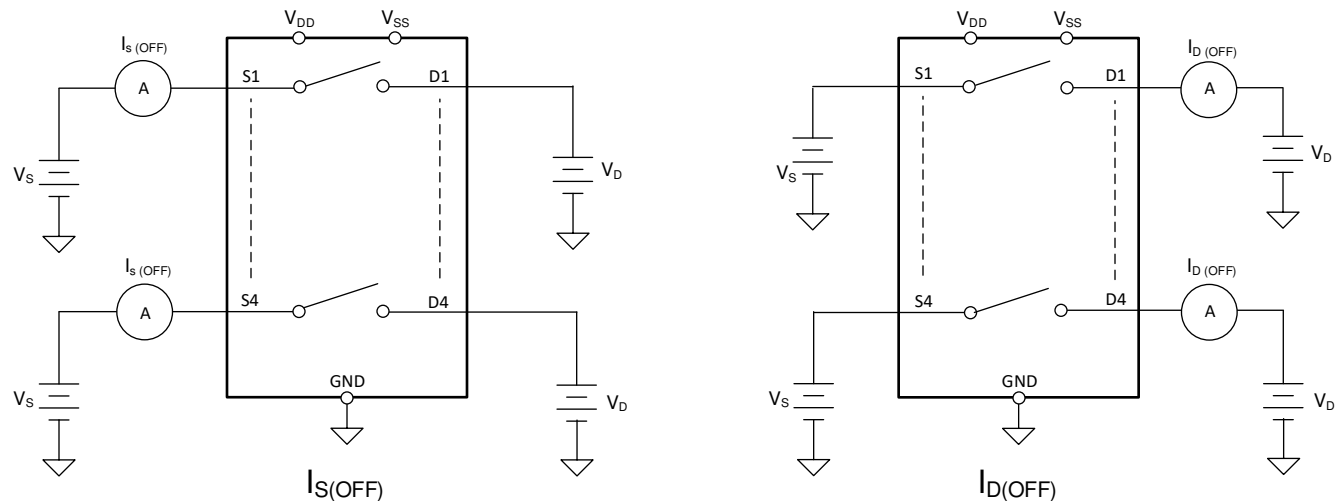


図 6-2. オフ リーク測定時の構成

6.3 オン リーク電流

ソース側オン リーク電流は、スイッチがオン状態にあるとき、ソース ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(ON)}$ を使用して示されます。

ドレイン側オン リーク電流は、スイッチがオン状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(ON)}$ を使用して示されます。

測定中、ソース ピンまたはドレイン ピンはフローティング状態を維持します。図 6-3 に、オン リーク電流 ($I_{S(ON)}$) または $I_{D(ON)}$ の測定時に使用される回路構成を示します。

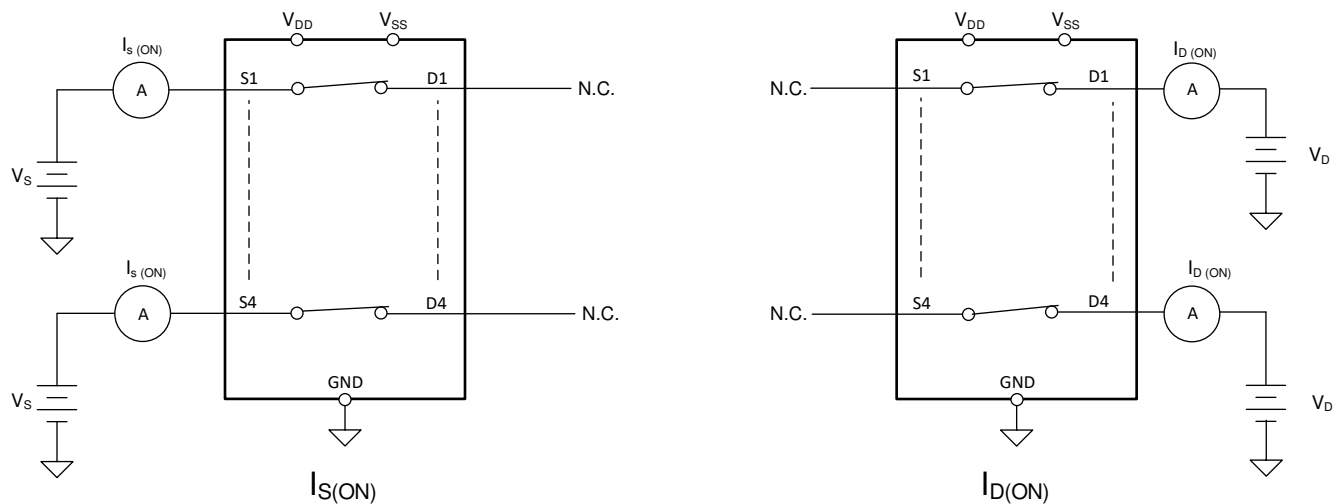


図 6-3. オン リーク測定時の構成

6.4 t_{ON} および t_{OFF} 時間

ターンオン時間は、イネーブル信号がロジック スレッシュホールドを超えた後、デバイスの出力信号が 90% に上昇するまでの所要時間として定義されます。90% の測定値を使用して、デバイスのタイミングを提供します。システム レベルのタイミングは、負荷抵抗と負荷容量から追加される時定数を考慮できます。図 6-4 に、ターンオン時間 (記号 t_{ON}) の測定に使用する設定を示します。

ターンオフ時間は、イネーブル信号がロジック スレッシュホールドを下回った後、デバイスの出力信号が 10% に低下するまでの所要時間として定義されます。10% の測定値を使用して、デバイスのタイミングを提供します。システム レベルのタイミングは、負荷抵抗と負荷容量から追加される時定数を考慮できます。図 6-4 に、ターンオフ時間 (記号 t_{OFF}) の測定に使用する設定を示します。

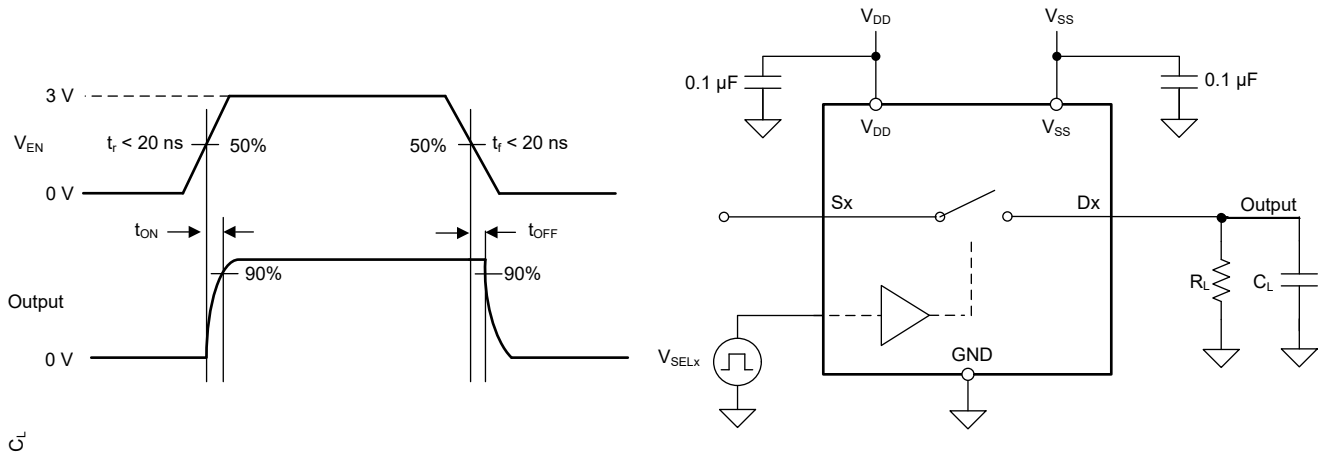


図 6-4. ターンオンおよびターンオフ時間の測定に使用する構成

6.5 伝搬遅延

伝搬遅延は、入力信号が 50% のスレッショルドを上回った、または下回った後に、デバイスの出力が 50% に上昇または降下するまでに要する時間として定義されます。図 6-5 に、伝搬遅延 (記号 t_{PD}) の測定に使用する構成を示します。

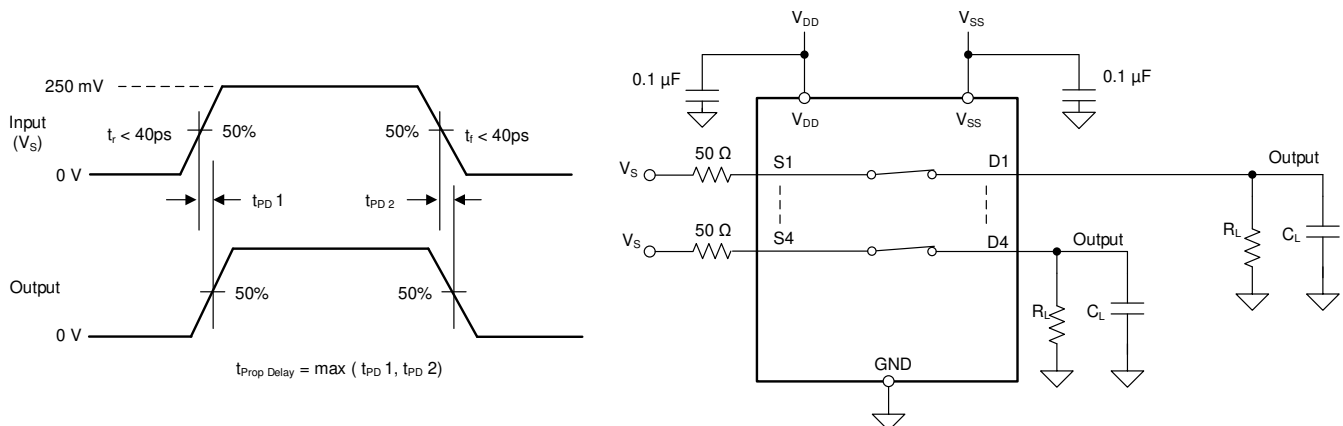


図 6-5. 伝搬遅延測定時の構成

6.6 電荷注入

このデバイス伝送はゲートボロジを採用しています。NMOS トランジスタと PMOS トランジスタの間で容量の不一致がある場合、ゲート信号の立ち下がりエッジまたは立ち上がりエッジにおいて、ドレインまたはソースに電荷が注入されます。デバイスのソースまたはドレインに注入される電荷の量を電荷注入と呼び、 Q_C という記号で表します。図 6-6 に、ソース (Sx) からドレイン (Dx) に向けた電荷注入の測定に使用する設定を示します。

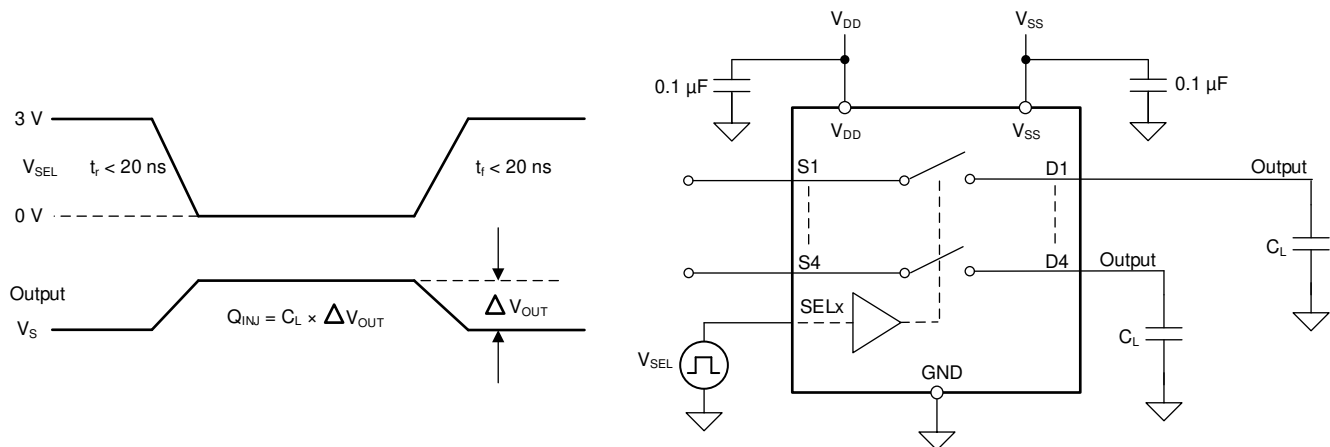


図 6-6. 電荷注入測定時の設定

6.7 オフ アイソレーション

オフ絶縁は、オフチャネルのソース ピン (Sx) に信号が印加された場合に、そのデバイスのドレイン ピン (Dx) に現れる信号の比率として定義されます。測定の特性インピーダンス Z_0 は 50Ω です。図 6-7 に、オフ絶縁の測定に使用する設定を示します。オフ絶縁の式を使用して、オフ絶縁を計算します。

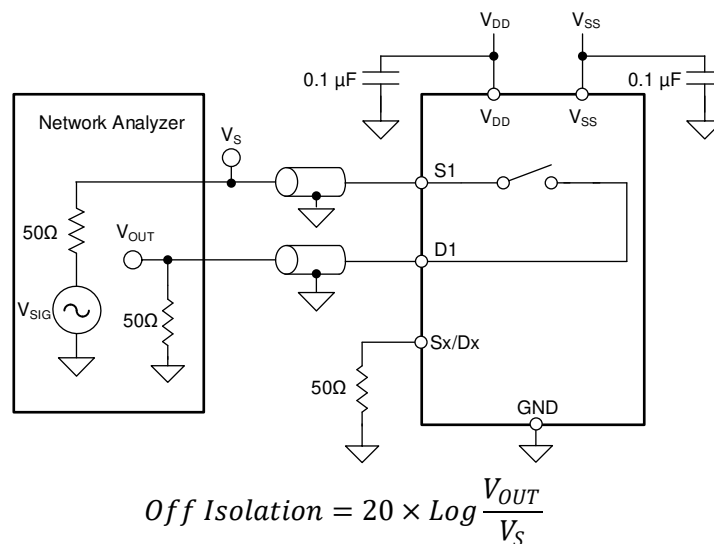


図 6-7. オフ絶縁測定時の設定

6.8 チャンネル間クロストーク

クロストークは、オンチャンネルのソース ピン (Sx) に信号が印加された場合に、他のチャンネルのドレイン ピン (Dx) に現れる信号の比率として定義されます。測定の特性インピーダンス Z_0 は 50Ω です。図 6-8 に、クロストークの測定を行う際の設定と、クロストークの計算に使用する式を示します。

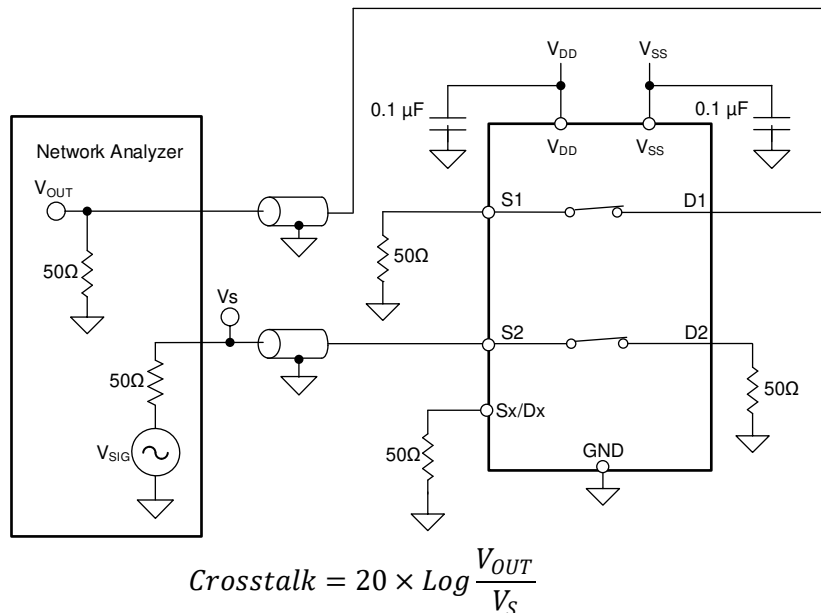


図 6-8. チャンネル間クロストーク測定時の設定

6.9 帯域幅

帯域幅は、入力をオンチャンネルのソース ピン (Sx) に印加し、出力がデバイスのドレイン ピン (Dx) で測定された場合に減衰量が 3dB 未満である周波数の範囲として定義されます。測定の特性インピーダンス Z_0 は 50Ω です。図 6-9 に、帯域幅を測定する際の設定を示します。

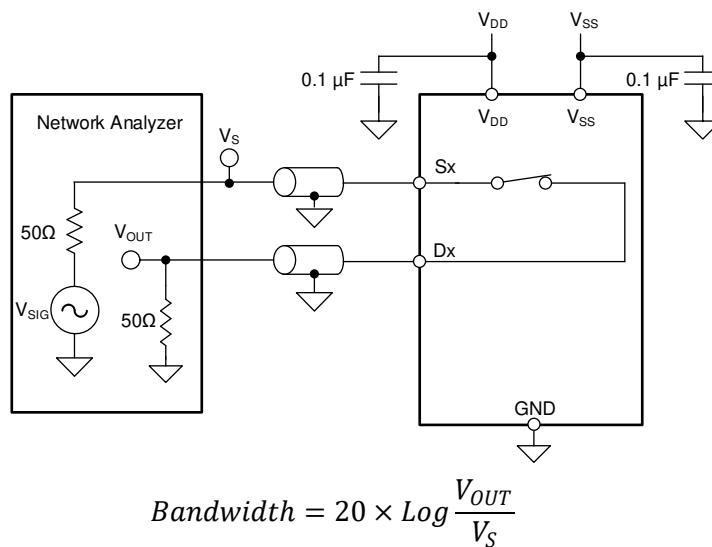


図 6-9. 帯域幅測定時の設定

6.10 THD + ノイズ

信号の全高調波歪み (THD) は、マルチプレクサの出力において、すべての高調波成分の電力の合計と基本周波数の電力の比として定義される、高調波歪みを測定した値です。デバイスのオン抵抗は入力信号の振幅によって変化し、ドレインピンを低インピーダンスの負荷に接続することで、歪み発生の原因となります。全高調波歪み + ノイズは THD + N と表されます。

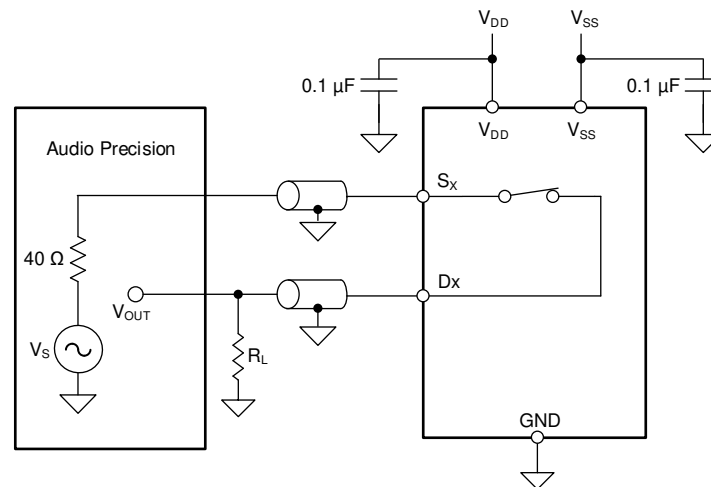


図 6-10. THD + N 測定時の構成

6.11 電源電圧変動除去比 (PSRR)

電源電圧ピンに現れるノイズ信号やスプリアス信号が、スイッチの出力に対し結合されることを防止するデバイスの能力を測定したものが PSRR です。測定対象のデバイスの DC 電源電圧は、100mV_{PP} の正弦波によって変調されます。出力に現れる信号振幅と変調信号の振幅との比率が AC PSRR です。

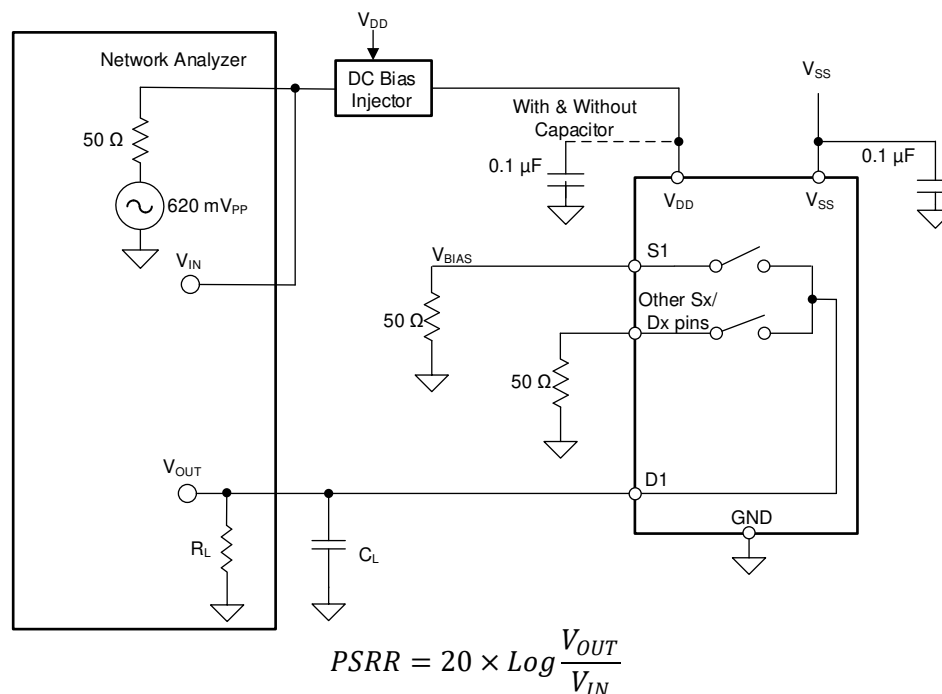


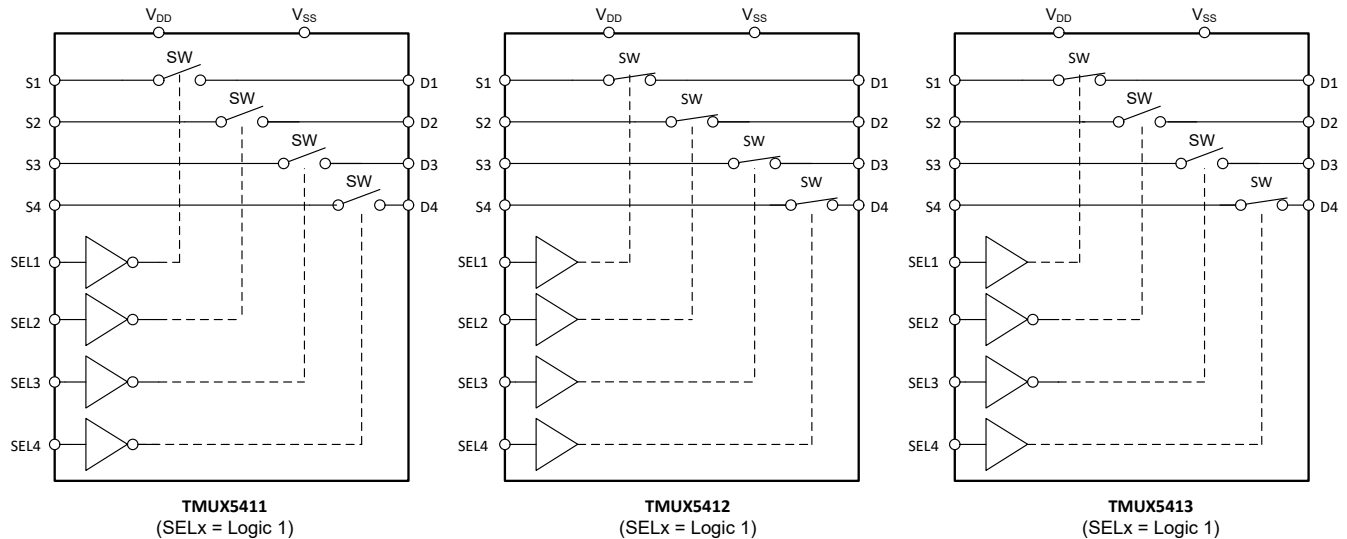
図 6-11. AC PSRR 測定時の構成

7 詳細説明

7.1 概要

TMUX541x は、1:1 (SPST)、4 チャネル スイッチです。このデバイスは、4 つの独立して選択できる単極単投スイッチを備えており、該当するセレクトピンの状態に応じてオンまたはオフにします。このデバイスは、デュアル電源、単一電源、 $V_{DD} = 37.5V$ 、 $V_{SS} = -12.5V$ などの非対称電源で適切に動作します。

7.2 機能ブロック図



7.3 機能説明

7.3.1 双方向動作

TMUX541x は、ソース (Sx) からドレイン (Dx)、またはドレイン (Dx) からソース (Sx) への双方向で、良好な動作を提供します。各チャネルは両方向で非常に類似した特性を持ち、アナログ信号とデジタル信号の両方をサポートします。

7.3.2 レール ツー レール動作

TMUX541x の信号パスでは、入出力電圧として V_{SS} から V_{DD} までの範囲が有効です。

7.3.3 1.8V ロジック互換入力

TMUX541x は、すべてのロジック制御入力の 1.8V ロジック互換制御を備えています。1.8V のロジックレベル入力により、低いロジック I/O レールを持つプロセッサから TMUX541x と連結できるので、外部変換器は不要となり、スペースと BOM コストの両方を削減できます。1.8V ロジックの実装の詳細については、『[1.8V ロジックのマルチプレクサとスイッチを使用した設計の簡素化](#)』を参照してください。

7.3.4 フラットなオン抵抗

TMUX541x は、スイッチ入力動作領域の大半でオン抵抗 (RON) が非常にフラットになるように特別なスイッチ アーキテクチャを使用して設計されています。RON 応答がフラットであることから、サンプリングされた信号にかかわらず RON が制御されるため、幅広いアプリケーションでこのデバイスを使用できます。このアーキテクチャはチャージポンプなしで実装されているため、サンプリング精度に影響を及ぼす不要なノイズがデバイスから発生することはありません。

また、このアーキテクチャにより、電源電圧に関係なく RON が同じ値に維持されます。最もフラットなオン抵抗領域は、 V_{SS} より 5V 高い電圧から V_{DD} より約 5V 低い電圧までです。このヘッドルームが維持されている間、TMUX541x は極度に線形的な応答を示します。

7.3.5 パワーアップシーケンシングフリー

TMUX541x は、パワーアップシーケンシングをサポートします。電源レール (VDD と VSS) により、最初に任意のレールに電力を供給できます。同様に、パワーダウン時にも、電源レールを任意の順序でパワーダウンできます。

7.4 デバイスの機能モード

TMUX541x は、4 つの独立して選択できる単極単投スイッチを備えており、該当するセレクトピンの状態に応じてオンまたはオフにします。制御ピンは、最小 1.8V のロジック電圧で動作し、最大 48V の電圧に対応しています。

TMUX541x デバイスの動作には、電源デカップリングコンデンサを除き、一切の外部コンポーネントが不要です。SELx ピンには、内部プルダウン抵抗があります。

7.4.1 真理値表

TMUX5412 真理値表は、TMUX541x の真理値表を示しています。

表 7-1. TMUX5411 の真理値表

SEL x ⁽¹⁾	チャネル x
0	チャネル x ON
1	チャネル x OFF

表 7-2. TMUX5412 の真理値表

SEL x ⁽¹⁾	チャネル x
0	チャネル x OFF
1	チャネル x ON

表 7-3. TMUX5413 の真理値表

SEL1	SEL2	SEL3	SEL4	オン / オフ チャネル ⁽¹⁾
0	X	X	X	チャネル 1 オフ
1	X	X	X	チャネル 1 オン
X	0	X	X	チャネル 2 オン
X	1	X	X	チャネル 2 オフ
X	X	0	X	チャネル 3 オン
X	X	1	X	チャネル 3 オフ
X	X	X	0	チャネル 4 オフ
X	X	X	1	チャネル 4 オン

(1) x は、対応するチャネルの 1、2、3、または 4 を表します。

8 アプリケーションと実装

注

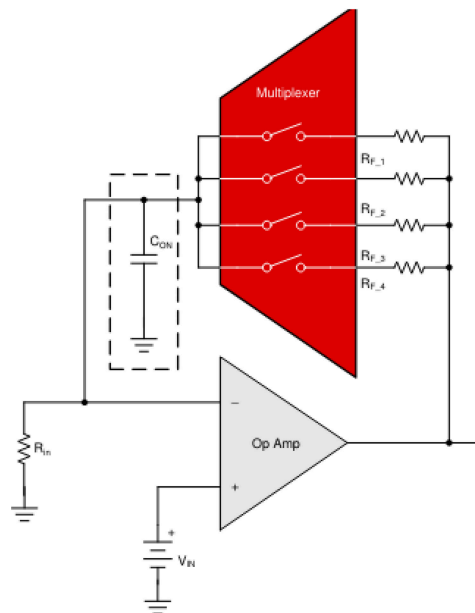
以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TMUX541x は、汎用スイッチおよびマルチプレクサのデバイス ファミリの製品です。このデバイスはデュアル電源 ($\pm 4.5V \sim \pm 25V$)、単一電源 ($4.5V \sim 50V$)、または非対称電源 ($V_{DD} = 37.5V$ 、 $V_{SS} = -12.5V$ など) で動作し、真のレール ツー レール入力および出力信号範囲を提供します。TMUX541x は、低 R_{ON} 、低オン / オフ リーク電流、および高帯域幅を提供します。これらの機能により、TMUX541x は幅広い高電圧産業アプリケーションに最適な選択肢となっています。

8.1.1 代表的なアプリケーション - ゲイン スイッチング

オーディオなど、一部のアプリケーションでは、信号増幅の変更が頻繁に必要になります。一般的に、マルチプレクサを使用して複数のゲイン抵抗を切り替えますが、システムが $\pm 15V$ 以上で動作している場合、適切なオプションを見つけるのは困難です。TMUX541x は、テキサス・インスツルメンツの最初の高電圧汎用マルチプレクサ製品ラインアップで、高電圧アプリケーション向けにコスト効率の優れたオプションを提供します。



ゲイン スイッチングの例

図 8-1. オン抵抗とソースまたはドレイン電圧との関係

8.1.1.1 設計要件

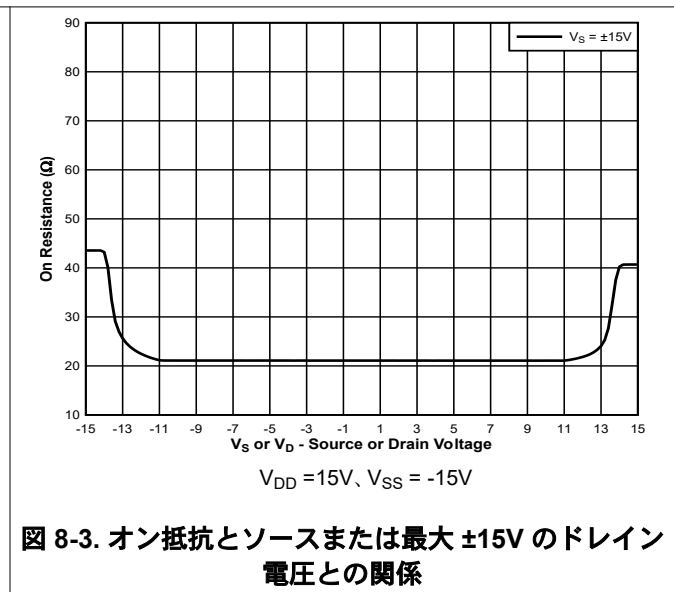
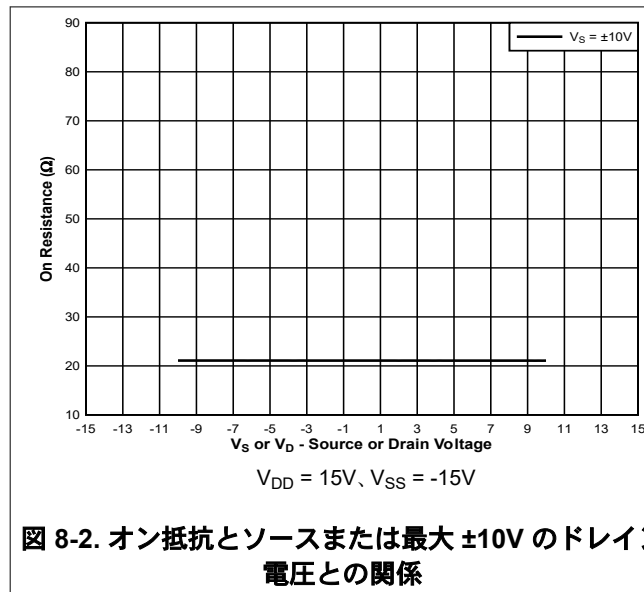
この設計例では、表 8-1 に記載されているパラメータを使用します。

表 8-1. 設計パラメータ

パラメータ	値
電源電圧 (V_{DD})	15V
電源電圧 (V_{SS})	-15V
入力 / 出力信号範囲	-15V~15V (レール ツー レール動作)
	-10V~10V (ヘッドルーム搭載で最高の性能を発揮)
各チャンネルの最大電流	30mA
制御入力のロジック スレッショルド	1.8V 互換

8.1.1.2 アプリケーション曲線

TMUX541x は非常にフラットな R_{ON} ですが、信号がどちらかの電源の 5V 以内に近づくと、 R_{ON} が大きくなります。以下のプロットは、2 つのシナリオを示しています。1. 電源レールから 5V 離れた信号範囲で動作します。2. 電源レールまでの信号範囲で動作します。



8.2 電源に関する推奨事項

TMUX541x デバイスは、 $\pm 4.5V \sim \pm 25V$ (単一電源モードで $4.5V \sim 50V$) の広い電源電圧範囲で動作します。また、このデバイスは $V_{DD} = 37.5V$ 、 $V_{SS} = -12.5V$ などの非対称電源でも適切に動作します。

電源のバイパスによって、ノイズ マージンが向上し、電源レールから他の部品へのスイッチング ノイズの伝搬が防止されます。最適な性能を実現するには、良好な電源デカップリングが重要です。電源のノイズ耐性を向上させるため、 V_{DD} ピンおよび V_{SS} ピン両方からグラウンドに対し、 $0.1\mu F \sim 10\mu F$ の範囲の電源デカップリング コンデンサをそれぞれ使用してください。バイパス コンデンサは、デバイスの電源ピンのできるだけ近くに配置し、低インピーダンスで接続します。テキサス・インスツルメンツでは、電源デカップリング用として、ESR (等価直列抵抗) および ESL (インダクタンス) が低い特性を持つ、積層セラミック チップ コンデンサ (MLCC) の使用を推奨しています。非常に敏感なシステムや、過酷なノイズ環境のシステムでは、コンデンサとデバイスのピン間の接続にビアの使用を避けることで、ノイズ耐性を改善できる場合があります。並列に複数のビアを使用すると、全体的なインダクタンスが低減でき、さらにグラウンド プレーンやパワー プレーンへの接続も改善されます。電源をオンにする前に、必ずソリッドグラウンド (GND) 接続が確立されていることを確認してください。

8.3 レイアウト

8.3.1 レイアウトのガイドライン

PCB パターンが 90° の角度でコーナーを曲がると、反射が発生する可能性があります。反射は主に、パターンの幅の変化が原因で発生します。曲がりの頂点では、パターン幅が幅の **1.414** 倍に増加します。これにより、伝送ラインの特性のアップセットが向上します。特に、パターンの分散静電容量と自己インダクタンスが増加し、反射が発生します。すべての PCB トレースが直線的であるとは限らないため、一部のパターンはコーナーを曲がる必要があります。図 8-4 に、コーナーを丸める斬新で優れた方法を示します。最後の例 (BEST) のみが一定のパターン幅を維持し、反射を最小限に抑えます。

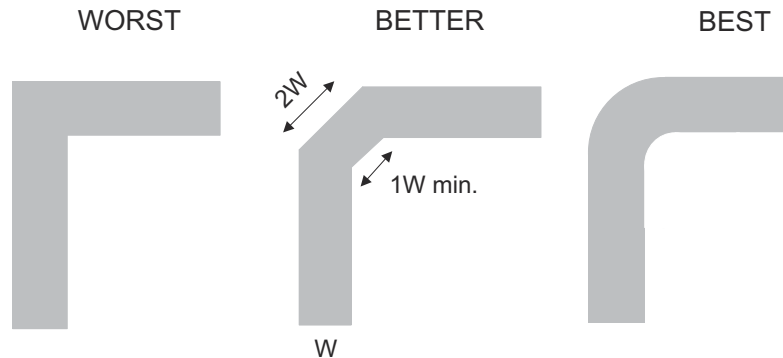


図 8-4. パターン例

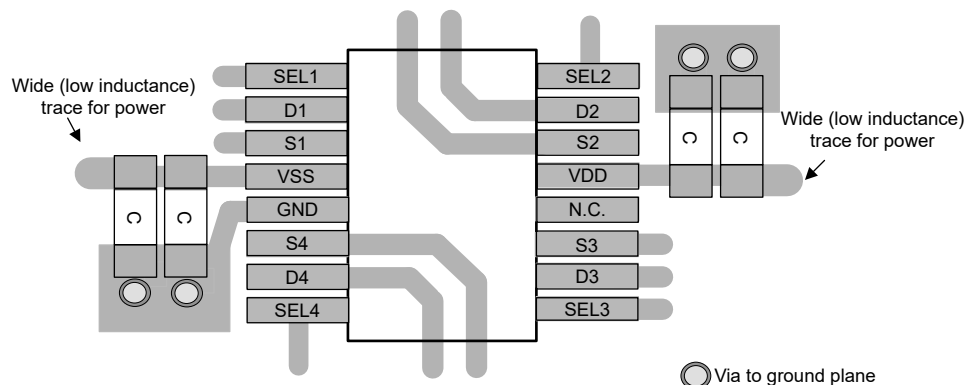
高速信号は、ビア数とコーナー数を最小にして配線し、信号の反射とインピーダンスの変化を低減します。ビアを使用する必要がある場合は、周囲の空間距離を大きく確保することで、そこでの静電容量を最小化します。各ビアは、信号の伝送ラインにおいて連続性を損ない、また、ボードの他の層からの干渉を拾う可能性を高くしています。高周波信号向けのテスト ポイントを設計する際、スルーホール ピンの使用は推奨されません。

図 8-5 に、TMUX541x での PCB レイアウト例を示します。

主な検討事項は次のとおりです。

- 確実な動作を保証するため、VDD/VSS と GND の間に $0.1\mu\text{F}$ ～ $10\mu\text{F}$ の範囲のデカップリング コンデンサを接続します。 $0.1\mu\text{F}$ と $1\mu\text{F}$ のコンデンサを推奨します。この場合、最小値のコンデンサをピンのできるだけ近くに配置します。電源電圧に対してコンデンサの電圧定格が十分であることを確認します。
- 入力への配線は可能な限り短くします。
- 平面状のグランド プレーンを使用し、電磁干渉 (EMI) ノイズのピックアップを低減します。
- デジタル パターンと並行して敏感なアナログ パターンを配線しないでください。可能な限り、デジタル パターンとアナログ パターンの交差は避け、どうしても必要な場合には、必ず直角に交差させてください。
- 並列に複数のビアを使用すると、インダクタンス全体が低減でき、さらにグランド プレーンへの接続も改善されます。

8.3.2 レイアウト例



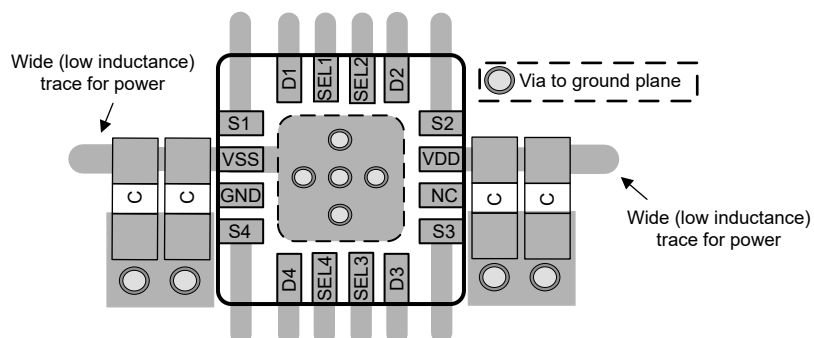


図 8-5. TMUX541x レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『リレーをマルチプレクサに置き換えるタイミング』アプリケーション ブリーフ
- テキサス・インスツルメンツ、『自動テスト機器での信号測定精度の向上』アプリケーション ブリーフ
- テキサス インスツルメンツ、『高精度出力のサンプル & ホールドのグリッチ低減リファレンス デザイン』リファレンス ガイド
- テキサス・インスツルメンツ、『1.8V ロジックのマルチプレクサおよびスイッチによる設計の簡素化』アプリケーション ブリーフ
- テキサス インスツルメンツ、『高電圧アナログ マルチプレクサのシステムレベル保護』アプリケーション ノート
- テキサス・インスツルメンツ、『QFN/SON の PCB 実装』アプリケーション ノート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (July 2025) to Revision A (September 2025)

Page

- | | |
|--|---|
| • データシートのステータスを「事前情報」から「量産データ」に更新..... | 1 |
|--|---|

日付	改訂	注
July 2025	*	初版リリース

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTMUX5411DYYR	Active	Preproduction	SOT-23-THIN (DYY) 16	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTMUX5411PWR	Active	Preproduction	TSSOP (PW) 16	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTMUX5412DYYR	Active	Preproduction	SOT-23-THIN (DYY) 16	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTMUX5412PWR	Active	Preproduction	TSSOP (PW) 16	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTMUX5413DYYR	Active	Preproduction	SOT-23-THIN (DYY) 16	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTMUX5413PWR	Active	Preproduction	TSSOP (PW) 16	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
TMUX5411DYYR	Active	Production	SOT-23-THIN (DYY) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM5411
TMUX5411PWR	Active	Production	TSSOP (PW) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM5411
TMUX5412DYYR	Active	Production	SOT-23-THIN (DYY) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM5412
TMUX5412PWR	Active	Production	TSSOP (PW) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM5412
TMUX5413DYYR	Active	Production	SOT-23-THIN (DYY) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM5413
TMUX5413PWR	Active	Production	TSSOP (PW) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TM5413

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

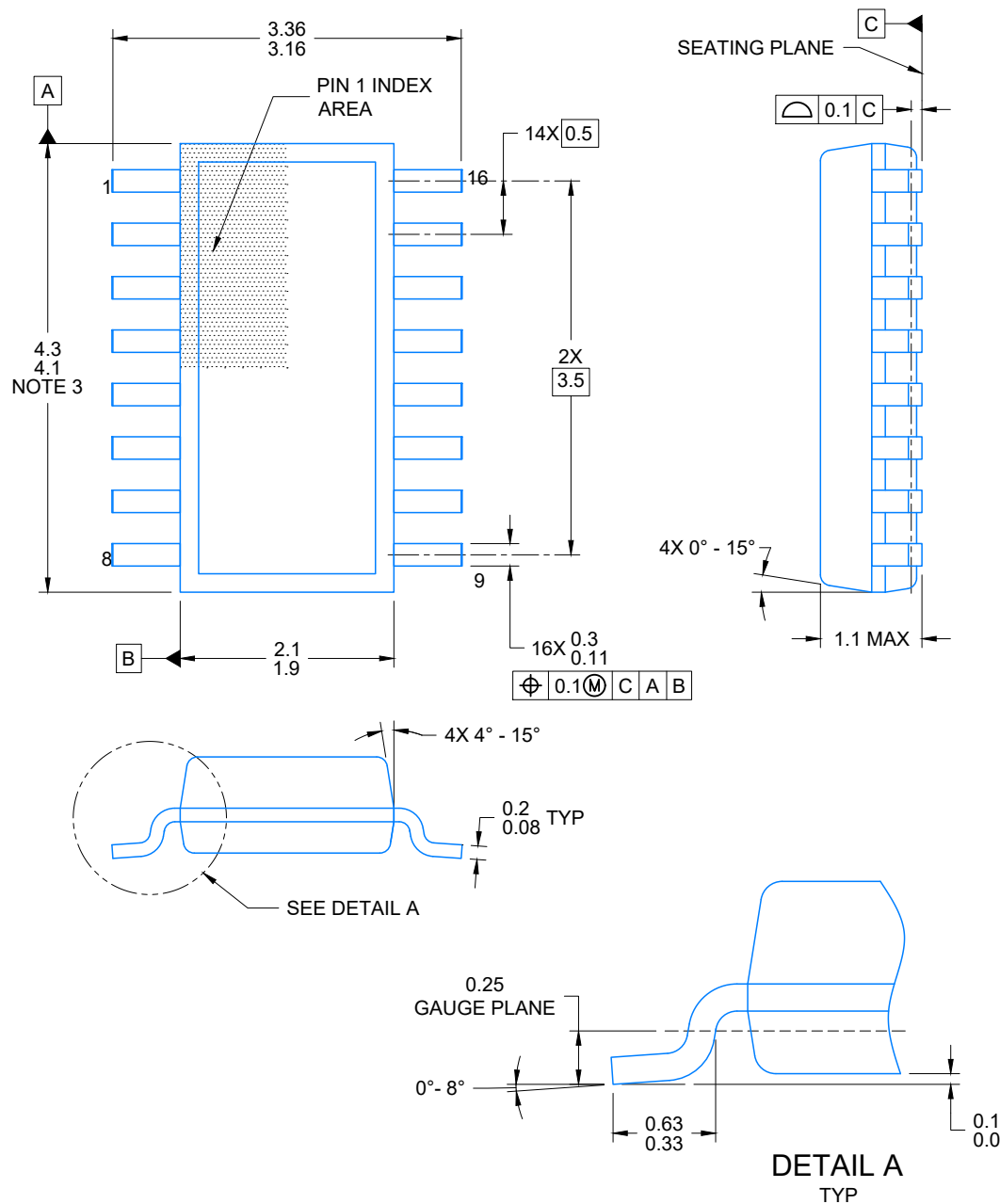
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX5411DYYR	SOT-23-THIN	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TMUX5411PWR	TSSOP	PW	16	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX5412DYYR	SOT-23-THIN	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TMUX5412PWR	TSSOP	PW	16	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX5413DYYR	SOT-23-THIN	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TMUX5413PWR	TSSOP	PW	16	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

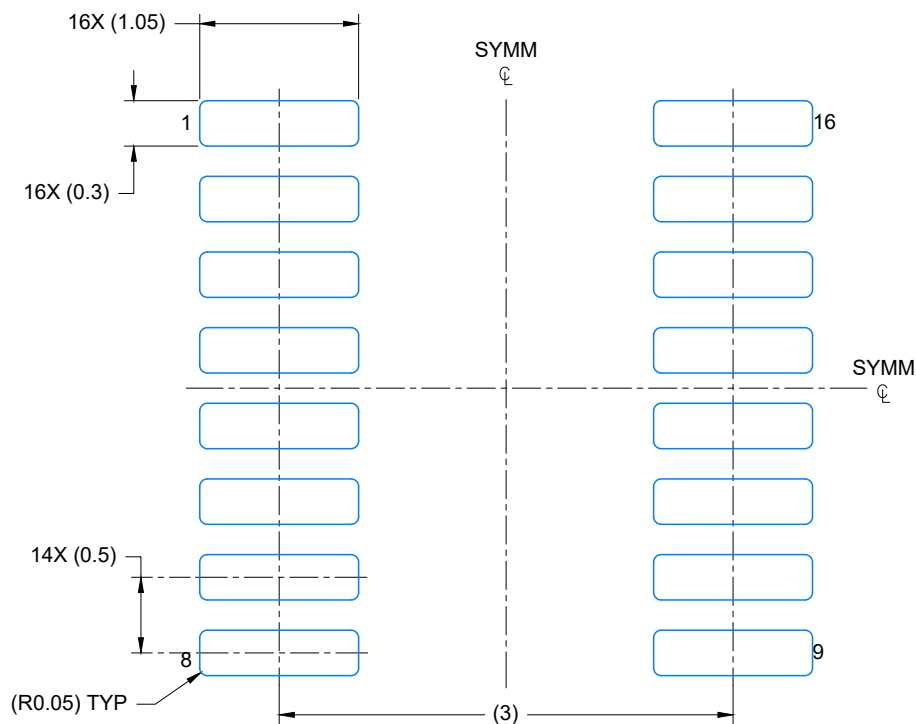
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX5411DYYR	SOT-23-THIN	DYY	16	3000	336.6	336.6	31.8
TMUX5411PWR	TSSOP	PW	16	3000	353.0	353.0	32.0
TMUX5412DYYR	SOT-23-THIN	DYY	16	3000	336.6	336.6	31.8
TMUX5412PWR	TSSOP	PW	16	3000	353.0	353.0	32.0
TMUX5413DYYR	SOT-23-THIN	DYY	16	3000	336.6	336.6	31.8
TMUX5413PWR	TSSOP	PW	16	3000	353.0	353.0	32.0



4224642/D 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AA



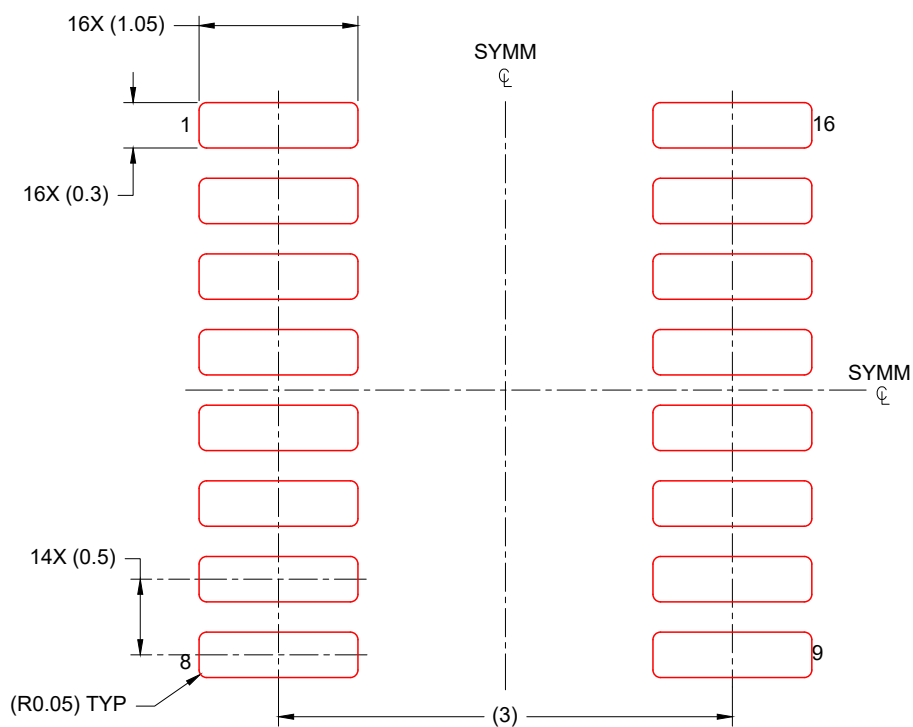
LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



4224642/D 07/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224642/D 07/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.



4220204/B 12/2023

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月