

TMCS1126-Q1 AEC-Q100、高精度 500kHz ホール効果電流センサ、強化動作電圧、過電流検出、周囲磁界除去機能搭載

1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
 - 温度グレード 1: -40°C ~ 125°C, T_A
- 機能安全対応
 - 機能安全システム設計に役立つ資料を利用可能
- 高い連続電流能力: 80A_{RMS}
- 堅牢な強化絶縁
- 高精度-グレード A
 - 感度誤差: $\pm 0.1\%$
 - 感度の温度ドリフト: $\pm 20\text{ppm}/^\circ\text{C}$
 - 感度の寿命ドリフト: $\pm 0.2\%$
 - オフセット誤差: $\pm 0.2\text{mV}$
 - オフセット温度ドリフト: $\pm 2\mu\text{V}/^\circ\text{C}$
 - オフセット寿命ドリフト: $\pm 0.2\text{mV}$
 - 非線形性: $\pm 0.1\%$
- 標準精度 - グレード B
- 外部の磁界に対する高い耐性
- 高精度ゼロ電流リファレンス出力
- 高速応答
 - 信号帯域幅: 500kHz
 - 応答時間: 250ns
 - 伝搬遅延: 60ns
 - 過電流検出応答: 100ns
- 動作電源電圧範囲: 3V ~ 5.5V
- 双方向および単方向の電流センシング
- 複数の感度オプション:
 - 15mV/A ~ 150mV/A の範囲
- 安全関連の認定
 - UL 1577 部品認定プログラム
 - IEC/CB 62368-1

2 アプリケーション

- オンボード チャージャ
- DC/DC コンバータ
- HVAC 向けコンプレッサ
- 高電圧 PDU

3 説明

TMCS1126-Q1 は、業界をリードする絶縁性と精度を備えたガルバニック絶縁ホール効果電流センサです。入力電流に比例する出力電圧により、優れた直線性と、あらゆる感度オプションで低ドリフトを実現しています。ドリフト補償を内蔵した高精度のシグナル コンディショニング回路は、温度範囲と寿命全体にわたって、システム レベルのキャリブレーションを必要としない 1.4% 未満の最大感度誤差を達成しており、寿命と温度ドリフトの両方を含む 1 回限りの室温キャリブレーションで、0.9% 未満の最大感度誤差を達成しています。

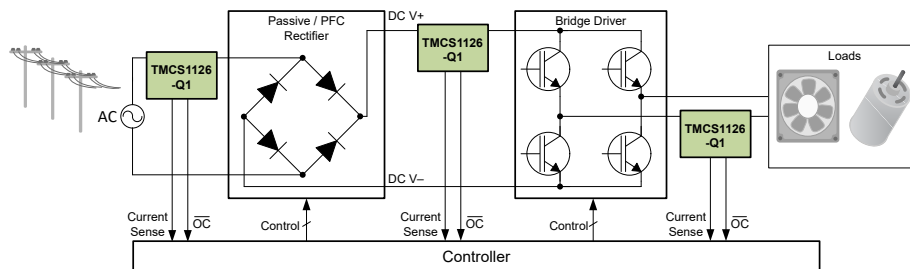
AC または DC 入力電流は内部導体流れ、そこで発生する磁界を、内蔵のオンチップ ホール効果センサで測定します。コアレス構造のため、磁気コンセンレータは不要です。差動ホール センサは、外部の浮遊磁界による干渉を排除します。導体抵抗が小さいと、測定可能な電流範囲が最大 $\pm 120\text{A}$ まで拡大すると同時に、電力損失を最小化し、放熱要件を緩和できます。5kV_{RMS} に耐える絶縁と、最小 8mm の沿面距離および空間距離により、高いレベルの信頼性の高い寿命の強化動作電圧を実現します。内蔵シールドにより、優れた同相除去と過渡耐性を実現しています。

固定感度とすることで、デバイスは 3V ~ 5.5V の単一電源で動作でき、レシオメトリック誤差をなくし、電源ノイズ除去を向上させています。TI は、低コストでグレード B のオプションを提供しています。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
TMCS1126-Q1	DVG (SOIC, 10)	10.3mm × 10.3mm

- 供給されているすべてのパッケージについては、[セクション 12](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



代表的なアプリケーション



目次

1 特長.....	1	8.1 概要.....	21
2 アプリケーション.....	1	8.2 機能ブロック図.....	22
3 説明.....	1	8.3 機能説明.....	22
4 デバイスの比較.....	3	8.4 デバイスの機能モード.....	28
5 ピン構成および機能.....	4	9 アプリケーションと実装.....	28
6 仕様.....	5	9.1 アプリケーション情報.....	28
6.1 絶対最大定格.....	5	9.2 代表的なアプリケーション.....	31
6.2 ESD 定格.....	5	9.3 電源に関する推奨事項.....	34
6.3 推奨動作条件.....	5	9.4 レイアウト.....	34
6.4 熱に関する情報.....	5	10 デバイスおよびドキュメントのサポート.....	35
6.5 電力定格.....	6	10.1 デバイスの命名規則.....	35
6.6 絶縁仕様.....	6	10.2 デバイス サポート.....	36
6.7 安全関連認証.....	6	10.3 ドキュメントのサポート.....	36
6.8 安全限界値.....	7	10.4 ドキュメントの更新通知を受け取る方法.....	36
6.9 電気的特性.....	8	10.5 サポート・リソース.....	36
6.10 代表的特性.....	12	10.6 商標.....	36
7 パラメータ測定情報.....	15	10.7 静電気放電に関する注意事項.....	36
7.1 精度パラメータ.....	15	10.8 用語集.....	36
7.2 過渡応答パラメータ.....	18	11 改訂履歴.....	37
7.3 安全動作領域.....	19	12 メカニカル、パッケージ、および注文情報.....	37
8 詳細説明.....	21		

4 デバイスの比較

表 4-1. デバイスの比較

製品 ⁽³⁾	感度	ゼロ電流出力電圧	I _{IN} の線形測定範囲 ⁽¹⁾	
			V _S = 5V	V _S = 3.3V
TMCS1126ADx-Q1	20mV/A	2.5V	±120A ⁽²⁾	-120A～35A ⁽²⁾
TMCS1126A1x-Q1	25mV/A		±96A ⁽²⁾	-96A～28A ⁽²⁾
TMCS1126A7x-Q1	30mV/A		±80A ⁽²⁾	-80A～23.3A ⁽²⁾
TMCS1126A8x-Q1	40mV/A		±60A ⁽²⁾	-60A～17.5A ⁽²⁾
TMCS1126A2x-Q1	50mV/A		±48A ⁽²⁾	-48A～14A ⁽²⁾
TMCS1126A3x-Q1	75mV/A		±32A	-32A～9.3A
TMCS1126A4x-Q1	100mV/A		±24A	-24A～7A
TMCS1126A5x-Q1	150mV/A		±16A	-16A～4.7A
TMCS1126B6x-Q1	15mV/A	1.65V	-103.3A～216.7A ⁽²⁾	±103.3A ⁽²⁾
TMCS1126BDx-Q1	20mV/A		-77.5A～162.5A ⁽²⁾	±77.5A ⁽²⁾
TMCS1126B1x-Q1	25mV/A		-62A～130A ⁽²⁾	±62A ⁽²⁾
TMCS1126BCx-Q1	26.4mV/A		-58.7A～123A ⁽²⁾	±58.7A ⁽²⁾
TMCS1126B9x-Q1	33mV/A		-46.9A～98.5A ⁽²⁾	±46.9A ⁽²⁾
TMCS1126BBx-Q1	39.6mV/A		-39.1A～82A ⁽²⁾	±39.1A ⁽²⁾
TMCS1126B8x-Q1	40mV/A		-38.7A～81.2A ⁽²⁾	±38.7A ⁽²⁾
TMCS1126B2x-Q1	50mV/A		-31A～65A ⁽²⁾	±31A
TMCS1126BAx-Q1	66mV/A		-23.5A～49.2A ⁽²⁾	±23.5A
TMCS1126B3x-Q1	75mV/A		-20.7A～43.3A ⁽²⁾	±20.7A
TMCS1126B4x-Q1	100mV/A		-15.5A～32.5A	±15.5A
TMCS1126BEx-Q1	132mV/A		-11.7A～24.6A	±11.7A
TMCS1126B5x-Q1	150mV/A		-10.3A～21.7A	±10.3A
TMCS1126C1x-Q1	25mV/A	0.33V	-9.2A～183A ⁽²⁾	-9.2A～115A ⁽²⁾
TMCS1126C2x-Q1	50mV/A		-4.6A～91.4A ⁽²⁾	-4.6A～57.4A ⁽²⁾
TMCS1126C3x-Q1	75mV/A		-3.1A～60.9A ⁽²⁾	-3.1A～38.3A ⁽²⁾
TMCS1126C4x-Q1	100mV/A		-2.3A～45.7A ⁽²⁾	-2.3A～28.7A
TMCS1126C5x-Q1	150mV/A		-1.5A～30.5A	-1.5A～19.1A

- (1) 線形範囲は、最大出力スイングから電源 (3V ～ 5.5V) およびグランドまでによって制限されます。熱的制限ではありません。
(2) 電流レベルは、許容される連続 DC/RMS および過渡ピーク電流の両方の安全動作領域を常に下回り、デバイスの熱制限を超えないようにする必要があります。「安全動作領域」セクションを参照してください。
(3) デバイス名およびデバイス オプションの詳細については、「デバイスの項目表記」セクションを参照してください。

表 4-2. 専用デバイス

製品 ⁽¹⁾	性能	特殊機能の概要
TMCS1126xxA-Q1	グレード A	過電流検出応答時間は標準 100ns
TMCS1126xxB-Q1	グレード B	
TMCS1126xx1-Q1	グレード A	ノイズや干渉による不要な割り込みを防止するため、過電流検出応答時間を 1.25μs に延長するマスク機能。
TMCS1126xx2-Q1	グレード B	

- (1) 過電流出力がアサートされるのは、指定されたマスク時間よりも長く持続した過電流イベントの後であることが、セクション 8.3.7.3 および 電氣的特性の表に示されています。

5 ピン構成および機能

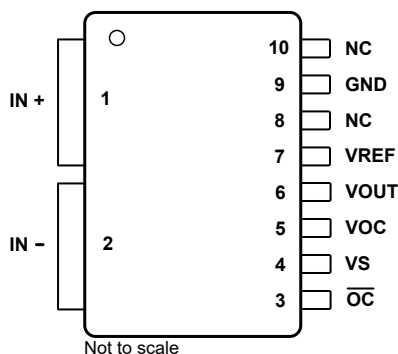


図 5-1. DVG パッケージ 10 ピン SOIC 上面図

表 5-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	IN+	アナログ入力	入力電流の正のピン
2	IN-	アナログ入力	入力電流の負のピン
3	OC	デジタル出力	過電流出力、オープンドレインアクティブ Low。未使用時はピンを GND に接続してください。
4	VS	アナログ	電源
5	VOC	アナログ入力	過電流スレッショルド。過電流スレッショルドを設定します。未使用時はピンを VS に接続してください。
6	VOUT	アナログ出力	出力電圧
7	VREF	アナログ出力	ゼロ電流出力電圧リファレンス
8	NC	-	予約済み。ピンを GND に接続するか、フローティングのままにすることが可能です。
9	GND	アナログ	グランド
10	NC	-	予約済み。ピンを GND に接続するか、フローティングのままにすることが可能です。

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V _S	電源電圧	GND - 0.3	6	V
	アナログ入力	VOC		
	アナログ出力	VO _{UT} , V _{REF}		
	デジタル出力	OC		
	接続なし	NC		
T _J	接合部温度	-65	165	°C
V	保存温度	-65	165	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

		値	単位
V _(ESD)	静電放電	±4000	V
	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾		
	デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 ⁽²⁾	±1000	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _S	動作電源電圧	3	5	5.5	V
T _A ⁽¹⁾	自由空気での動作温度	-40		125	°C

- (1) 入力電流の安全動作領域は、接合部温度によって制限されます。推奨条件は、[TMCS1126xEVM](#) に基づくものです。周囲温度が上昇すると、入力電流定格が低下します。

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		TMCS1126 ⁽²⁾	単位
		DVG (SOIC-W-10)	
		10 ピン	
R _{θJA}	接合部から周囲への熱抵抗	27.9	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	26.8	
R _{θJB}	接合部から基板への熱抵抗	10.1	
Ψ _{JT}	接合部から上面への特性パラメータ	4.4	
Ψ _{JB}	接合部から基板への特性パラメータ	8.3	

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。
(2) デバイスが 40A の入力電流で [TMCS1126xEVM](#) に取り付けられているときに適用されます。詳細については、「[安全動作領域](#)」セクションを参照してください。

6.5 電力定格

$V_S = 5.5V$ 、 $T_A = 125^\circ C$ 、 $T_J = 165^\circ C$ 、デバイスは **TMCS1126xEVM** に半田付けされます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
P_D	最大消費電力 (両サイド)				2.0	W
P_{D1}	最大消費電力 (電流入力、サイド 1)	$I_{IN} = 44A$			1.9	W
P_{D2}	最大消費電力 (サイド 2)	$V_S = 5.5V$ 、 $I_Q = 14.5mA$ 、負荷なし			0.1	W

6.6 絶縁仕様

パラメータ		テスト条件	値	単位
一般				
CLR	外部空間距離 ⁽¹⁾	空気を介した最短のピン間距離	≥ 8	mm
CPG	外部沿面距離 ⁽¹⁾	パッケージ表面に沿った最短のピン間距離	≥ 8	mm
CTI	比較トラッキング インデックス	DIN EN 60112、IEC 60112	≥ 600	V
	材料グループ	IEC 60664-1 に準拠	I	
	IEC 60664-1 に準拠した過電圧カテゴリ	定格商用電源 V_{RMS} が 600V 以下	I-IV	
V_{IORM}	最大反復ピーク絶縁電圧	AC 電圧 (バイポーラ)	1697	V_{PK}
V_{IOWM}	最大強化絶縁動作電圧	AC 電圧 (正弦波)、絶縁膜経時破壊 (TDDb) テスト、故障率 < 1ppm、 入力絶縁 セクションを参照してください。	950	V_{RMS}
			1343	V_{DC}
	最大基本絶縁動作電圧	AC 電圧 (正弦波)、絶縁膜経時破壊 (TDDb) テスト、故障率 < 1000ppm、 入力絶縁 セクションを参照してください。	1200	V_{RMS}
			1697	V_{DC}
V_{IOTM}	最大過渡絶縁電圧	$V_{TEST} = \sqrt{2} \times V_{ISO}$ 、 $t = 60s$ (認定); $V_{TEST} = 1.2 \times V_{IOTM}$ 、 $t = 1s$ (100% 出荷時)	7071	V_{PK}
V_{IOSM}	最大サージ絶縁電圧 ⁽²⁾	IEC 62368-1 に準拠したテスト手法、1.2/50 μs 波形、 $V_{TEST} = 1.3 \times V_{IOSM}$ (認定)	10000	V_{PK}
q_{pd}	見掛けの電荷 ⁽³⁾	方法 b1: ルーチン テスト (100% 出荷時) および事前条件設定 (タイプテスト) で、 $V_{ini} = 1.2 \times V_{IOTM}$ 、 $t_{ini} = 1s$ 、 $V_{pd(m)} = 1.875 \times V_{IORM}$ 、 $t_m = 1s$	≤ 5	pC
C_{IO}	絶縁バリア容量、入力から出力へ ⁽⁴⁾	$V_{IO} = 0.4 \sin(2\pi ft)$ 、 $f = 1MHz$	0.6	pF
R_{IO}	絶縁抵抗、入力から出力へ ⁽⁴⁾	$V_{IO} = 500V$ 、 $T_A = 25^\circ C$	$>10^{12}$	Ω
		$V_{IO} = 500V$ ($100^\circ C \leq T_A \leq 125^\circ C$ 時)	$>10^{11}$	Ω
		$V_{IO} = 500V$ ($T_S = 150^\circ C$ 時)	$>10^9$	Ω
	汚染度		2	
UL 1577				
V_{ISO}	絶縁耐圧	$V_{TEST} = V_{ISO}$ 、 $t = 60s$ (認定)、 $V_{TEST} = 1.2 \times V_{ISO}$ 、 $t = 1s$ (100% 出荷時テスト)	5000	V_{RMS}

- (1) アプリケーションに固有の機器の絶縁規格に従って沿面距離および空間距離の要件を適用します。沿面距離および空間距離を維持するため、プリント基板上でアイソレータの取り付けパッドによってこの距離が短くならないように注意して基板を設計する必要があります。場合によっては、プリント基板上の沿面距離と空間距離が等しくなります。プリント基板上に溝やリブを設けるという技法を使用して、これらの仕様値を大きくすることができます。
- (2) テストは、絶縁バリアの固有サージ耐性を判定するため、気中または油中で実行されます。
- (3) 見掛けの放電電荷とは、部分放電 (pd) により発生する放電です。
- (4) 絶縁バリアのそれぞれの側にあるすべてのピンを互いに接続して、2 つの端子を持つデバイスを構成します。

6.7 安全関連認証

UL	
UL 1577 部品認定プログラム	IEC 62368-1 CB による認証
ファイル番号: E181974	認証書番号: US-43893-M1-UL

6.8 安全限界値

安全限界値の目的は、入力または出力回路の故障による絶縁バリアの損傷の可能性を最小限に抑えることです。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_S	安全入力電流 (サイド 1) ⁽¹⁾	$T_J = 165^\circ\text{C}$, $T_A = 25^\circ\text{C}$ 。温度デレーティング曲線 (サイド 1) を参照。			80	A_{RMS}
I_S	安全入力、出力、または電源電流 (サイド 2) ⁽¹⁾	$V_I = 5V$, $T_J = 165^\circ\text{C}$, $T_A = 25^\circ\text{C}$ 。温度デレーティング曲線 (サイド 2) を参照。			1.35	
P_S	安全入力、出力、または合計電力 ⁽¹⁾	$T_J = 165^\circ\text{C}$, $T_A = 25^\circ\text{C}$ 。温度デレーティング曲線 (サイド両方) を参照。			6.8	W
T_S	安全温度 ⁽¹⁾				165	$^\circ\text{C}$

- (1) 最高安全温度 T_S は、本デバイスに規定された最大接合部温度 T_J と同じ値です。 I_S および P_S パラメータはそれぞれ安全電流と安全電力を表します。 I_S および P_S の最大限界値を超過してはなりません。これらの制限値は、周囲温度 (T_A) によって変化します。 [TMCS1126xEVM](#) で使用する場合は [安全動作領域](#) セクションに示されています。

6.9 電気的特性

$T_A = 25^\circ\text{C}$ で、TMCS1126Axx-Q1 で $V_S = 5\text{V}$ 、TMCS1126Bxx-Q1 および TMCS1126Cxx-Q1 で $V_S = 3.3\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力						
R _{IN}	入力導体の抵抗	IN+ から IN- へ		0.7		mΩ
R _{IN}	入力導体抵抗の温度ドリフト	T _A = −40°C ∼ 125°C		2.1		μΩ/°C
I _{IN,MAX}	最大連続スイッチ電流 ⁽¹⁾	T _A = 25°C		80		A _{RMS}
		T _A = 125°C		44		
出力						
S	感度	TMCS1126x6x-Q1		15		mV/A
		TMCS1126xDx-Q1		20		
		TMCS1126x1x-Q1		25		
		TMCS1126xCx-Q1		26.4		
		TMCS1126x7x-Q1		30		
		TMCS1126x9x-Q1		33		
		TMCS1126xBx-Q1		39.6		
		TMCS1126x8x-Q1		40		
		TMCS1126x2x-Q1		50		
		TMCS1126xAx-Q1		66		
		TMCS1126x3x-Q1		75		
		TMCS1126x4x-Q1		100		
		TMCS1126xEx-Q1		132		
		TMCS1126x5x-Q1		150		
e _S	感度誤差:グレード A	TMCS1126xxA-Q1, 0.05V ≤ V _{OUT} ≤ V _S − 0.2V		±0.1	±0.4	%
	感度誤差:グレード B	TMCS1126xxB-Q1, 0.05V ≤ V _{OUT} ≤ V _S − 0.2V		±0.3	±1	
S _{drift,therm}	感度の熱温度ドリフト:グレード A	TMCS1126xxA-Q1, 0.05V ≤ V _{OUT} ≤ V _S − 0.2V、 T _A = −40°C ∼ 125°C		±20	±50	ppm/°C
	感度の熱温度ドリフト:グレード B	TMCS1126xxB-Q1, 0.05V ≤ V _{OUT} ≤ V _S − 0.2V、 T _A = −40°C ∼ 125°C		±40	±100	
S _{drift,life}	感度の寿命ドリフト ⁽²⁾	0.05V ≤ V _{OUT} ≤ V _S − 0.2V		±0.2	±0.5	%
e _{NL}	非直線性誤差:グレード A	TMCS1126xxA-Q1, V _{OUT} = 0.1V ∼ V _S − 0.1V		±0.1		%
	非直線性誤差:グレード B	TMCS1126xxB-Q1, V _{OUT} = 0.1V ∼ V _S − 0.1V		±0.2		
V _{OUT,0A}	ゼロ電流出力電圧	TMCS1126Axx-Q1, I _{IN} = 0A		2.5		V
		TMCS1126Bxx-Q1, I _{IN} = 0A		1.65		
		TMCS1126Cxx-Q1, I _{IN} = 0A		0.33		
V _{OE}	出力電圧オフセット誤差:グレード A	TMCS1126x6A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.1	±0.8	mV
		TMCS1126xDA-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.2	±1	
		TMCS1126x1A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.2	±1	
		TMCS1126xCA-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.2	±1	
		TMCS1126x7A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.2	±1	
		TMCS1126x9A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.2	±1	
		TMCS1126xBA-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.3	±1.5	
		TMCS1126x8A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.3	±1.5	
		TMCS1126x2A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.3	±1.5	
		TMCS1126xAA-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.4	±2	
		TMCS1126x3A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.4	±2	
		TMCS1126x4A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.5	±2.5	
		TMCS1126xEA-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.6	±3	
		TMCS1126x5A-Q1, V _{OUT,0A} − V _{REF} , I _{IN} = 0A		±0.6	±3	

$T_A = 25^\circ\text{C}$ で、TMCS1126Axx-Q1 で $V_S = 5\text{V}$ 、TMCS1126Bxx-Q1 および TMCS1126Cxx-Q1 で $V_S = 3.3\text{V}$ (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
V_{OE}	出力電圧オフセット誤差: グレード B	TMCS1126x6B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.4	± 1.5	mV
		TMCS1126xDB-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.7	± 2	
		TMCS1126x1B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.7	± 2	
		TMCS1126xCB-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.7	± 2	
		TMCS1126x7B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.7	± 2	
		TMCS1126x9B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.7	± 2	
		TMCS1126xBB-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.8	± 2.5	
		TMCS1126x8B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.8	± 2.5	
		TMCS1126x2B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 0.8	± 2.5	
		TMCS1126xAB-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 1	± 3	
		TMCS1126x3B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 1	± 3	
		TMCS1126x4B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 1.5	± 4.5	
		TMCS1126xEB-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 2	± 6	
		TMCS1126x5B-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$	± 2	± 6	
$V_{OE, \text{drift, therm}}$	出力電圧のオフセット 熱ドリフト	TMCS1126x6x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 10	± 30	$\mu\text{V}/^\circ\text{C}$
		TMCS1126xDx-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 10	± 30	
		TMCS1126x1x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 10	± 30	
		TMCS1126xCx-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 15	± 40	
		TMCS1126x7x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 15	± 40	
		TMCS1126x9x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 15	± 40	
		TMCS1126xBx-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 15	± 40	
		TMCS1126x8x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 15	± 40	
		TMCS1126x2x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 15	± 40	
		TMCS1126xAx-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 20	± 50	
		TMCS1126x3x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 20	± 70	
		TMCS1126x4x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 30	± 80	
		TMCS1126Ex-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 40	± 100	
		TMCS1126x5x-Q1, $V_{OUT,0A} - V_{REF}$, $I_{IN} = 0\text{A}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 40	± 100	
$I_{OS, \text{drift, life}}$	オフセット寿命ドリフト ⁽²⁾	入力換算、 $(V_{OUT,0A} - V_{REF}) / S$, $I_{IN} = 0\text{A}$	± 8	± 16	mA
PSRR	電源除去比: グレード A	TMCS1126xxA-Q1, 入力換算、 $V_S = 3\text{V} \sim 5.5\text{V}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 10	± 45	mA/V
	電源除去比: グレード B	TMCS1126xxB-Q1, 入力換算、 $V_S = 3\text{V} \sim 5.5\text{V}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	± 40	± 80	
CMTI	同相過渡電圧耐性 ⁽³⁾	$V_{CM} = 1000\text{V}$, $\Delta V_{OUT} < 200\text{mV}$, $1\mu\text{s}$	150		kV/ μs
CMRR	同相除去比	入力換算、DC $\sim 60\text{Hz}$	5		$\mu\text{A}/\text{V}$
CMFR	同相の磁界を除去	均一外部磁場、入力換算、DC $\sim 1\text{kHz}$		10	mA/mT
	入力ノイズ密度	入力換算、全帯域幅	150		$\mu\text{A}/\sqrt{\text{Hz}}$

TMCS1126-Q1

JAJSU60B – APRIL 2024 – REVISED JUNE 2025

$T_A = 25^\circ\text{C}$ で、TMCS1126Axx-Q1 で $V_S = 5\text{V}$ 、TMCS1126Bxx-Q1 および TMCS1126Cxx-Q1 で $V_S = 3.3\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
C _{L,MAX}	最大の容量性負荷	VOUT から GND		4.7		nF
	短絡回路出力電流	VOUT の GND への短絡、V _S への短絡		50		mA
Swing _{VS}	V _S 電源レールまでスイング	R _L = 10kΩ ∼ GND、T _A = −40°C ∼ 125°C		V _S - 0.02	V _S - 0.05	V
Swing _{GND}	GND までスイング			5	10	mV
帯域幅と応答						
BW	アナログ帯域幅	-3dB ゲイン		550		kHz
SR	スルー レート ⁽⁴⁾	図 7-2 に示されているように、100ns の入力ステップに対して、出力が最終値の 10% から 90% に達するまでの変化率		6		V/μs
t _r	応答時間 ⁽⁴⁾	図 7-2 に示されているように、100ns の入力ステップおよび 1V の出力遷移に対して、入力と出力が最終値の 90% に到達するまでの時間		250		ns
t _{pd}	伝搬遅延 ⁽⁴⁾	図 7-2 に示すように、100ns の入力ステップと 1V の出力遷移で、入力と出力が最終値の 10% に達するまでの時間		60		ns
	電流過負荷復帰時間			300		ns
内蔵基準電圧						
V _{REF}	リファレンス出力電圧: グレード A	TMCS1126AxA-Q1	2.496	2.5	2.504	V
		TMCS1126BxA-Q1	1.647	1.65	1.653	
		TMCS1126CxA-Q1	0.329	0.33	0.331	
	リファレンス出力の熱ドリフト: グレード A	TMCS1126AxA-Q1		20	50	μV/°C
		TMCS1126BxA-Q1		15	33	
		TMCS1126CxA-Q1		3	7	
	リファレンス出力の寿命ドリフト: グレード A	TMCS1126AxA-Q1		±1.3	±2.5	mV
		TMCS1126BxA-Q1		±0.9	±1.7	
		TMCS1126CxA-Q1		±0.3	±0.5	
V _{REF}	リファレンス出力電圧: グレード B	TMCS1126AxB-Q1	2.49	2.5	2.51	V
		TMCS1126BxB-Q1	1.64	1.65	1.66	
		TMCS1126CxB-Q1	0.32	0.33	0.34	
	リファレンス出力の熱ドリフト: グレード B	TMCS1126AxA-Q1		40	100	μV/°C
		TMCS1126BxA-Q1		25	65	
		TMCS1126CxA-Q1		5	15	
	リファレンス出力の寿命ドリフト: グレード B	TMCS1126AxB-Q1		±3	±5	mV
		TMCS1126BxB-Q1		±2	±3.5	
		TMCS1126CxB-Q1		±0.6	±1	
	リファレンス出力電圧 PSRR	V _S = 3 V ∼ 5.5 V		80	150	μV/V
	最大リファレンス出力 容量性負荷			20		nF
	基準出力電圧負荷レギュレーション	V _{REF} load = -5mA, 0mA, 5mA		0.25		mV/mA
過電流を検出						
V _{OC}	過電流検出スレッショルド電圧	V _{OC} = S × I _{OC} / 2.5	0.3		V _S	V
R _{OC}	過電流入力インピーダンス		120			kΩ

$T_A = 25^\circ\text{C}$ で、TMCS1126Axx-Q1 で $V_S = 5\text{V}$ 、TMCS1126Bxx-Q1 および TMCS1126Cxx-Q1 で $V_S = 3.3\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
過電流ヒステリシス		TMCS1126x6x-Q1		8.4		A
		TMCS1126xDx-Q1		8.4		
		TMCS1126x1x-Q1		4.5		
		TMCS1126xCx-Q1		4.5		
		TMCS1126x7x-Q1		3.6		
		TMCS1126x9x-Q1		3.4		
		TMCS1126xBx-Q1		4.7		
		TMCS1126x8x-Q1		4.7		
		TMCS1126x2x-Q1		3.5		
		TMCS1126xAx-Q1		2.5		
		TMCS1126x3x-Q1		2.2		
		TMCS1126x4x-Q1		1.4		
		TMCS1126xEEx-Q1		2.7		
		TMCS1126x5x-Q1		2.7		
	I_{OC} 誤差	$T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$		± 2	± 10	%
	過電流検出応答時間	I_{IN} ステップ = I_{OC} の 120%		100	250	ns
t_{MASK}	過電流検出 MASK 時間 ⁽⁵⁾	TMCS1126xx1 および TMCS1126xx2、 I_{IN} ステップ = I_{OC} の 120%		1.25		μs
$\overline{OC}_{OL}$	$\overline{OC}$ ピンのブルダウン電圧	$I_{OL} = 3\text{mA}$, $T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	GND	0.07	0.2	V
電源						
V_S	電源電圧	$T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$	3.0		5.5	V
I_Q	静止電流	$T_A = 25^\circ\text{C}$		11	14	mA
		$T_A = -40^\circ\text{C} \sim 125^\circ\text{C}$			14.5	mA
	パワーオン時間	$V_S > 3\text{V}$ から有効な出力までの時間		34		ms

- (1) 接合部温度により熱的に制限されます。「絶対最大定格」を参照。デバイスが [TMCS1126xEVM](#) に取り付けられているときに適用されます。詳細については、「[安全動作領域](#)」セクションを参照してください。
- (2) 3 ロットの AEC-Q100 認定ストレス試験結果に基づく寿命および環境ドリフトの仕様。標準値は、ワーストケースのストレス試験条件からの母集団平均 $+1\sigma$ です。最大値は、テスト対象デバイスの母集団平均 $\pm 6\sigma$ です。AEC-Q100 認定でテストされたデバイスは、すべてのストレス条件で最大制限内にとどまりました。詳細については、「[寿命と環境安定性](#)」を参照してください。
- (3) 同相過渡応答の詳細については、「[同相過渡耐性](#)」セクションを参照してください。
- (4) デバイスの周波数と過渡応答の詳細については、「[過渡応答パラメータ](#)」セクションを参照してください。
- (5) マスクによる過電流検出応答時間の詳細については、「[過電流検出マスク時間](#)」セクションを参照してください。

6.10 代表的特性

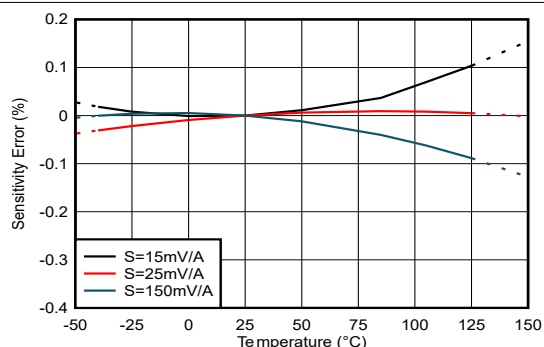


図 6-1. 感度誤差と温度との関係

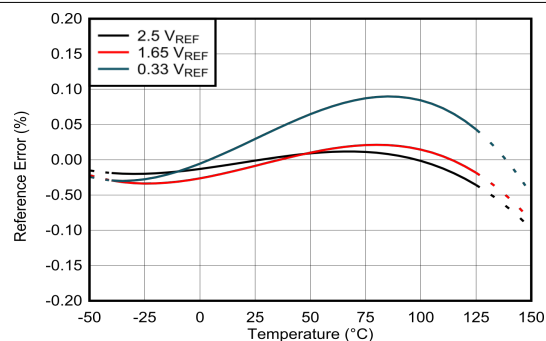


図 6-2. 基準誤差と温度との関係

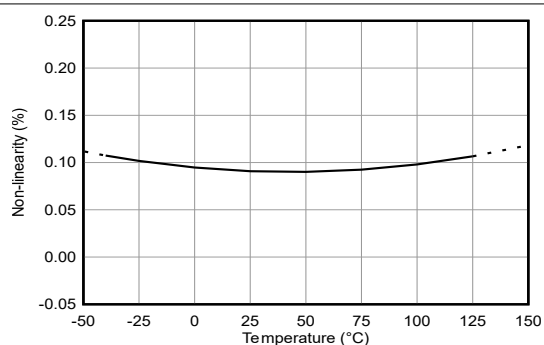


図 6-3. 非線形性線性と温度との関係

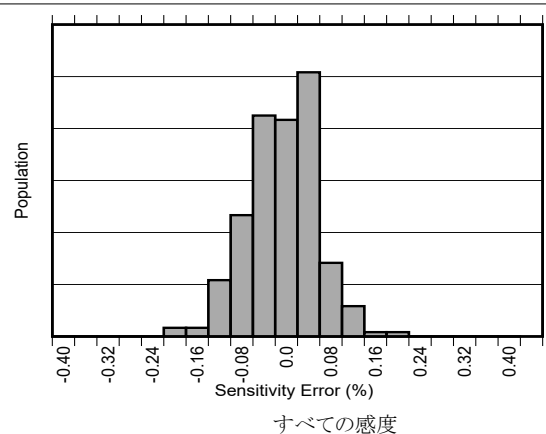


図 6-4. 感度誤差の製品分布：グレード A

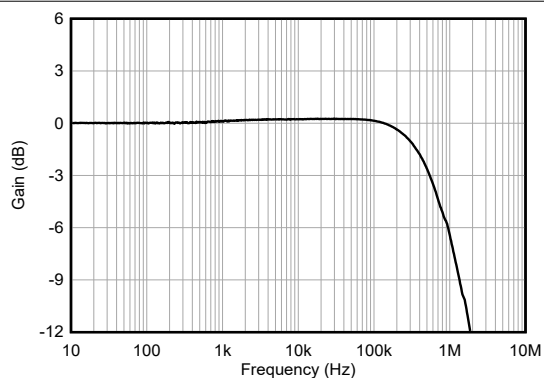


図 6-5. 感度と周波数との関係、すべてのゲインは 1Hz に正規化

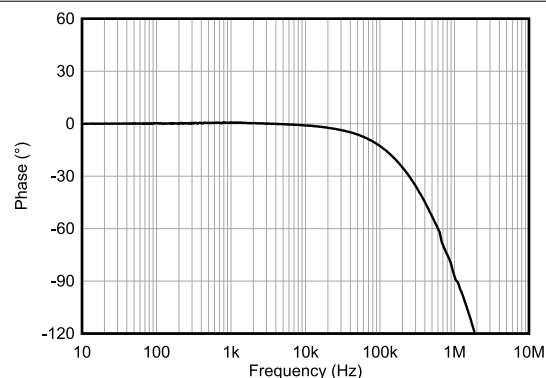


図 6-6. 位相と周波数との関係、すべてのゲイン

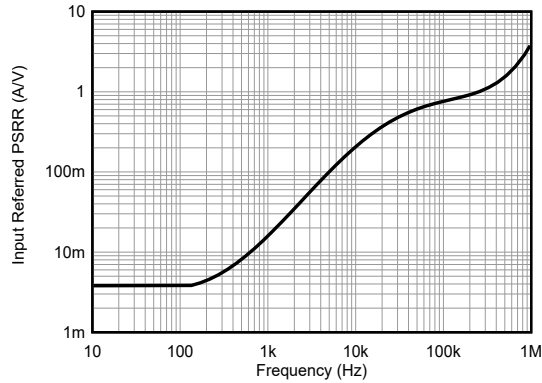


図 6-7. PSRR と周波数との関係

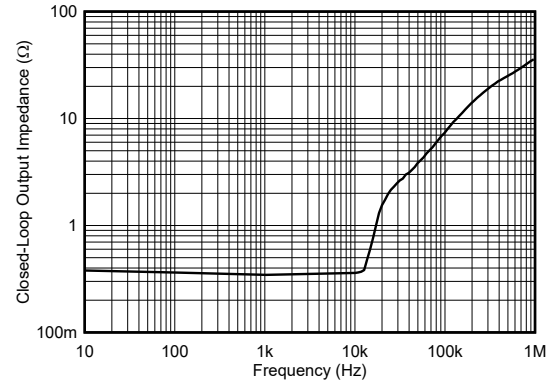


図 6-8. 出力インピーダンス 対 周波数

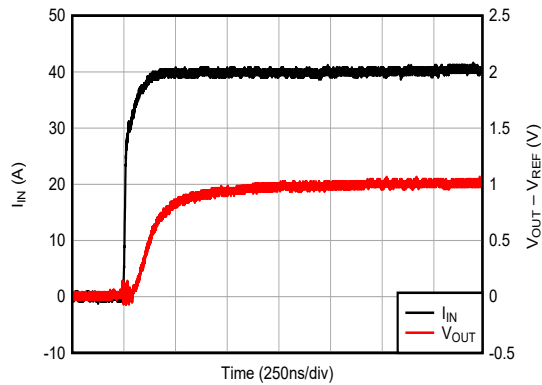


図 6-9. 電圧出力ステップ応答、立ち上がり

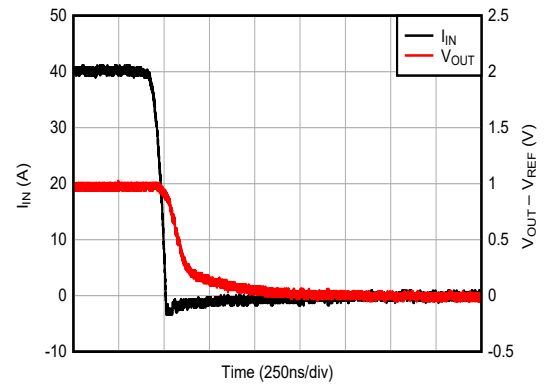


図 6-10. 電圧出力ステップ応答、立ち下がり

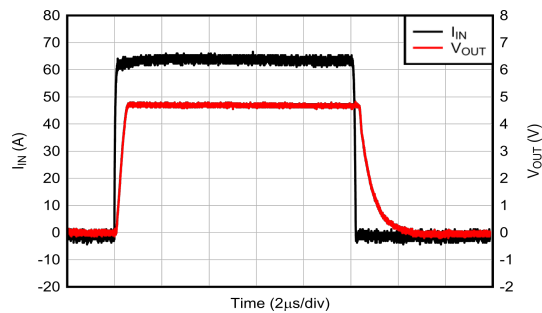


図 6-11. 過電流パラメータ

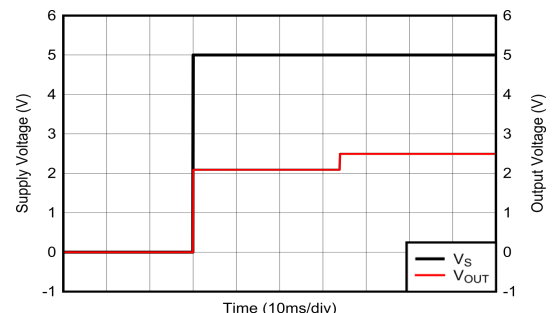


図 6-12. スタートアップ過渡応答

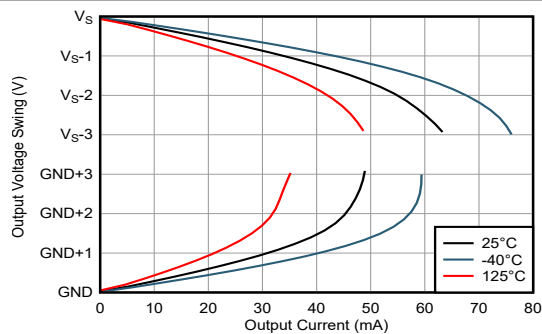


図 6-13. 出力スイングと出力電流との関係

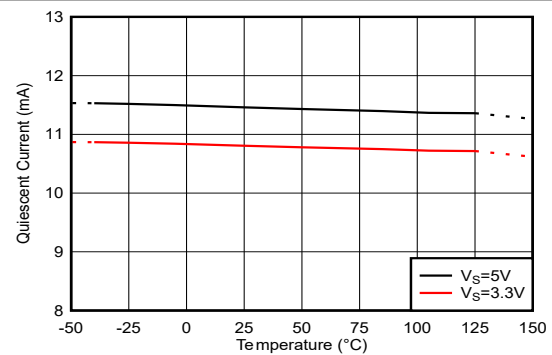


図 6-14. 静止電流と温度との関係

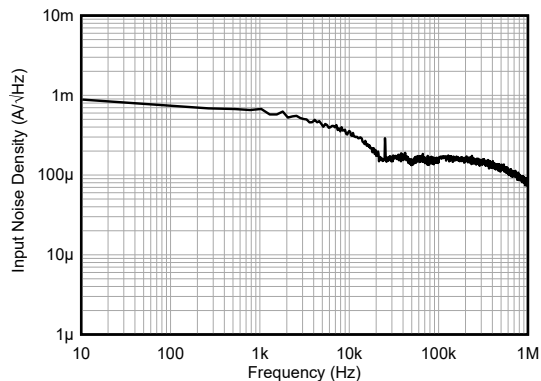


図 6-15. 入力換算ノイズ密度と周波数との関係

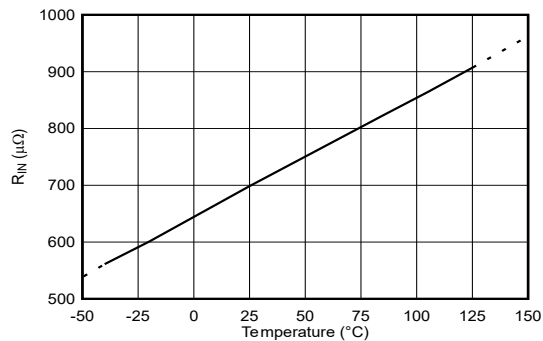


図 6-16. 入力導体の抵抗と温度との関係

6.10.1 絶縁特性曲線

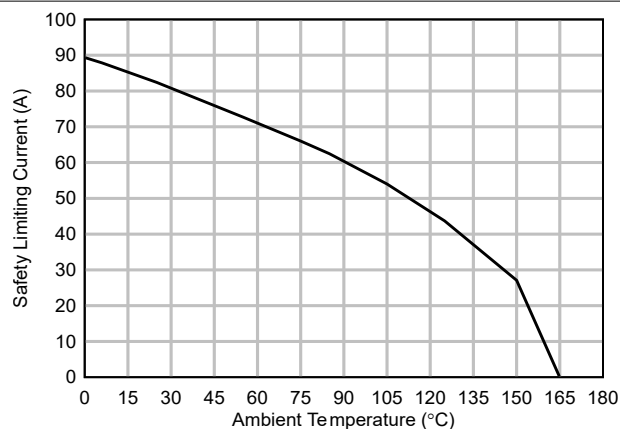


図 6-17. 安全性制限電流による熱特性低下曲線、サイド 1

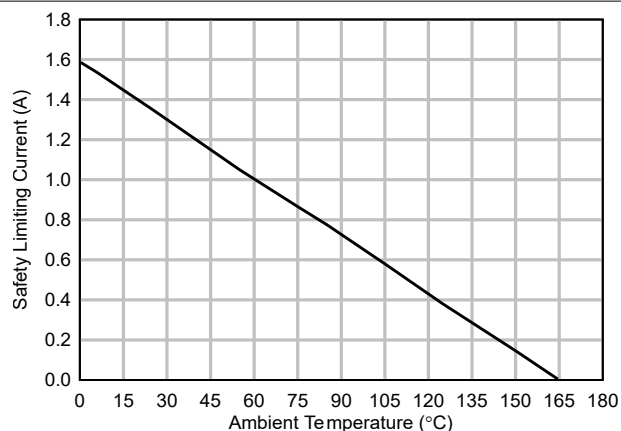


図 6-18. 安全性制限電流による熱特性低下曲線、サイド 2

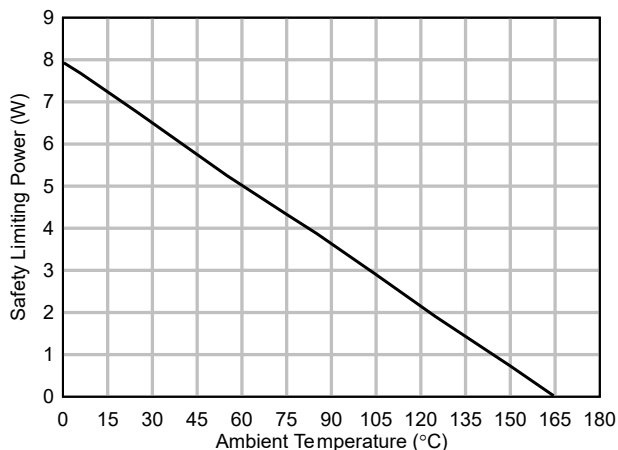


図 6-19. 安全性制限電力による熱特性低下曲線

7 パラメータ測定情報

7.1 精度パラメータ

TMCS1126-Q1 の理想的な 1 次伝達関数は、式 1 で与えられます。ここで、出力電圧は入力電流の線形関数です。デバイスの精度は、伝達関数パラメータの誤差項と、単純化された線形モデルに存在しない付加的な誤差項を生み出す非理想性の両方によって定量化されます。すべてのデバイス誤差項を含む合計誤差の計算例については、[総誤差計算例](#)を参照してください。

$$V_{OUT} = (I_{IN} \times S) + V_{REF} \quad (1)$$

ここで、

- V_{OUT} はアナログ出力電圧です。
- I_{IN} は絶縁入力電流です。
- S は、デバイスの感度です。
- V_{REF} はデバイスのバリエーションのゼロ電流 リファレンス出力電圧です。

7.1.1 感度誤差

感度は、入力導体電流の変化によるセンサ出力電圧の比例的な変化です。この感度は、センサの 1 次伝達関数の勾配です(図 7-1 を参照)。TMCS1126-Q1 の感度は、高精度を実現するために工場でテストおよびキャリブレーションされています。

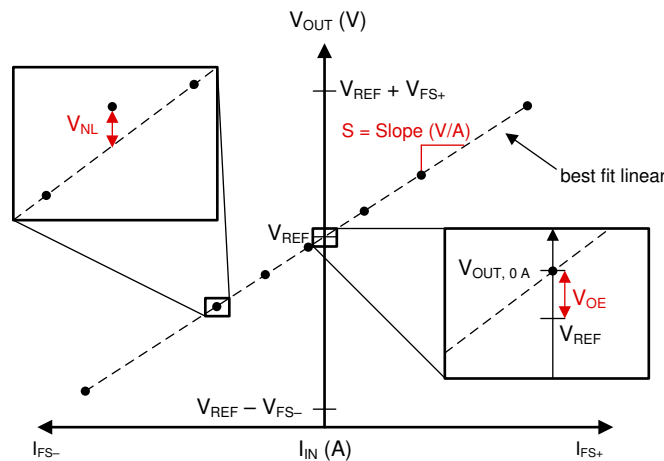


図 7-1. 感度、オフセット、非直線性誤差

感度誤差 e_S は、理想的な感度からの偏差であり、理想的な感度と測定した感度のベストフィットの偏差として式 2 で定義されます。

$$e_S = \frac{(S_{fit} - S_{ideal})}{S_{ideal}} \quad (2)$$

ここで、

- e_S は感度誤差です。
- S_{fit} はベストフィットの感度です。
- S_{ideal} は理想的な感度です。

感度温度ドリフト $S_{drift, therm}$ は温度による感度の変化で、ppm/°C 単位で示されます。任意の温度での感度誤差を計算するには、式 3 を使用して、感度の温度ドリフトに 25°C からの温度変化による値を乗算し、25°C の感度誤差にその値を加算します。

$$e_{S,\Delta T} = e_{S,25^{\circ}\text{C}} + (S_{\text{drift,therm}} \times \Delta T) \quad (3)$$

ここで、

- $S_{\text{drift,therm}}$ は温度範囲全体にわたる感度ドリフト (ppm/°C) です。
- ΔT は、25°C からのデバイス温度変化です。

感度寿命ドリフト $S_{\text{drift,life}}$ は、デバイスの寿命全体にわたる動作および環境ストレスによる感度の変化で、25°C においての寿命全体にわたる感度のワーストケース変化として報告されます。

7.1.2 オフセット誤差とオフセット誤差ドリフト

オフセット誤差は、入力電流がゼロのときの理想的な出力からの偏差であり、ほとんどの場合、低い入力電流レベルで測定精度が制限されます。オフセット誤差は、出力基準としてオフセット電圧誤差、または入力基準としてオフセット電流オフセット誤差と呼ぶことができます。デバイスの感度で除算すると、出力電圧オフセット誤差 V_{OE} は入力電流オフセット誤差 I_{OS} と呼ばれます (式 4 を参照)。入力を基準とするオフセット誤差 (RTI) を使用すると、入力電流とのより直接比較やオフセット誤差を実現できます。オフセット誤差が入力に対して電流オフセット誤差 I_{OS} 、または電圧オフセット誤差 V_{OE} として参照されているかにかかわらず、オフセット誤差は単一の誤差の発生源であり、入力換算または出力換算の誤差の計算に 1 回のみ含める必要があります。

$$I_{\text{OS}} = \frac{V_{\text{OE}}}{S} \quad (4)$$

図 7-1 に示すように、TMCS1126-Q1 の出力電圧オフセット誤差 V_{OE} は、ゼロ電流出力電圧 $V_{\text{OUT,0A}}$ とゼロ電流出力基準電圧 V_{REF} の差です (式 5 を参照)。

$$V_{\text{OE}} = V_{\text{OUT,0A}} - V_{\text{REF}} \quad (5)$$

出力オフセット誤差 V_{OE} には、ホールセンサの磁気オフセット誤差と、信号チェーンのオフセット電圧誤差が含まれます。内部ゼロ電流出力基準電圧はピン V_{REF} に出力されるため、内部基準電圧の誤差も、システムレベルで発生する誤差も取り除くことができます。

オフセットドリフトは、温度 T の関数としてのオフセットの変化です。出力オフセットのドリフトは $\mu\text{V}/^{\circ}\text{C}$ で示されます。任意の温度でのオフセット誤差を計算するには、オフセットドリフトに温度変化を乗算し、その値を 25°C のオフセット誤差に加算します (式 6 を参照)。

$$V_{\text{OE},\Delta T} = V_{\text{OE},25^{\circ}\text{C}} + (V_{\text{OE,drift}} \times \Delta T) \quad (6)$$

ここで、

- $V_{\text{OE,drift}}$ は、出力電圧オフセットドリフト (温度単位: $\mu\text{V}/^{\circ}\text{C}$) です。
- ΔT は、25°C からのデバイス温度変化です。

7.1.3 非直線性誤差

非線形性は、出力電圧が入力電流と線形の関係からどれだけ離れているかを示します。非直線性電圧は、図 7-1 に示すように、パラメータに基づいて、ベストフィットラインからの最大電圧偏差です (式 7 参照)。

$$V_{\text{NL}} = V_{\text{OUT,meas}} - [(I_{\text{meas}} \times S_{\text{fit}}) + V_{\text{OUT,0A}}] \quad (7)$$

ここで、

- $V_{\text{OUT,meas}}$ は、ベストフィットからの偏差が最大になる出力電圧です。
- I_{meas} ベストフィットからの偏差が最大になる入力電流です。
- S_{fit} は、デバイスのベストフィットの感度です。
- $V_{\text{OUT,0A}}$ は、デバイスのゼロ電流出力電圧です。

TMCS1126-Q1 の非直線性誤差は、フルスケール出力範囲 V_{FS} に対するパーセンテージとして指定されます (式 8 参照)。

$$e_{NL} = \frac{V_{NL}}{V_{FS}} \quad (8)$$

7.1.4 電源除去比

電源除去比 (PSRR) は、電源電圧の変動によるデバイスオフセットの変化です。式 9 を用いて、バリエント TMCS1126Axx-Q1 の電源変動による入力換算オフセット誤差を計算します。式 10 を用いて、バリエント TMCS1126Bxx-Q1 および TMCS1126Cxx-Q1 の電源の変動による入力換算オフセット誤差を計算します。

$$e_{PSRR,A} = PSRR \times (V_S - 5V) \quad (9)$$

$$e_{PSRR,B} = e_{PSRR,C} = PSRR \times (V_S - 3.3V) \quad (10)$$

ここで、

- PSRR は、入力換算の電源電圧除去比 (mA/V) です。
- V_S は動作電源電圧です。

7.1.5 同相除去比

同相除去比 (CMRR) は、デバイスの絶縁入力への電圧変化による実効入力電流誤差を定量化します。磁気結合、および電流信号のガルバニック絶縁の関係で、TMCS1126-Q1 は入力同相電圧の除去比が非常に高くなっています。式 11 を使用し、入力同相電圧 V_{CM} からの誤差の寄与を計算します。

$$e_{CMRR} = CMRR \times V_{CM} \quad (11)$$

ここで、

- CMRR は、入力換算の同相除去 ($\mu A/V$) です。
- V_{CM} は、デバイスの入力における動作 AC または DC 電圧です。

7.1.6 外部磁場エラー

TMCS1126-Q1 は、隣接する大電流が流れる導体、付近のモーター、磁石、またはその他の浮遊磁界の発生源によって生成される外部の磁界による干渉を抑制します。同相モード磁界除去 (CMFR) は、浮遊磁界によって引き起こされる、実効入力換算誤差を定量化します。式 12 を使用して、浮遊外部磁界 B_{EXT} による誤差の寄与を計算します。

$$e_{Bext} = B_{EXT} \times CMFR \quad (12)$$

ここで、

- B_{EXT} は、外部磁界の強度 (MT 単位) です。
- CMRF は同相モード磁界除去比 (mA/mT) です。

7.2 過渡応答パラメータ

重要な TMCS1126-Q1 過渡ステップ応答パラメータを、図 7-2 に示します。伝搬遅延 t_{pd} は、入力電流波形が最終値の 10% に達してから、出力電圧 V_{OUT} が最終値の 10% に達するまでの時間です。応答時間 t_r は、出力電圧で 1V の変化を引き起こすのに十分な入力電流ステップについて、入力電流が最終値の 90% に達してから、出力電圧が最終値の 90% に達するまでの時間です。スルーレート SR は、十分に高速な入力電流ステップにおいて、出力電圧が最終値の 10% から 90% に達する間の変化率として定義されます。

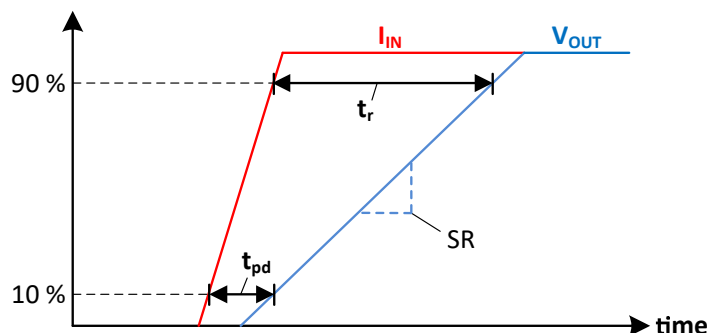


図 7-2. 過渡ステップ応答

7.2.1 CMTI、同相電圧過渡耐性

CMTI は、デバイスへの入力の立ち上がり / 立ち下がり / 電圧ステップが存在しても、出力信号に大きな外乱を引き起こさない能力です。図 7-3 に、150kV/μs の同相入力ステップを持つように、出力信号に 200mV を超える外乱が 1μs よりも長く続く場合の最大同相遷移レートが規定されています。同相遷移の後に十分なフィルタリングまたはブランキング期間があれば、規定された CMTI よりも高いエッジレートをサポートできます。

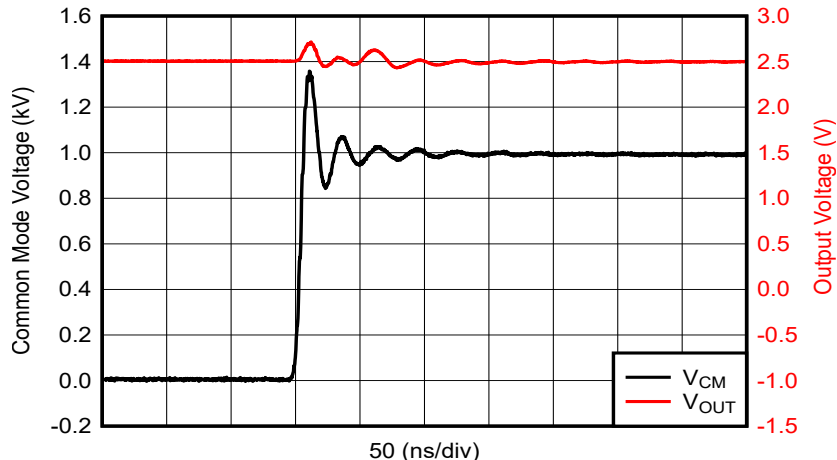


図 7-3. 同相の過渡応答

7.3 安全動作領域

TMCS1126-Q1 の絶縁入力電流の安全動作領域 (SOA) は、入力導体の消費電力による自己発熱で制限されます。使用事例によっては、SOA は最大接合部温度の超過、リードフレーム内のジュール発熱、非常に大きな電流におけるリードフレーム ヒューズなど、複数の条件によって制限されることがあります。これらのメカニズムは、入力電流の振幅と持続時間、および周囲の熱条件によって大きく異なります。

電流の SOA は、熱環境とシステム レベルのプリント基板 (PCB) の設計に大きく依存します。デバイスから周囲の環境への熱伝達は、気流、周囲温度、PCB の構造と設計など複数の熱変数の影響を受けます。すべての定格は、[TMCS1126xEVM](#)、または同等の PCB 設計で、指定された周囲温度条件でエアフローのない状態で取り付けられたシングル TMCS1126-Q1 デバイス用です。デバイスの使用プロファイルは、システム動作用に計画されている熱環境について、連続電流導通とのについて SOA を満たす必要があります。

7.3.1 連続 DC または正弦波 AC 電流

デバイスのパッケージと PCB の最長熱時間定数は秒単位です。したがって、1Hz を超える周波数を持つ連続 DC または正弦波 AC 周期波形は、RMS 連続電流レベルに基づいて評価できます。連続電流能力は、動作が予測される動作時周囲温度範囲に大きく依存します。[図 7-4](#) は [TMCS1126xEVM](#) に取り付けた場合の最大連続電流処理能力を示します。周囲温度が高くなると、接合部から周囲への熱伝達が減少し、リードフレームでの消費電力が増加するため、電流能力が低下します。アプリケーションの熱設計を改善すると、より高温で大電流にも SOA を拡張できます。大きく重い銅製の電源プレーンを使用する、ボード上に空気を流す、デバイスにヒートシンク構造を追加する、のいずれかの方法で、熱性能を向上できます。

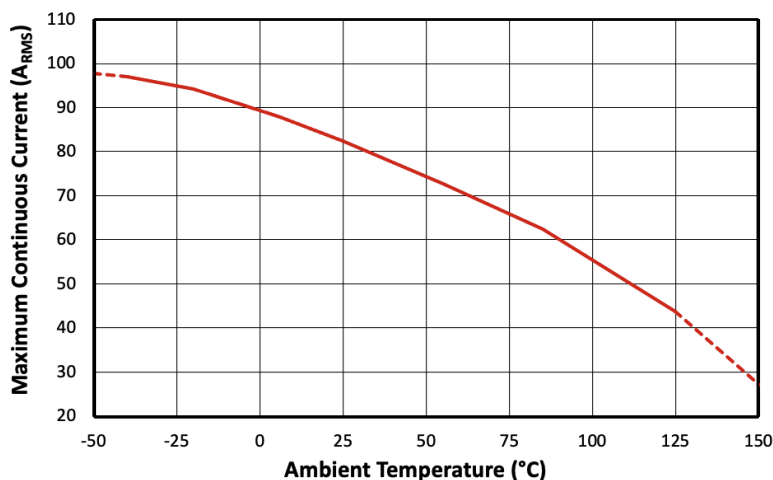


図 7-4. 最大連続 RMS 電流と周囲温度との関係

7.3.2 反復的なパルス電流 SOA

大電流と無電流がパルスとして交互に発生するアプリケーションでは、許容電流性能がリードフレーム内の短時間加熱によって制限されます。TMCS1126-Q1 は、特定の条件では大きな範囲の電流に耐えられますが、パルス イベントが繰り返される場合、電流レベルがパルス電流の SOA と RMS 連続電流制限の両方を満たす必要があります。パルスの持続時間、デューティ サイクル、周囲温度はすべて、反復パルス イベントの SOA に影響を及ぼします。図 7-5、図 7-6、図 7-7、および図 7-8 は TMCS1126xEVM のテスト結果に基づく反復ストレスレベルを示しています。このレベルでは、パラメータ性能と絶縁完全性は複数の周囲温度においてストレス後も影響を受けませんでした。高いデューティ サイクルまたは長いパルス期間では、この制限値は式 13 で定義される RMS 値について、連続電流 SOA に近付きます。

$$I_{IN, RMS} = I_{IN, P} \times \sqrt{D} \quad (13)$$

ここで、

- $I_{IN, RMS}$ は RMS 入力電流レベルです。
- $I_{IN, P}$ はパルス ピーク入力電流です。
- D はパルスのデューティ サイクルです。

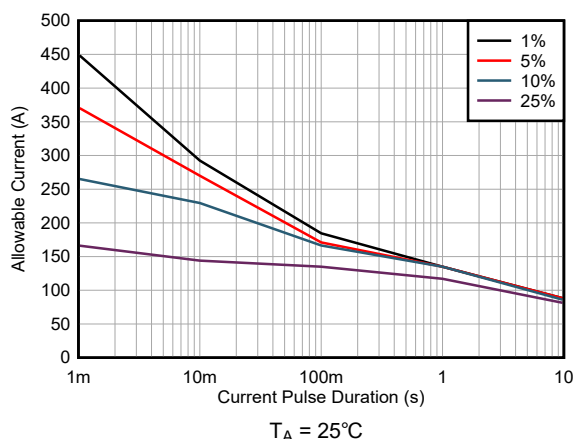


図 7-5. 最大反復
パルス電流とパルス期間との関係

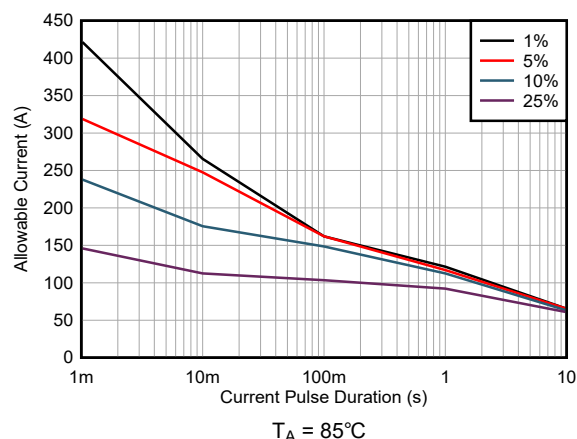


図 7-6. 最大反復
パルス電流とパルス期間との関係

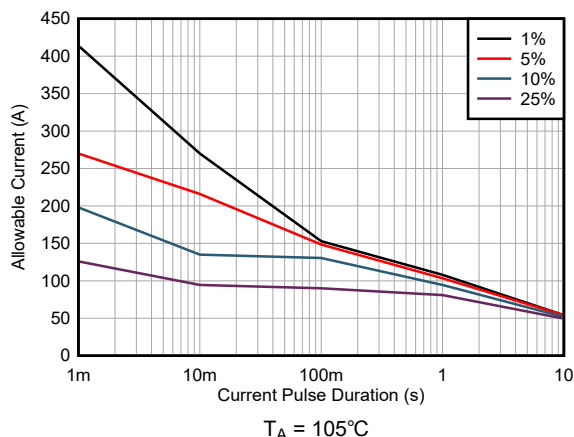


図 7-7. 最大反復
パルス電流とパルス期間との関係

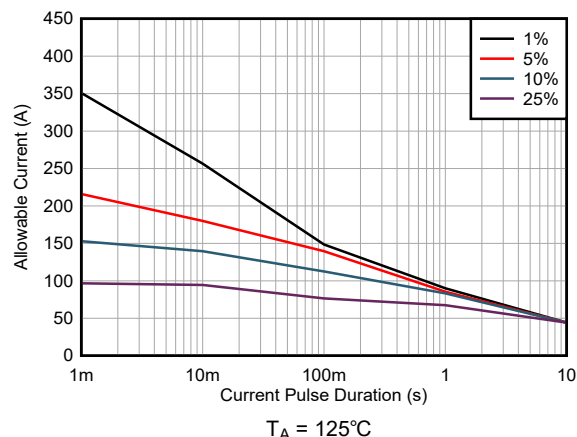


図 7-8. 最大反復
パルス電流とパルス期間との関係

7.3.3 単一イベント電流機能

持続時間の短い単一の大電流イベントは、TMCS1126-Q1 で許容されます。これは、接合部温度がパルスの時間内に熱平衡に達しないためです。単一の電流パルス イベントにおける、デバイスの短絡時間の曲線を、図 7-9 に示します。ここで、リードフレームの抵抗はストレスの後で変化します。このレベルに達するのはリードフレームの溶断イベントが起きる前ですが、これは短時間の SOA の上限と考える必要があります。長時間のパルスの場合、電流能力は、指定された周囲温度で連続 RMS 制限に近づきます。

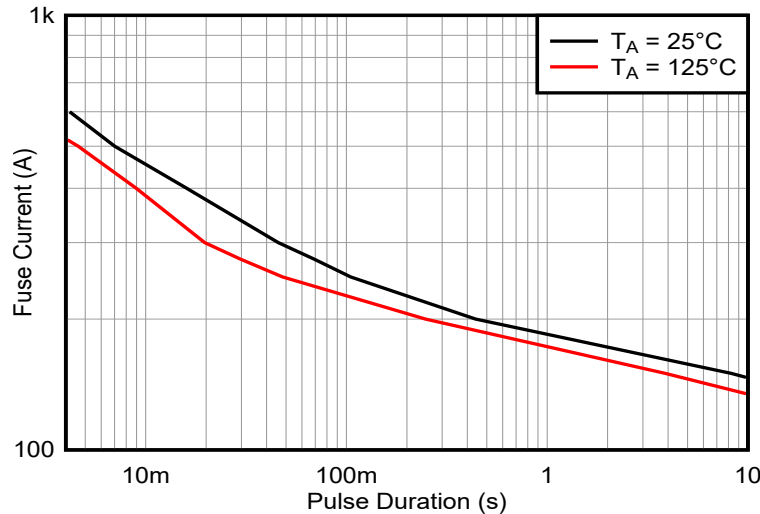


図 7-9. シングル パルスのリードフレーム能力

8 詳細説明

8.1 概要

TMCS1126-Q1 は高精度のホール効果電流センサであり、という高いレベルの信頼性の高い強化絶縁動作電圧、周囲磁界除去能力、大電流の搬送能力を実現します。システムレベルのキャリブレーションを必要としない場合、最大合計寿命誤差として 1.4% 未満を達成できます。また、1 回限りの室温キャリブレーション (温度ドリフトと寿命ドリフトの両方を含む) を行うと、1% 未満の最大合計誤差を実現できます。単方向と双方向の両方の電流測定に対応できる、多くのデバイスオプションが用意されています。入力電流は、絶縁入力電流ピン間の導体を流れます。この導体は室温における 0.7mΩ 抵抗を持ち、TMCS1126xEVM などの同等のプリント基板と使用した場合、125°C 周囲温度において最大 44A_{RMS} の連続電流に対応します。低抵抗のリードフレーム パスにより、別の電流測定手法に比べて消費電力が低減し、高電圧側に外部の受動部品、絶縁電源、制御信号を必要としません。入力電流によって生成される磁界はホール センサによって検出され、高精度の信号チェーンによって増幅されます。このデバイスは、AC 電流と DC 電流の両方の測定に使用でき、帯域幅は 500kHz です。複数の固定感度デバイスのオプションを選択でき、±10A ~ ±103A の範囲の双方向リニア電流センシング範囲だけでなく、19A ~ 183A の単方向リニア電流センシング範囲にも対応します。TMCS1126-Q1 は、3V ~ 5.5V の低電圧電源で動作し、高精度と温度安定性を実現するよう最適化されており、動作温度範囲全体にわたってオフセットと感度の両方を補償します。

8.2 機能ブロック図

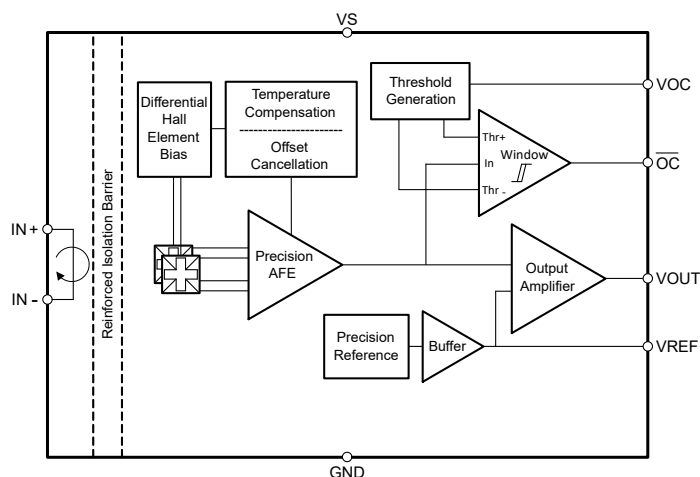


図 8-1. 機能ブロック図

8.3 機能説明

8.3.1 電流入力

TMCS1126-Q1 への入力電流は、IN+ ピンと IN- ピンへ、またはそれらからのパッケージリードフレームの絶縁高電圧側を通過します。パッケージを流れる電流によって、入力電流に比例する磁界が発生します。この磁界は、内蔵のオンチップからガルバニック絶縁された高精度ホールセンサによって測定されます。ホール センサ ダイの静電シールドの結果として、入力電流により生成される磁界のみが測定されるため、入力電圧のスイッチング パススルーは回路に制限されます。この構成により、電流センサ出力の信号歪みなしで、高電圧過渡の電流を直接測定できます。リードフレーム導体は、[電氣的特性](#)に定義されているように抵抗が低く、正の温度係数を有します。

8.3.2 入力絶縁

TMCS1126-Q1 構造上、入力導体とホールセンサダイが分離されているため、高電圧入力側のパッケージピン 1 と 2 の間と、低電圧出力側のパッケージピン 3 ～ 10 の間には、固有のガルバニック絶縁が実現します。絶縁能力は認証機関の定義に従って定義され、[セクション 6.6](#) に定義されている業界標準のテスト手法を使用しています。デバイスの寿命動作電圧の評価は、IEC 60747-17 の基本絶縁と強化絶縁に関する規格に従い、経時絶縁破壊 (TDDb) データ予測は、強化絶縁の場合は 100 万分の 1 (ppm) 未満、基本絶縁の場合は 1,000ppm 未満、30 年の最小絶縁寿命という予測故障率に基づいています。強化絶縁の場合、IEC 60747-17 規格は、動作電圧に 20%、絶縁寿命に 50% の安全マージンを追加することも要求しています。これは、TMCS1126-Q1 の 800V_{RMS} で 30 年の最小要求寿命に相当します。

[図 8-2](#) に、デバイスの寿命全体にわたって高電圧ストレスに耐えることができる、絶縁バリアの固有能力を示します。この TDDb データによれば、これらのデバイスの固有能力は 670 V_{RMS}、寿命は 20 年以上です。動作環境や汚染度などの他の要因により、最終システム内の部品の動作電圧がさらに制限される可能性があります。

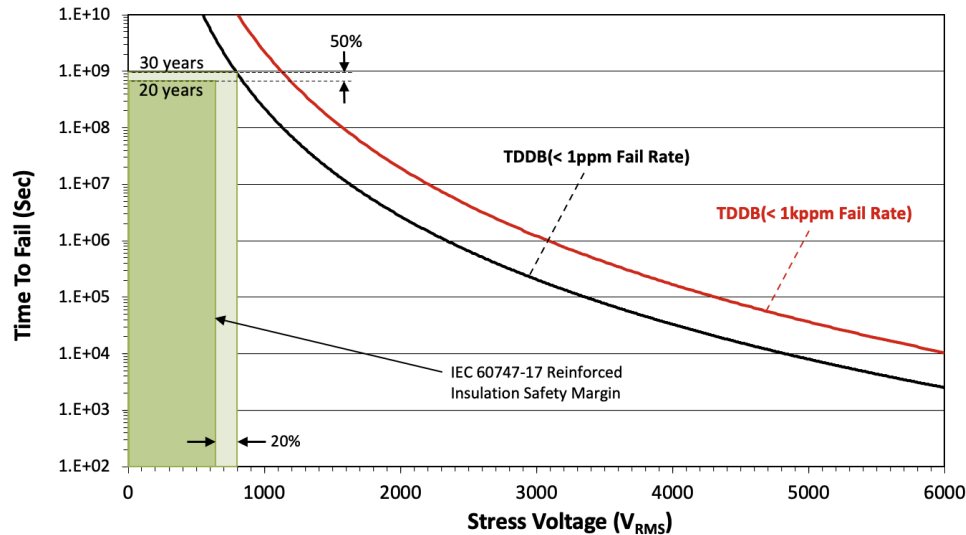


図 8-2. 絶縁寿命

8.3.3 環境磁界除去

TMCS1126-Q1 は、過酷な環境において高精度の電流測定を行うよう設計されています。浮遊磁界による干渉への耐性があるため、大電流を流す配線、モータ巻線、インダクタ、その他の浮遊磁界の誤った生成源に近接して使用できます。TMCS1126-Q1 には、外部の浮遊磁界による干渉を除去するように戦略的に配置され、構成された差動ホールセンサが組み込まれています。周囲磁界除去 (AFR) はホール素子のマッチングとパッケージのリードフレーム結合のみによって制限されているため、浮遊磁界による誤差を低減できます。

8.3.4 高精度信号チェーン

TMCS1126-Q1 は、独自のセンサ線形化技術による高精度、低ドリフトの信号チェーンを使用し、デバイスの全温度範囲にわたって高精度で安定した電流測定を行います。このデバイスは、デバイスのシリコンプロセス、アセンブリ、パッケージングの変動を考慮して、すべてのバリエーションに対して工場で完全なテストとキャリブレーションが行われます。完全な信号チェーンから、絶縁入力のリードフレームを流れる電流に比例する、固定感度の電圧を出力します。

8.3.4.1 温度安定性

TMCS1126-Q1 には独自の温度補償技術が搭載されており、全温度範囲にわたってパラメータのドリフトが大幅に改善されています。この補償技術は、周囲温度、自己発熱、パッケージのストレスの変化を考慮しています。ゼロドリフトの信号チェーンアーキテクチャとホールセンサの温度補償手法により、安定した感度を実現すると同時に、温度範囲全体にわたってオフセット誤差を最小化できます。必要な動作条件全体にわたって、システムレベルの性能を大幅に向上させることができます。

8.3.4.2 寿命と環境安定性

一般的な磁気電流センサでは、温度ドリフトが大きいことに加え、デバイスの寿命全体の経年劣化により、感度に 2%～3%のドリフトもさらに影響されます。TMCS1126-Q1 で温度ドリフトを低減するために使用されているのと同じ独自の補償技法も使用されます。これにより、特に動作温度が高いときに、ストレスや環境条件による経年変化による寿命ドリフトを大幅に低減できます。[電气的特性](#)に示すように、TMCS1126-Q1 は標準 3 ロットの AEC-Q100 認定において、130°C、相対湿度 (RH) 85% での高度加速ストレス試験 (HAST) の後、業界をリードする寿命感度ドリフトを実現しています。AEC-Q100 認定の規定に準じた 1000 時間に及ぶ 125°C の高温動作寿命ストレス テストの後、[電气的特性](#)で規定される範囲内の低感度およびオフセットのドリフトも確認されています。これらのテストは、デバイスの寿命全体での標準的な動作を模倣しており、標準的な磁気電流センサに比べて経年劣化によるデバイス性能の変動が大幅に改善されることを示しています。AEC-Q100 に規定されている 1000 時間 125°C 高温動作寿命ストレステスト後の感度およびオフセットドリフトを、[図 8-3](#) および [図 8-4](#) に示します。デバイスの動作性能は、デバイスの寿命全体にわたって変化します。このテストは、デバイスの寿命全体にわたる標準的な動作を模倣しており、標準的な磁気センサに比べてデバイスが性能を大幅に向上する可能性があることを示しています。

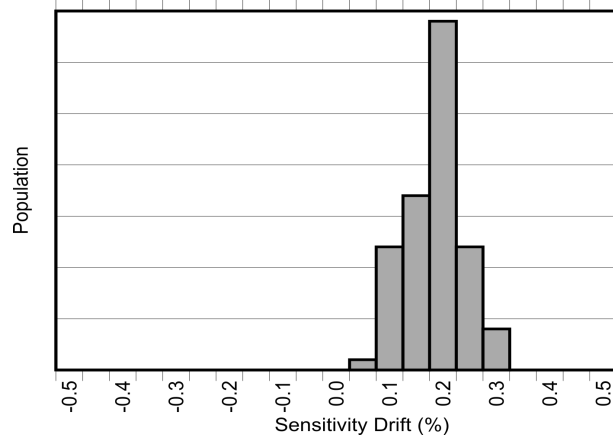


図 8-3. AEC-Q100 高温動作寿命ストレス テスト後の
感度誤差ドリフト

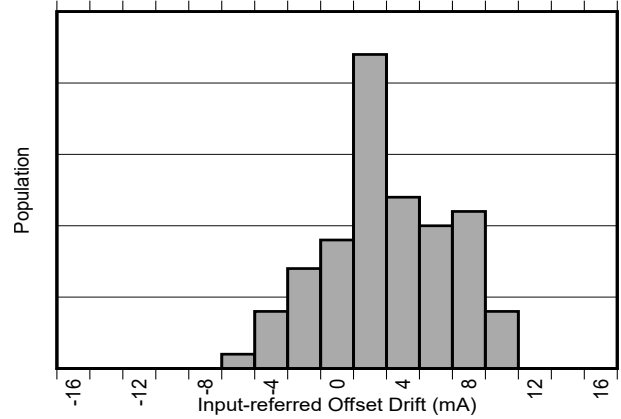


図 8-4. AEC-Q100 高温動作寿命ストレス テスト後の
入力換算オフセット ドリフト

8.3.5 内部リファレンス電圧

TMCS1126-Q1 は、ゼロ電流出力電圧 $V_{OUT,0A}$ を決定する高精度の内部基準電圧を備えています。全体の電流センシングのダイナミックレンジは、[デバイスの比較](#)の表に示されている 3 つの異なるゼロ電流出力電圧オプションから選択することで最適化できます。[式 14](#) [式 15](#) と [式 16](#) に、これらの超低ドリフト高精度ゼロ電流リファレンスのオプションを示します。これらの式は、3.0V ~ 5.5V の範囲のさまざまな電源電圧を使用して、正確な双方向または一方向の電流を測定するためのものです。

$$\text{TMCS11xxAxx-Q1} \rightarrow V_{OUT,0A} = V_{REF} = 2.5V \quad (14)$$

$$\text{TMCS1126Bxx-Q1} \rightarrow V_{OUT,0A} = V_{REF} = 1.65V \quad (15)$$

$$\text{TMCS1126Cxx-Q1} \rightarrow V_{OUT,0A} = V_{REF} = 0.33V \quad (16)$$

8.3.6 電流検出の測定可能範囲

ゼロ電流基準電圧 V_{REF} と、デバイスの感度 S 、および電源電圧 V_S によって、[デバイスの比較表](#)に記載されている TMCS1126-Q1 線形入力電流測定範囲が決まります。[式 17](#) に示すように、最大リニア出力電圧 $V_{OUT,max}$ は電源電圧より 100mV 低く制限されます。[式 18](#) に示すように、最小線形出力電圧 $V_{OUT,min}$ はグラウンドより 100mV 高い電圧に制限されます。

$$V_{OUT,max} = V_S - 100mV \quad (17)$$

$$V_{OUT,min} = 100mV \quad (18)$$

全体の最大ダイナミックレンジは、出力電圧を感度 S で除算することで、最小および最大の線形入力電流範囲までの線形出力電圧スイングを参照し、適切なデバイスを選択することで最適化できます ([式 19](#) および [式 20](#) を参照)。

$$I_{IN,max+} = \frac{(V_{OUT,max} - V_{OUT,0A})}{S} \quad (19)$$

$$I_{IN,max-} = \frac{(V_{OUT,0A} - V_{OUT,min})}{S} \quad (20)$$

ここで、

- $I_{IN,MAX+}$ は線形測定可能な最大の正の入力電流です。
- $I_{IN,MAX-}$ は線形測定可能な最大の負の入力電流です。

- S は、デバイスのバリエーションの感度です。
- $V_{OUT, 0A}$ は適切なゼロ電流出力電圧です。

線形入力電流測定範囲算出の例としては、TMCS11xxA2A-Q1、TMCS11xxB2A-Q1、および TMCS11xxC2A-Q1 の各デバイスを想定してください。これらの感度は、表 [デバイスの比較](#) のとおりすべて 50mV/A です。TMCS11xxA2A-Q1 は、5V 電源で使用すると、平衡な $\pm 48A$ の双方向線形電流測定範囲と約 2.5V のゼロ電流出力リファレンス電圧 V_{REF} を持つことが、[図 8-5](#) に示されています。TMCS11xxB2A-Q1 は、3.3V 電源で使用すると、平衡な $\pm 31A$ の双方向線形電流測定範囲と約 1.65V のゼロ電流出力リファレンス電圧を持ちます。TMCS11xxB2A-Q1 を 5V 電源で使用すると、線形電流測定範囲を -31A ~ 65A に拡張できることが [図 8-5](#) に示されています。0.33V のゼロ電流リファレンス電圧を備えた TMCS11xxC2A-Q1 は、単方向電流の測定を目的としています。TMCS11xxC2A-Q1 の単方向線形電流測定範囲は、3.3V 電源を使用すると -5A ~ 57A ですが、5V 電源では -5A から 91.4A に拡張されます。

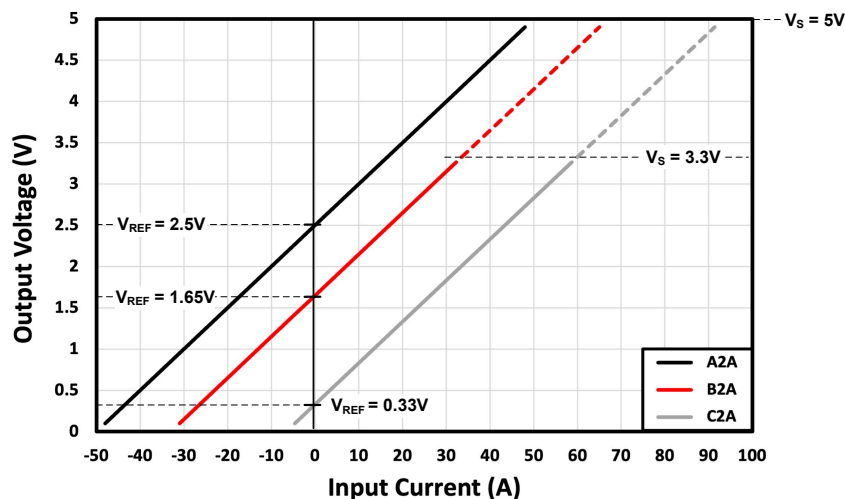


図 8-5. TMCS11xxx2A-Q1 の出力電圧と入力電流との関係

8.3.7 過電流検出

TMCS1126-Q1 は、高精度アナログ信号に加えて、高速デジタル過電流検出応答も備えています。過電流検出 (OCD) 回路はオープンドレインのコンパレータ出力を供給します。この出力を使用すると、警告をトリガしたり、システムシャットダウンを開始したりして、短絡、モーターのストール、その他の意図しないシステム状態に起因する過剰な電流の損傷を防止できます。この高速デジタル応答は、双方向デバイスと単方向デバイスの両方で構成でき、フルスケールアナログ測定範囲の半分から 2 倍以上の値の信号に基づいてアサートできます。

高精度アナログ出力 V_{OUT} の代わりにこの高速デジタル出力 $\overline{OC}$ を使用することで、公称動作電流範囲外の過電流イベントを検出でき、より高いダイナミックレンジと公称動作電流範囲向けに最適化された感度を実現できます。この高速デジタル出力 $\overline{OC}$ を使用することで、アナログシグナ信号、信号伝達、シグナルチェーンを使用して高速過電流イベントを検出する場合に通常必要とされるよりも低いアナログ信号帯域幅で全体的な信号ノイズを低減することもできます。

8.3.7.1 ユーザーが構成可能な過電流スレッシュホールドの設定

目的の過電流スレッシュホールド I_{OC} は、[式 21](#) に従って、外部電圧 V_{OC} を V_{OC} ピンに印加することで設定されます。

$$V_{OC} = \frac{S \times I_{OC}}{2.5} \quad (21)$$

ここで、

- S はデバイス感度 (V/A) です。
- I_{OC} は A の目標過電流スレッシュホールドです。
- V_{OC} は、過電流スレッシュホールドを設定する印加される電圧 (V) です。

希望する過電流スレッショルド I_{OC} の設定方法の例をセクション 8.3.7.1.3 に示します。どの TMCS1126-Q1 感度バリエーションを選択するか、どちらのゼロ電流出力電圧オプションを選択するかにかかわらず、過電流スレッショルド電圧 V_{OC} を計算するときに式 21 が適用されます。必要な過電流スレッショルド I_{OC} を設定するために、D/A コンバータ (DAC) を使用するか、単純な外付け分圧抵抗回路を使用できます (セクション 8.3.7.1.1 またはセクション 8.3.7.1.2 を参照)。

8.3.7.1.1 電源電圧を使用した過電流スレッショルドの設定

図 8-6 に示すように、電源から駆動する単純な外付け抵抗デバイダを使用して、生成した外部過電流電圧 V_{OC} を VOC ピンに印加すると、式 21 に従って目的の過電流スレッショルド I_{OC} を設定できます。

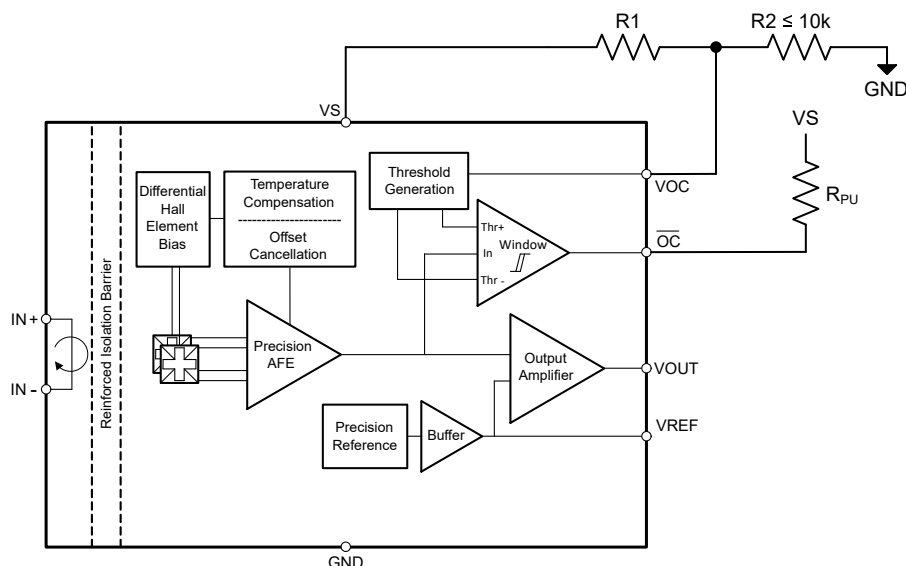


図 8-6. 電源電圧を使用して、過電流スレッショルドをユーザーが設定可能

図 8-6 に示すように分圧抵抗を使用する場合は、VOC の入力インピーダンスが過電流スレッショルドの精度に及ぼす影響を緩和するために、R2 を 10kΩ より低くする必要があります。

8.3.7.1.2 電圧を使用した過電流スレッショルドの設定

より高い過電流スレッショルド精度を実現するため、図 8-7 に示すゼロ電流出力リファレンス電圧 V_{REF} を使用して外部過電流電圧 V_{OC} を生成し、式 21 に従って目的の過電流スレッショルド I_{OC} を設定します。

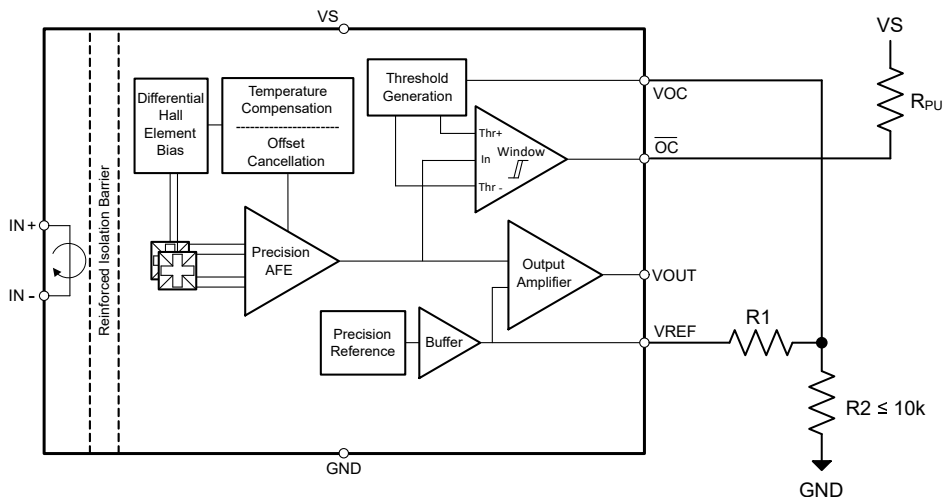


図 8-7. ゼロ電流出力基準電圧を使用するユーザーが構成可能な過電流スレッショルド

図 8-7 に示すように分圧抵抗を使用する場合は、VOC の入力インピーダンスが過電流スレッシュホールドの精度に及ぼす影響を緩和するために、R2 を 10kΩ より低くする必要があります。

8.3.7.1.3 過電流スレッシュホールド設定の例

たとえば、±32A の線形測定範囲を持つ双方向 TMCS1126A3A-Q1 または TMCS1126B3A-Q1 デバイスおよび単方向 TMCS1126C3A-Q1 デバイスで、必要な過電流しきい値を $I_{OC} = \pm 50A$ に設定するには、抵抗 R1 と R2 のサイズを調整します。式 21 に従って V_{OC} ピンに電圧 $V_{OC} = 1.5V$ を印加します。

それと

- TMCS1126A3A-Q1、TMCS1126B3A-Q1 および TMCS1126B3A-Q1 デバイスの感度、 $S = 0.075V/A$.
- 目標の過電流スレッシュホールド、 $I_{OC} = \pm 50A$
- 印加される過電流スレッシュホールド電圧 $V_{OC} = 1.5V$ 。

8.3.7.2 過電流出力応答

図 8-8 に、双方向の過電流イベントに対するアクティブ Low の過電流デジタル出力 $\overline{OC}$ 応答を示します。双方向デバイスで入力電流が $|\pm I_{OC}|$ を超えると、高速 $\overline{OC}$ ピンが Low になります。 $\overline{OC}$ ピンが通常の High 状態にリセットされる前に、入力電流はヒステリシス電流 I_{HYS} よりも大きい値で $\pm I_{OC}$ 内に戻る必要があります。

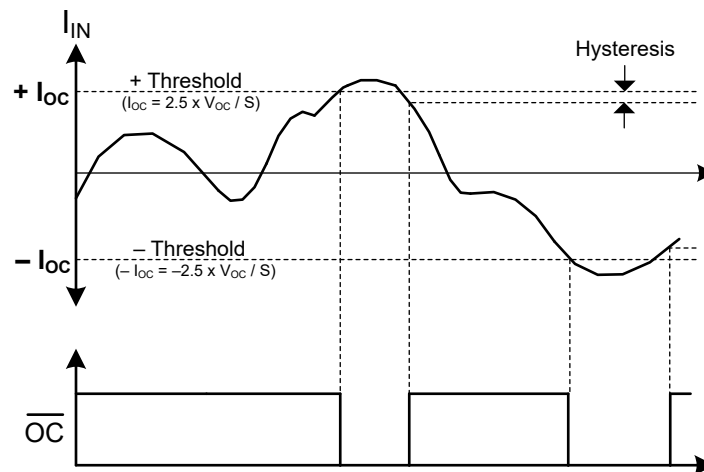


図 8-8. 過電流出力応答

8.3.7.3 過電流検出 MASK 時間

ノイズや干渉に起因する過電流割り込みは、過電流出力 MASK 機能を使用すると防止できます。TMCS1126xx1-Q1 or TMCS1126xx2-Q1 過電流出力 $\overline{OC}$ が応答するのは、マスク時間 t_{MASK} よりも長い持続的な過電流イベントにのみなり、図 8-9 に示すように、電気的特性に規定されているようみ、 t_{MASK} より短い過電流イベントには応答しません。

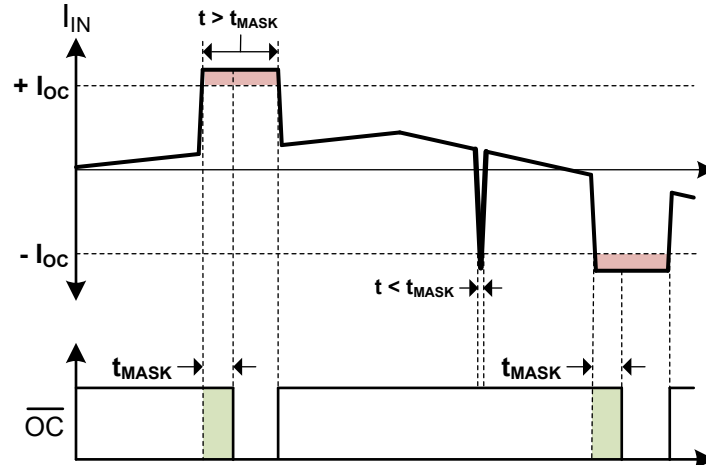


図 8-9. 過電流検出 MASK 図

8.4 デバイスの機能モード

8.4.1 パワーダウンの動作

デバイスは本質的にガルバニック絶縁されているため、**絶対最大定格**の表に記載された制限をどのピンでも超えない限り、デバイスのパワーダウンについて考慮はほとんど必要ありません。絶縁バリアの能力を超過しない限り、動作時に絶縁型電流入力と低電圧信号チェーンをデカップリングできます。これらはどちらも、もう一方のシャットダウン時に電圧を供給できるからです。絶縁入力がアクティブな高電圧信号またはシステムに接続されている間は、低電圧電源をパワーダウンできます。

9 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

TMCS1126-Q1 の主な機能セットには、絶縁型電流測定が必要なあらゆるアプリケーションで大きな利点があります。

- ガルバニック絶縁によって高い絶縁動作電圧と、入力電圧過渡に対する優れた耐性が得られます。
- ホール ベースの測定により、高電圧 (HV) 側の電源が不要になり、システムレベルの設計を簡素化できます。
- 入力電流パスが低インピーダンスの導体を流れるため、消費電力が最小化されます。
- 優れた精度と低い温度ドリフトにより、システム性能を犠牲にせず、マルチポイント キャリブレーションを不要にできます。
- 動作電源電圧範囲が広いので、単一のデバイスが幅広い電圧レベルで機能できます。

これらの利点により、絶縁型電流で高精度の電流測定を行う必要がある、すべてのアプリケーションで、システムレベルの性能向上と複雑性の最小化を実現できます。具体的な例と設計要件については、次のセクションで詳しく説明します。

9.1.1 総誤差計算例

任意のデバイス状態と現在のレベルの合計誤差を計算できます。考慮すべき誤差発生源には、入力換算オフセット電流 (I_{OS})、同相信号除去比 (CMRR)、電源除去比 (PSRR)、感度誤差、非直線性、および外部の磁気フィールド (B_{EXT}) に起因する誤差があります。これらの誤差発生源には、大きな誤差を引き起こすものも、電流測定誤差にわずかな影響しか及ぼさないものもあるため、パーセンテージの項で比較します。オフセット (式 22)、CMRR (式 23)、PSRR、および外部の磁界による誤差 (式 25)、はすべて入力換算なので、パーセンテージの誤差を計算するため、実際の入力電流 I_{IN} で

除算します。感度誤差と非直線性誤差を計算する際、[電氣的特性](#) の表で明示的に指定されているパーセンテージ制限を使用できます。

$$e_{I_{OS}} = \frac{I_{OS}}{I_{IN}} \times 100\% = \frac{V_{OE}}{S \times I_{IN}} \times 100\% \quad (22)$$

$$e_{CMRR} = \frac{CMRR \times V_{CM}}{I_{IN}} \times 100\% \quad (23)$$

$$e_{PSRR,A} = \frac{PSRR \times (V_S - 5V)}{I_{IN}} \times 100\%; e_{PSRR,B} = e_{PSRR,C} = \frac{PSRR \times (V_S - 3.3V)}{I_{IN}} \times 100\% \quad (24)$$

$$e_{B_{EXT}} = \frac{B_{EXT} \times CMFR}{I_{IN}} \times 100\% \quad (25)$$

ここで、

- V_{OE} は、出力換算オフセット電圧誤差です。
- V_{CM} は入力同相電圧です。
- $e_{PSRR,A}$ は、TMCS1126Axx-Q1 デバイスの電源除去誤差です。
- $e_{PSRR,B}$ は、TMCS1126Bxx-Q1 デバイスの電源除去誤差です。
- $e_{PSRR,C}$ は、TMCS1126Cxx-Q1 デバイスの電源除去誤差です。
- V_S は電源電圧です。
- $CMFR$ は同相磁界除去です。

温度範囲全体にわたる誤差の寄与を計算する場合、オフセット誤差と感度誤差の寄与分のみが大きく変化します。温度範囲全体にわたるオフセット誤差を決定するには、[式 26](#) を使用して、任意の周囲温度 T_A における合計入力換算オフセット誤差電流 I_{OS} を計算します。

$$e_{I_{OS},\Delta T} = \frac{V_{OE,25^\circ C} + (V_{OE,drift} \times |\Delta T|)}{S \times I_{IN}} \times 100\% \quad (26)$$

ここで、

- $V_{OE,25^\circ C}$ は $25^\circ C$ での出力換算オフセット誤差です。
- $V_{OE,drift}$ は、出力換算オフセットドリフト (温度単位: $\mu V/^\circ C$) です。
- ΔT は、 $25^\circ C$ からの温度変化です。
- S は、デバイスのバリエーションの感度です。

$25^\circ C$ での感度誤差は $e_{S,25^\circ C}$ として表 [電氣的特性](#) の中で指定され、温度による感度の変動は、感度の熱ドリフト $S_{drift,therm}$ (ppm/ $^\circ C$) として指定されています。温度範囲全体にわたる感度誤差を求めるには、[式 27](#) を使用して、所定のアプリケーションの動作時周囲温度範囲 $-40^\circ C \sim 125^\circ C$ について任意の周囲温度 T_A での感度誤差を計算します。

$$e_{S,\Delta T} = e_{S,25^\circ C} + (S_{drift,therm} \times |\Delta T| \times 100\%) \quad (27)$$

デバイスで予測される合計誤差を正確に計算するには、上記の各成分による寄与を、動作条件に照らして把握する必要があります。統計的に相関していない個別の誤差発生源を考慮するには、合計誤差の計算で二乗和平方根 (RSS) 誤差計算を使用します。TMCS1126-Q1 の場合、入力換算オフセット電流 (I_{OS})、CMRR、PSRR のみが統計的に相関しています。これらの関連誤差項は、[式 28](#) で室温について、[式 29](#) で指定された温度範囲全体について示されているように、この性質を反映するように RSS 計算で組み合わせられます。適切な誤差項の仕様を使って標準的な合計誤差を計算するとき、同じ手法を適用できます。

$$e_{RSS} = \sqrt{(e_{I_{OS}} + e_{PSRR} + e_{CMRR})^2 + (e_{B_{EXT}})^2 + (e_S)^2 + (e_{NL})^2} \quad (28)$$

$$e_{RSS,\Delta T} = \sqrt{(e_{I_{OS},\Delta T} + e_{PSRR} + e_{CMRR})^2 + (e_{B_{EXT}})^2 + (e_{S,\Delta T})^2 + (e_{NL})^2} \quad (29)$$

合計誤差の計算は実際の入力電流に大きく依存するため、必要なダイナミックレンジ全体で常に合計誤差を計算します。これらの曲線は、高い電流レベルでは感度と非直線性誤差に漸近的に近付き、低い電流レベルでは、分母の入力電流とオフセット誤差項から無限大に近づきます。電流測定システムの主な性能指数には、フルスケール電流時の合計誤差パーセンテージと、誤差が特定の重要なレベルを下回るような入力電流のダイナミックレンジが含まれます。図 9-1 は、RSS 最大合計誤差を TMCS1126A2A-Q1 への、5.25V 電源、室温および全動作温度範囲での入力電流の関数として示しています。

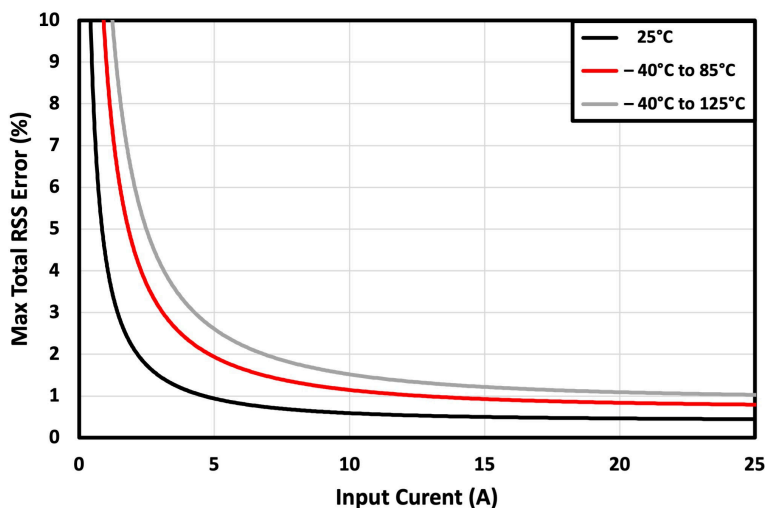


図 9-1. RSS 誤差と入力電流との関係

9.1.1.1 室温誤差の計算

室温での合計誤差の計算では、温度ドリフト全体の仕様は無視されます。たとえば、TMCS1126B2A-Q1 において電源電圧 (V_S) が 3.1V で、ワーストケースの同相モード変位が 600V と想定し、動作ポイント固有のパラメータを計算します。隣接するパターンまたは導体を流れる $20A_{DC}$ 電流によって生成される外部の $400\mu T$ 磁界による測定誤差を考えます。デバイスの比較表に示すように、指定された条件でのデバイスのフルスケールリニア電流測定範囲は $\pm 31A$ を超えています。この場合、25A と 12.5A の両方の誤差を計算すると、入力電流レベルの誤差の依存性を強調できます。指定された条件において、室温で個別の誤差成分と RSS 最大合計誤差を計算する例を、表 9-1 に示します。他の誤差に関しては、CMRR、外部周囲磁界 B_{EXT} 、および非線形性による追加の誤差は無視できるほど小さく、通常は合計誤差の計算から除外できます。

表 9-1. 合計誤差の計算：室温の例

誤差成分	記号	式	エラー発生時刻 $I_{IN} = 25A$	エラー発生時刻 $I_{IN} = 12.5A$
入力オフセット誤差	e_{Ios}	$e_{Ios} = \frac{I_{OS}}{I_{IN}} \times 100\% = \frac{V_{OE}}{S \times I_{IN}} \times 100\% = \frac{\pm 1.5mV}{50mV/A \times I_{IN}} \times 100\%$	$\pm 0.12\%$	$\pm 0.24\%$
PSRR 誤差	e_{PSRR}	$e_{PSRR} = \frac{PSRR \times (V_S - 3.3)}{I_{IN}} \times 100\%$	$\pm 0.04\%$	$\pm 0.07\%$
CMRR 誤差	e_{CMRR}	$e_{CMRR} = \frac{CMRR \times V_{CM}}{I_{IN}} \times 100\%$	$\pm 0.01\%$	$\pm 0.02\%$
外部磁界誤差	e_{Bext}	$e_{Bext} = \frac{B_{EXT} \times CMFR}{I_{IN}} \times 100\%$	$\pm 0.02\%$	$\pm 0.03\%$
感度誤差	e_S	で規定 電気的特性	$\pm 0.4\%$	$\pm 0.4\%$
非直線性誤差	e_{NL}	で規定 電気的特性	$\pm 0.1\%$	$\pm 0.1\%$
RSS の合計誤差	e_{RSS}	$e_{RSS} = \sqrt{(e_{Ios} + e_{PSRR} + e_{CMRR})^2 + (e_{Bext})^2 + (e_S)^2 + (e_{NL})^2}$	0.45%	0.53%

9.1.1.2 全温度範囲の誤差の計算

特定の温度範囲全体での合計誤差を計算するには、室温の例と同様に、RSS 最大合計誤差について [式 29](#) と [式 28](#) を使用します。[室温誤差の計算](#)の例に示す条件は、下の [表 9-2](#) に示されている $-40^{\circ}C \sim 85^{\circ}C$ の温度範囲について、対応する式と誤差成分に置き換えられています。

表 9-2. 合計誤差の計算： $-40^{\circ}C \sim 85^{\circ}C$ の例

誤差成分	記号	式	エラー発生時刻 $I_{IN} = 25A$	エラー発生時刻 $I_{IN} = 12.5A$
入力オフセット誤差	$e_{Ios, \Delta T}$	$e_{Ios, \Delta T} = \frac{V_{OE, 25^{\circ}C} + (V_{OE, drift} \times \Delta T)}{S \times I_{IN}} \times 100\%$	$\pm 0.31\%$	$\pm 0.62\%$
PSRR 誤差	e_{PSRR}	$e_{PSRR} = \frac{PSRR \times (V_S - 3.3)}{I_{IN}} \times 100\%$	$\pm 0.04\%$	$\pm 0.07\%$
CMRR 誤差	e_{CMRR}	$e_{CMRR} = \frac{CMRR \times V_{CM}}{I_{IN}} \times 100\%$	$\pm 0.01\%$	$\pm 0.02\%$
外部磁界誤差	e_{Bext}	$e_{Bext} = \frac{B_{EXT} \times CMFR}{I_{IN}} \times 100\%$	$\pm 0.02\%$	$\pm 0.03\%$
感度誤差	$e_{S, \Delta T}$	$e_{S, \Delta T} = e_{S, 25^{\circ}C} + (S_{drift, therm} \times \Delta T \times 100\%)$	$\pm 0.70\%$	$\pm 0.70\%$
非直線性誤差	e_{NL}	電気的特性 で規定	$\pm 0.1\%$	$\pm 0.1\%$
RSS の合計誤差	$e_{RSS, \Delta T}$	$e_{RSS, \Delta T} = \sqrt{(e_{Ios, \Delta T} + e_{PSRR} + e_{CMRR})^2 + (e_{Bext})^2 + (e_{S, \Delta T})^2 + (e_{NL})^2}$	0.79%	1.01%

9.2 代表的なアプリケーション

多くのアプリケーションでは、DC 回路で使用するために、AC 電源から電力を変換する必要があります。通常、電力伝送効率を向上させるために、いくつかの種類の制御された力率補正 (PFC) 段が必要です。最新の PFC 段では、全体のサイズを縮小し、電力伝送効率を向上させるために、より高速で高速なパワースイッチが使用されています。多くの場合、AC/DC コンバータの PFC 段は AC 電源グリッドに直接接続されます。PFC 段で検出する場合の主要な課題は、電流センサが高電圧 (HV) 電力グリッドから生じる大きな電圧スパイクに加えて、電荷伝送中に高速パワースイッチから生じる大きな過渡にさらされることです。TMCS1126-Q1 構造内に固有の絶縁機能があるので、HV 電流センシングノードと低電圧制御回路との間に高いレベルの絶縁を実現し、高い同相過渡耐性 (CMTI) を達成することで、これらの課題を克服できます。[図 9-2](#) に、一般的な AC/DC コンバータ段での TMCS1126-Q1 測定位相電流の使用方法を示します。

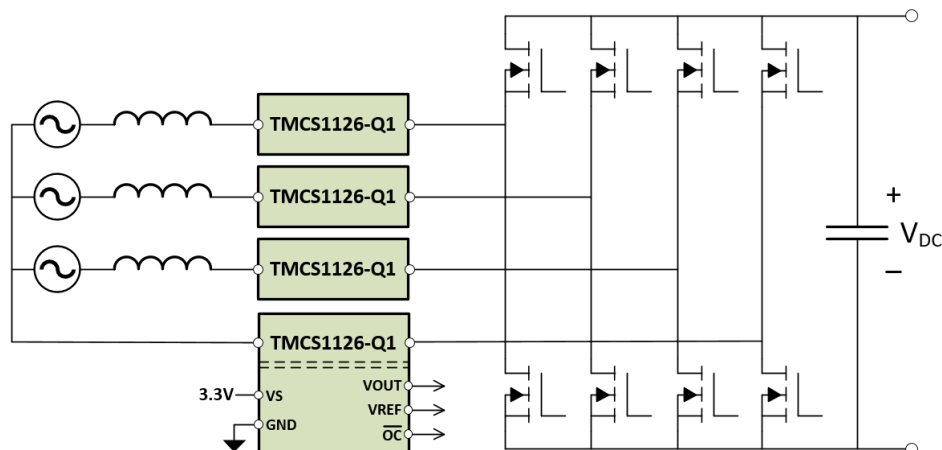


図 9-2. AC/DC コンバータの 電流検出

9.2.1 設計要件

三相電流センシングアプリケーションの場合は、予期される電流範囲全体にわたって線形検出を行い、デバイスが動作時の熱的制約の範囲内にあることを確認します。単一の TMCS1126-Q1 を、必要に応じて、使用して各相の電流を測定することができます。この例では、多少の電源変動を含めるため、公称電源電圧は 5V ですが、最小値は 4.9V にします。最大出力スイングは TMCS1126-Q1 の仕様に応じて定義されており、フルスケール電流測定値として $\pm 20A$ が必要です。

表 9-3. アプリケーション設計要件の例

設計パラメータ	数値の例
$V_{S, \text{nom}}$	5V
$V_{S, \text{min}}$	4.9V
$I_{IN, \text{FS}}$	$\pm 20A$

9.2.2 詳細な設計手順

TMCS1126-Q1 を使用するための主要な設計パラメータは、必要な測定電流レベルと選択した電源電圧に基づいて、最適な感度バリエーションです。このインライン位相電流アプリケーションの例では正と負の電流を測定するため、双方向バリエーションを選択します。TMCS1126-Q1 は、ゼロ電流出力電圧 $V_{OUT,0A}$ を決定する高精度の内部基準電圧を備えています。

TMCS1126AxA-Q1 バリエーションの内部リファレンス電圧は、ゼロ電流出力電圧 $V_{OUT,0A} = 2.5V$ であり、5V 電源で使用する場合の双方向電流測定を目的としています。TMCS1126BxA-Q1 バリエーションの内部リファレンス電圧は、ゼロ電流出力電圧 $V_{OUT,0A} = 1.65V$ であり、3.3V 電源で使用する場合の双方向電流測定を目的としています。ADC でのノイズと統合についてさらに検討することもできますが、それはこのアプリケーション設計例の範囲外です。TMCS1126-Q1 出力電圧 V_{OUT} は、で定義される入力電流 I_{IN} に比例します式 30。出力オフセットは $V_{OUT,0A}$ で設定されます。

$$V_{OUT} = (I_{IN} \times S) + V_{OUT,0A} \quad (30)$$

検出ソリューションの設計では、デバイスの感度を最大化するとともに、予期される電流入力範囲について線形測定を維持することを目指します。TMCS1126-Q1 は、電源に対する正のスイング、またはグラウンドに対する負のスイングのいずれかによって制限される、線形測定可能な電流範囲を持っています。動作マージンを考慮に入れるため、前述の定義済みの最小電源電圧 $V_{S, \text{min}} = 4.9V$ を検討してください。以前のパラメータから、最大線形出力電圧 $V_{OUT, \text{max}}$ は式 31 で定義され、最小線形出力電圧 $V_{OUT, \text{min}}$ は式 32 で定義されます。

$$V_{OUT, \text{max}} = V_{S, \text{min}} - 100mV \quad (31)$$

$$V_{OUT, \min} = 100\text{mV} \quad (32)$$

このサンプル アプリケーションの設計パラメータを、計算される出力範囲とともに表 9-4 に示します。

表 9-4. サンプル アプリケーションの設計パラメータ

設計パラメータ	数値の例
$V_{OUT, \max}$	4.8V
$V_{OUT, 0A}$	2.5V
$V_{OUT, \max} - V_{OUT, 0A}$	2.3V

これらの設計パラメータから、 $V_{OUT, 0A} = 2.5\text{V}$ について $\pm 2.3\text{V}$ の最大正のリニア出力電圧スイングが得られます。この線形範囲を TMCS1126-Q1 最も有効に活用する感度バリエーションを特定するには、式 33 を使用して双方向電流の最大電流範囲 $\pm I_{IN, \max}$ を計算します。

$$I_{IN, \max} = \frac{(V_{OUT, \max} - V_{OUT, 0A})}{S} \quad (33)$$

ここで、

- S は、関連 $A \times A$ バリエーションの感度です。

表 9-5 は、TMCS1126-Q1 の各ゲイン バリエーションについて、それぞれに適切な感度に対する計算を示しています。

表 9-5. 2.3V の正の出カスイングによる最大フルスケール電流範囲

バリエーション	感度	$I_{IN, \max}$
TMCS1126ADx-Q1	20mV/A	$\pm 115\text{A}$
TMCS1126A1A-Q1	25mV/A	$\pm 92\text{A}$
TMCS1126A7x-Q1	30mV/A	$\pm 76.6\text{A}$
TMCS1126A8x-Q1	40mV/A	$\pm 57.5\text{A}$
TMCS1126A2A-Q1	50mV/A	$\pm 46\text{A}$
TMCS1126A3A-Q1	75mV/A	$\pm 30.6\text{A}$
TMCS1126A4A-Q1	100mV/A	$\pm 23\text{A}$
TMCS1126A5A-Q1	150mV/A	$\pm 15.3\text{A}$

一般に、必要なフルスケール電流範囲を超えて、最も低い最大入力電流範囲を実現できるように、最も感度の高いバリエーションを選択します。この例の設計パラメータでは、最大 $\pm 23\text{A}$ の線形測定範囲が、必要な $\pm 20\text{A}$ のフルスケール電流範囲よりも大きいため、高精度な TMCS1126A4A-Q1 または、精度の低い感度 100mV/A の TMCS1126A4B-Q1 のどちらも選択肢として適切です。

9.2.3 アプリケーション曲線

図 9-3 に、ノイズの多い高電圧電流センシングノードと、低電圧で高精度の電流測定および制御回路の間で実現可能な、高いレベルの絶縁を示すため、ノイズの多い同相 PWM モーター制御例における TMCS1126-Q1 の出力信号を示します。無負荷時に誘導モーターが大きいこの例では、電流センサ入力で高電圧 PWM スwitchングを行っている状態で、電流センサ出力に PWM のエッジ干渉は見られません。多くの電流センサでよく見受けられます。

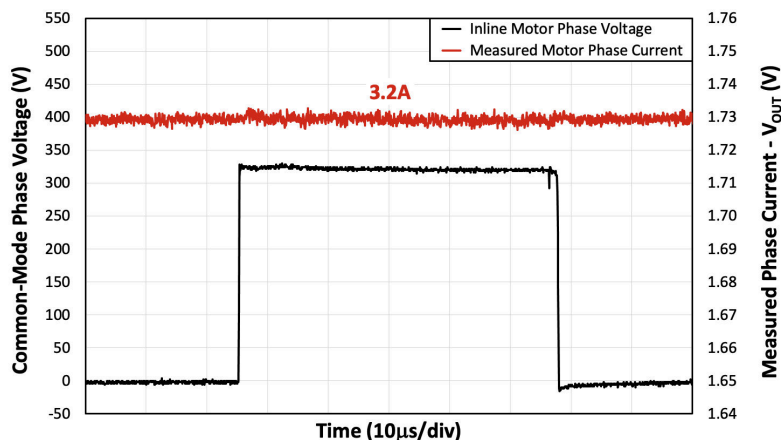


図 9-3. インライン モーター電流検出の入力および出力信号

9.3 電源に関する推奨事項

TMCS1126-Q1 の電源 (V_S) は低電圧絶縁側だけに必要で、絶縁電流入力と独立してアナログ回路に電力を供給します。 V_S は、アナログ出力 V_{OUT} のフルスケール出力範囲を決定し、3V ~ 5.5V の任意の電圧で供給できます。電源パスのノイズをフィルタリングするには、 V_S ピンと GND ピンとの間に 0.1 μ F の低 ESR デカップリング コンデンサを、デバイスの電源ピンおよびグランド ピンとできるだけ近い場所に配置します。ノイズが多い、またはインピーダンスが高い電源を補償するため、デカップリング容量を増やすこともできます。非常にノイズの多い環境で使用する場合、図 9-4 に示すように、電源ピンの近くにフェライトビーズを追加して、システム電源に伝わる高周波ノイズを抑制できます。

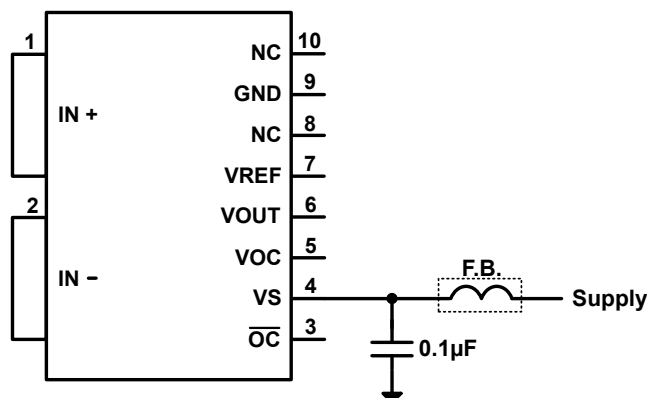


図 9-4. 電源ノイズのフィルタリング

TMCS1126-Q1 の電源 V_S は、入力を流れる電流とは無関係にシーケンシングできます。ただし、 V_S が推奨動作電圧に達してからアナログ出力が有効になるまでに、パワーオン遅延が発生します。このパワーオン時間中に、出力が高インピーダンスのリセット状態からアクティブ駆動状態に移行するにつれて、出力電圧 V_{OUT} は GND と V_S の間で遷移できます。この動作を回避する必要がある場合は、入力電流を流す前に、電源オン時間よりも長い時間安定した電源電圧 V_S が供給されます。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

TMCS1126-Q1 は、4 オンスの銅プレーンを使用する [TMCS1126xEVM](#) での連続電流処理能力で規定されています。この電流能力は基本的に、デバイスの最大接合部温度と熱環境、主に PCB のレイアウトと設計によって制限されます。デバイスの電流処理能力と熱安定性を最大化するため、熱能力を最適化できるよう PCB のレイアウトと構造に注意してく

ださい。TMCS1126xEVM の設計および構造以外で熱性能を向上させる作業により、周囲環境への熱伝達が大きくなり、連続電流能力が向上する可能性があります。PCB の放熱性能を向上させるため重要なポイントを示します。

- 入力電流パスと絶縁型電源プレーンおよび信号の両方に、大きな銅のプレーンを使用します。
- 重い銅の PCB 構造を使用します。
- 絶縁型電流入力の周囲に、ファームを経由して熱を発生させます。
- PCB の表面全体に空気を流します。

9.4.2 レイアウト例

図 9-5 に示すレイアウトの例は、『TMCS1126xEVM ユーザーガイド』からの抜粋です。デバイスの性能は、このレイアウトの熱特性と磁気特性をターゲットにしており、大きな銅プレーンが熱特性を強化すると同時に、端子コネクタからデバイスの入力ピンへの最適な電流フローを実現します。

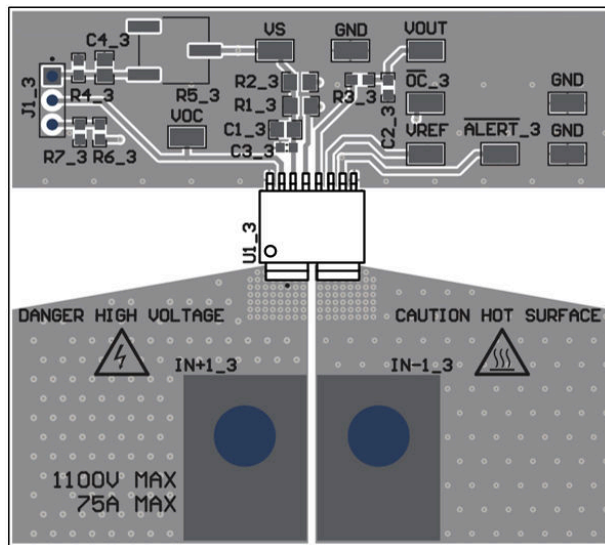


図 9-5. 推奨されるボードレイアウト

10 デバイスおよびドキュメントのサポート

10.1 デバイスの命名規則

TI デバイスの項目表記には、デバイスファミリ名の接尾辞も含まれます。この接尾辞は、パッケージタイプ (例: DVG)、温度範囲、およびデバイスの速度範囲を MHz 単位で示します。図 10-1 に任意の TMCS1126-Q1 デバイスについて、完全なデバイス名を読み取るための凡例を示します。

SOIC パッケージタイプの TMCS1126-Q1 デバイスの注文可能な型番については、このドキュメントにある「パッケージオプションの付録」や www.ti.com を参照するか、TI の販売代理店にお問い合わせください。

ダイに対するデバイス命名規則マーキングの詳細説明については、[シリコン エラッタ](#)を参照してください。

TMCS1126xxxQDVGRQ1

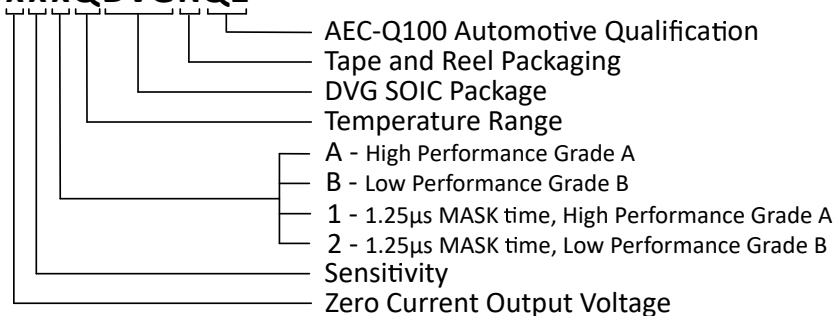


図 10-1. 型番ネーミング 記号

10.2 デバイス サポート

10.2.1 開発サポート

開発ツールのサポートについては、以下を参照してください。

- テキサス インスツルメンツ、[TMCS1126xEVM](#)

10.3 ドキュメントのサポート

10.3.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、[『TMCS1126xEVM ユーザーガイド』](#)
- テキサス・インスツルメンツ、[『絶縁用語集』アプリケーション ノート](#)

10.4 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.5 サポート・リソース

テキサス・インスツルメンツ [E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.6 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

10.7 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.8 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (November 2024) to Revision B (June 2025)	Page
• TMCS110AxB の注文可能ステータスを「事前情報」から「量産データ」に変更	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新。	1
• 「仕様」に電力定格を追加	5
• 「仕様」に安全関連認証を追加	5
• 「仕様」に安全限界値を追加	5
• 絶縁仕様セクションの VIORM を 1344V から 1697V ピークに更新	6
• 「絶縁仕様」セクションの強化絶縁動作電圧を 600V から 950V RMS に更新	6
• 「絶縁仕様」セクションの強化絶縁動作電圧を 849V から 1343V DC に更新	6
• 絶縁仕様セクションの基本絶縁動作電圧を 950V から 1200V RMS に更新	6
• 絶縁仕様セクションの基本絶縁動作電圧を 950V から 1697V DC に更新	6
• 「代表的特性」に入力換算ノイズ密度と周波数との関係「グラフ」を追加	12
• 「代表的特性」に絶縁特性曲線を追加	12
• 明確化のため「機能説明」に「入力絶縁」セクションを追加	22

Changes from Revision * (April 2024) to Revision A (November 2024)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新。	1
• 「ユーザーが構成可能な過電流スレッショルドの設定」、「電源電圧を使用した過電流スレッショルドの設定」、「内部基準電圧を使用した過電流スレッショルドの設定」、「過電流スレッショルド設定の例」、および「過電流出力応答セクション」を「過電流検出」セクションに追加	25

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMCS1126A1AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A1AQ1
TMCS1126A1AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A1AQ1
TMCS1126A1BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A1BQ1
TMCS1126A1BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A1BQ1
TMCS1126A2AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A2AQ1
TMCS1126A2AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A2AQ1
TMCS1126A2BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A2BQ1
TMCS1126A2BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A2BQ1
TMCS1126A3AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A3AQ1
TMCS1126A3AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A3AQ1
TMCS1126A3BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A3BQ1
TMCS1126A3BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A3BQ1
TMCS1126A4AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A4AQ1
TMCS1126A4AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A4AQ1
TMCS1126A4BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A4BQ1
TMCS1126A4BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A4BQ1
TMCS1126A5AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A5AQ1
TMCS1126A5AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A5AQ1
TMCS1126A5BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A5BQ1
TMCS1126A5BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A5BQ1
TMCS1126A7AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A7AQ1
TMCS1126A7AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A7AQ1
TMCS1126A7BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A7BQ1
TMCS1126A7BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A7BQ1
TMCS1126A8AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A8AQ1
TMCS1126A8AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A8AQ1
TMCS1126A8BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A8BQ1
TMCS1126A8BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126A8BQ1
TMCS1126ADAQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126ADAQ1

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMCS1126B11QDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B11Q1
TMCS1126B1AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B1AQ1
TMCS1126B1AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B1AQ1
TMCS1126B1BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B1BQ1
TMCS1126B1BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B1BQ1
TMCS1126B2AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B2AQ1
TMCS1126B2AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B2AQ1
TMCS1126B2BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B2BQ1
TMCS1126B2BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B2BQ1
TMCS1126B3AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B3AQ1
TMCS1126B3AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B3AQ1
TMCS1126B3BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B3BQ1
TMCS1126B3BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B3BQ1
TMCS1126B42QDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B42Q1
TMCS1126B4AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B4AQ1
TMCS1126B4AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B4AQ1
TMCS1126B4BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B4BQ1
TMCS1126B4BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B4BQ1
TMCS1126B5AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B5AQ1
TMCS1126B5AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B5AQ1
TMCS1126B5BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B5BQ1
TMCS1126B5BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B5BQ1
TMCS1126B6AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B6AQ1
TMCS1126B6AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B6AQ1
TMCS1126B6BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B6BQ1
TMCS1126B6BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B6BQ1
TMCS1126B8AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B8AQ1
TMCS1126B8AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B8AQ1
TMCS1126B8BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B8BQ1
TMCS1126B8BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B8BQ1
TMCS1126B92QDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B92Q1

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMCS1126B9AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B9AQ1
TMCS1126B9AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B9AQ1
TMCS1126B9BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B9BQ1
TMCS1126B9BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126B9BQ1
TMCS1126BAAQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BAAQ1
TMCS1126BAAQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BAAQ1
TMCS1126BABQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BABQ1
TMCS1126BABQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BABQ1
TMCS1126BBAQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BBAQ1
TMCS1126BBAQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BBAQ1
TMCS1126BCAQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BCAQ1
TMCS1126BCAQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BCAQ1
TMCS1126BD1QDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BD1Q1
TMCS1126BDAQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BDAQ1
TMCS1126BDAQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126BDAQ1
TMCS1126C1AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C1AQ1
TMCS1126C1AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C1AQ1
TMCS1126C1BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C1BQ1
TMCS1126C1BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C1BQ1
TMCS1126C2AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C2AQ1
TMCS1126C2AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C2AQ1
TMCS1126C2BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C2BQ1
TMCS1126C2BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C2BQ1
TMCS1126C3AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C3AQ1
TMCS1126C3AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C3AQ1
TMCS1126C3BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C3BQ1
TMCS1126C3BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C3BQ1
TMCS1126C4AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C4AQ1
TMCS1126C4AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C4AQ1
TMCS1126C4BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C4BQ1
TMCS1126C4BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C4BQ1

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMCS1126C5AQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C5AQ1
TMCS1126C5AQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C5AQ1
TMCS1126C5BQDVGRQ1	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C5BQ1
TMCS1126C5BQDVGRQ1.A	Active	Production	SOIC (DVG) 10	2000 LARGE T&R	Yes	SPOT AG (TOP SIDE)	Level-2-260C-1 YEAR	-40 to 125	1126C5BQ1

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

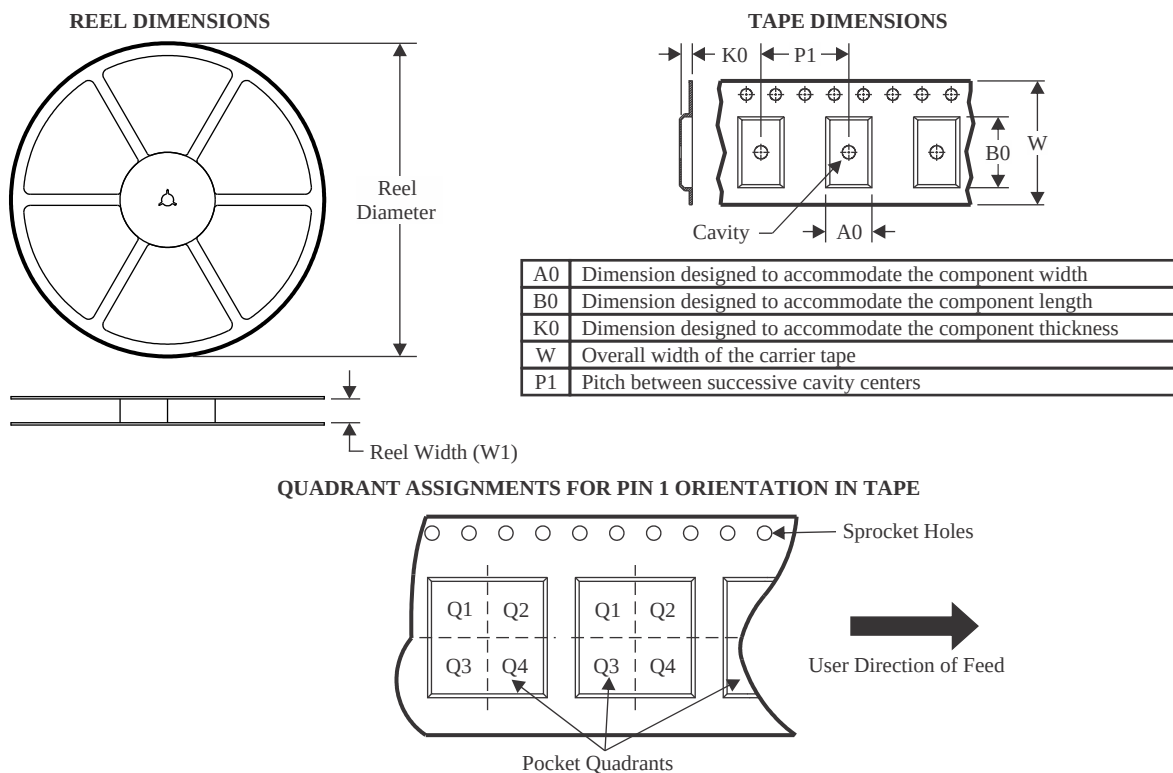
OTHER QUALIFIED VERSIONS OF TMCS1126-Q1 :

- Catalog : [TMCS1126](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMCS1126A1AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A1BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A2AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A2BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A3AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A3BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A4AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A4BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A5AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A5BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A7AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A7BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A8AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126A8BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126ADAQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B11QDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMCS1126B1AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B1BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B2AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B2BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B3AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B3BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B42QDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B4AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B4BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B5AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B5BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B6AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B6BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B8AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B8BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B92QDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B9AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126B9BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126BAAQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126BABQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126BBAQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126BCAQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126BD1QDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126BDAQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C1AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C1BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C2AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C2BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C3AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C3BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C4AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C4BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C5AQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
TMCS1126C5BQDVGRQ1	SOIC	DVG	10	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMCS1126A1AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A1BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A2AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A2BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A3AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A3BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A4AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A4BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A5AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A5BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A7AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A7BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A8AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126A8BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126ADAQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B11QDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B1AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B1BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0

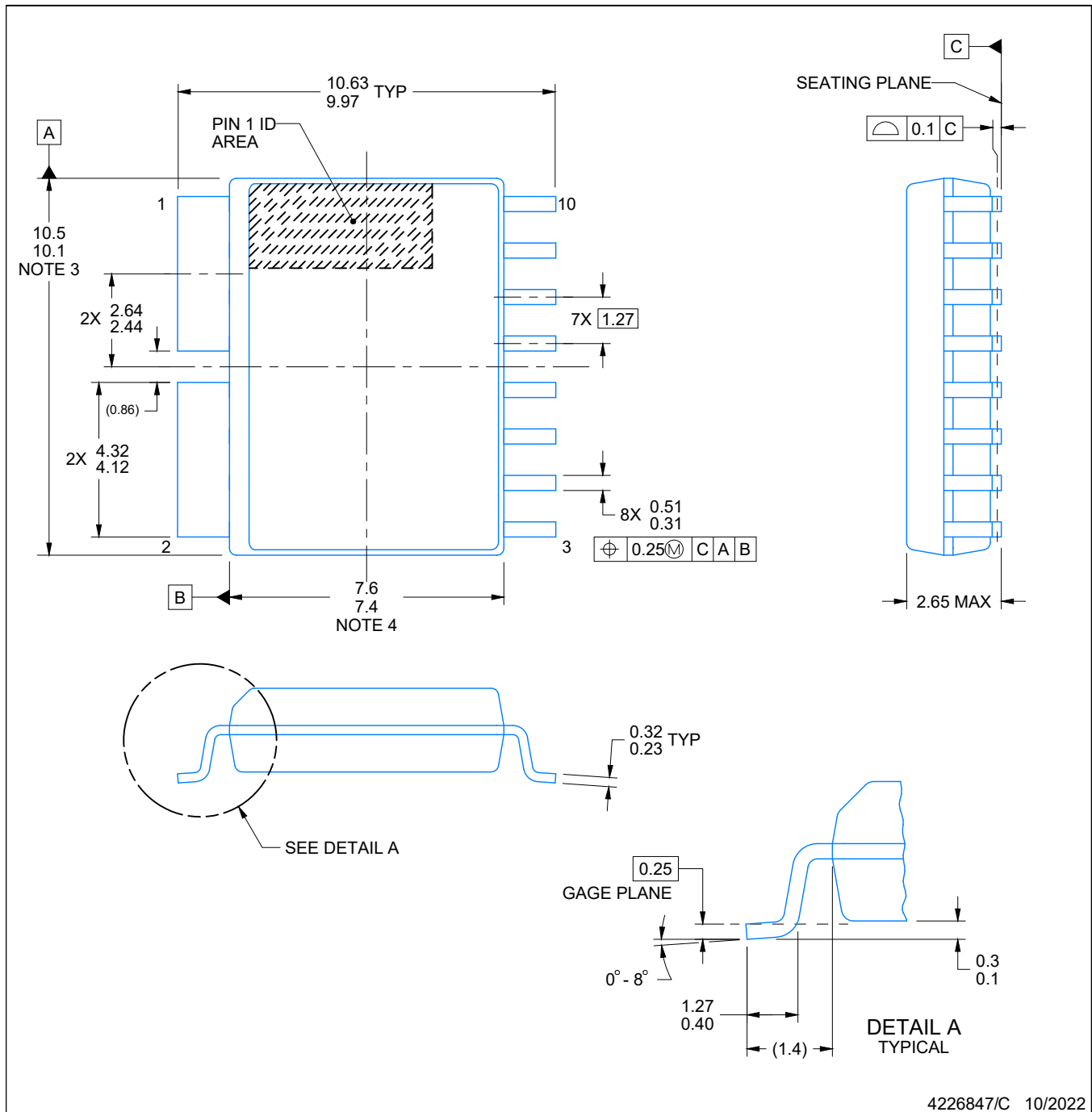
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMCS1126B2AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B2BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B3AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B3BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B4QDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B4AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B4BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B5AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B5BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B6AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B6BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B8AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B8BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B92QDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B9AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126B9BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126BAAQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126BABQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126BBAQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126BCAQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126BD1QDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126BDAQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C1AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C1BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C2AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C2BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C3AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C3BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C4AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C4BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C5AQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0
TMCS1126C5BQDVGRQ1	SOIC	DVG	10	2000	350.0	350.0	43.0

PACKAGE OUTLINE

DVG0010A

SOIC - 2.65 mm max height

SMALL OUTLINE PACKAGE



4226847/C 10/2022

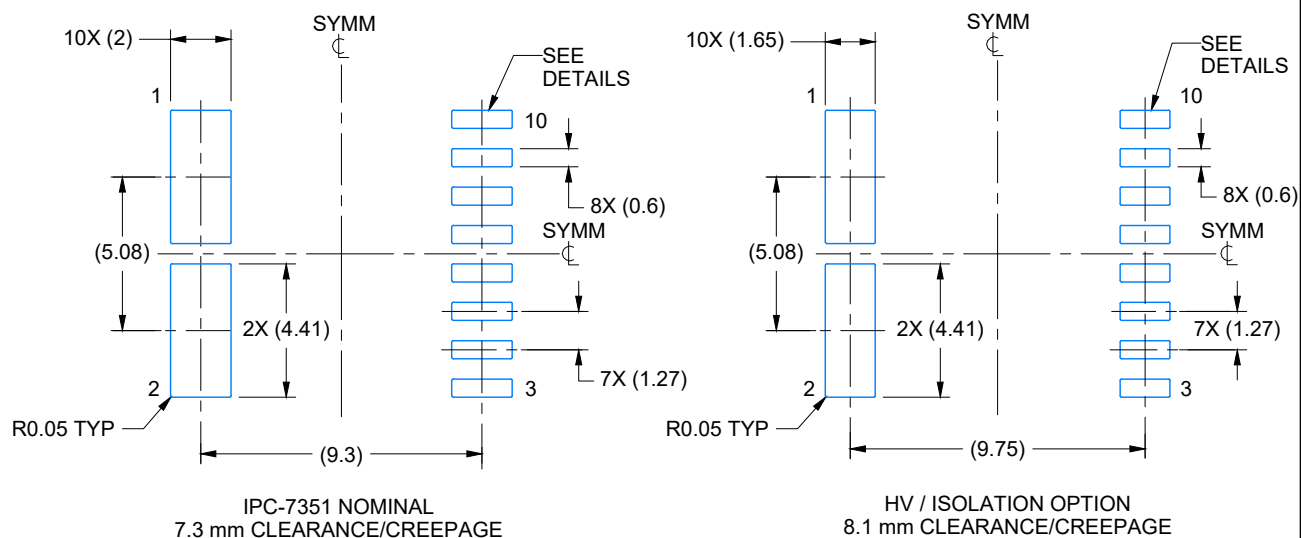
NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.

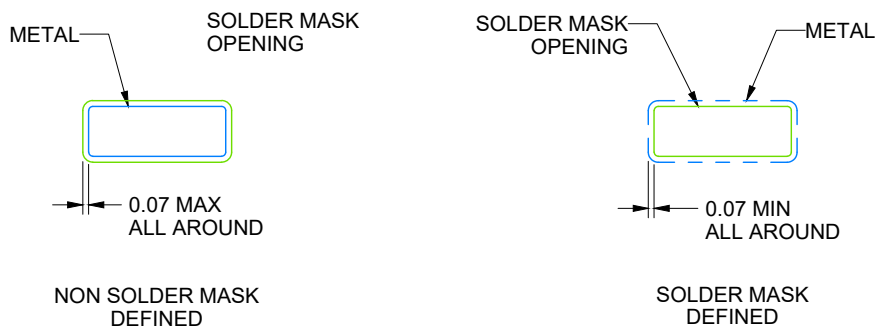
DVG0010A

SOIC - 2.65 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:4X



SOLDER MASK DETAILS

4226847/C 10/2022

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

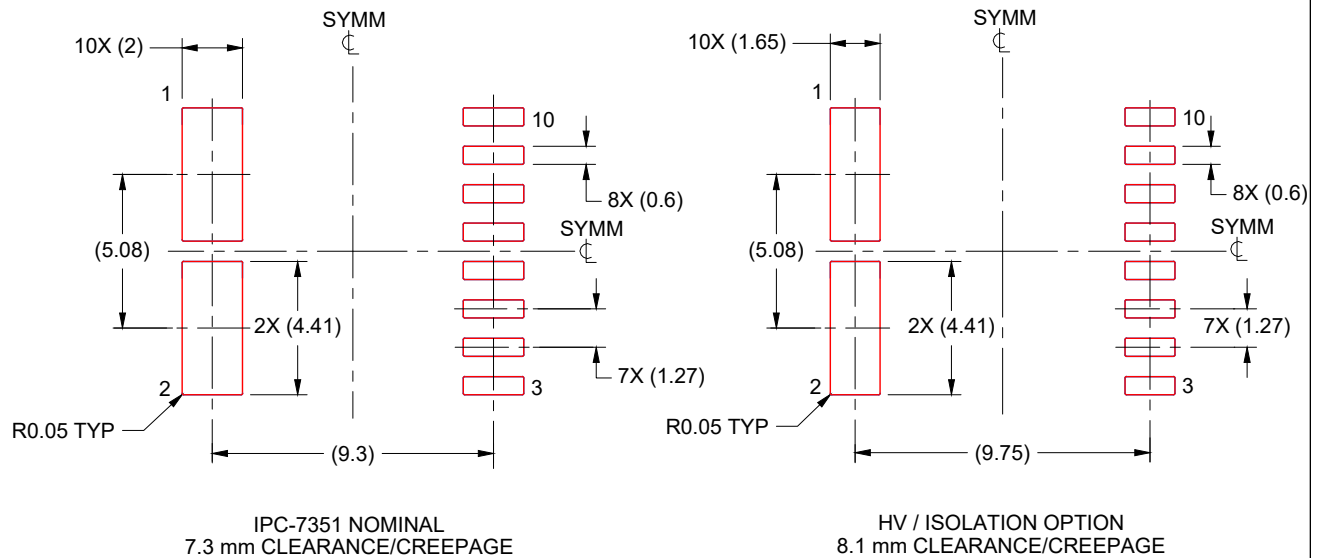
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DVG0010A

SOIC - 2.65 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:4X

4226847/C 10/2022

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月