

TLV2721 Advanced CMOS、レールツーレール、超低消費電力、シングルオペアンプ

1 特長

- 出力スイングに両方の電源レールを含む
- 低ノイズ: $f = 1\text{kHz}$ で $38\text{nV}/\sqrt{\text{Hz}}$ (標準値)
- 低い入力バイアス電流: 1pA (標準値)
- 3V および 5V 単一電源での動作を完全に規定
- 超低消費電力: $110\mu\text{A}$ (標準値)
- 同相入力電圧範囲に負のレールを含む
- 広い電源電圧範囲: $2.7\text{V} \sim 10\text{V}$

2 アプリケーション

- PC 電源およびゲーム機
- 商用 DC/DC
- 流量トランスマッタ
- 圧力トランスマッタ
- 商用バッテリ チャージャ
- 電気メータ

3 説明

TLV2721 は、SOT-23 パッケージで提供される単一の低電圧オペアンプです。TLV2721 は、TLV2731 とマイクロパワー TLV2711 の AC 性能と出力駆動能力の間での妥協案を提供します。このデバイスは、電源電流として $150\mu\text{A}$ (max) のみを消費し、バッテリ駆動用途に最適です。このデバイスは、レールツーレールの出力性能があり、単一および分割電源用途でダイナミックレンジが増大します。

TLV2721 は、 3V および 5V で完全に特性評価されており、低電圧の用途に最適です。TLV2721 は、高い入力インピーダンスと低ノイズを特徴としており、圧電性トランスマッタなどの高インピーダンスソースの小信号調整に最適です。これらのデバイスは、マイクロ電力消費レベルと 3V 動作を組み合わせることで、バッテリ駆動の監視およびリモートセンシング用途に最適です。さらに、単一または分割電源でレールツーレール出力が可能なため、このファミリは A/D コンバータ (ADC) と接続するための優れた選択肢です。

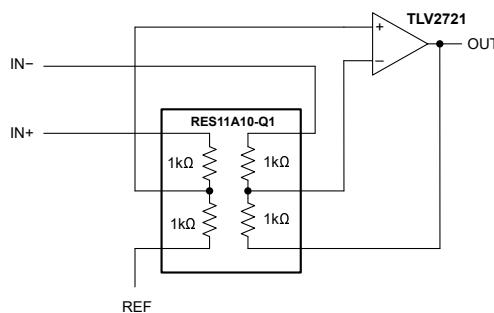
合計面積が 5.6mm^2 である SOT-23 パッケージは、標準の 8 ピン SOIC パッケージと比べても基板面積が $1/3$ です。この超小型パッケージにより、設計者は単一のアンプを信号源の非常に近くに配置することができ、長い PCB トレースからのノイズのピックアップを最小限に抑えることができます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
TLV2721	DBV (SOT-23, 5)	$2.9\text{mm} \times 2.8\text{mm}$

(1) 供給されているすべてのパッケージについては、[セクション 10](#) を参照してください。

(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含みます。



RES11A-Q1 を使った差動アンプ



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール(機械翻訳)を使用していることがあり、TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長	1	6.1 概要	13
2 アプリケーション	1	7 アプリケーションと実装	13
3 説明	1	7.1 アプリケーション情報	13
4 ピン構成および機能	2	8 デバイスおよびドキュメントのサポート	15
5 仕様	3	8.1 ドキュメントの更新通知を受け取る方法	15
5.1 絶対最大定格	3	8.2 サポート・リソース	15
5.2 推奨動作条件	3	8.3 商標	15
5.3 熱に関する情報	3	8.4 静電気放電に関する注意事項	15
5.4 電気的特性 $V_S = 3V$	4	8.5 用語集	15
5.5 電気的特性 $V_S = 5V$	6	9 改訂履歴	15
5.6 代表的特性	8	10 メカニカル、パッケージ、および注文情報	16
6 詳細説明	13		

4 ピン構成および機能

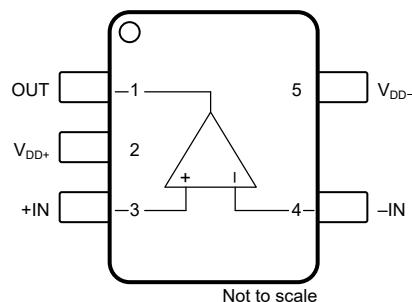


図 4-1. DBV パッケージ、5 ピン SOT-23 (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
-IN	4	入力	反転入力
+IN	3	入力	非反転入力
OUT	1	出力	出力
V-	5	電源	負電源
V+	2	電源	正電源

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V _{DD}	供給電圧、(V _{DD+}) – (V _{DD-}) ⁽²⁾		12	V
V _{ID}	差動入力電圧 ⁽³⁾		±V _{DD}	V
V _I	入力電圧 ⁽²⁾	-0.3	V _{DD}	V
I _I	入力電流 (各入力)		±5	mA
I _O	出力電流		±50	mA
	電源ピンへの合計電流	V _{DD+} への V _{DD-} への	±50 ±50	mA
	25°C 未満での短絡電流の時間 ⁽⁴⁾		制限なし	
T _J	接合部温度		150	°C
T _{stg}	保存温度	-65	150	°C
	リード温度、ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間 (DBV パッケージ)		260	°C

- (1) 絶対最大定格を超えた動作は、デバイスに恒久的な損傷を与える可能性があります。絶対最大定格は、これらの条件において、または推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の範囲内であっても推奨動作条件の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) 差動電圧を除くすべての電圧値は、V_{DD-} を基準にしています。
- (3) 差動電圧は、反転入力に対して非反転入力のものです。入力が (V_{DD}) – 0.3V を下回ると、過剰な電流が流れます。
- (4) 消費電力定格を超えないように、温度および/または電源電圧を制限する必要があります。

5.2 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{DD}	供給電圧、(V _{DD+}) – (V _{DD-})		2.7	10	V
V _I	入力電圧	V _{DD-}	(V _{DD+}) – 1.3	V	
V _{IC}	同相入力電圧	V _{DD-}	(V _{DD+}) – 1.3	V	
T _A	自由空気での動作温度	TLV2721C TLV2721I	0 -40	70 85	°C

5.3 熱に関する情報

熱評価基準 ⁽¹⁾		TLV2721	単位
		DBV (SOT5-23)	
		5 ピン	
R _{θJA}	接合部から周囲への熱抵抗	192.1	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	113.6	°C/W
R _{θJB}	接合部から基板への熱抵抗	60.5	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	37.2	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	60.3	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	—	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

5.4 電気的特性 $V_S = 3V$

$T_A = 25^\circ C$ 、 $V_{DD} = 3V$ 、 $R_L = 2k\Omega$ (電源の中間値に接続)、 $V_{IC} = V_{OUT} = V_{DD} / 2$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
オフセット電圧						
V_{IO}	入力オフセット電圧	TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 0.5	± 3	mV
		TLV2721I、 $T_A = -40^\circ C \sim +85^\circ C$		± 0.5	± 3	
dV_{IO}/dT	入力オフセット電圧ドリフト	TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 1	± 1	$\mu V/C$
		TLV2721I、 $T_A = -40^\circ C \sim +85^\circ C$		± 1	± 1	
PSRR	電源除去比	$V_+ = 2.7V \sim 8V$ 、無負荷	TLV2721C $T_A = 0^\circ C \sim 70^\circ C$	70	95	dB
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	66	66	
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	66	66	
入力バイアス電流						
I_{IB}	入力バイアス電流 ⁽¹⁾	TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 1	± 60	pA
					± 150	
					± 150	
I_{IO}	入力オフセット電流 ⁽¹⁾	TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 0.5	± 60	pA
					± 150	
					± 150	
ノイズ						
V_n	入力電圧ノイズ	$f = 10Hz$		120		nV/\sqrt{Hz}
		$f = 1kHz$		38		
V_{NPP}	ピークツーピークの等価入力ノイズ電圧	$f = 0.1Hz \sim 1Hz$		3		μV
		$f = 0.1Hz \sim 10Hz$		6		
I_n	入力電流ノイズ			2		fA/\sqrt{Hz}
THD + N	全高調波歪みおよびノイズ	$V_O = 1V \sim 2V, f = 20kHz, R_L = 2k\Omega \sim 1.5V$	$G = 1$	2.52		%
			$G = 10$	7.01		
		$V_O = 1V \sim 2V, f = 20kHz, R_L = 2k\Omega \sim 0V$	$G = 1$	0.076		
			$G = 10$	0.147		
入力電圧範囲						
V_{IC}	同相入力電圧	$V_{IO} \leq 5mV$		0~2	-0.3~+2.2	V
			TLV2721C $T_A = 0^\circ C \sim 70^\circ C$	0~1.7		
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	0~1.7		
CMRR	同相除去比	$V_{IC} = 0V \sim 1.7V$		58	77	dB
			TLV2721C $T_A = 0^\circ C \sim 70^\circ C$	55		
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	55		
入力容量						
	入力抵抗	差動		540 ⁹		Ω
		同相		10 ¹²		
C_{IC}	同相入力キャパシタンス	$f = 10kHz$		6		pF

5.4 電気的特性 $V_S = 3V$ (続き)

$T_A = 25^\circ C$ 、 $V_{DD} = 3V$ 、 $R_L = 2k\Omega$ (電源の中間値に接続)、 $V_{IC} = V_{OUT} = V_{DD} / 2$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
開ループゲイン						
A_{VD}	大信号差動電圧増幅	$V_O = 1V \sim 2V, R_L = 2k\Omega$	2	3		V/mV
			TLV2721C $T_A = 0^\circ C$ から $70^\circ C$ へ	1		
			TLV2721I $T_A = -40^\circ C$ から $+85^\circ C$ へ	1		
		$V_O = 1V \sim 2V, R_L = 10k\Omega$			250	
周波数応答						
GBW	ゲイン帯域幅積	$f = 1kHz, C_L = 100pF, R_L = 2k\Omega$		480		kHz
B_{OM}	最大出力 — スイング帯域幅	$V_O = 1V_{PP}, G = 1, C_L = 100pF, R_L = 2k\Omega$		30		kHz
SR	スルーレート	$G = 1, C_L = 100pF, R_L = 2k\Omega$		0.25		V/ms
t_S	セトリングタイム	$G = -1, 1V \sim 2V$ ステップ、 $R_L = 2k\Omega$ 、 $C_L = 100pF$	0.1%	4.5		μs
			0.01%	6.8		
Θ_M	ユニティゲインでの位相マージン	$R_L = 2k\Omega, C_L = 100pF$		53		°
G_M	ゲインマージン	$R_L = 2k\Omega, C_L = 100pF$		12		dB
出力						
V_O	電圧出力スイング	正レールまで、 $I_L = -100\mu A$		2.97		V
				2.88		
		正レールまで、 $I_L = -400\mu A$	TLV2721C $T_A = 0^\circ C$ から $70^\circ C$ へ	2.6		
			TLV2721I $T_A = -40^\circ C$ から $+85^\circ C$ へ	2.6		
		負レールまで、 $I_L = 50\mu A$		15		mV
				150		
Z_O	閉ループ出力インピーダンス	$f = 10kHz, G = 10$	TLV2721C $T_A = 0^\circ C$ から $70^\circ C$ へ		500	
			TLV2721I $T_A = -40^\circ C$ から $+85^\circ C$ へ		500	
Z_O	閉ループ出力インピーダンス	$f = 10kHz, G = 10$		90		Ω
電源						
I_{DD}	電源電流	無負荷		100	150	μA
			TLV2721C $T_A = 0^\circ C$ から $70^\circ C$ へ		200	
			TLV2721I $T_A = -40^\circ C$ から $+85^\circ C$ へ		200	

(1) 複数のロットにわたるデバイスの母集団ベンチシステムの測定から確立された仕様。

5.5 電気的特性 $V_S = 5V$

$T_A = 25^\circ C$ 、 $V_{DD} = 5V$ 、 $R_L = 2k\Omega$ (電源の中間値に接続)、 $V_{IC} = V_{OUT} = V_{DD} / 2$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
オフセット電圧						
V_{IO}	入力オフセット電圧	TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 0.5	± 3	mV
		TLV2721I、 $T_A = -40^\circ C \sim +85^\circ C$		± 0.5	± 3	
dV_{OS}/dT	入力オフセット電圧ドリフト	TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 1	± 1	$\mu V/C$
		TLV2721I、 $T_A = -40^\circ C \sim +85^\circ C$		± 1	± 1	
PSRR	電源除去比	$V_{DD} = 4.4V \sim 8V$ 、無負荷	TLV2721C $T_A = 0^\circ C \sim 70^\circ C$	80	95	dB
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	80	80	
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	80	80	
入力バイアス電流						
I_{IB}	入力バイアス電流 ⁽¹⁾			± 1	± 60	pA
			TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 150	
			TLV2721I、 $T_A = -40^\circ C \sim +85^\circ C$		± 150	
I_{IO}	入力オフセット電流 ⁽¹⁾			± 0.5	± 60	pA
			TLV2721C、 $T_A = 0^\circ C \sim 70^\circ C$		± 150	
			TLV2721I、 $T_A = -40^\circ C \sim +85^\circ C$		± 150	
ノイズ						
V_n	入力電圧ノイズ	$f = 10Hz$		120		nV/\sqrt{Hz}
		$f = 1kHz$		38		
V_{NPP}	ピークツーピークの等価入力ノイズ電圧	$f = 0.1Hz \sim 1Hz$		3		μV
		$f = 0.1Hz \sim 10Hz$		6		
I_n	入力電流ノイズ			2		fA/\sqrt{Hz}
THD + N	全高調波歪みおよびノイズ	$V_O = 1V \sim 3.5V$ $f = 20kHz$ 、 $R_L = 2k\Omega \sim 2.5V$	$G = 1$	2.45		% %
			$G = 10$	5.54		
		$V_O = 1V \sim 3.5V$ $f = 20kHz$ 、 $R_L = 2k\Omega \sim 0V$	$G = 1$	0.142		
			$G = 10$	0.257		
入力電圧範囲						
V_{IC}	同相入力電圧	$V_{IO} \leq 5mV$		0~4	-0.3~4.2	V
			TLV2721C $T_A = 0^\circ C \sim 70^\circ C$	0~3.5		
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	0~3.5		
CMRR	同相除去比	$V_{IC} = 0V \sim 2.7V$ 、 $V_O = 1.5V$		70	85	dB
			TLV2721C $T_A = 0^\circ C \sim 70^\circ C$	65		
			TLV2721I $T_A = -40^\circ C \sim +85^\circ C$	65		
入力容量						
	入力抵抗	差動		540 ⁹		Ω
		同相		10 ¹²		
C_{ic}	同相入力キャパシタンス	$f = 10kHz$		6		pF

5.5 電気的特性 $V_S = 5V$ (続き)

$T_A = 25^\circ C$, $V_{DD} = 5V$, $R_L = 2k\Omega$ (電源の中間値に接続), $V_{IC} = V_{OUT} = V_{DD} / 2$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
開ループ ゲイン						
A_{VD}	大信号差動電圧増幅	$V_O = 1V \sim 4V$, $R_L = 2k\Omega$	3	5		V/mV
			TLV2721C $T_A = 0^\circ C$ から $70^\circ C$ へ	1		
			TLV2721I $T_A = -40^\circ C$ から $+85^\circ C$ へ	1		
		$V_O = 1V \sim 4V$, $R_L = 1M\Omega$		800		
周波数応答						
GBW	ゲイン帯域幅積	$f = 1kHz$, $C_L = 100pF$, $R_L = 2k\Omega$		510		kHz
B_{OM}	最大出力 — スイング帯域幅	$V_O = 1V_{PP}$, $G = 1$, $C_L = 100pF$, $R_L = 2k\Omega$		40		kHz
SR	スルーレート	$G = 1$, $V_O = 1.5V \sim 3.5V$, $C_L = 100pF$, $R_L = 2k\Omega$		0.25		V/ms
t_S	セトリングタイム	$G = -1$, $1.5V \sim 3.5V$ ステップ, $R_L = 2k\Omega$, $C_L = 100pF$	0.1%	6.8		μs
			0.01%	9.2		
Θ_M	ユニティゲインでの位相マージン	$R_L = 2k\Omega$, $C_L = 100pF$		53		°
G_M	ゲインマージン	$R_L = 2k\Omega$, $C_L = 100pF$		12		dB
出力						
V_O	電圧出力スイング	正レールまで, $I_L = -500\mu A$	4.75	4.88		V
		正レールまで, $I_L = -1mA$	4.6	4.76		
		負レールまで, $I_L = 50\mu A$		12		mV
		負レールまで, $I_L = 500\mu A$		120		
			TLV2721C $T_A = 0^\circ C$ から $70^\circ C$ へ		500	
			TLV2721I $T_A = -40^\circ C$ から $+85^\circ C$ へ		500	
Z_O	閉ループ出力インピーダンス	$f = 10kHz$, $G = 10$		70		Ω
電源						
I_{DD}	電源電流	無負荷		100	150	μA
			TLV2721C $T_A = 0^\circ C$ から $70^\circ C$ へ		200	
			TLV2721I $T_A = -40^\circ C$ から $+85^\circ C$ へ		200	

(1) 複数のロットにわたるデバイスの母集団ベンチシステムの測定から確立された仕様。

5.6 代表的特性

$V_{DD} = 5V$ で、すべての負荷が $2.5V$ を基準とするすべての曲線について、 $V_{DD} = 3V$ のすべての負荷が $1.5V$ を基準としており、高温および低温時のデータは、各種デバイスの定格自由気流での動作温度範囲内でのみ適用されます

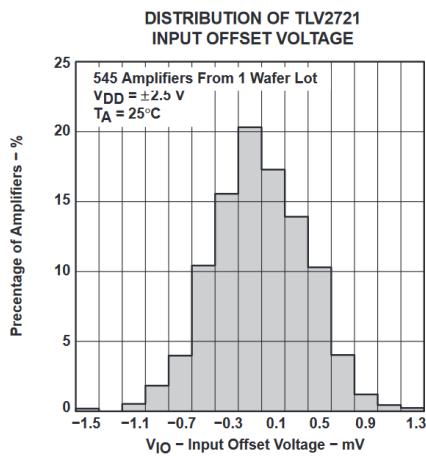


図 5-1.

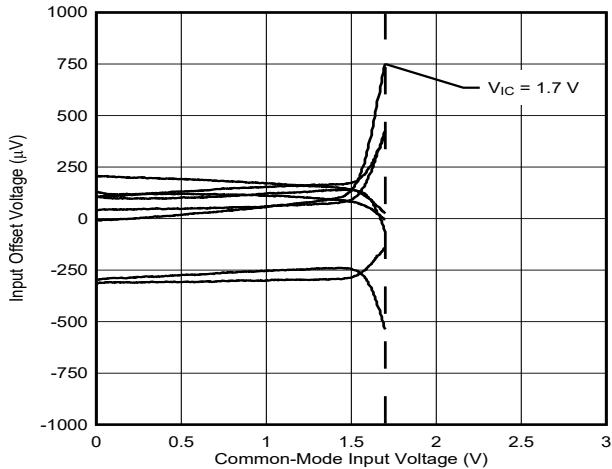
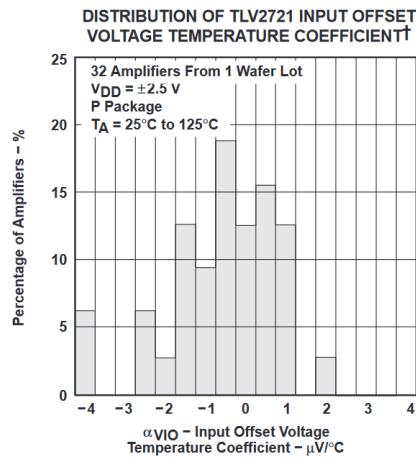
図 5-2. 入力オフセット電圧と同相入力電圧との関係 ($V_{DD} = 3V$)

図 5-3.

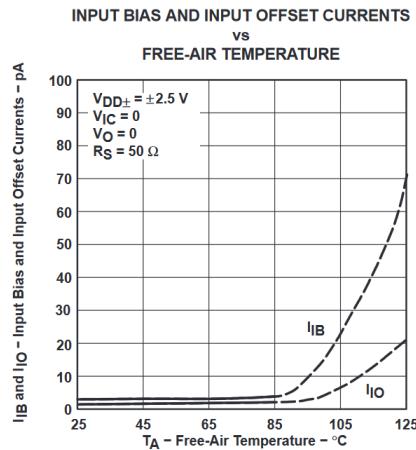


図 5-4.

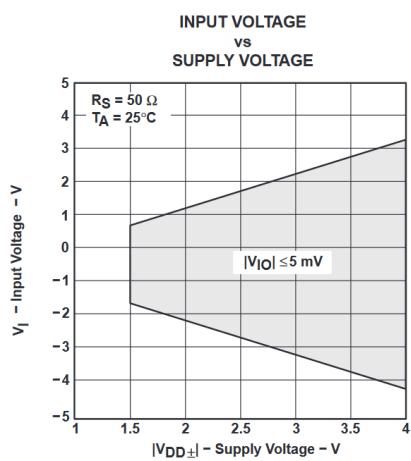


図 5-5.

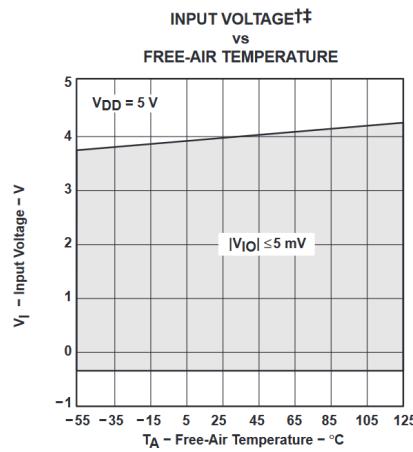


図 5-6.

5.6 代表的特性 (続き)

$V_{DD} = 5V$ で、すべての負荷が $2.5V$ を基準とするすべての曲線について、 $V_{DD} = 3V$ のすべての負荷が $1.5V$ を基準としており、高温および低温時のデータは、各種デバイスの定格自由気流での動作温度範囲内でのみ適用されます

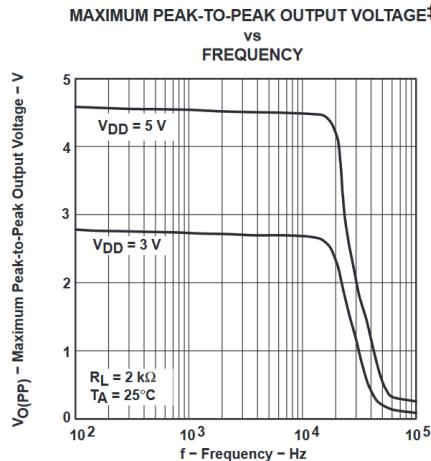


図 5-7.

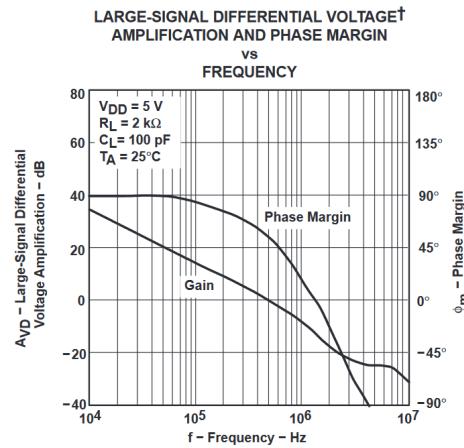


図 5-8.

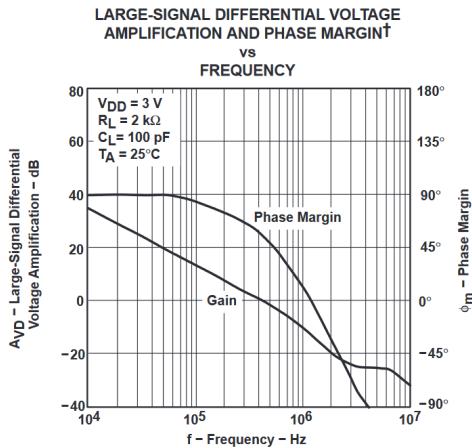


図 5-9.

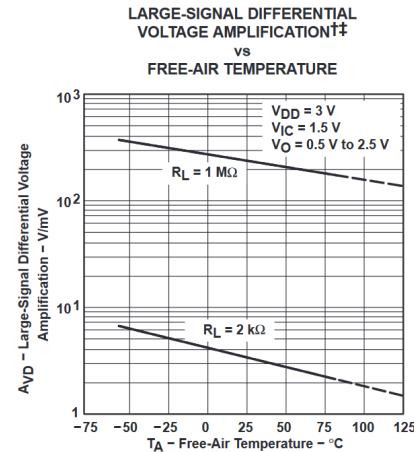


図 5-10.

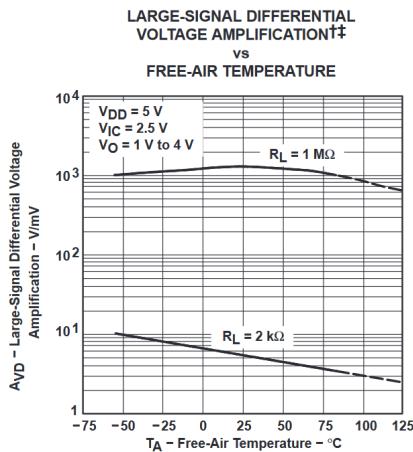


図 5-11.

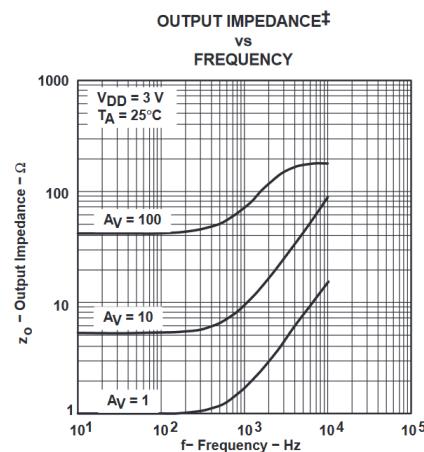


図 5-12.

5.6 代表的特性 (続き)

$V_{DD} = 5V$ で、すべての負荷が $2.5V$ を基準とするすべての曲線について、 $V_{DD} = 3V$ のすべての負荷が $1.5V$ を基準としており、高温および低温時のデータは、各種デバイスの定格自由気流での動作温度範囲内でのみ適用されます

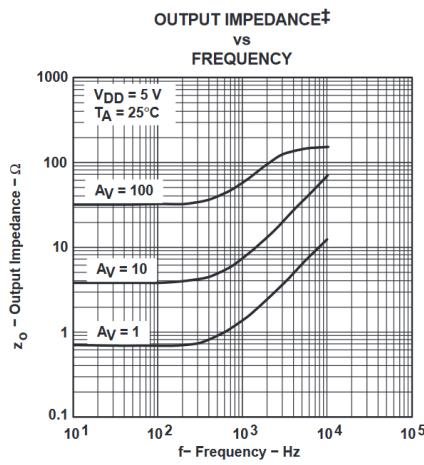


図 5-13.

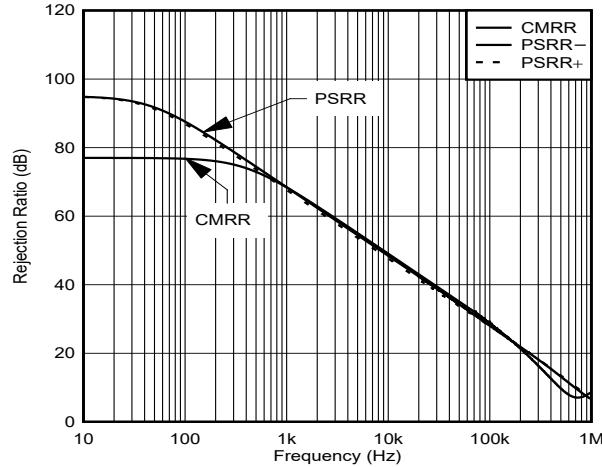
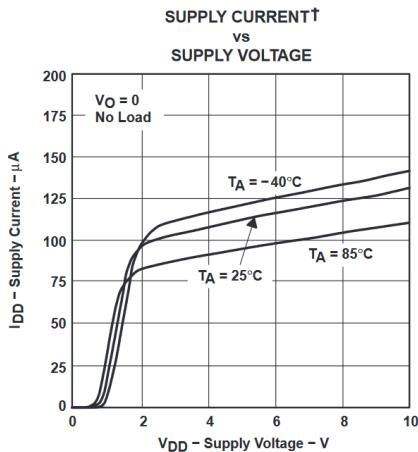
図 5-14. 同相および電源除去比 ($V_{DD} = 3V$)

図 5-15.

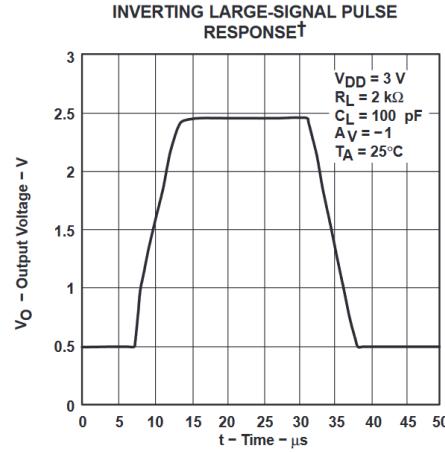


図 5-16.

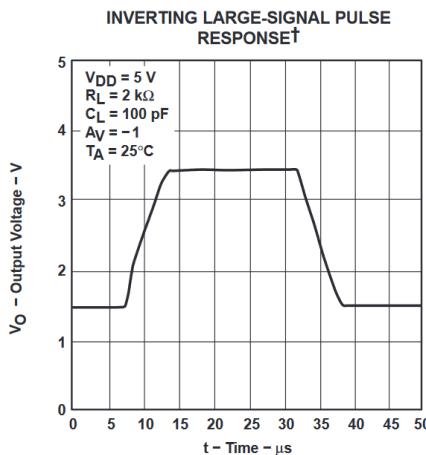


図 5-17.

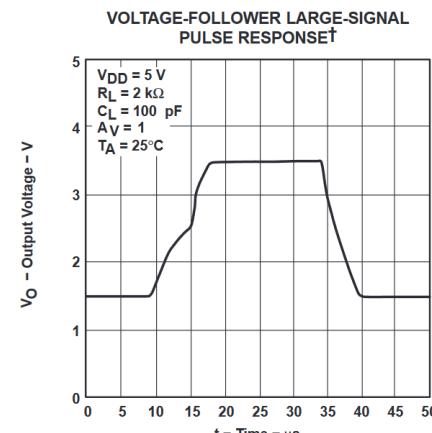


図 5-18.

5.6 代表的特性 (続き)

$V_{DD} = 5V$ で、すべての負荷が $2.5V$ を基準とするすべての曲線について、 $V_{DD} = 3V$ のすべての負荷が $1.5V$ を基準としており、高温および低温時のデータは、各種デバイスの定格自由気流での動作温度範囲内でのみ適用されます

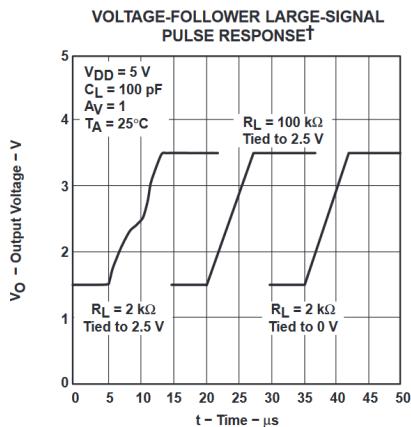


図 5-19.

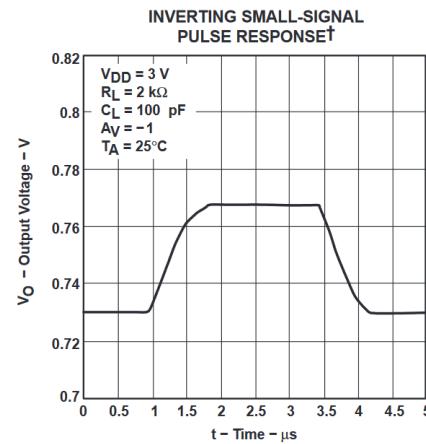


図 5-20.

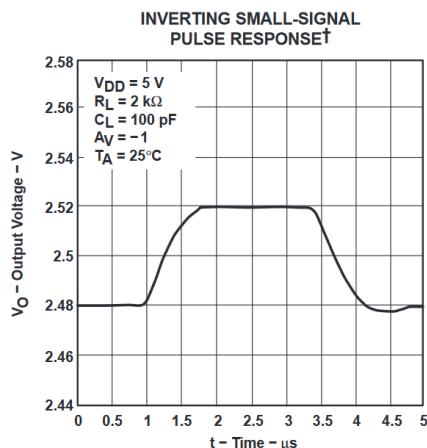


図 5-21.

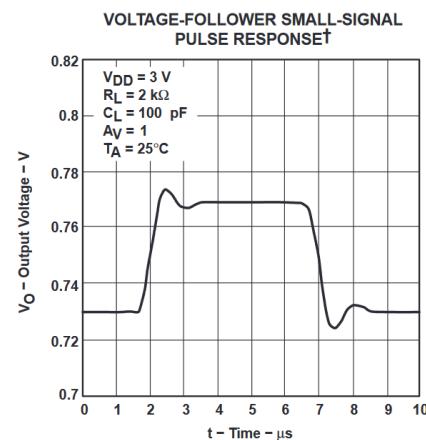


図 5-22.

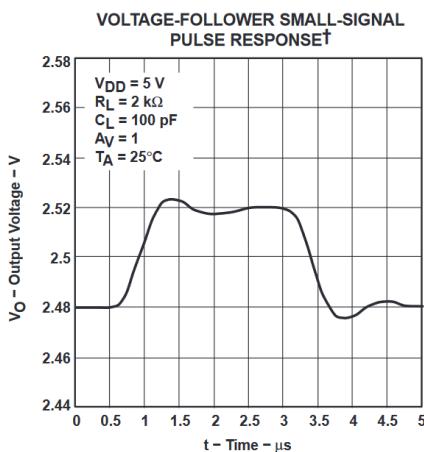


図 5-23.

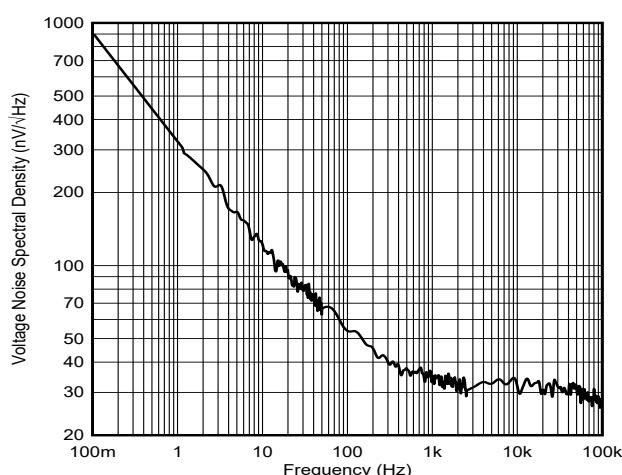


図 5-24. 入力電圧ノイズ密度 ($V_{DD} = 3V$)

5.6 代表的特性 (続き)

$V_{DD} = 5V$ で、すべての負荷が $2.5V$ を基準とするすべての曲線について、 $V_{DD} = 3V$ のすべての負荷が $1.5V$ を基準としており、高温および低温時のデータは、各種デバイスの定格自由気流での動作温度範囲内でのみ適用されます

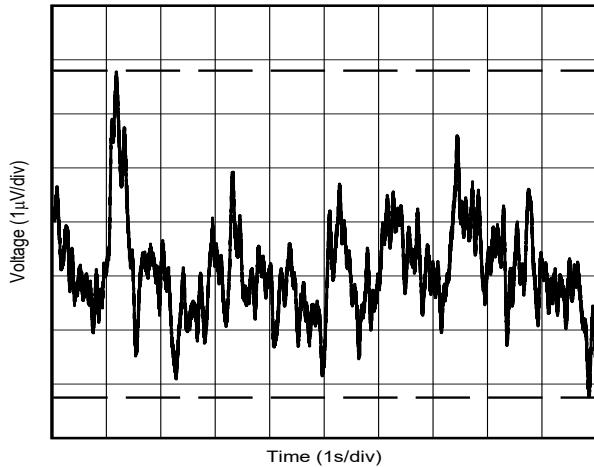


図 5-25. 0.1Hz～10Hz のノイズ

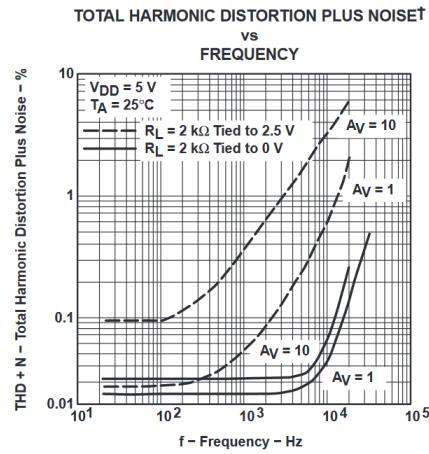


図 5-26.

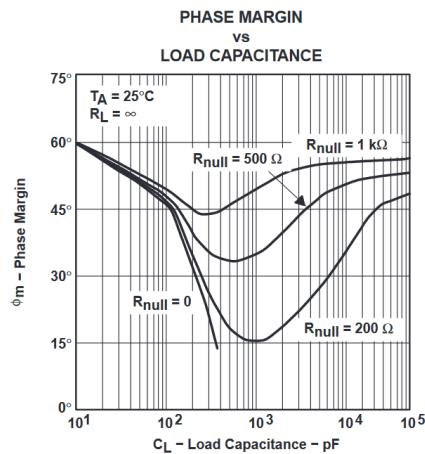


図 5-27.

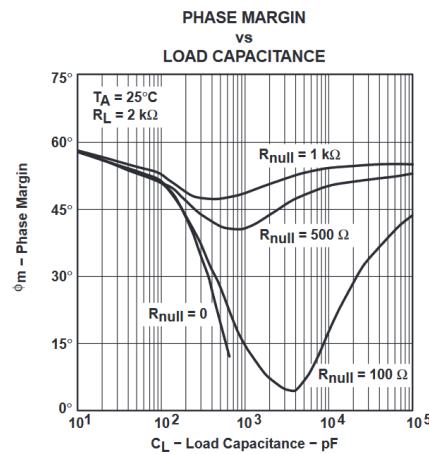


図 5-28.

6 詳細説明

6.1 概要

TLV2721 は、小型の SOT-23 パッケージで提供される単一のオペアンプです。TLV2721 は、低消費電流と低ノイズを実現しています。高度な CMOS プロセスにより、このデバイスは優れたレールツーレール出力スイング性能と高い入力インピーダンスを実現できます。これらの機能の組み合わせにより、このデバイスは多くのバッテリ駆動システムなどの広範な用途に最適です。

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

7.1.1 大容量性負荷の駆動

TLV2721 は、ほとんどの CMOS オペアンプよりも大きな容量性負荷を駆動できるように設計されています。[図 5-27](#) と [図 5-28](#) は、良好なゲインおよび位相マージン ($R_{null} = 0\Omega$) を維持しながら、 100pF を超える負荷を駆動できる例を示します。

本デバイスの出力に小さな直列抵抗 (R_{null}) を接続すると ([図 7-1](#))、大きな容量性負荷を駆動するときのゲインマージンと位相マージンが向上します。[図 5-27](#) と [図 5-28](#) は、 100Ω 、 200Ω 、 500Ω 、 $1\text{k}\Omega$ の直列抵抗を追加した場合の影響を示します。この直列抵抗器を追加すると、2 つの効果があります。最初の効果は、抵抗器が伝達関数にゼロを追加することであり、二番目の効果は、抵抗器が伝達関数の出力負荷に関連付けられた極の周波数を下げることです。

伝達関数に生じるゼロは、直列抵抗と負荷容量の積に等しくなります。位相マージンの近似改善を計算するには、次の式を使用します。

$$\Delta\phi_{m1} = \tan^{-1}(2\pi \times UGBW \times R_{null} \times C_L) \quad (1)$$

ここで

$\Delta\phi_{m1}$ = 位相マージンの改善

$UGBW$ = ユニティゲイン帯域幅周波数

R_{null} = 出力の直列抵抗

C_L = 負荷容量

容量性負荷が増加すると、ユニティゲイン帯域幅 ($UGBW$) 周波数は低下します。式 1 を使用するには、[図 7-1](#) で与えられた容量性負荷でのおよその $UGBW$ を求めます。

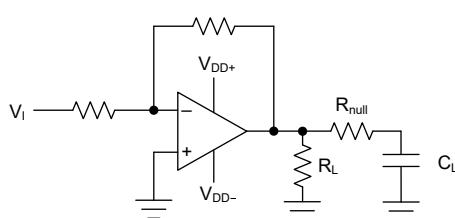


図 7-1. 直列抵抗回路

TLV2721 は、従来の CMOS レールツーレール出力デバイスよりも優れたシンクおよびソース出力電流を供給するように設計されています。このデバイスは、 $200\mu\text{A}$ の最大静止 I_{DD} において、 $V_{\text{DD}} = 5\text{V}$ で $500\mu\text{A}$ をシンクし、 1mA をソースすることが規定されています。これにより、80% を上回る電力効率が得られます。

$2\text{k}\Omega$ などの重い DC 負荷を駆動する場合、スリーディング状態で正のエッジで歪みが発生する可能性があります。[図 5-22](#) もご参照ください。この状態は、次の 3 つの要因の影響を受けます。

- 負荷が参照される場所。負荷がいずれかのレールを基準としている場合、この条件は発生しません。歪みは、出力信号が負荷を基準としているポイントを通してスイングする場合にのみ発生します。[図 5-23](#) に、2 つの $2\text{k}\Omega$ 負荷条件を示します。最初の負荷条件では、 $2\text{k}\Omega$ 負荷を 2.5V に接続した場合に観測される歪みを示しています。[図 5-23](#) での 3 番目の負荷条件は、 0V に接続された $2\text{k}\Omega$ 負荷について、歪みはないことを示しています。
- 負荷抵抗。負荷抵抗が増加するにつれて、出力に見られる歪みは減少します。[図 5-23](#) に、 $2\text{k}\Omega$ 負荷と $100\text{k}\Omega$ 負荷について、どちらも 2.5V に接続した場合の出力の違いを示します。
- 入力信号のエッジレート。ステップ入力で入力エッジレートが高速な場合は、低速な入力エッジレートよりも歪みが大きくなります。

8 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

8.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.5 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (March 2001) to Revision B (July 2025)	Page
ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
アプリケーション、ピン構成と機能、仕様、熱情報、詳細な説明、概要、アプリケーションと実装、デバイスとドキュメントのサポート、およびメカニカル、パッケージ、注文情報のセクションを追加.....	1
TLV2721Y デバイスおよび関連する内容をデータシートから削除.....	1
データシート全体から LinCMOS™ への参照を削除.....	1
「特長」から「マクロモデルを含む」を削除.....	1
「特長」で低ノイズを $19\text{nV}/\sqrt{\text{Hz}}$ から $38\text{nV}/\sqrt{\text{Hz}}$ に変更.....	1
「絶対最大定格」の注 4 を更新.....	3
「熱に関する情報」を追加	3
「消費電力定格」表を削除.....	3
3V と 5V の電気的特性で入力オフセット電圧、入力オフセット電圧ドリフト、入力バイアス電流、入力オフセット電流に \pm を追加.....	4
3V と 5V の電気的特性から入力オフセット電圧の長期ドリフトを削除.....	4
3V の電気的特性で最小同相信号除去比を 80dB から 70dB に変更.....	4

• 3V の電気的特性における電源除去比 (-40°C ~ +85°C および 0°C ~ 70°C) を 80dB から 66dB に変更.....	4
• 3V および 5V の電気的特性からすべての注を削除.....	4
• 3V および 5V の電気的特性に注 1 を追加.....	4
• 3V の電気的特性で入力電圧ノイズ (1kHz) を $20\text{nV}/\sqrt{\text{Hz}}$ から $38\text{nV}/\sqrt{\text{Hz}}$ に変更.....	4
• すべての電気的特性で、ピークツーピーク等価ノイズ電圧の単位を mV から nV に変更 (誤字).....	4
• 3V の電気的特性で、ピークツーピークの等価ノイズ電圧 (0.1Hz ~ 1Hz) を 680nV から $3\mu\text{V}$ に変更.....	4
• 3V の電気的特性で、ピークツーピークの等価ノイズ電圧 (0.1Hz ~ 10Hz) を 860nV から $6\mu\text{V}$ に変更.....	4
• 3V および 5V の電気的特性で、入力電流ノイズを $0.6\text{fA}/\sqrt{\text{Hz}}$ から $2\text{fA}/\sqrt{\text{Hz}}$ に変更.....	4
• 3V の電気的特性において、同相信号除去比の最小値を 70dB から 58dB に、標準値を 82dB から 77dB に変更..	4
• 3V の電気的特性で、同相信号除去比 (0°C から 70°C、-40°C および +85°C) の最小値を 65dB から 55dB に変更.....	4
• 3V および 5V の電気的特性で、入力抵抗 (差動) を $10^{12}\Omega$ から $540^9\Omega$ に変更.....	4
• 3V および 5V の電気的特性表で、25°C におけるユニティゲイン最小値時のスルーレートと全範囲を削除.....	4
• 5V の電気的特性で入力電圧ノイズ (10Hz) を $90\text{nV}/\sqrt{\text{Hz}}$ から $120\text{nV}/\sqrt{\text{Hz}}$ に変更.....	6
• 5V の電気的特性で入力電圧ノイズ (1kHz) を $19\text{nV}/\sqrt{\text{Hz}}$ から $38\text{nV}/\sqrt{\text{Hz}}$ に変更.....	6
• 5V の電気的特性で、ピークツーピークの等価ノイズ電圧 (0.1Hz ~ 1Hz) を 800nV から $3\mu\text{V}$ に変更.....	6
• 5V の電気的特性で、ピークツーピークの等価ノイズ電圧 (0.1Hz ~ 10Hz) を 960nV から $6\mu\text{V}$ に変更.....	6
• 図 1、4 ~ 5、10 ~ 14、16 ~ 20、27 ~ 31、33 ~ 34、45、47 ~ 50、53 ~ 54 を削除.....	8
• 図 5-2、5-23、5-24 を更新.....	8
• 図 5-14 を追加.....	8
• マクロモデル情報を削除.....	13

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLV2721CDBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 70	VAKC
TLV2721CDBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 70	VAKC
TLV2721CDBVT	Obsolete	Production	SOT-23 (DBV) 5	-	-	Call TI	Call TI	-	VAKC
TLV2721IDBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	Call TI Sn	Level-1-260C-UNLIM	-40 to 85	VAKI
TLV2721IDBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	Call TI Sn	Level-1-260C-UNLIM	-40 to 85	VAKI

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

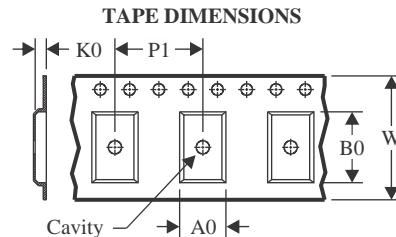
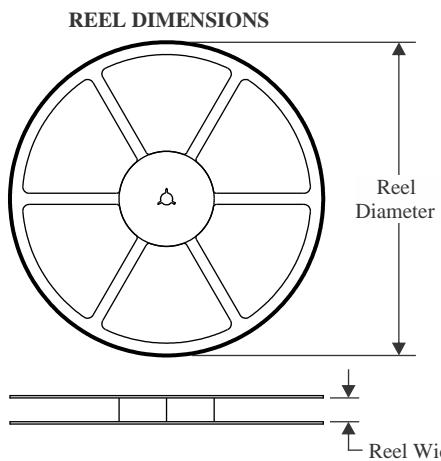
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

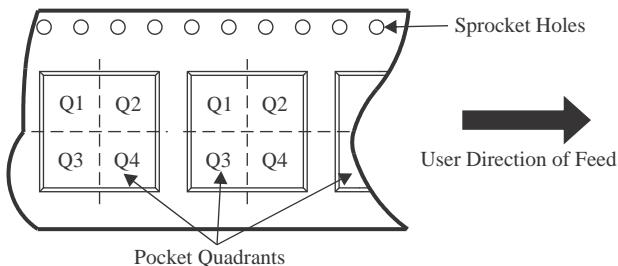
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

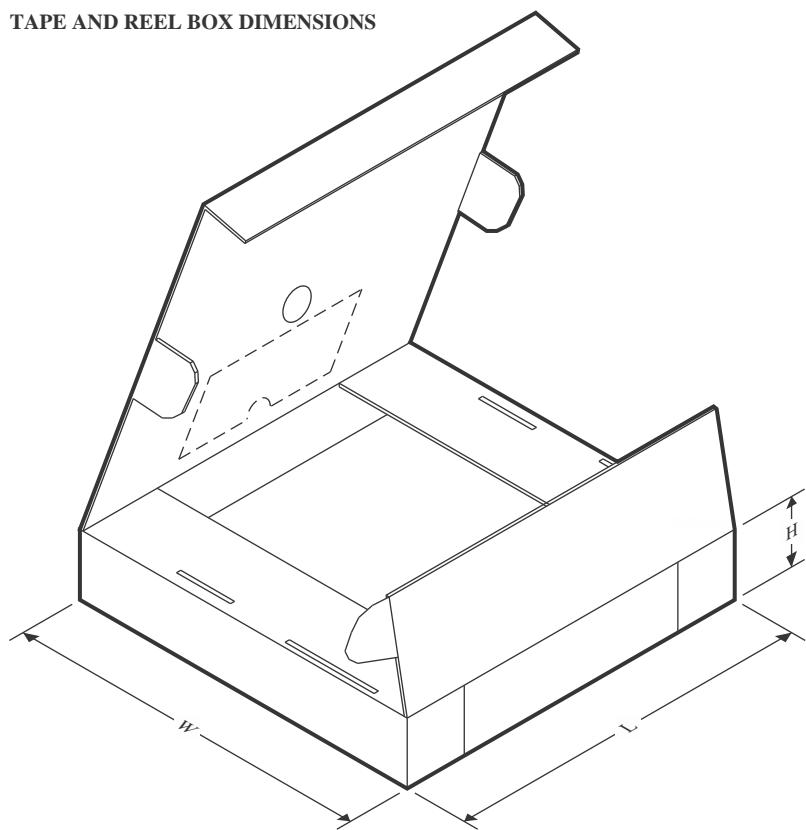
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLV2721CDBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TLV2721IDBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLV2721CDBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TLV2721IDBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0

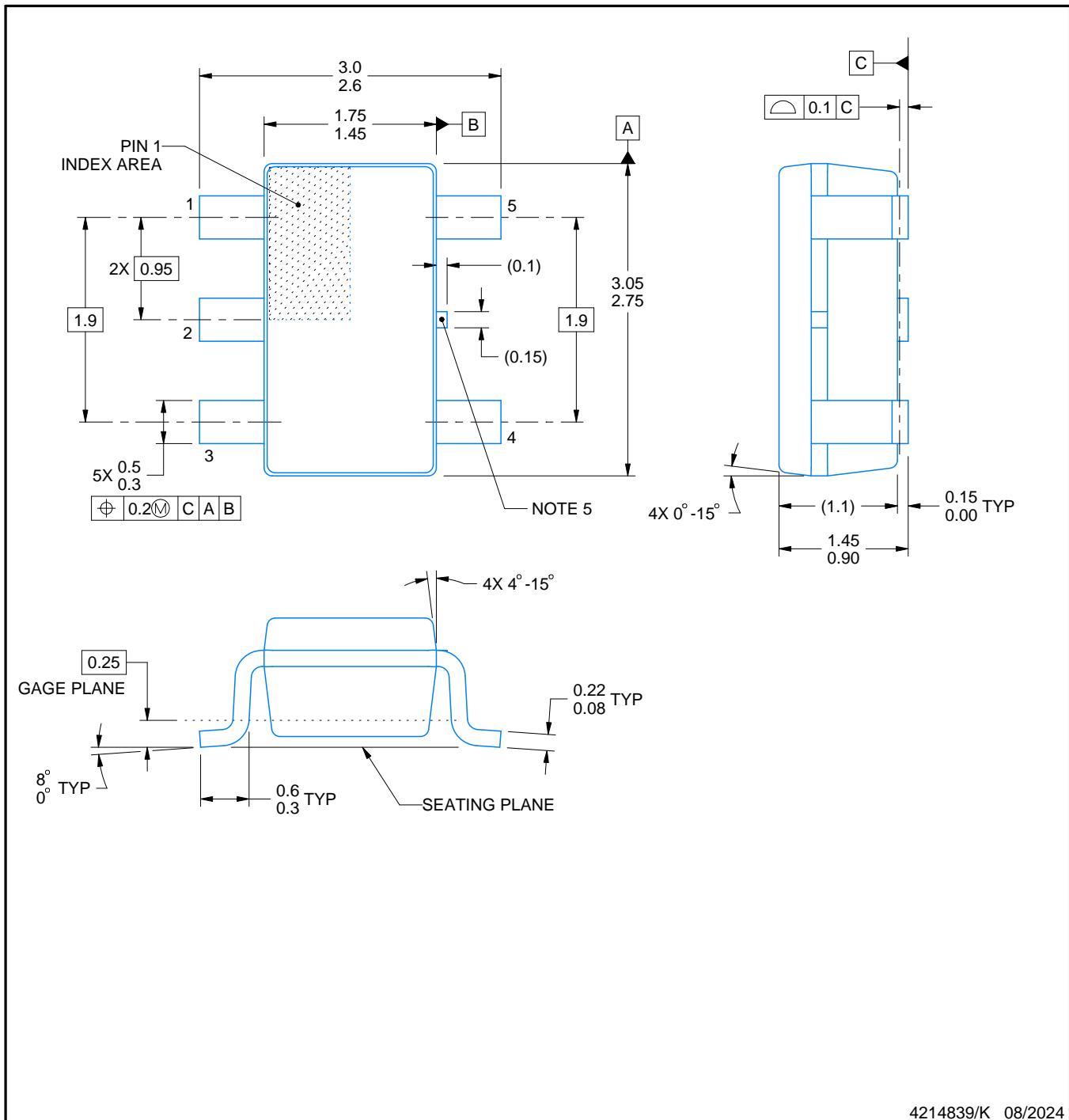
PACKAGE OUTLINE

DBV0005A



SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



4214839/K 08/2024

NOTES:

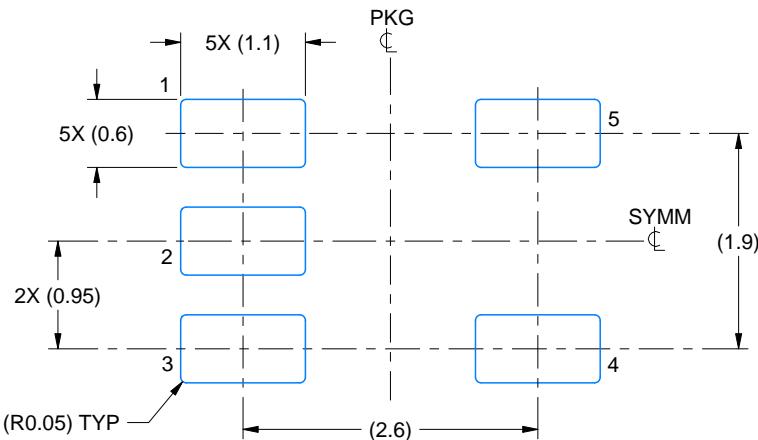
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.
 3. Reference JEDEC MO-178.
 4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
 5. Support pin may differ or may not be present.

EXAMPLE BOARD LAYOUT

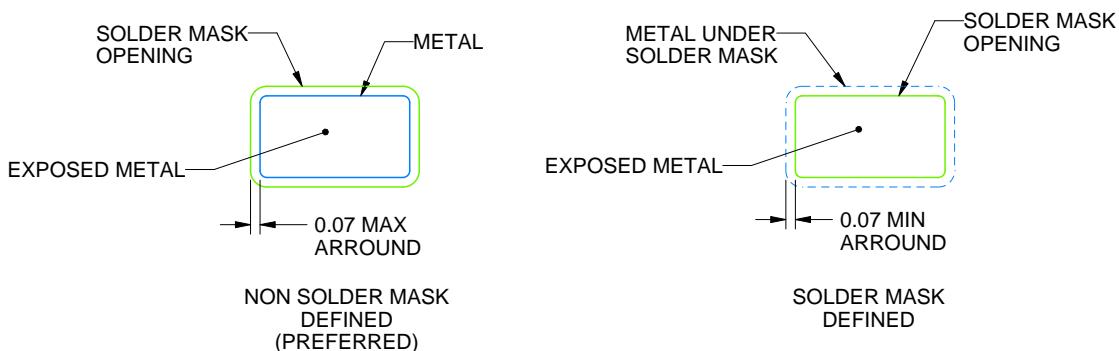
DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

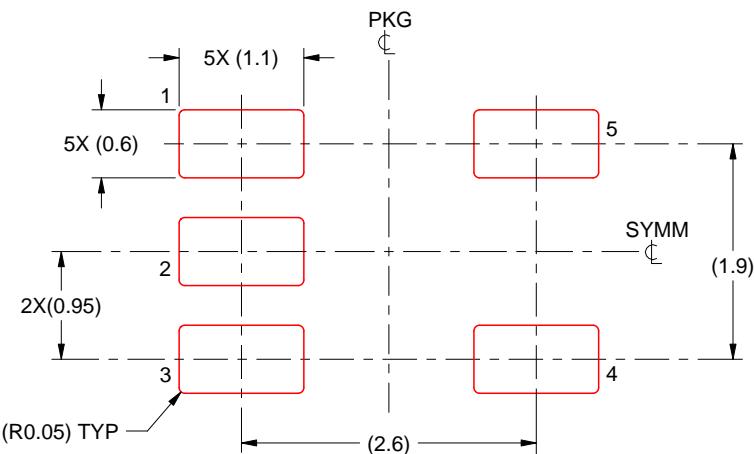
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、[TIの総合的な品質ガイドライン](#)、[ti.com](#)またはTI製品などに関連して提供される他の適用条件に従い提供されます。TIがこれらのリソースを提供することは、適用されるTIの保証または他の保証の放棄の拡大や変更を意味するものではありません。TIがカスタム、またはカスタマー仕様として明示的に指定していない限り、TIの製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TIはそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025年10月