

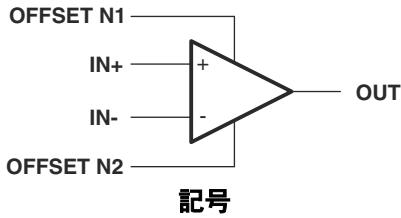
TLE2141-Q1 Excalibur™、低ノイズ、高速、高精度オペアンプ

1 特長

- 車載アプリケーション認定済み
- 低ノイズ:
 - 10Hz ... 15nV/ $\sqrt{\text{Hz}}$
 - 1kHz ... 10.5nV/ $\sqrt{\text{Hz}}$
- 負荷能力: 10000pF
- 短絡出力電流: 20mA (最小値)
- スルーレート: 27V/ μs (最小値)
- 高ゲイン帯域幅積: 5.9MHz
- Low V_{IO} : 25°C で (最大) 500 μV
- 単一電源または分割電源: 4V ~ 44V
- 高速なセトリング タイム
 - 340ns + 0.1%
 - 400ns + 0.01%
- 飽和回復: 150ns
- 大きい出力スイング:
 $V_{CC-} + 0.1\text{V} \sim V_{CC+} - 1\text{V}$

2 アプリケーション

- トラクション インバータ
- オンボード チャージャ
- オートマティック・トランスマッ션 (AT)
- DC/DC コンバータ



3 説明

TLE2141-Q1 デバイスは、テキサス インスツルメンツの相補型バイポーラ Excalibur™ プロセスを使用して製造された高性能の内部補償型オペアンプです。これは、業界標準製品とのピン互換性のあるアップグレード製品です。

設計には、入力段に低オーディオ帯域ノイズ (10.5nV/ $\sqrt{\text{Hz}}$) と 10Hz 1/f コーナーを同時に実現し、800pF までの負荷に対して典型的な対称 40V/ μs スルーレートを特徴とする回路が組み込まれています。これにより、高忠実度オーディオアプリケーションにおいて重要な低歪みと大電力帯域幅を実現します。2k Ω / 100pF 負荷で 430ns から 10V ステップの 0.1%までの短いセトリングタイムは、高速アクチュエータ/位置決めドライバに役立ちます。同様のテスト条件では、0.01%までのセトリングタイムは 640ns です。

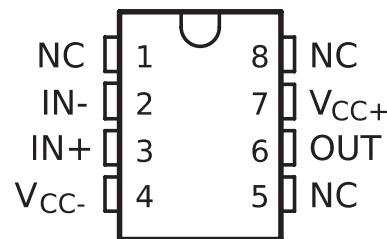
パッケージ情報

| 部品番号 | パッケージ ⁽¹⁾ | パッケージ サイズ ⁽²⁾ |
|------------|----------------------|--------------------------|
| TLE2141-Q1 | D (SOIC, 8) | 4.9mm × 6mm |

(1) 供給されているすべてのパッケージについては、[セクション 9](#) を参照してください。

(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。

D PACKAGE (TOP VIEW)



NC – No internal connection

ピン配置



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

| | | | |
|------------|---|------------------------|----|
| 1 特長 | 1 | 5.7 代表的特性 | 9 |
| 2 アプリケーション | 1 | 6 詳細説明 | 18 |
| 3 説明 | 1 | 6.1 概要 | 18 |
| 4 注文情報 | 3 | 7 デバイスおよびドキュメントのサポート | 19 |
| 5 仕様 | 4 | 7.1 ドキュメントの更新通知を受け取る方法 | 19 |
| 5.1 絶対最大定格 | 4 | 7.2 サポート・リソース | 19 |
| 5.2 推奨動作条件 | 4 | 7.3 商標 | 19 |
| 5.3 電気的特性 | 5 | 7.4 静電気放電に関する注意事項 | 19 |
| 5.4 動作特性 | 6 | 7.5 用語集 | 19 |
| 5.5 電気的特性 | 7 | 8 改訂履歴 | 19 |
| 5.6 動作特性 | 8 | 9 メカニカル、パッケージ、および注文情報 | 19 |

4 注文情報

| T _A | パッケージ ⁽¹⁾ | | 発注用製品型番 | 上面のマーキング |
|----------------|----------------------|----------|--------------|----------|
| -40°C ~ 125°C | SOIC-D (8 ピン) | 2500 リール | TLE2141QDRQ1 | 2141Q |

- (1) 最新のパッケージ情報と注文情報については、このドキュメントの末尾にある「付録:パッケージ オプション」を参照するか、www.ti.com にある TI の Web サイトを参照してください。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

| | | 値 | 単位 |
|---------------|---|--------------------------------|------|
| V_{CC+} | 電源電圧 ⁽²⁾ | 22 | V |
| V_{CC-} | 電源電圧 | -22 | V |
| V_{ID} | 差動入力電圧 ⁽³⁾ | ± 44 | V |
| V_I | 入力電圧範囲 (任意の入力) | $V_{CC+} \sim (V_{CC-} - 0.3)$ | V |
| I_I | 入力電流 (各入力) | ± 1 | mA |
| I_o | 出力電流 | ± 80 | mA |
| | V_{CC+} への総電流 | 80 | mA |
| | V_{CC-} からの合計電流 | 80 | mA |
| | 25°C 以下の短絡電流の時間 ⁽⁴⁾ | 制限なし | |
| θ_{JA} | パッケージの熱インピーダンス ^{(5) (6)} | D パッケージ (8 ピン) | °C/W |
| T_A | 動作温度範囲 | -40~125 | °C |
| T_{stg} | 保管温度範囲 | -65~150 | °C |
| | リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間 | 260 | °C |

- (1) 「絶対最大定格」に示された値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらは、ストレス定格のみを示すものであり、これらの条件や「推奨動作条件」に示された値を超える条件で、本製品が機能することを意味するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) 差動電圧を除くすべての電圧値は、 V_{CC+} と V_{CC-} の中点を基準にしています。
- (3) 差動電圧は、IN- を基準とする IN+ です。入力が $V_{CC-} - 0.3V$ を下回ると、過剰な電流が流れます。
- (4) 出力はいずれかの電源に短絡することが可能です。最大消費電力定格を超えないように、温度およびまたは電源電圧を制限する必要があります。
- (5) 最大損失は $T_{J(max)}$ 、 θ_{JA} 、 T_A の関数となります。最大許容消費電力と、許容される周囲温度との関係式は、 $P_D = (T_J(max) - T_A)/\theta_{JA}$ です。絶対最大定格 $T_J = 150^{\circ}\text{C}$ での動作は、信頼性に影響を与える可能性があります。
- (6) パッケージの熱インピーダンスは、JESD 51-7 に従って計算しています。

5.2 推奨動作条件

| | | 最小値 | 最大値 | 単位 |
|-------------|------------|-----------------------|----------|------|
| $V_{CC\pm}$ | 電源電圧 | ± 2 | ± 22 | V |
| V_{IC} | 同相入力電圧 | $V_{CC} = 5V$ | 0 | 2.7 |
| | | $V_{CC\pm} = \pm 15V$ | -15 | 12.7 |
| T_A | 自由空気での動作温度 | -40 | 125 | °C |

5.3 電気的特性

$V_{CC} = 5\text{ V}$ 、規定の自由気流温度時 (特に記述のない限り)

| パラメータ | テスト条件 | T_A (1) | 最小値 | 標準値 | 最大値 | 単位 |
|--|---|-----------|-------|----------|------------|------------------------------|
| V_{IO} 入力オフセット電圧 | $V_O = 2.5\text{V}$ 、 $R_S = 50\Omega$ 、 $V_{IC} = 2.5\text{V}$ | 25°C | | 225 | 1400 | μV |
| | | フルレンジ | | | 2100 | |
| α_{VIO} 入力オフセット電圧の温度係数 | $V_O = 2.5\text{V}$ 、 $R_S = 50\Omega$ 、 $V_{IC} = 2.5\text{V}$ | フルレンジ | | 1.7 | | $\mu\text{V}/^\circ\text{C}$ |
| I_{IO} 入力オフセット電流 | $V_O = 2.5\text{V}$ 、 $R_S = 50\Omega$ 、 $V_{IC} = 2.5\text{V}$ | 25°C | | 8 | 100 | nA |
| | | フルレンジ | | | 250 | |
| I_{IB} 入力バイアス電流 | $V_O = 2.5\text{V}$ 、 $R_S = 50\Omega$ 、 $V_{IC} = 2.5\text{V}$ | 25°C | | -0.8 | -2 | μA |
| | | フルレンジ | | | -2.3 | |
| V_{ICR} 同相入力電圧範囲 | $R_S = 50\Omega$ | 25°C | 0~3 | -0.3~3.2 | | V |
| | | フルレンジ | 0~2.7 | -0.3~2.9 | | |
| V_{OH} High レベル出力電圧 | $I_{OH} = -150\mu\text{A}$ | 25°C | 3.9 | 4.1 | | V |
| | $I_{OH} = -1.5\text{mA}$ | | 3.8 | 4 | | |
| | $I_{OH} = -15\text{mA}$ | | 3.2 | 3.7 | | |
| | $I_{OH} = -100\mu\text{A}$ | フルレンジ | 3.75 | | | |
| | $I_{OH} = -1\text{mA}$ | | 3.65 | | | |
| | $I_{OH} = -10\text{mA}$ | | 3.25 | | | |
| V_{OL} Low レベル出力電圧 | $I_{OL} = 150\mu\text{A}$ | 25°C | 75 | 125 | | mV |
| | $I_{OL} = 1.5\text{mA}$ | | 150 | 225 | | |
| | $I_{OL} = 15\text{mA}$ | | 1.2 | 1.4 | V | |
| | $I_{OL} = 100\mu\text{A}$ | フルレンジ | 200 | | | |
| | $I_{OL} = 1\text{mA}$ | | 250 | | | |
| | $I_{OL} = 10\text{mA}$ | | 1.25 | | V | |
| A_{VD} 大信号差動電圧増幅 | $V_{IC} = \pm 2.5\text{V}$ 、 $R_L = 2\text{k}\Omega$ 、 $V_O = 1\text{V} \sim 1.5\text{V}$ | 25°C | 50 | 220 | | V/mV |
| | | フルレンジ | 5 | | | |
| r_i 入力抵抗 | | 25°C | | 70 | | $\text{M}\Omega$ |
| C_I 入力容量 | | 25°C | | 2.5 | | pF |
| z_o オープンループ出力インピーダンス | $f = 1\text{MHz}$ | 25°C | | 30 | | Ω |
| CMRR 同相除去比 | $V_{IC} = V_{ICR}$ (最小)、 $R_S = 50\Omega$ | 25°C | 85 | 118 | | dB |
| | | フルレンジ | 80 | | | |
| k_{SVR} 電源除去比 ($\Delta V_{CC\pm}/\Delta V_{IO}$) | $V_{CC\pm} = \pm 2.5\text{V} \sim \pm 15\text{V}$ 、 $R_S = 50\Omega$ | 25°C | 90 | 106 | | dB |
| | | フルレンジ | 85 | | | |
| I_{CC} 電源電流 | $V_O = 2.5\text{V}$ 、無負荷、 $V_{IC} = 2.5\text{V}$ | 25°C | | 3.4 | 4.4 | mA |
| | | フルレンジ | | | 4.6 | |

(1) フルレンジは $-40^\circ\text{C} \sim 125^\circ\text{C}$ です。

5.4 動作特性

$V_{CC} = 5V$ 、 $T_A = 25^\circ C$ (特に記述のない限り)

| パラメータ | テスト条件 | 最小値 | 標準値 | 最大値 | 単位 |
|-----------------------------------|--|-----------------------|------|-----|--------|
| SR+ 正のスルーレート | $A_{VD} = -1$ 、 $R_L = 2k\Omega^{(1)}$ 、 $C_L = 500pF$ | 45 | | | V/μs |
| SR- 負のスルーレート | $A_{VD} = -1$ 、 $R_L = 2k\Omega^{(1)}$ 、 $C_L = 500pF$ | 42 | | | V/μs |
| t_s セトリング タイム | $A_{VD} = -1$ 、 $2.5V$ ステップ | 0.1% まで | 0.66 | | μs |
| | | 0.01% まで | 0.99 | | |
| V_n 等価入力ノイズ電圧 | $R_S = 20\Omega$ | $f = 10Hz$ | 15 | | nV/√Hz |
| | | $f = 1kHz$ | 10.5 | | |
| $V_{n(PP)}$ ピークツーピークの等価入力ノイズ電圧 | | $f = 0.1Hz \sim 1Hz$ | 0.48 | | μV |
| | | $f = 0.1Hz \sim 10Hz$ | 0.51 | | |
| I_n 等価入力ノイズ電流 | | $f = 10Hz$ | 1.92 | | pA/√Hz |
| | | $f = 1kHz$ | 0.5 | | |
| THD+N 全高調波歪みおよびノイズ | $V_O = 1V \sim 3V$ 、 $R_L = 2k\Omega^{(1)}$ 、 $A_{VD} = 2$ 、 $f = 10kHz$ | 0.0052 | | | % |
| B_1 ユニティゲイン帯域幅 | $R_L = 2k\Omega^{(1)}$ 、 $C_L = 100pF^{(1)}$ | 5.9 | | | MHz |
| | | 5.8 | | | MHz |
| BOM 最大出力 – スイング帯域幅 ⁽²⁾ | $V_{O(PP)} = 2V$ 、 $R_L = 2k\Omega^{(1)}$ 、 $A_{VD} = 1$ | 380 | | | kHz |
| φ_m ユニティゲインでの位相マージン | $R_L = 2k\Omega^{(1)}$ 、 $C_L = 100pF^{(1)}$ | 57 | | | ° |

(1) R_L と C_L は $2.5V$ に終端します。

(2) $-0.1dB$ で測定。

5.5 電気的特性

$V_{CC+} = \pm 15V$ 、規定の自由気流温度時 (特に記述のない限り)

| パラメータ | テスト条件 | T_A (1) | 最小値 | 標準値 | 最大値 | 単位 |
|--|--|----------------|--------|------------|------|------------------|
| V_{IO} 入力オフセット電圧 | $V_{IC} = 0$ 、 $R_S = 50\Omega$ | 25°C | 200 | 900 | 1700 | μV |
| | | フルレンジ | | | | |
| α_{VIO} 入力オフセット電圧の温度係数 | $V_{IC} = 0$ 、 $R_S = 50\Omega$ | フルレンジ | 1.7 | | | $\mu V/^\circ C$ |
| I_{IO} 入力オフセット電流 | $V_{IC} = 0$ 、 $R_S = 50\Omega$ | 25°C | 7 | 100 | 250 | nA |
| | | フルレンジ | | | | |
| I_{IB} 入力バイアス電流 | $V_{IC} = 0$ 、 $R_S = 50\Omega$ | 25°C | -0.7 | -1.5 | -1.8 | μA |
| | | フルレンジ | | | | |
| V_{ICR} 同相入力電圧範囲 | $R_S = 50\Omega$ | 25°C | -15~13 | -15.3~13.2 | | V |
| | | フルレンジ | -15~ | -15.3~12.7 | 12.9 | |
| V_{OM+} 最大正出ピーカ電圧振幅 | $I_O = -150\mu A$ | 25°C | 13.8 | 14.1 | | V |
| | $I_O = -1.5mA$ | | 13.7 | 14 | | |
| | $I_O = -15mA$ | | 13.1 | 13.7 | | |
| | $I_O = -100\mu A$ | フルレンジ | 13.7 | | | |
| | $I_O = -1mA$ | | 13.6 | | | |
| | $I_O = -10mA$ | | 13.1 | | | |
| V_{OM-} 最大負ピーカ出力電圧振幅 | $I_O = 150\mu A$ | 25°C | -14.7 | -14.9 | | V |
| | $I_O = 1.5mA$ | | -14.5 | -14.8 | | |
| | $I_O = 15mA$ | | -13.4 | -13.8 | | |
| | $I_O = 100\mu A$ | フルレンジ | -14.6 | | | |
| | $I_O = 1mA$ | | -14.5 | | | |
| | $I_O = 10mA$ | | -13.4 | | | |
| A_{VD} 大信号差動電圧増幅 | $V_O = \pm 10V$ 、 $R_L = 2k\Omega$ | 25°C | 100 | 450 | | V/mV |
| | | フルレンジ | 20 | | | |
| r_i 入力抵抗 | | 25°C | | 65 | | $M\Omega$ |
| C_I 入力容量 | | 25°C | | 2.5 | | pF |
| z_o オープンループ出力インピーダンス | $f = 1MHz$ | 25°C | | 30 | | Ω |
| CMRR 同相除去比 | $V_{IC} = V_{ICR}$ (最小)、 $R_S = 50\Omega$ | 25°C | 85 | 108 | | dB |
| | | フルレンジ | 80 | | | |
| k_{SVR} 電源除去比 ($\Delta V_{CC\pm}/\Delta V_{IO}$) | $V_{CC\pm} = \pm 2.5V \sim \pm 15V$ 、 $R_S = 50\Omega$ | 25°C | 90 | 106 | | dB |
| | | フルレンジ | 85 | | | |
| I_{OS} 短絡出力電流 | $V_O = 0$ | $V_{ID} = 1V$ | 25°C | -25 | -50 | mA |
| | | $V_{ID} = -1V$ | | 20 | 31 | |
| I_{CC} 電源電流 | $V_O = 0$ 、無負荷、 $V_{IC} = 2.5V$ | 25°C | | 3.5 | 4.5 | mA |
| | | フルレンジ | | | 4.7 | |

(1) フルレンジは $-40^\circ C \sim 125^\circ C$ です。

5.6 動作特性

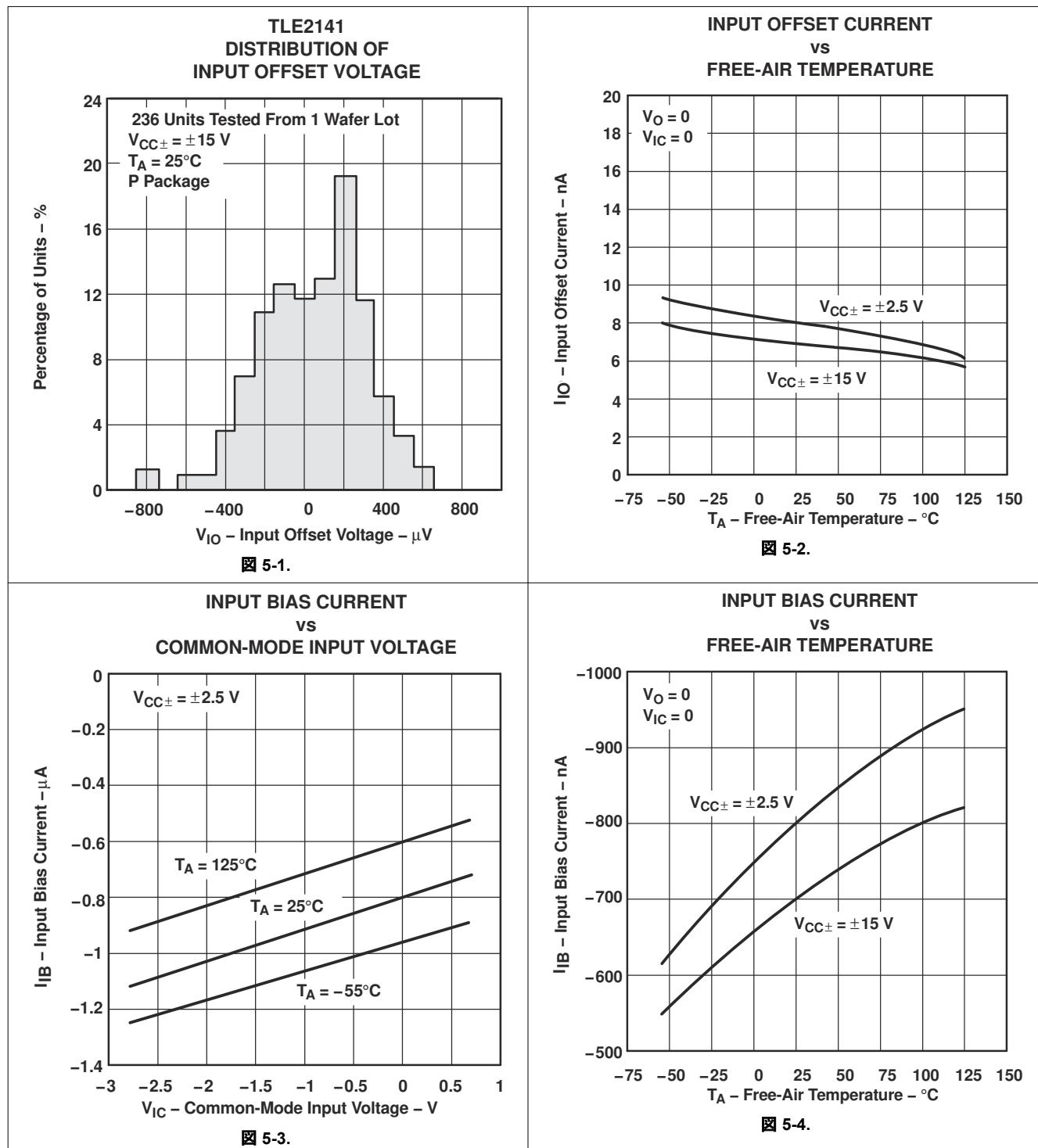
$V_{CC} = \pm 15V$ 、 $T_A = 25^\circ C$ (特に記述のない限り)

| パラメータ | テスト条件 | 最小値 | 標準値 | 最大値 | 単位 |
|-----------------------------------|---|-----------------------|------|-----|--------|
| SR+ 正のスルーレート | $A_{VD} = -1$ 、 $R_L = 2k\Omega$ 、 $C_L = 100pF$ | 27 ⁽¹⁾ | 45 | | V/μs |
| SR- 負のスルーレート | $A_{VD} = -1$ 、 $R_L = 2k\Omega$ 、 $C_L = 100pF$ | 27 ⁽¹⁾ | 42 | | V/μs |
| t_s セトリング タイム | $A_{VD} = -1$ 、 $10V$ ステップ | 0.1% まで | 0.43 | | μs |
| | | 0.01% まで | 0.64 | | |
| V_n 等価入力ノイズ電圧 | $R_S = 20\Omega$ | $f = 10Hz$ | 15 | | nV/√Hz |
| | | $f = 1kHz$ | 10.5 | | |
| $V_{n(PP)}$ ピークツーピークの等価入力ノイズ電圧 | | $f = 0.1Hz \sim 1Hz$ | 0.48 | | μV |
| | | $f = 0.1Hz \sim 10Hz$ | 0.51 | | |
| I_n 等価入力ノイズ電流 | | $f = 10Hz$ | 1.89 | | pA/√Hz |
| | | $f = 1kHz$ | 0.47 | | |
| THD+N 全高調波歪みおよびノイズ | $V_{O(PP)} = 20V$ 、 $R_L = 2k\Omega$ 、 $A_{VD} = 10$ 、 $f = 10kHz$ | 0.06 | | | % |
| B_1 ユニティゲイン帯域幅 | $R_L = 2k\Omega$ 、 $C_L = 100pF$ | | 6 | | MHz |
| ゲイン帯域幅積 | $R_L = 2k\Omega$ 、 $C_L = 100pF$ 、 $f = 100kHz$ | | 5.9 | | MHz |
| BOM 最大出力 – スイング帯域幅 ⁽²⁾ | $V_{O(PP)} = 20V$ 、 $A_{VD} = 1$ 、 $R_L = 2k\Omega$ 、 $C_L = 100pF$ | 668 | | | kHz |
| φ_m ユニティゲインでの位相マージン | $R_L = 2k\Omega$ 、 $C_L = 100pF$ | 58 | | | ° |

(1) 特性評価によって仕様規定されています。

(2) -0.1dB で測定。

5.7 代表的特性



5.7 代表的特性 (続き)

MAXIMUM PEAK OUTPUT VOLTAGE
vs
SUPPLY VOLTAGE

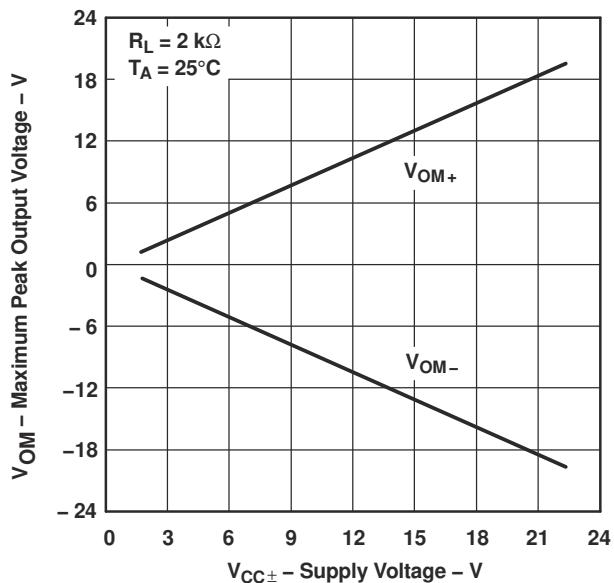


図 5-5.

MAXIMUM PEAK OUTPUT VOLTAGE
vs
FREE-AIR TEMPERATURE

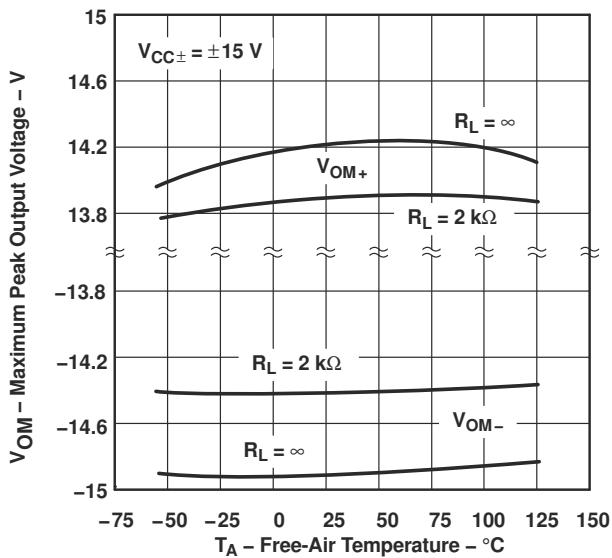


図 5-6.

MAXIMUM POSITIVE PEAK
OUTPUT VOLTAGE
vs
OUTPUT CURRENT

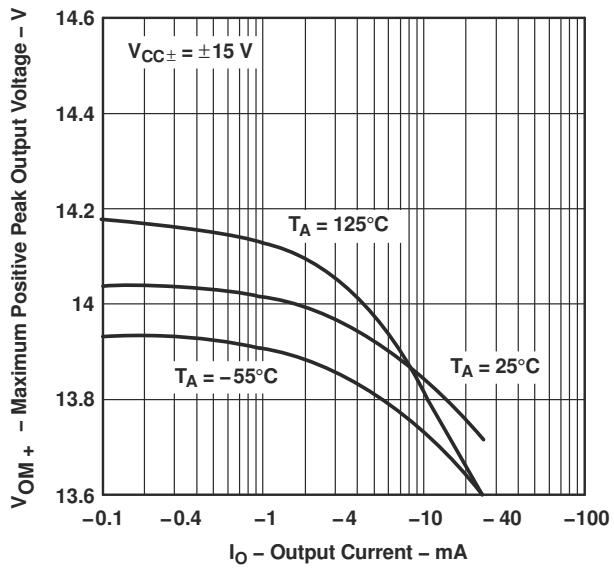


図 5-7.

MAXIMUM NEGATIVE PEAK
OUTPUT VOLTAGE
vs
OUTPUT CURRENT

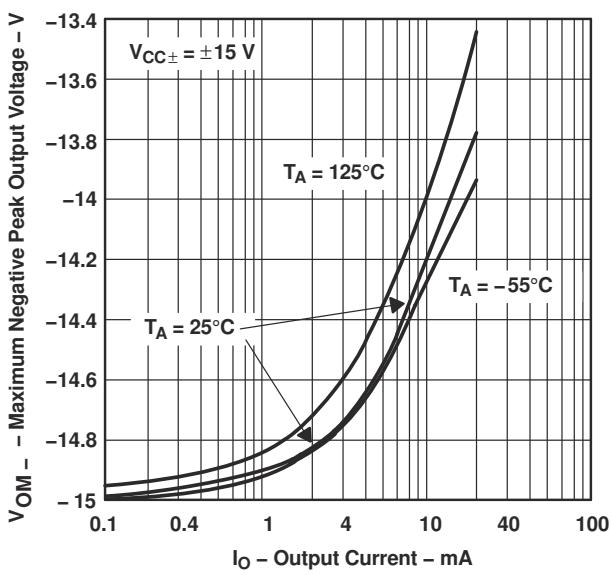


図 5-8.

5.7 代表的特性 (続き)

MAXIMUM PEAK OUTPUT VOLTAGE
vs
SETTLING TIME

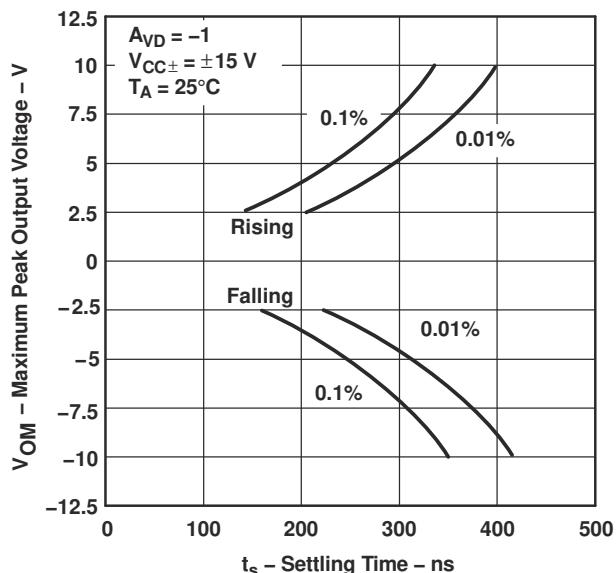


図 5-9.

MAXIMUM PEAK-TO-PEAK
OUTPUT VOLTAGE
vs
FREQUENCY

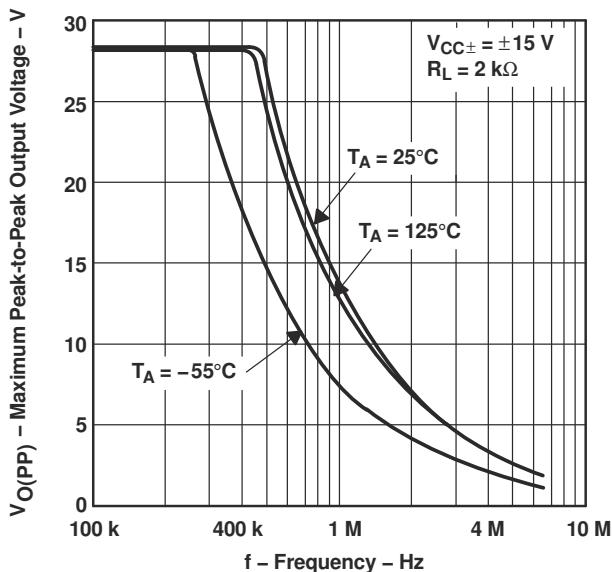


図 5-10.

HIGH-LEVEL OUTPUT VOLTAGE
vs
OUTPUT CURRENT

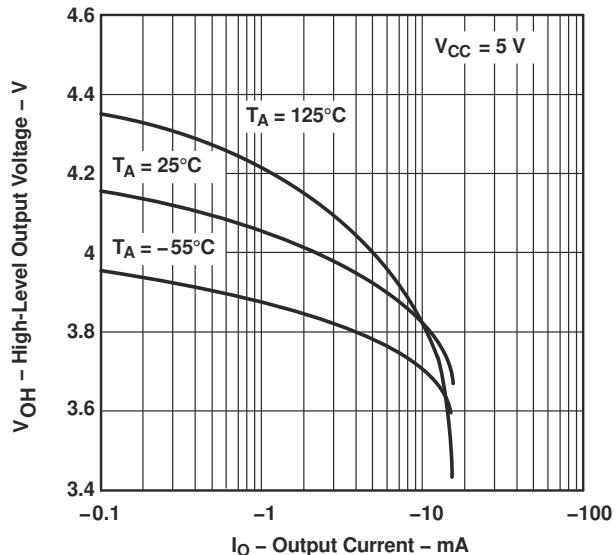


図 5-11.

LOW-LEVEL OUTPUT VOLTAGE
vs
OUTPUT CURRENT

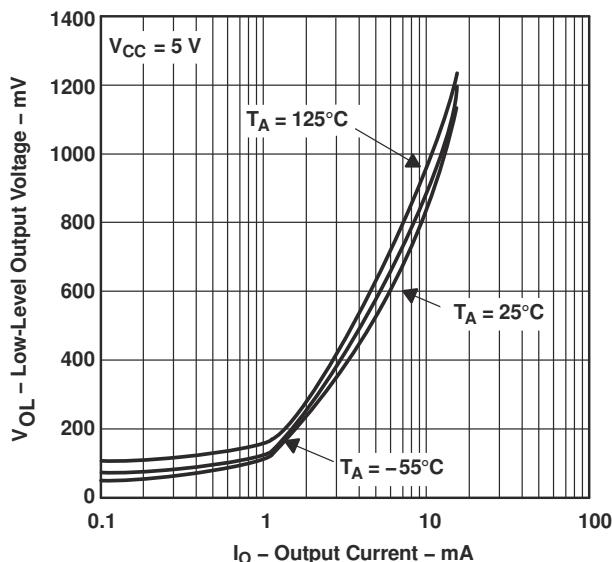


図 5-12.

5.7 代表的特性 (続き)

LARGE-SIGNAL DIFFERENTIAL VOLTAGE
AMPLIFICATION AND PHASE SHIFT
VS
FREQUENCY

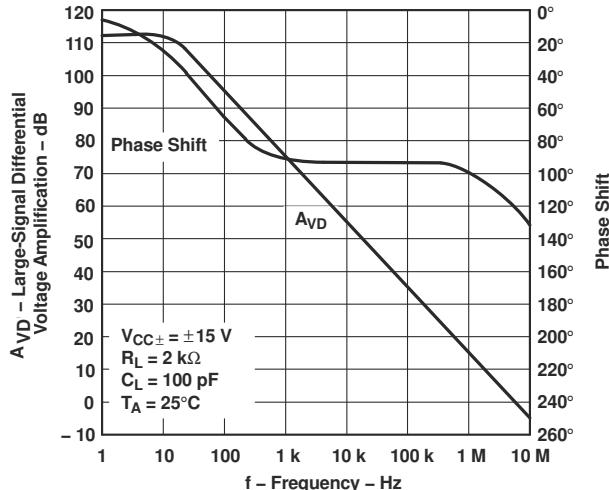


図 5-13.

LARGE-SIGNAL DIFFERENTIAL
VOLTAGE AMPLIFICATION
VS
FREE-AIR TEMPERATURE

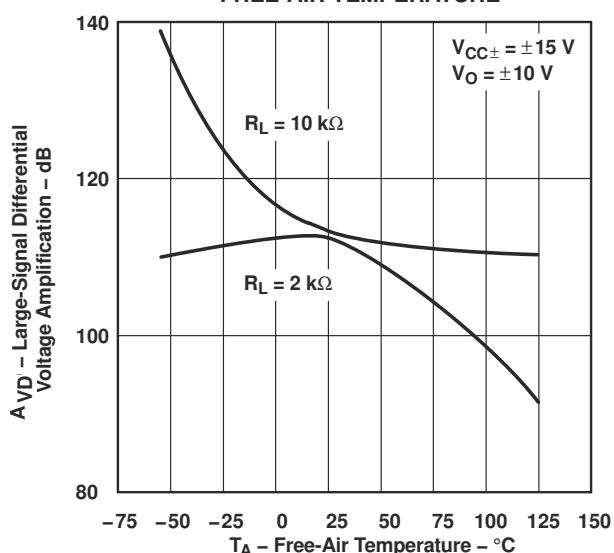


図 5-14.

CLOSED-LOOP OUTPUT IMPEDANCE
VS
FREQUENCY

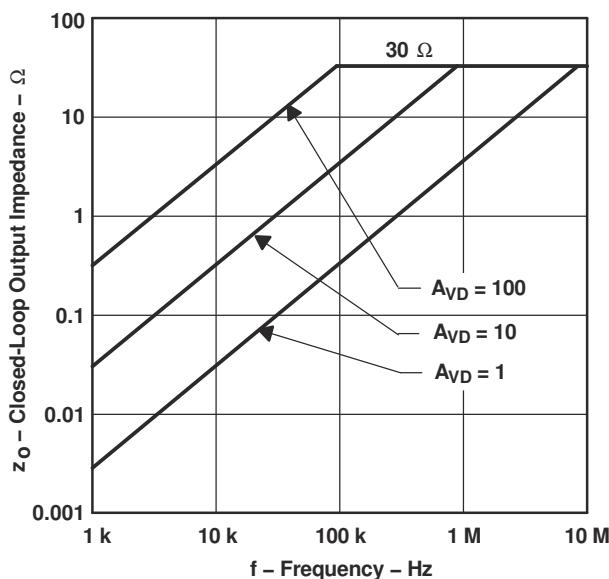


図 5-15.

SHORT-CIRCUIT OUTPUT CURRENT
VS
FREE-AIR TEMPERATURE

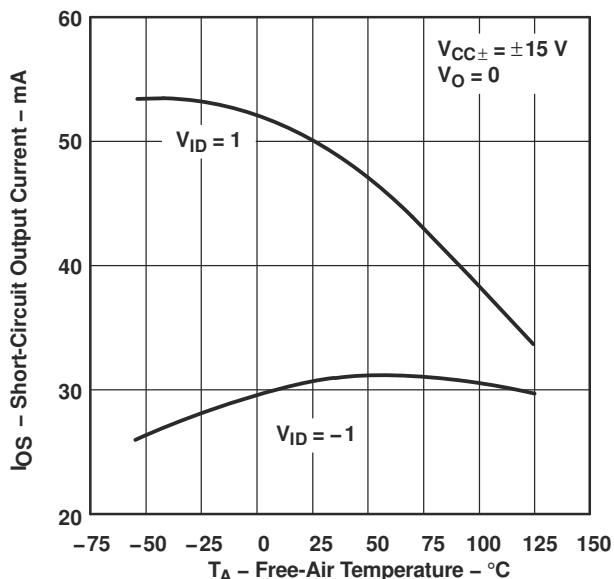


図 5-16.

5.7 代表的特性 (続き)

COMMON-MODE REJECTION RATIO
vs
FREQUENCY

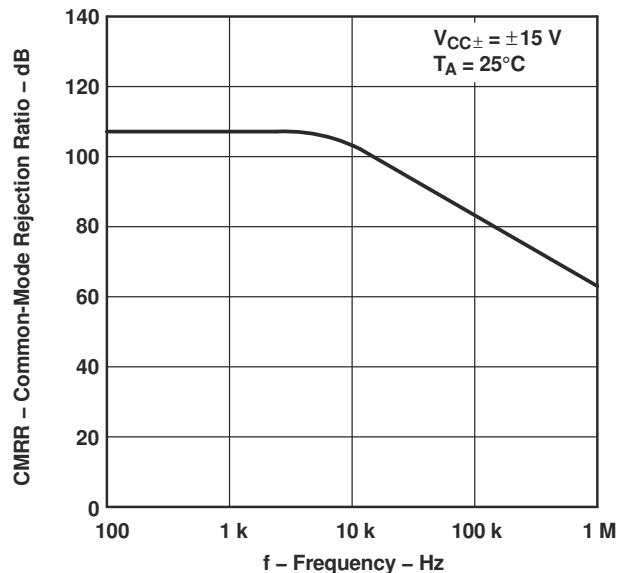


図 5-17.

COMMON-MODE REJECTION RATIO
vs
FREE-AIR TEMPERATURE

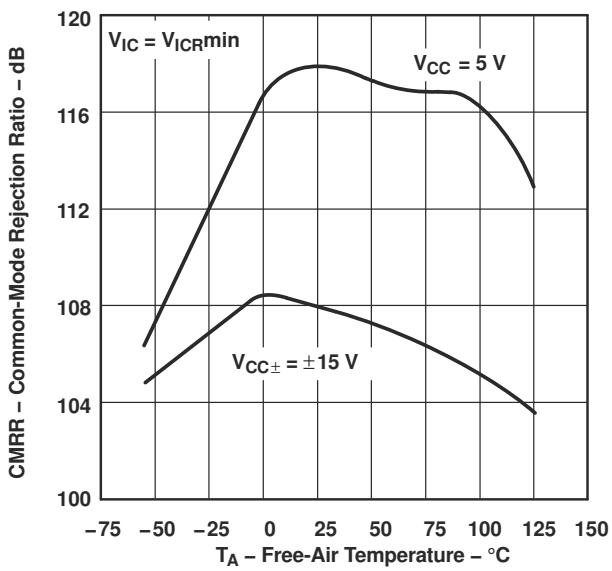


図 5-18.

SUPPLY-VOLTAGE REJECTION RATIO
vs
FREQUENCY

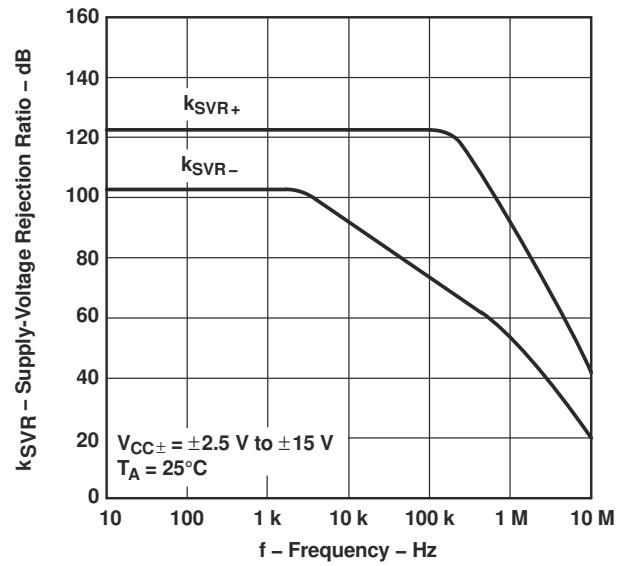


図 5-19.

SUPPLY-VOLTAGE REJECTION RATIO
vs
FREE-AIR TEMPERATURE

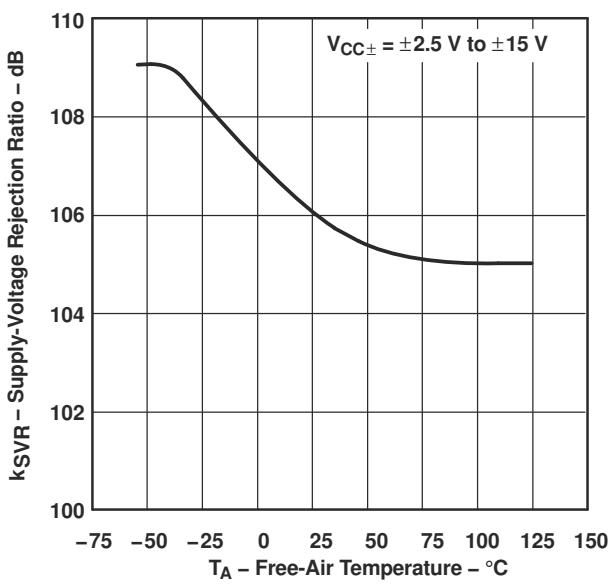


図 5-20.

5.7 代表的特性 (続き)

SUPPLY CURRENT
vs
SUPPLY VOLTAGE

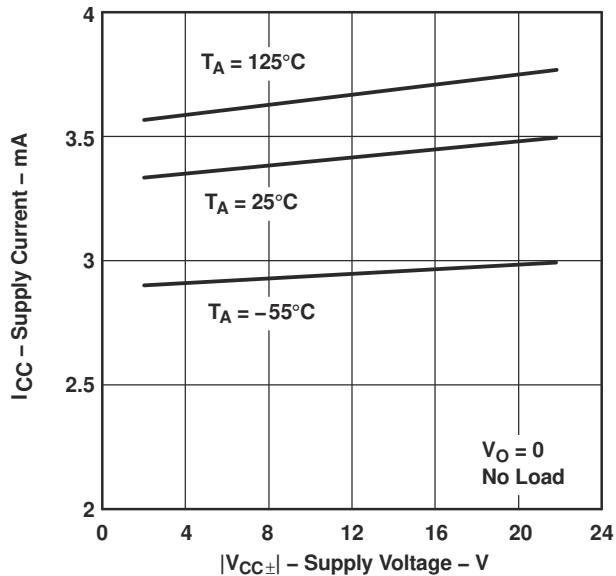


図 5-21.

SUPPLY CURRENT
vs
FREE-AIR TEMPERATURE

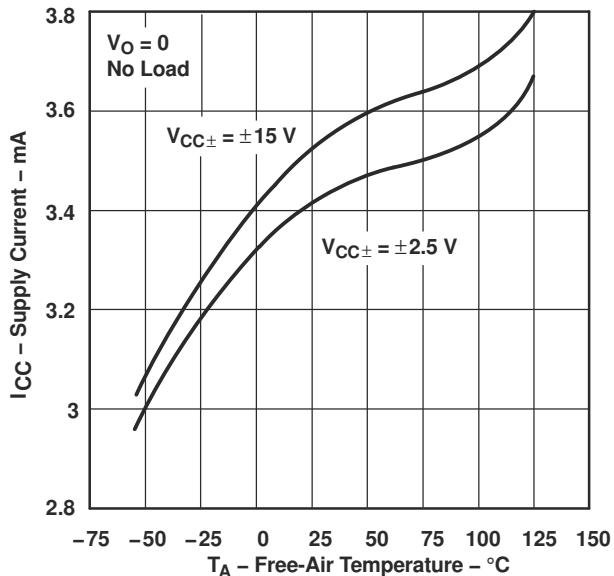


図 5-22.

EQUIVALENT INPUT NOISE VOLTAGE
vs
FREQUENCY

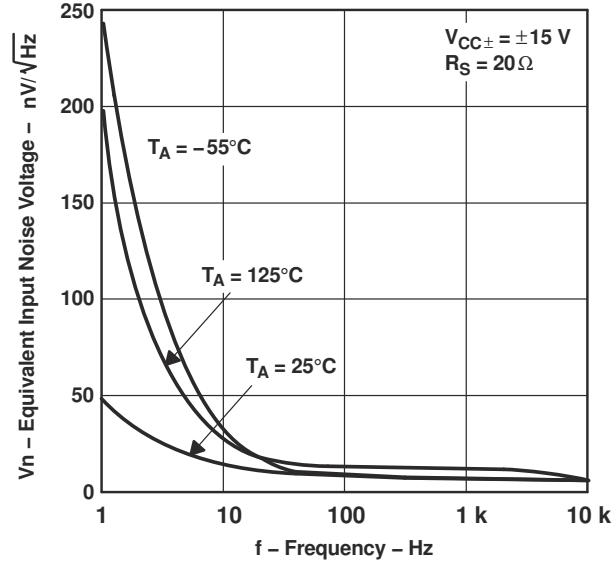


図 5-23.

INPUT NOISE VOLTAGE
OVER A 10-SECOND PERIOD

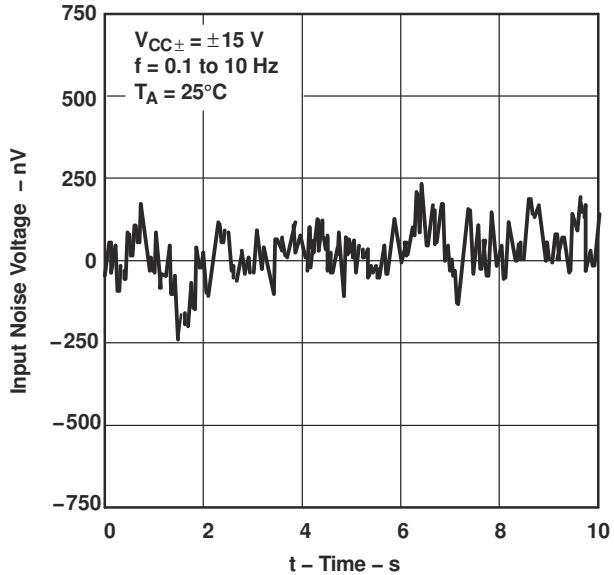


図 5-24.

5.7 代表的特性 (続き)

NOISE CURRENT
vs
FREQUENCY

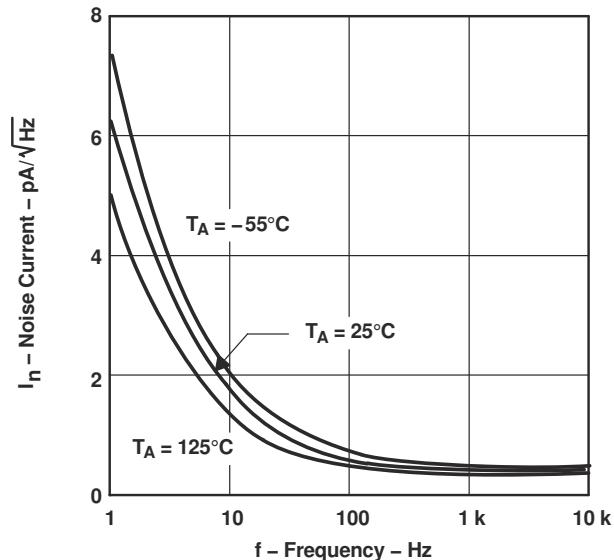


図 5-25.

TOTAL HARMONIC DISTORTION
PLUS NOISE
vs
FREQUENCY

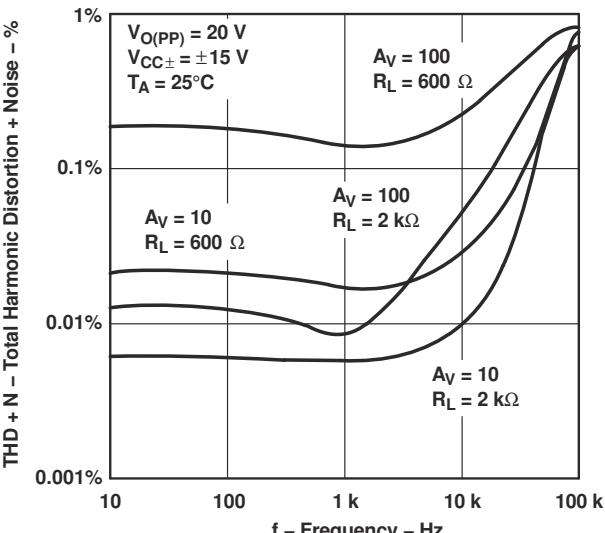


図 5-26.

SLEW RATE
vs
FREE-AIR TEMPERATURE

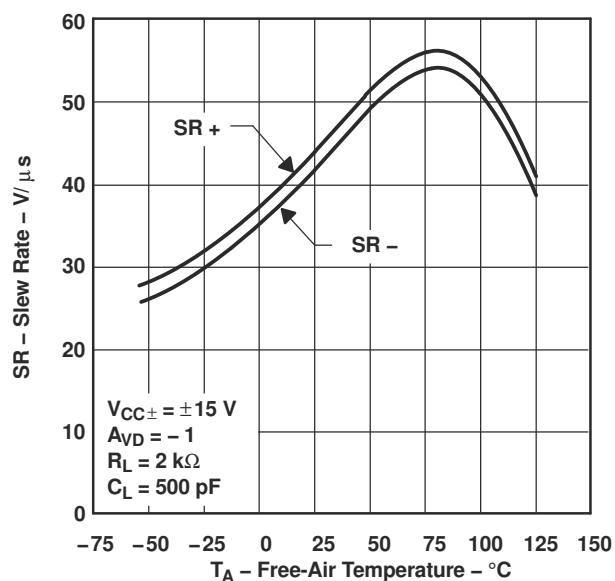


図 5-27.

SLEW RATE
vs
LOAD CAPACITANCE

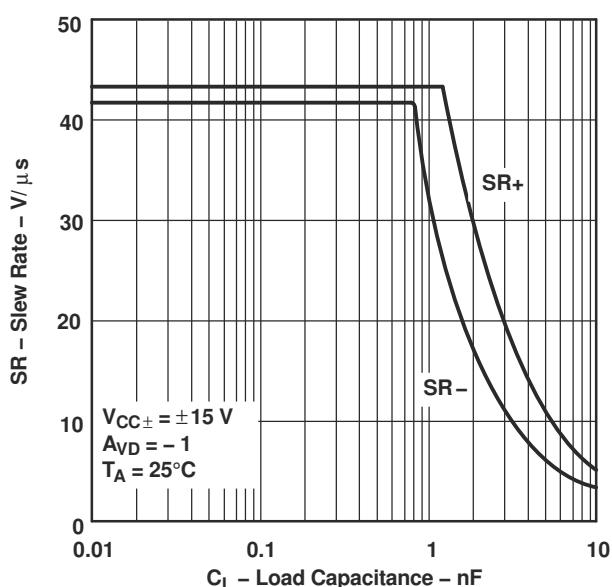


図 5-28.

5.7 代表的特性 (続き)

NONINVERTING
LARGE-SIGNAL
PULSE RESPONSE

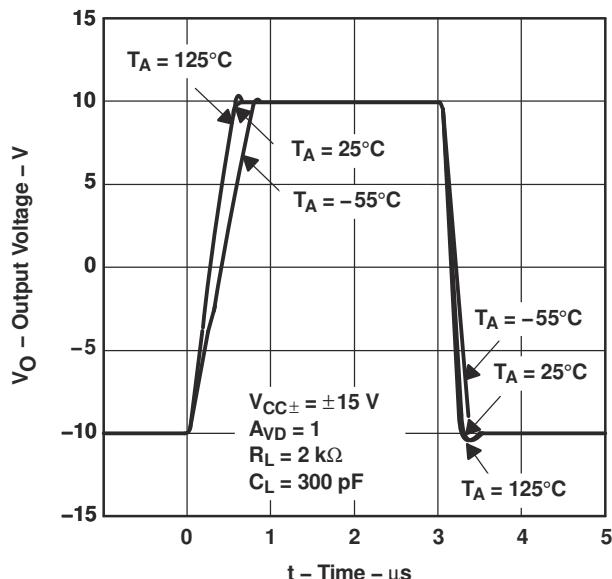


図 5-29.

INVERTING
LARGE-SIGNAL
PULSE RESPONSE

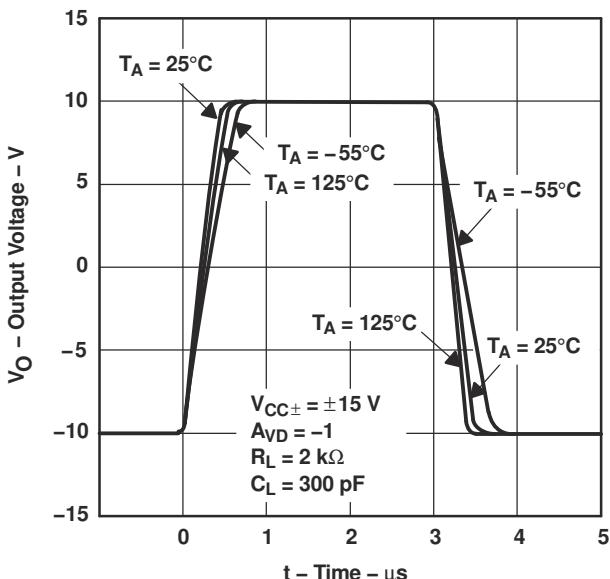


図 5-30.

SMALL-SIGNAL
PULSE RESPONSE

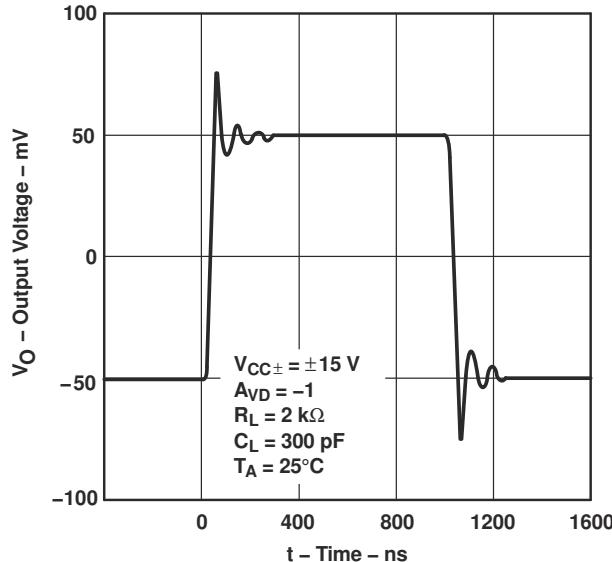


図 5-31.

UNITY-GAIN BANDWIDTH
vs
LOAD CAPACITANCE

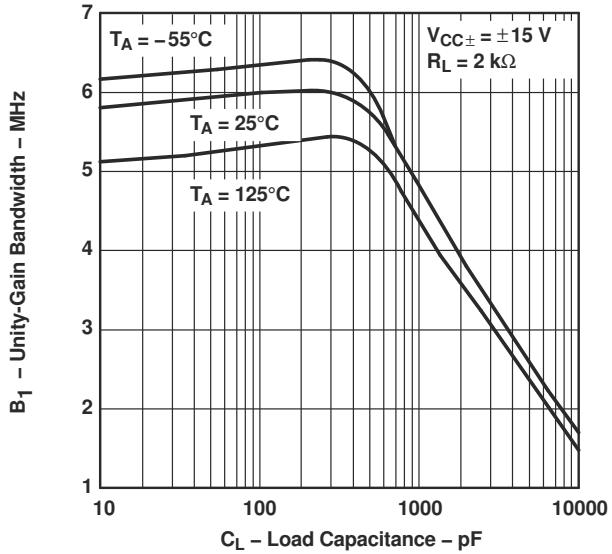


図 5-32.

5.7 代表的特性 (続き)

GAIN MARGIN
vs
LOAD CAPACITANCE

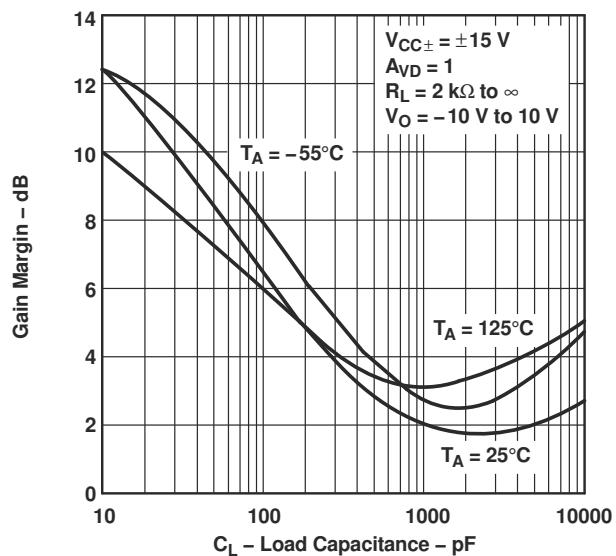


図 5-33.

PHASE MARGIN
vs
LOAD CAPACITANCE

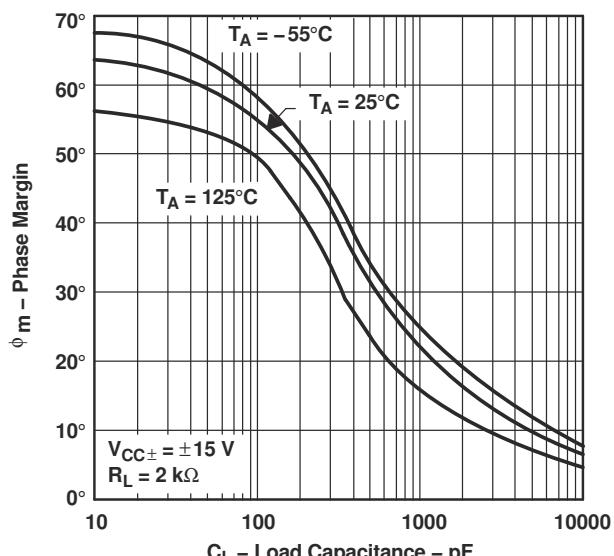


図 5-34.

6 詳細説明

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

6.1 概要

TLE2141-Q1 は最大 10nF の容量性負荷で安定しますが、この高い負荷レベルでは 6MHz の帯域幅は 1.8MHz まで下がります。そのため、このデバイスは、低ドループのサンプル&ホールド回路や、 $4\text{mA} \sim 20\text{mA}$ の電流ループを含む長いケーブルの直接バッファリングに適しています。

特殊な設計により、集積回路の内部部品の誤差に対する感度が向上しており、最大オフセット電圧 $500\mu\text{V}$ 、典型的なドリフト $1.7\mu\text{V}/\text{C}$ で確認されています。最小同相除去比と電源電圧除去比は、それぞれ 85dB と 90dB です。

デバイスの性能は、 $\pm 2\text{V} \sim \pm 22\text{V}$ の範囲にわたって電源電圧と比較的無関係です。入力は、位相反転を引き起こすことなく、 $V_{CC-} - 0.3\text{V} \sim V_{CC+} - 1.8\text{V}$ の間で動作できますが、過剰な入力電流が各入力から流れ出る可能性があり、低い同相入力範囲を超える可能性があります。全 NPN 出力段は、軽電流負荷状況で、 $V_{CC-} - 0.1\text{V} \sim V_{CC+} - 1\text{V}$ というほぼレールツーレール出力振幅を実現します。このデバイスは、出力電流が内部的に制限されているため、いずれかの電源への短絡が持続できますが、パッケージの最大消費電力を超えないように注意する必要があります。

TLE2141-Q1 は、コンパレータとしても使用できます。 $V_{CC\pm}$ の差動入力は、本デバイスを損傷せずに維持できます。TTL 電源レベルでの開ループ伝搬遅延は通常 200ns です。これにより、デバイスが推奨出力スイングの制限を超えて駆動された場合の出力段の飽和回復の目安となります。

TLE2141-Q1 は業界標準の 8 ピン パッケージで供給されます。デバイスは $-40^\circ\text{C} \sim 125^\circ\text{C}$ で動作します。

7 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

7.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

7.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

7.3 商標

Excalibur™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

7.4 静電気放電に関する注意事項

 この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

7.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

| Changes from Revision * (September 2011) to Revision A (July 2025) | Page |
|--|------|
| ドキュメント全体にわたって表、図、相互参照の採番方法を更新 | 1 |
| ピン 1 および 5 をオフセット N1 から NC に、オフセット N2 から NC に変更 | 1 |
| 標準セトリングタイム仕様を $0.34\mu\text{s}$ (0.1% , $\pm 15\text{V } V_S$) から $0.43\mu\text{s}$, $0.4\mu\text{s}$ (0.01% , $\pm 15\text{V } V_S$) から $0.64\mu\text{s}$ に、 $0.16\mu\text{s}$ (0.1% , $5\text{V } V_S$) から $0.66\mu\text{s}$, および $0.22\mu\text{s}$ (0.01% , $5\text{V } V_S$) から $0.99\mu\text{s}$ に変更 | 4 |
| $\pm 15\text{V } V_S$ における標準 THD+N 仕様を 0.01% から 0.06% に変更 | 4 |
| $5\text{V } V_S$ での最大出力帯域幅仕様の標準値を 660kHz から 380kHz に変更 | 4 |

9 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package Pins | Package qty Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|------------------------------|---------------|----------------------|----------------|-----------------------|-------------|--------------------------------------|-----------------------------------|--------------|---------------------|
| TLE2141QDRQ1 | Active | Production | SOIC (D) 8 | 2500 LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | 2141Q |
| TLE2141QDRQ1.A | Active | Production | SOIC (D) 8 | 2500 LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | 2141Q |

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TLE2141-Q1 :

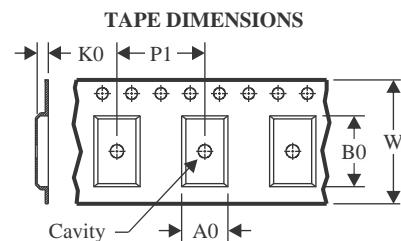
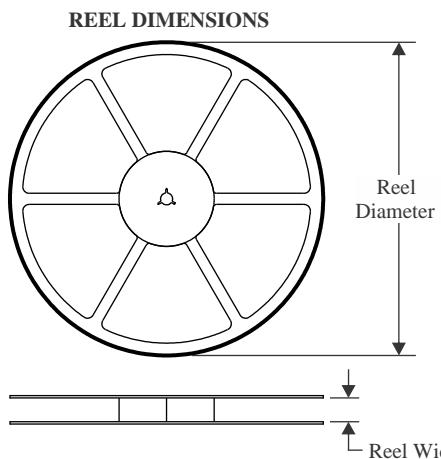
- Catalog : [TLE2141](#)

-
- Enhanced Product : [TLE2141-EP](#)

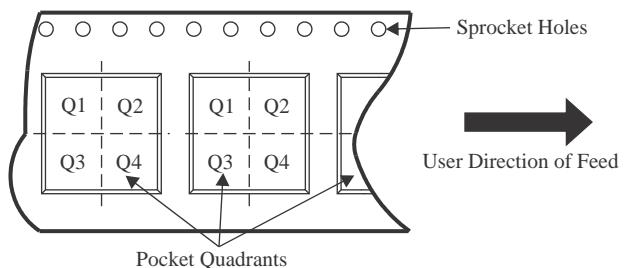
- Military : [TLE2141M](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Enhanced Product - Supports Defense, Aerospace and Medical Applications
- Military - QML certified for Military and Defense Applications

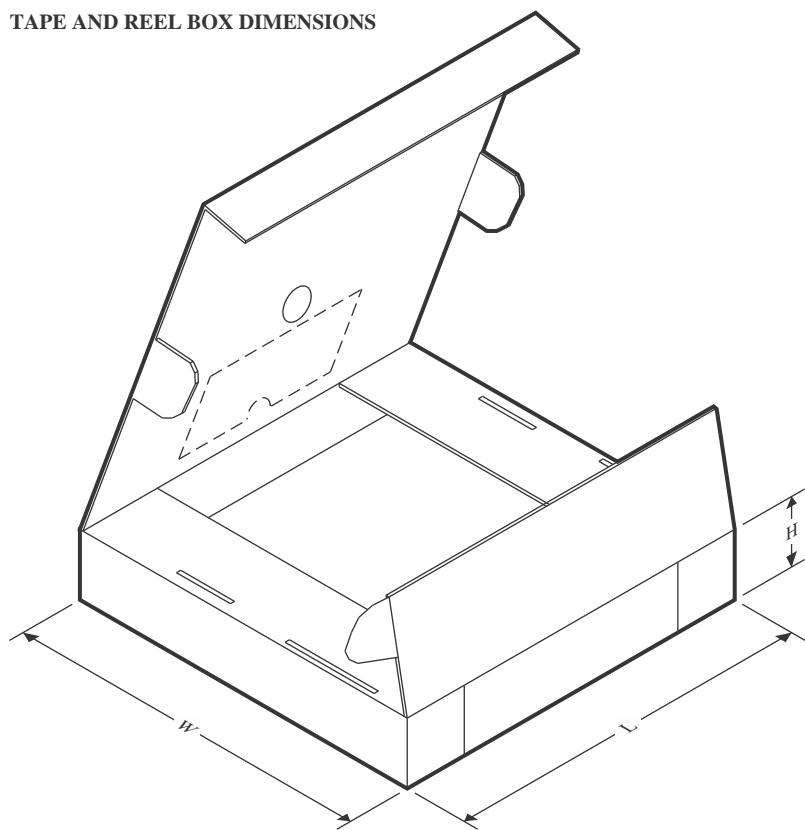
TAPE AND REEL INFORMATION


| | |
|----|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|--------------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| TLE2141QDRQ1 | SOIC | D | 8 | 2500 | 330.0 | 12.5 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

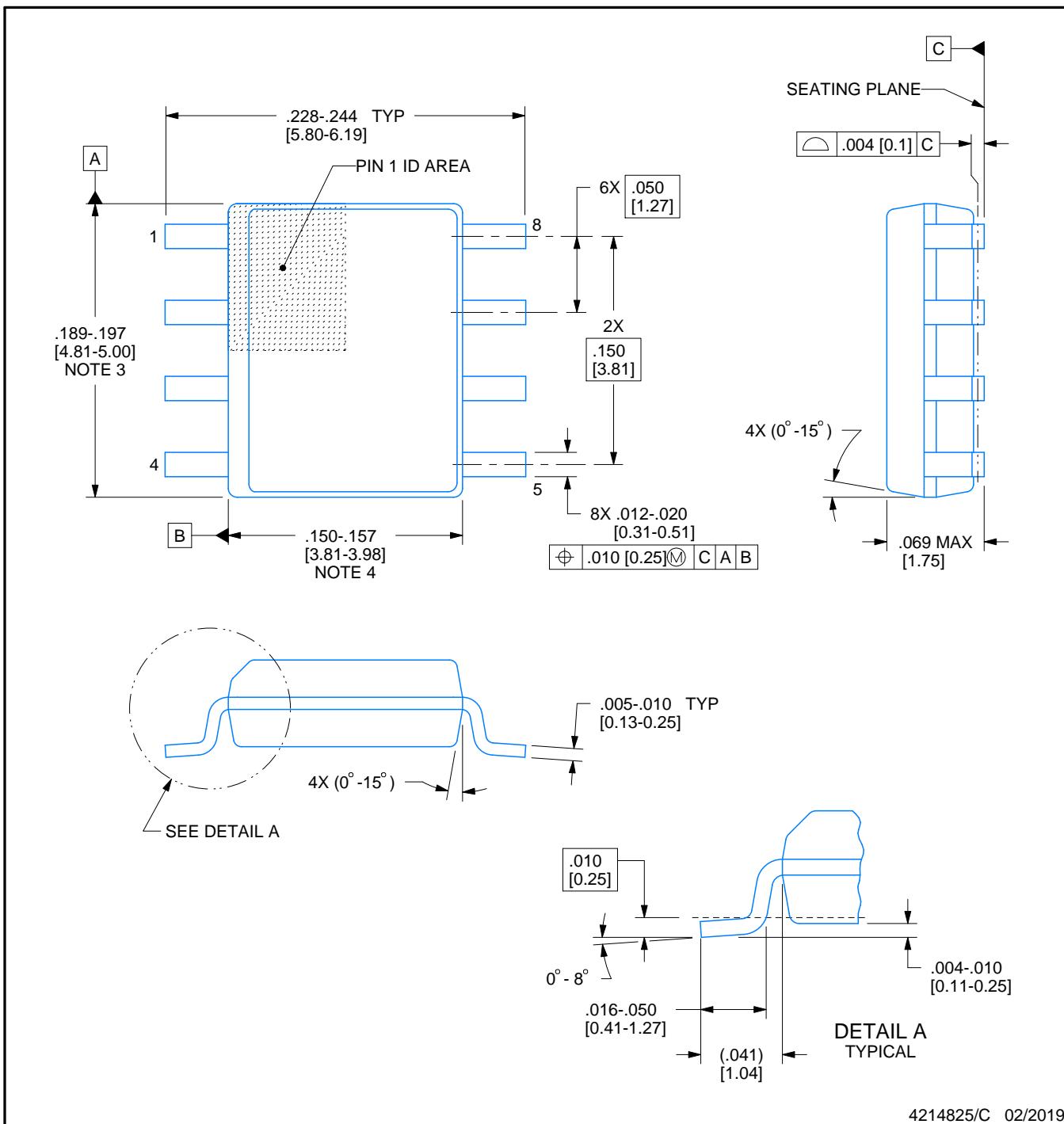
| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|--------------|--------------|-----------------|------|------|-------------|------------|-------------|
| TLE2141QDRQ1 | SOIC | D | 8 | 2500 | 353.0 | 353.0 | 32.0 |



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

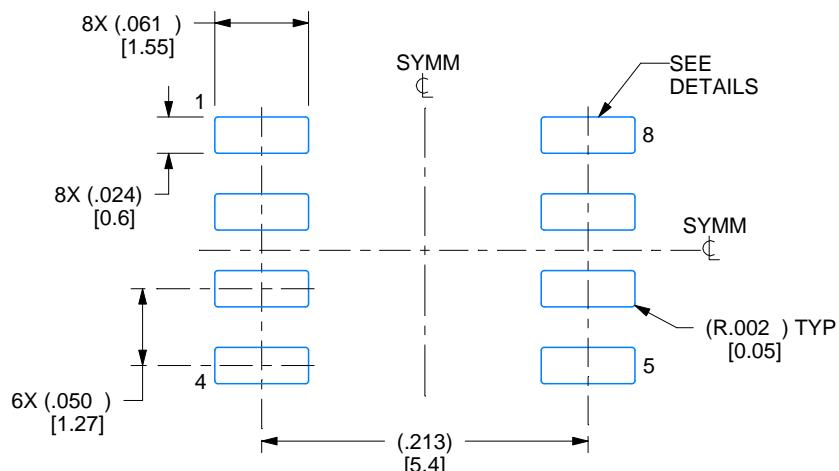
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

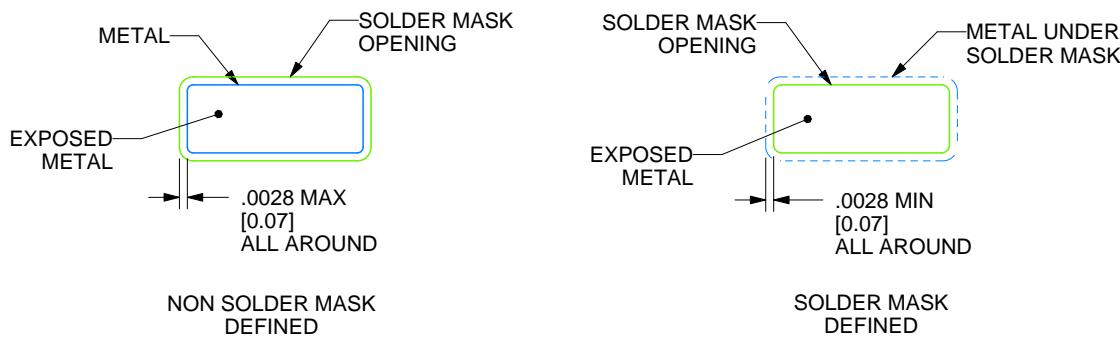
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

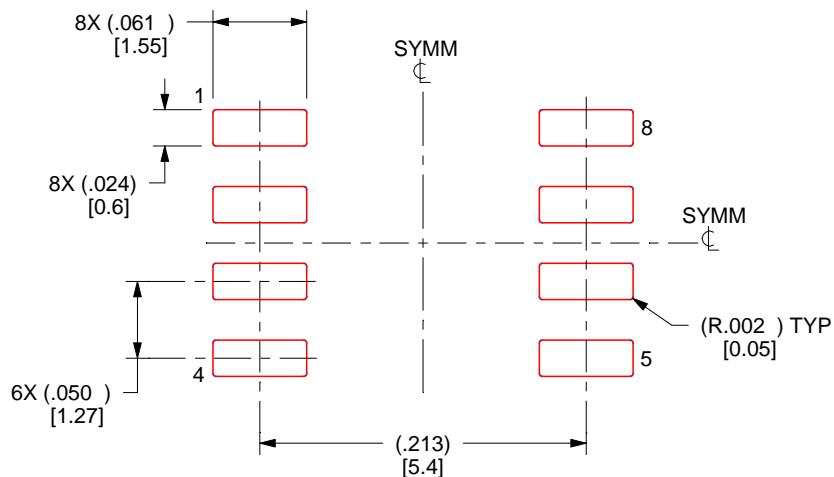
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月