TLC6C5816-Q1 パワー・ロジック、16ビット・シフト・レジスタ、診断機能付きLEDドライバ

1 特長

- **車載アプリケーションに対応**
- **下記内容でAEC-Q100認定済み：**
  - デバイス温度グレード 1: 動作時周囲温度範囲 –40℃～125°C
  - デバイスHBM ESD分類レベルH3A
  - デバイスCDM ESD分類レベルC6
- **パワーDMOSトランジスタ出力付きの16チャネル**
  - チャネルごとに最大50mAのオープン・ドレイン出力
  - 出力電圧の最大定格: 45V
  - EMI低下のため最適化されたスルー・レート
- **シリアル・インターフェイスおよびPWM入力**
  - TPIC6C596、TLC6C598-Q1、TLC6C5912-Q1と互換のシフト・レジスタ
  - LEDステータスの読み戻し
  - グループ調光用の2つのPWM入力
- **診断および保護機能**
  - 設定可能なLEDの開放および短絡診断機能
  - 過熱保護
  - シリアル・インターフェイス通信エラーの検出
  - オープン・ドレインのエラー・フィードバック

2 アプリケーション

- **車載用計器盤**
- **車載用HVAC制御パネル**
- **車載用内装フェイスプレート**
- **車載用Eシフタ・インジケータ**
- **車載用センター・スタック**

3 概要

車載アプリケーション用には、各種のLEDインジケータが存在します。ハイブリッド計器クラスタやEシフタなど一部のアプリケーションには安全性要件が存在し、LEDフォルト診断機能が必須です。HVACパネルなど他のアプリケーションにはLEDのオン-オフ制御しか存在しないため、LED診断機能は必要ありません。両方のアプリケーションに対応するため、TLC6C5816-Q1デバイスには柔軟なLED診断機能が実装されています。レジスタへの書き込みにより、出力チャネルをLED診断機能あり、またはなしのどちらにも構成できます。

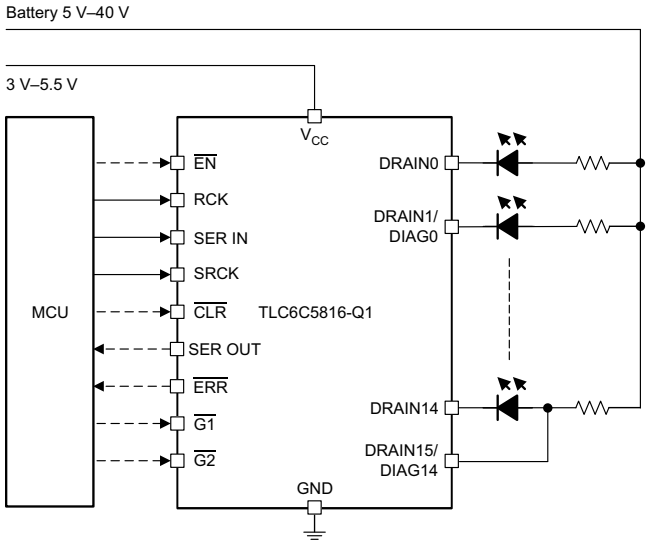
TLC6C5816-Q1デバイスは16ビット・シフト・レジスタのLEDドライバで、車載用LEDアプリケーションをサポートするよう設計されています。LEDの開放および短絡の診断機構が搭載されており、安全性保護が強化されています。このデバイスには、パワーDMOSトランジスタ出力を持つ16のチャネルが内蔵されています。チャネルのうち8つは、対応するレジスタを構成することで、LEDフォルト診断をサポートします。このデバイスは診断機能なしで16チャネル、または診断機能ありで8チャネルを駆動できます。LED診断を実行するには、診断チャネルのDIAGnをDRAINnに接続する必要があります。コマンド・エラー・フォルトが発生した場合、チャネルがLED診断用に構成されているにもかかわらず、同時にレジスタ書き込みコマンドによってそのチャネルがオンになったことを意味します。デバイスには巡回冗長性検査(CRC)機能があり、シフト・レジスタのレジスタ値を検証できます。読み戻しモードでは、デバイスは6ビットのCRC剰余を返します。MCUはCRC剰余を読み戻して、剰余が正しいかどうかをチェックすることで、MCUとデバイスとの間の通信ループが良好かどうかを判定できます。

製品情報(1)

型番	パッケージ	本体サイズ(公称)
TLC6C5816-Q1	HTSSOP (28)	9.70mm×4.40mm

(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にある注文情報を参照してください。

代表的なアプリケーションの回路図



Copyright © 2017, Texas Instruments Incorporated

英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.comで閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 改訂履歴 ... 2
5 ピン構成および機能 ... 3
6 仕様 ... 4
6.1 絶対最大定格 ... 4
6.2 ESD定格 ... 4
6.3 推奨動作条件 ... 5
6.4 熱特性 ... 5
6.5 電気的特性 ... 5
6.6 タイミング要件 ... 6
6.7 スイッチング特性 ... 6
6.8 代表的特性 ... 8
7 詳細説明 ... 10
7.1 概要 ... 10
7.2 機能ブロック図 ... 10
7.3 機能説明 ... 10
7.4 デバイスの機能モード ... 15
7.5 レジスタ・マップ ... 15
7.6 インターフェイス・レジスタ ... 16
8 アプリケーションと実装 ... 20
8.1 アプリケーション情報 ... 20
8.2 代表的なアプリケーション ... 20
9 電源に関する推奨事項 ... 23
10 レイアウト ... 24
10.1 レイアウトのガイドライン ... 24
10.2 レイアウト例 ... 24
11 デバイスおよびドキュメントのサポート ... 25
11.1 ドキュメントの更新通知を受け取る方法 ... 25
11.2 コミュニティ・リソース ... 25
11.3 商標 ... 25
11.4 静電気放電に関する注意事項 ... 25
11.5 Glossary ... 25
12 メカニカル、パッケージ、および注文情報 ... 26

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

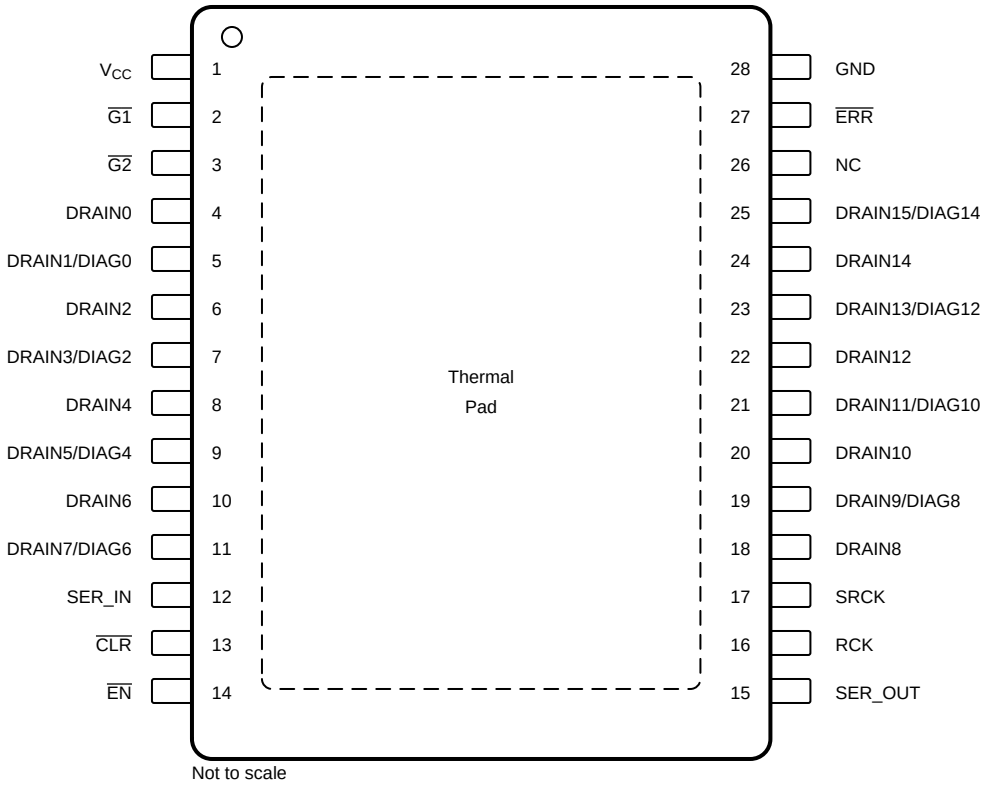
2017年10月発行のものから更新 **Page**

- データシートを事前情報から量産データに変更 ... 1

Copyright © 2017, Texas Instruments Incorporated

5 ピン構成および機能

PWP PowerPAD™パッケージで供給
露出放熱パッドを用いた28ピンHTSSOP
上面図



ピン機能

ピン		I/O	説明
名前	番号		
$\overline{\text{CLR}}$	13	I	シフト・レジスタのクリア、アクティブLOW。$\overline{\text{CLR}}$がLOWレベルになると、デバイスのすべてのストレージ・レジスタがクリアされ、シフト・レジスタは通常動作します。$\overline{\text{CLR}}$がHIGHレベルになると、ストレージ・レジスタとシフト・レジスタの両方が通常動作します。
DRAIN0	4	O	チャネル0オープン・ドレイン出力
DRAIN1/DIAG0	5	I/O	チャネル1オープン・ドレイン出力または診断入力0
DRAIN2	6	O	チャネル2オープン・ドレイン出力
DRAIN3/DIAG2	7	I/O	チャネル3オープン・ドレイン出力または診断入力2
DRAIN4	8	O	チャネル4オープン・ドレイン出力
DRAIN5/DIAG4	9	I/O	チャネル5オープン・ドレイン出力または診断入力4
DRAIN6	10	O	チャネル6オープン・ドレイン出力
DRAIN7/DIAG6	11	I/O	チャネル7オープン・ドレイン出力または診断入力6
DRAIN8	18	O	チャネル8オープン・ドレイン出力
DRAIN9/DIAG8	19	I/O	チャネル9オープン・ドレイン出力または診断入力8
DRAIN10	20	O	チャネル10オープン・ドレイン出力
DRAIN11/DIAG10	21	I/O	チャネル11オープン・ドレイン出力または診断入力10
DRAIN12	22	O	チャネル12オープン・ドレイン出力
DRAIN13/DIAG12	23	I/O	チャネル13オープン・ドレイン出力または診断入力12
DRAIN14	24	O	チャネル14オープン・ドレイン出力

Copyright © 2017, Texas Instruments Incorporated

ピン機能 (continued)

ピン		I/O	説明
名前	番号		
DRAIN15/DIAG14	25	I/O	チャネル15オープン・ドレイン出力または診断入力14
$\overline{EN}$	14	I	デバイス・イネーブル、アクティブLOW。$\overline{EN}$がHIGHレベルになると、デバイスがシャットダウンされ、すべてのレジスタがリセットして、デバイスはスタンバイ・モードに移行します。$\overline{EN}$がLOWレベルになると、デバイスがイネーブルされ、すべての機能が通常動作します。
$\overline{ERR}$	27	O	オープン・ドレインのエラー・フィードバック
$\overline{G1}$	2	I	チャネル・イネーブル、DRAIN0–DRAIN7出力を制御、アクティブLOW
$\overline{G2}$	3	I	チャネル・イネーブル、DRAIN8–DRAIN15出力を制御、アクティブLOW
NC	26	NC	内部接続なし
RCK	16	I	シリアル・データ・ラッチ。各シフト・レジスタのデータは、RCKの立ち上がりエッジでストレージ・レジスタへ転送されます。一方、ステータス・ビットはシフト・レジスタへロードされます。
SER IN	12	I	シリアル・データ入力。SER INのデータは、SRCKの立ち上がりエッジごとに、シフト・レジスタへロードされます。
SER OUT	15	O	シリアル・データ出力。このピンの目的は、シリアル・バスに複数のデバイスをカスケード接続することです。
SRCK	17	I	シリアル・クロック入力。SRCKの各立ち上がりエッジごとに、データがSER INから内部のシリアル・シフト・レジスタへ転送されます。
V_{CC}	1	P	デバイスの電源ピン。このピンの近くに0.1µFのセラミック・コンデンサを追加します。
GND	28	G	電力グランドで、デバイスのグランド・リファレンス・ピンです。このピンは、PCBのグランド・プレーンに接続する必要があります。
放熱パッド	—	—	Polygon Pourに接続して放熱性能を最適化

6 仕様

6.1 絶対最大定格

動作時周囲温度範囲内(特に記述のない限り)(1)

		最小	MAX	UNIT
V_{CC}	電源電圧	–0.3	6	V
V_I	ロジック入力電圧、$\overline{CLR}$、$\overline{EN}$、$\overline{G1}$、$\overline{G2}$、RCK、SER IN、SRCK	–0.3	6	V
V_O	ロジック出力電圧、SER OUT	–0.3	V_{CC} + 0.3	V
V_{DS}	パワーDMOSのドレイン-ソース間電圧、DRAIN0–DRAIN15	–0.3	45	V
V_{ERR}	エラー出力電圧、$\overline{ERR}$	–0.3	6	V
I_O	チャネル出力電流		50	mA
Operating junction temperature, T_J		–40	150	℃
保管温度、T_{stg}		–55	165	℃

(1) *絶対最大定格*を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「*推奨動作条件*」に示された値を越える状態で本製品が正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

6.2 ESD定格

			値	単位
$V_{(ESD)}$ Electrostatic discharge	Human-body model (HBM), per AEC Q100-002(1)		±4000	V
	Charged-device model (CDM), per AEC Q100-011	All pins	±1000	

(1) AEC Q100-002は、HBMストレス試験をANSI/ESDA/JEDEC JS-001仕様に従って実施することを示しています。

Copyright © 2017, Texas Instruments Incorporated

6.3 推奨動作条件

動作時周辺温度範囲内（特に記述のない限り）

		最小	MAX	UNIT
V_{CC}	電源電圧	3	5.5	V
V_{IH}	Hiレベル入力電圧、$\overline{CLR}$、$\overline{EN}$、$\overline{G1}$、$\overline{G2}$、RCK、SER IN、SRCK	2.4		V
V_{IL}	Loレベル入力電圧、$\overline{CLR}$、$\overline{EN}$、$\overline{G1}$、$\overline{G2}$、RCK、SER IN、SRCK		0.7	V
T_A	動作周囲温度	–40	125	°C

6.4 熱特性

熱特性(1)		TLC6C5816-Q1 PWP (HTSSOP) 28ピン	UNIT
$R_{\theta JA}$	接合部から周囲温度への熱抵抗	44.4	°C/W
$R_{\theta JC(top)}$	接合部からケース(上面)への熱抵抗	29.9	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	26.9	°C/W
ψ_{JT}	接合部から上面への特性パラメータ	2	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	26.7	°C/W
$R_{\theta JC(bot)}$	接合部からケース(底面)への熱抵抗	5.3	°C/W

(1) 従来および新しい熱測定値の詳細については、*『半導体およびICパッケージの熱測定値』*を参照してください。

6.5 電気的特性

特に記述のない限り、V_{CC} = 5V、T_J = - 40℃ ~ 150℃

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
$V_{(POR\text{-}rising)}$	パワーオンリセット立ち上がりスレッショルド			1.5		2.5	V
$V_{(POR\text{-}falling)}$	パワーオンリセット立ち下がりスレッショルド			1			V
$t_{(device\text{-}ready)}$	デバイス準備時間	V_{CC} > 0.5V、$\overline{EN}$ = 0			50		µs
I_{CC}	Logic supply current	全出力オフ、クロック信号なし、$\overline{EN}$ = 0			60	120	µA
		全出力オン、クロック信号なし、$\overline{EN}$ = 0			210	300	
$I_{CC(FRQ)}$	Logic supply current at frequency	f_{SRCK} = 5 MHz, C_L = 30 pF, all outputs on			320	600	µA
$I_{(Q)}$	静止電流	$\overline{EN}$ = 1				1	µA
V_{OH}	HIGHレベル出力電圧 SER OUT	I_{OH} = - 20µA		4.9	4.99		V
		I_{OH} = –4 mA		4.5	4.69		
V_{OL}	LOWレベル出力電圧 SER OUT	I_{OH} = - 20µA			0.001	0.01	V
		I_{OH} = –4 mA			0.25	0.4	
I_{IH}	High-level input current	V_I = 5V			0.2		µA
I_{IL}	Low-level input current	V_I = 0V			- 0.2		µA
$I_{D(SX)}$	Off-state drain current	V_{DS} = 30 V			0.01	0.1	µA
		V_{DS} = 30V、T_A = 125℃			0.1	0.3	
$r_{DS(on)}$	Static drain-source on-state resistance	V_{CC} = 5V、I_D = 20mA	T_A = 25℃、単一チャネルがオン	5	6.2	8	Ω
		V_{CC} = 3.3V、I_D = 20mA	T_A = 25℃、すべてのチャネルがオン	6	7.3	9	
			T_A = 125℃、すべてのチャネルがオン	9	11.6	13.5	
$T_{(SHUTDOWN)}$	Thermal shutdown threshold				175		°C
$T_{(HYS)}$	Thermal shutdown hysteresis				15		°C
$V_{(OC_th)}$	LED開放検出スレッショルド			4	4.3	4.5	V

Copyright © 2017, Texas Instruments Incorporated

電気的特性 (continued)

特に記述のない限り、V_{CC} = 5V、T_J = - 40℃ ~ 150℃

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
$V_{hys(OC)}$	LED開放検出スレッショルドのヒステリシス			60		mV
$V_{(SC_th)}$	LED短絡検出スレッショルド		1	1.22	1.5	V
$V_{hys(SC)}$	LED短絡検出スレッショルドのヒステリシス			60		mV
$V_{(ERR_PD)}$	ERRピンのオープン・ドレイン電圧降下	I_{ERR} = 4mA			0.3	V
$I_{lkg(ERR)}$	ERRピンの漏れ電流	V_{ERR} = 5V	- 1		1	µA

6.6 タイミング要件

特に記述のない限り、V_{cc} = 5V、T_J = 25℃、C_L = 30pF、I_D = 20mA

		最小	標準	最大	UNIT
f_{SRCK}	シリアル・クロック周波数			10	MHz
t_{SRCK}	シリアル・クロック幅	100			ns
t_{SRCKH}	SRCKパルス幅、HIGH	30			ns
t_{SRCKL}	SRCKパルス幅、LOW	30			ns
t_{su}	セットアップ時間、SRCK立ち上がり前のSER IN HIGH	15			ns
t_h	ホールド時間、SRCK立ち上がり後のSER IN HIGH	15			ns
$t_{SER\ IN}$	SER INのパルス幅	40			ns
t_d	最後のSRCK立ち上がりからRCK立ち上がりまで	200			ns

6.7 スイッチング特性

特に記述のない限り、V_{cc} = 5V、T_J = 25℃、C_L = 30pF、I_D = 20mA

パラメータ		MIN	TYP	MAX	UNIT
$t_{pd(deg_open)}$	LED開放から$\overline{ERR}$ピンがプルダウンされるまでの時間		35		µs
$t_{pd(deg_short)}$	LED短絡から$\overline{ERR}$ピンがプルダウンされるまでの時間		35		µs
$t_{pd(GOFF)}$	伝搬遅延時間、$\overline{Gx}$立ち上がりからの出力オフ(V_{OUT} = 10% LED電源電圧)		250		ns
$t_{pd(GON)}$	伝搬遅延時間、$_{Gx}$立ち下がりからの出力オン($V\overline{OUT}$ = 90% LED電源電圧)		250		ns
$t_{pd(ROFF)}$	伝搬遅延時間、RCK立ち上がりからの出力オフ(V_{OUT} = 10% LED電源電圧)		250		ns
$t_{pd(RON)}$	伝搬遅延時間、RCK立ち上がりからの出力オン(V_{OUT} = 90% LED電源電圧)		250		ns
t_r	立ち上がり時間、ドレイン出力		100		ns
t_f	立ち下がり時間、ドレイン出力		100		ns
$t_{pd(SIO)}$	伝搬遅延時間、SRCK立ち下がりエッジからSEROUT変更まで		35		ns
$t_{r(o)}$	SEROUT立ち上がり時間(10%から90%へ)		20		ns
$t_{f(o)}$	SEROUT立ち下がり時間(90%から10%へ)		20		ns

Copyright © 2017, Texas Instruments Incorporated

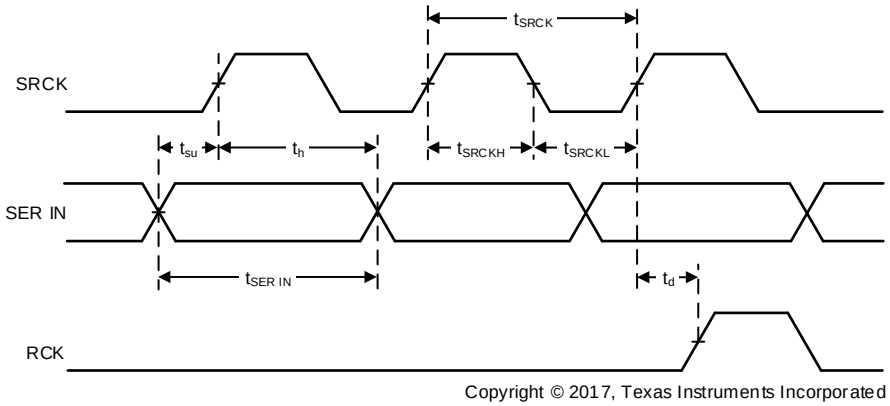


図 1. 入力信号のタイミング・ダイアグラム

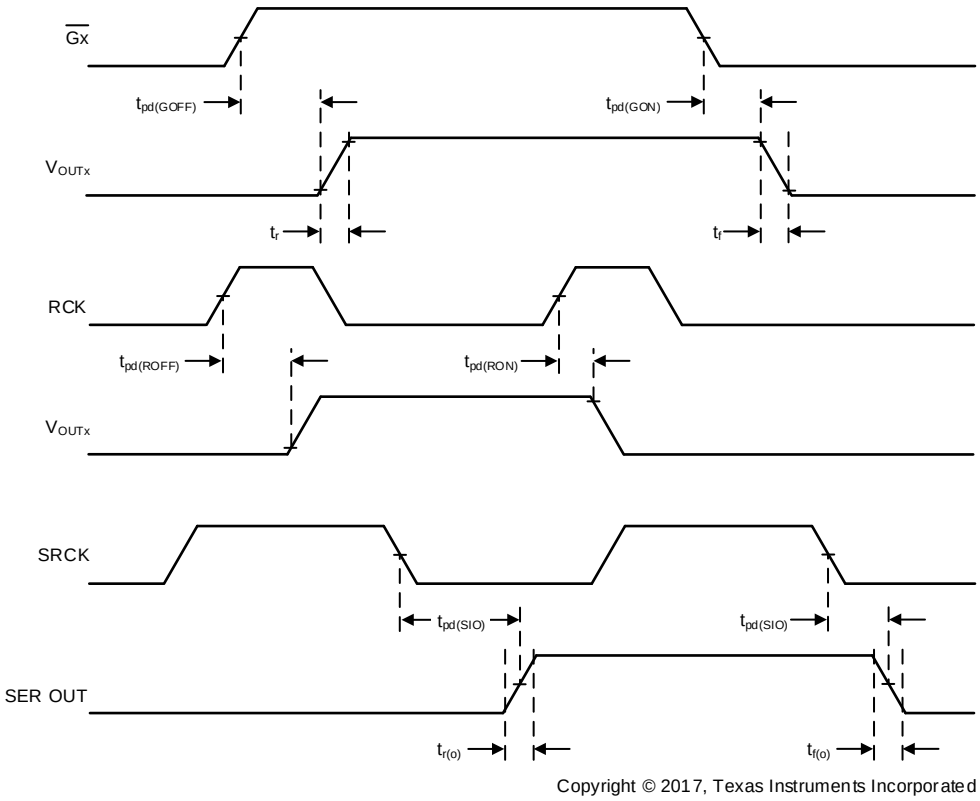
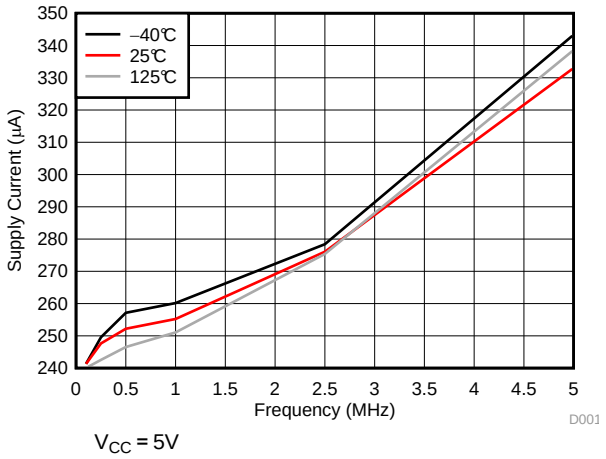


図 2. 出力信号のタイミング・ダイアグラム

6.8 代表的特性



V_{CC} = 5V

図 3. 消費電流とCLK周波数との関係

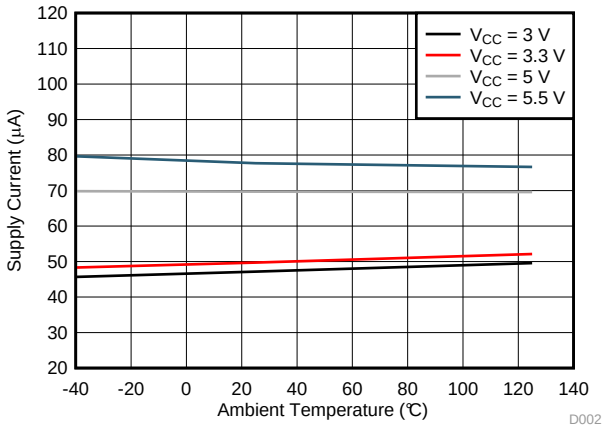


図 4. 消費電流と周囲温度との関係

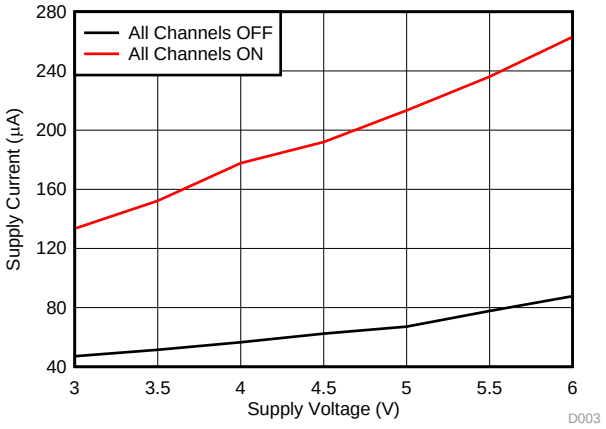
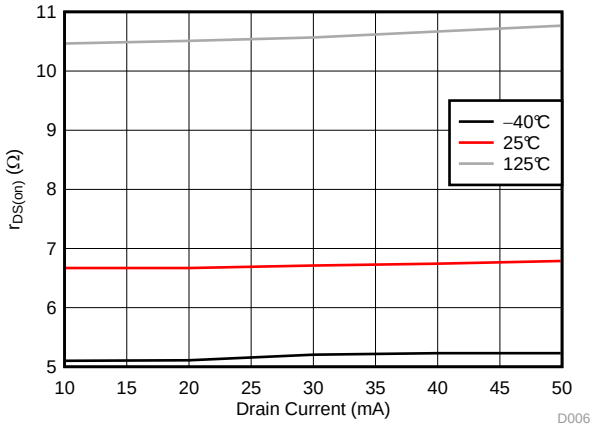
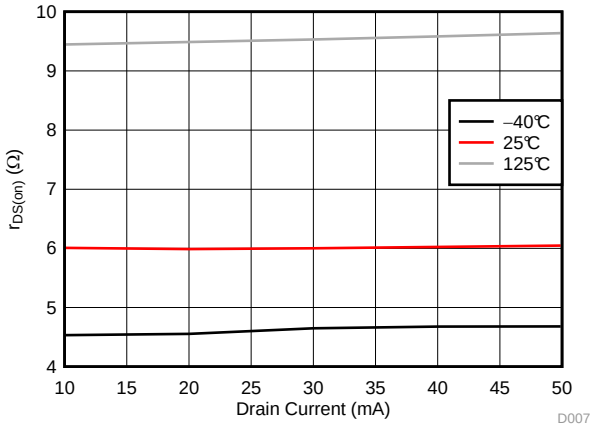


図 5. 消費電流と電源電圧との関係



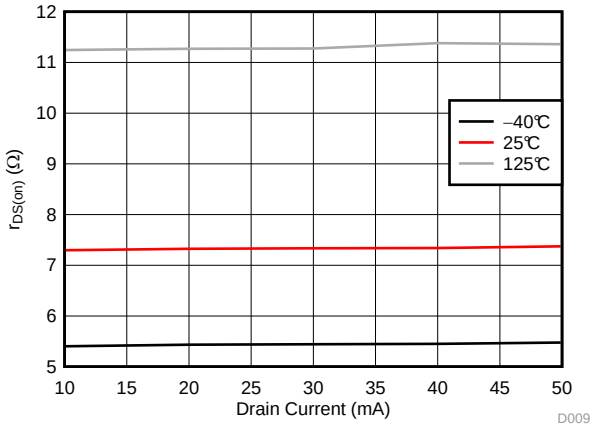
V_{CC} = 3.3V　単一チャネルがオン

図 6. $r_{DS(on)}$と周囲温度との関係



V_{CC} = 5V　単一チャネルがオン

図 7. $r_{DS(on)}$と周囲温度との関係



V_{CC} = 3.3V　すべてのチャネルがオン

図 8. $r_{DS(on)}$とドレイン電流との関係

Copyright © 2017, Texas Instruments Incorporated

代表的特性 (continued)

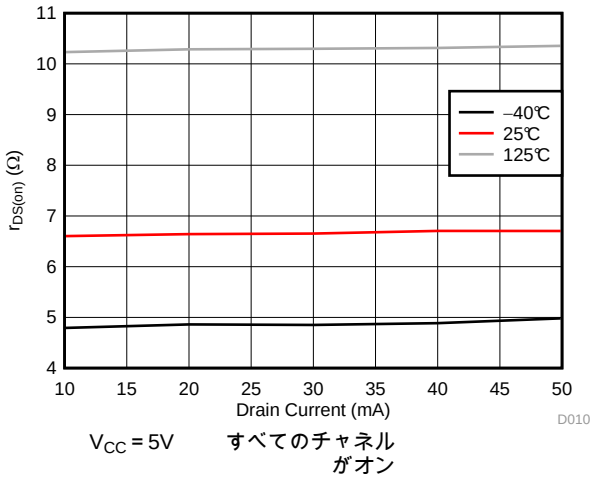


図 9. $r_{DS(on)}$とドレイン電流との関係

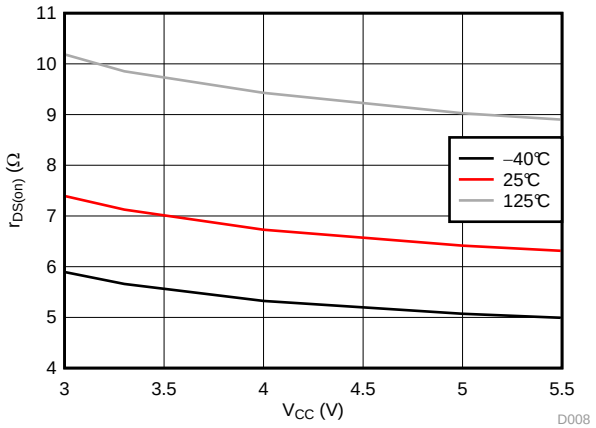


図 10. $r_{DS(on)}$と電源電圧との関係

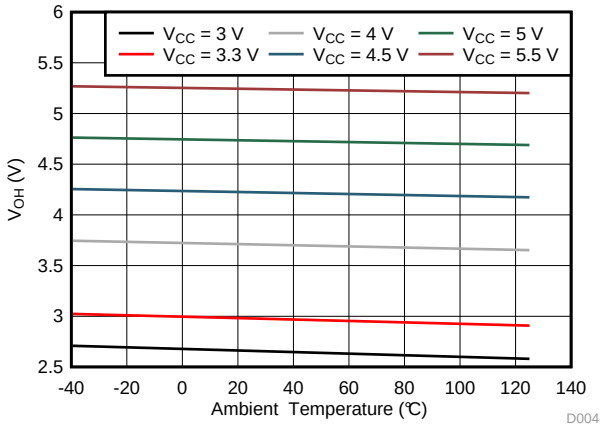


図 11. SER OUT Hi出力電圧と温度(℃)との関係

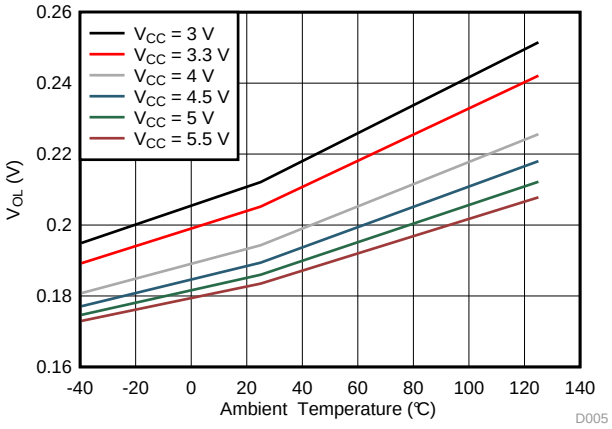


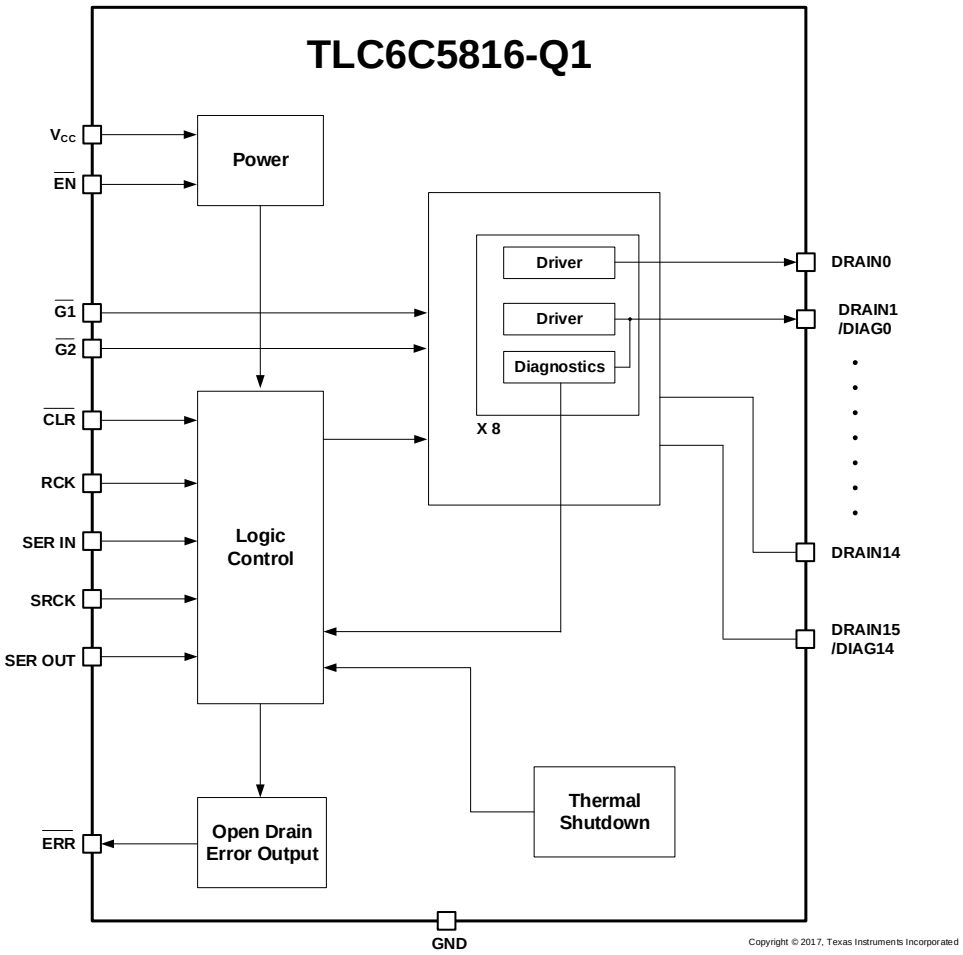
図 12. SER OUT Lo出力電圧と温度(℃)との関係

7 詳細説明

7.1 概要

TLC6C5816-Q1は 16ビット・シフト・レジスタのLEDドライバで、車載LEDアプリケーションに対応するように設計されています。LEDの開放および短絡の診断機構が搭載されており、安全保護機能が強化されています。TLC6C5816-Q1には、パワーDMOSトランジスタ出力を備えた16のチャネルが内蔵されていますが、うち8つは構成レジスタの対応するDIAGnビットで構成することにより、LEDフォルト診断をサポートします。LED診断を実行するには、診断チャネルのDIAGnをDRAINnに接続する必要があります。コマンド・エラー・フォルトが発生した場合、チャネルがLED診断用に構成されているにもかかわらず、同時にレジスタ書き込みコマンドによってそのチャネルがオンになったことを意味します。TLC6C5816-Q1には巡回冗長性検査(CRC)機能があり、シフト・レジスタのレジスタ値を検証できます。読み戻しモードでは、6ビットのCRC剰余を返します。MCUはCRC剰余を読み戻して、剰余が正しいかどうかをチェックできます。これにより、MCUとTLC6C5816-Q1との間の通信ループが良好かどうかを確認できます。

7.2 機能ブロック図



7.3 機能説明

TLC6C5816-Q1の機能について以下に述べます。表 1にさまざまな条件におけるTLC6C5816-Q1の動作を示します。

Copyright © 2017, Texas Instruments Incorporated

機能説明 (continued)

表 1. さまざまな条件におけるTLC6C5816-Q1の動作

		構成レジスタ	ステータス・レジスタ	出力0-7	出力8-15	デバイス電流
$\overline{EN}$ = HIGH	$\overline{CLR}$ = X	クリア	クリア	ハイ・インピーダンス	ハイ・インピーダンス	低$I_{(Q)}$
$\overline{EN}$ = LOW	$\overline{CLR}$ = LOW	クリア	クリア	ハイ・インピーダンス	ハイ・インピーダンス	アクティブ電流
	$\overline{CLR}$ = HIGH	インターフェイスにより設定	フォルト検出により設定	構成および$\overline{G1}$レベルにより制御	構成および$\overline{G2}$レベルにより制御	動作電流

7.3.1 デバイス・イネーブル($\overline{EN}$)

TLC6C5816-Q1は低$I_{(Q)}$モードを備えています。$\overline{EN}$がHIGHレベルになると、デバイスがシャットダウンされ、すべてのレジスタがリセットして、デバイスはスタンバイ・モードに移行します。$\overline{EN}$がLOWレベルになると、デバイスがイネーブルされ、すべての機能が通常動作します。

7.3.2 ゲート出力($\overline{Gx}$)

TLC6C5816-Q1は、2つのアクティブLOW入力により、ゲート出力を制御します。$\overline{G1}$はチャネルDRAIN0–DRAIN7のオン/オフを切り替え、$\overline{G2}$はチャネルDRAIN8–DRAIN15のオン/オフを切り替えます。

7.3.3 レジスタのクリア($\overline{CLR}$)

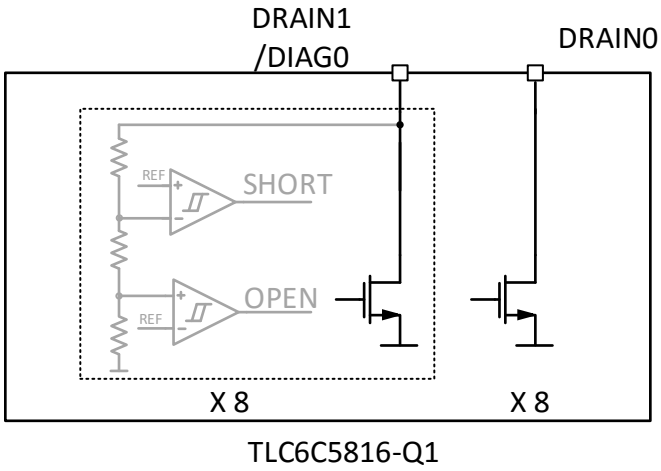
TLC6C5816-Q1には、レジスタをクリアする便利な機能があります。$\overline{CLR}$入力がLOWレベルになると、すべての内部レジスタとすべてのフォルト状態がクリアされます。$\overline{CLR}$がHIGHレベルになると、デバイスは通常動作します。

7.3.4 オープン・ドレイン出力と柔軟性の高い診断チャネル

TLC6C5816-Q1には16の出力チャネルがあります。16チャネルのすべてにローサイドスイッチが内蔵されており、LEDなどの外部負荷を個別に駆動できます。8つのチャネルには、後述するLED開放/短絡診断専用の電圧コンパレータが内蔵されています。

7.3.4.1 構成可能な出力

16のチャネルは、図 13に示すDRAIN0、DRAIN1/DIAG0といった8つの出力ペアに分類されます。デフォルトでは、このペアのいずれの出力もオープン・ドレイン出力となります。各ペアは互いに独立しています。



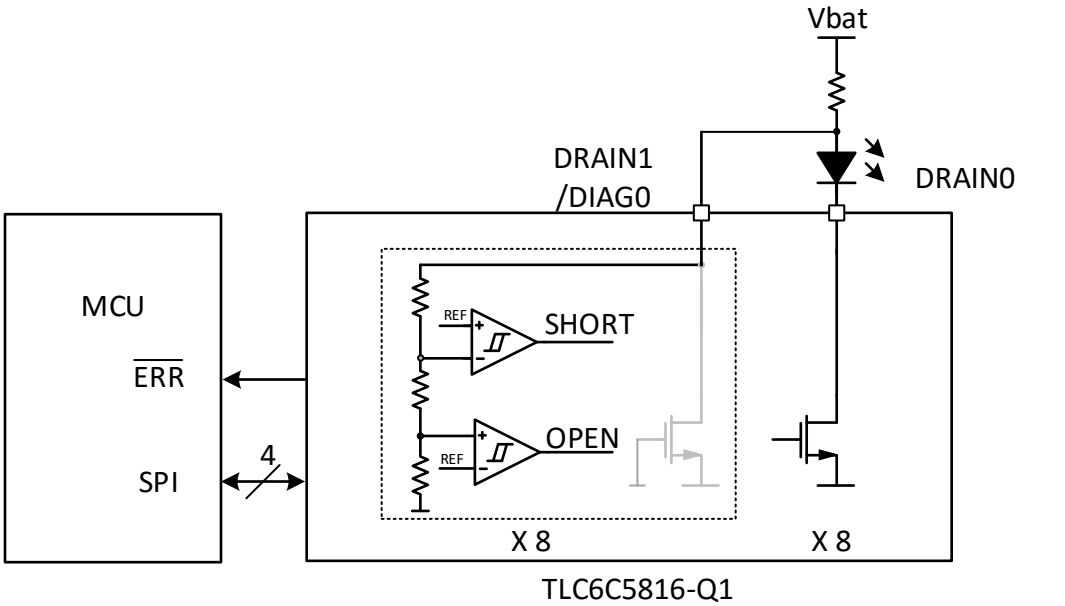
Copyright © 2017, Texas Instruments Incorporated

図 13. オープン・ドレイン出力と柔軟性の高い診断

構成レジスタのそのビットをHIGHに設定することにより、DRAIN1/DIAG0出力をDRAIN0の診断チャネルDIAG0として構成できます。

構成レジスタをLOWに設定することにより、DRAIN1/DIAG0出力を独立したオープン・ドレイン出力DRAIN1として構成できます。

DRAIN1/DIGA0が診断チャネルとして構成されている場合には、DRAIN0がオンになると、DRAIN1/DIAG0診断パスが電圧を監視します。DRAIN0がオフになると、DRAIN1/DIAG0がハイ・インピーダンス状態になって、漏れ電流を回避します。



Copyright © 2017, Texas Instruments Incorporated

図 14. 出力ドライバ・ペアの診断構成

7.3.4.2 LED開放診断

*構成可能な出力*で述べたように、DIAG0チャネルはDRAIN0のLED負荷のアノード電圧を監視します。DRAIN0チャネルがオンになると、DIAG0はDRAIN0の電圧をLED開放検出用内部スレッショルド$V_{(OC_th)}$と比較します。DRAIN0がオンで、$V_{(DIAG0)}$が$V_{(OC_th)}$を上回る状態が$t_{pd(deg_open)}$の間継続すると、TLC6C5816-Q1はLED開放フォルトをアサートし、フォルト表の該当するビットを設定して、$\overline{ERR}$をLOWにプルします。

LED開放状態では、LED開放フォルトによって自動的にチャネルがオフになることはありません。開放フォルトが検出された時点で、フォルト状態がDIAGn_OPENフォルト・レジスタにラッチされます。LEDフォルトが解消し、フォルト状態が読み戻されて初めて、フォルト・レジスタ値は通常に戻ります。周期的なGxオン/オフでフォルトがクリアされることはありません。

7.3.4.3 LED短絡診断

*構成可能な出力*で述べたように、DIAG0チャネルはDRAIN0のLED負荷のアノード電圧を監視します。DRAIN0チャネルがオンになると、DIAG0はDRAIN0の電圧をLED短絡検出用内部スレッショルド$V_{(SC_th)}$と比較します。DRAIN0がオンで、$V_{(DIAG0)}$が$V_{(SC_th)}$を下回る状態が$t_{pd(deg_short)}$の間継続すると、TLC6C5816-Q1はLED短絡フォルトをアサートし、フォルト・プラグ表の該当するビットを設定して、$\overline{ERR}$をLOWにプルします。

LED短絡状態では、自動的にチャネルがオフになることはありません。短絡フォルトが検出された時点で、フォルト状態がDIAGn_SHORTフォルト・レジスタにラッチされます。LEDフォルトが解消し、フォルト状態が読み戻されて初めて、フォルト・レジスタ値は通常に戻ります。周期的なGxオン/オフでフォルトがクリアされることはありません。

Copyright © 2017, Texas Instruments Incorporated

7.3.5 サーマル・シャットダウン

TLC6C5816-Q1は、熱センサを内蔵しているため、デバイス温度を監視できます。熱センサはデバイス過熱を検出すると、すべてのチャネル出力をディセーブルし、フォルト読み戻しレジスタでTSDフラグを設定します。過熱フォルトが解消し、フォルト状態が読み戻されて初めて、フォルト・レジスタ値は通常に戻ります。

7.3.6 コマンド・エラー

$DRAIN_{n+1}$と$DIAG_n$の診断構成をオープン・ドレイン出力モードと診断モードに同時に設定することはできません。TLC6C5816-Q1は、いずれかのチャネルで両方のレジスタがHIGHに設定されていることを検出すると、CMD_ERRフラグをHIGHに設定して、オープン・ドレイン・エラー・フラグ$\overline{ERR}$ピンをLOWにプルします。さらに、$DIAG_n$の設定を無視して、そのチャネルをオープン・ドレイン出力モードで駆動します。CMD_ERRフラグをリセットするには、レジスタ構成値を訂正して、フォルト・レジスタ値を読み出します。

7.3.7 シリアル通信エラー

TLC6C5816-Q1には巡回冗長性検査(CRC)機能があり、シフト・レジスタのレジスタ値を検証できます。読み戻しモードでは、6ビットのCRC剰余を返します。MCUはCRC剰余を読み戻して、剰余が正しいかどうかをチェックすることで、MCUとデバイスとの間の通信ループが良好かどうかを判定できます。CRCチェックについては、*シフト・レジスタ通信フォルト検出*で詳述します。

7.3.8 エラー・フィードバック

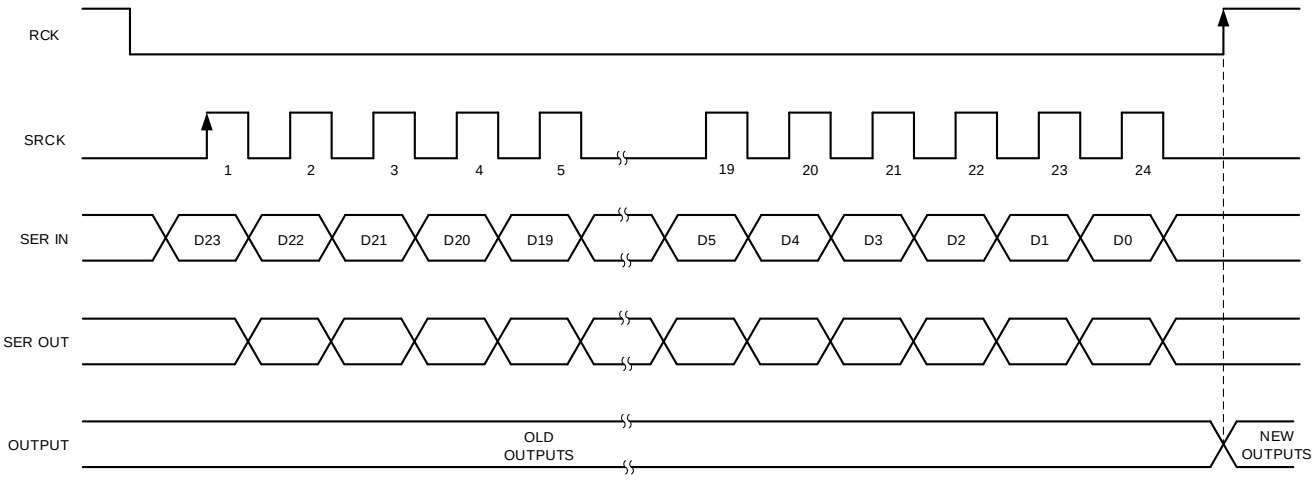
フォルト・フラグのいずれかがHIGHになると、$\overline{ERR}$がプルダウンされます。このピンによって、MCUはデバイス・フォルトを検出し、フォルト・フラグを読み出し、それに応じて措置を講じることができます。最初のRCK立ち上がりエッジで、フォルト・レジスタはシフト・レジスタにラッチされます。SRCKの立ち下がりエッジで、ステータス情報がSER OUTへ移行します。

7.3.9 インターフェイス

TLC6C5816-Q1には24ビットのシフト・レジスタ・シリアル・インターフェイスが搭載されており、24ビットのDタイプ・ストレージ・レジスタへデータを供給します。シフト・レジスタとストレージ・レジスタを経由するデータ転送は、それぞれシフト・レジスタ・クロック(SRCK)とレジスタ・ラッチ信号(RCK)の立ち上がりエッジで行われます。ストレージ・レジスタは、デバイス・イネーブル($\overline{EN}$)がLOWでシフト・レジスタ・クリア($\overline{CLR}$)がHIGHになると、出力バッファへデータを転送します。

7.3.9.1 レジスタ書き込み

TLC6C5816-Q1は24ビットの構成レジスタを備えています。データはシフト・レジスタを経由して、SRCKの立ち上がりエッジで転送され、RCKの立ち上がりエッジでストレージ・レジスタにラッチされます。最初の8つのデータ・ビットが診断チャネル構成を制御し、続く16のデータ・ビットが16のオープン・ドレイン出力を個別に制御します。



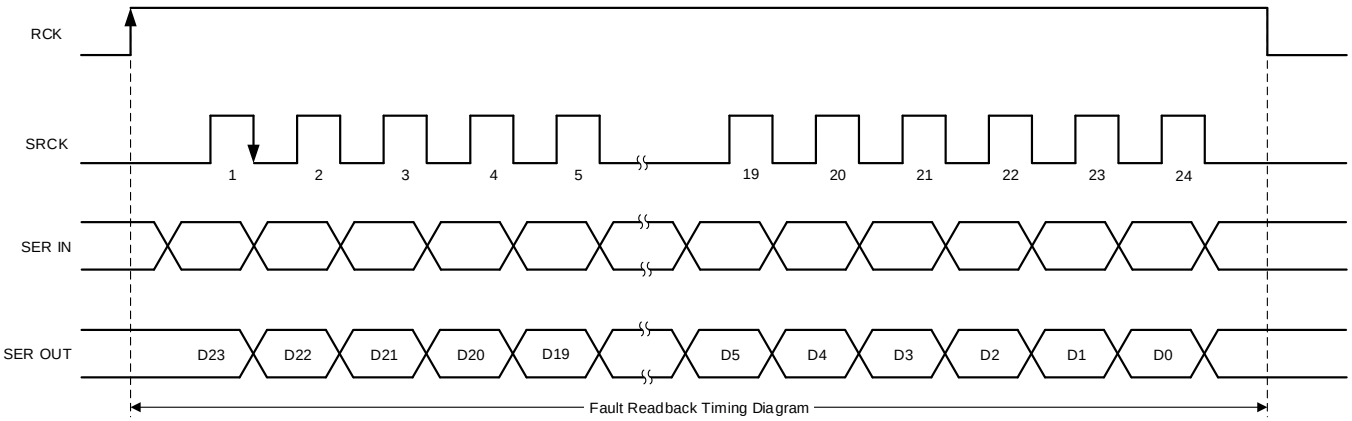
Copyright © 2017, Texas Instruments Incorporated

図 15. レジスタ書き込みタイミング・ダイアグラム

$DRAIN_{n+1}$-$DIAG_n$チャネル構成は$DIAG_n$レジスタによって制御されます。これらのチャネルは、オープン・ドレイン出力モードか診断入力モードのいずれかに設定できます。TLC6C5816-Q1では、ユーザーが$DRAIN_{n+1}$と$DIAG_n$を同時にHIGHに設定することはできません。これは、LED診断用の分圧抵抗によりLEDに漏れ電流が生じて、LEDが点灯する可能性があるためです。DIAGnレジスタとDRAINnレジスタを同時にHIGHに設定した場合には、そのチャネルはLED診断でなくオープン・ドレイン出力として動作し、フォルト・レジスタにコマンド・エラーがラッチされて、*レジスタ読み出し*で説明するようにレジスタ読み戻し機能によって読み戻すことができます。

7.3.9.2 レジスタ読み出し

フォルト情報はRCKの立ち上がりエッジでシフト・レジスタにロードされ、SER OUTで読み出すことができます。RCK信号の立ち上がりエッジで、MSBデータDIAG14_OPENがSER OUTピンに表示されます。SRCK信号の立ち下がりエッジごとに、1ビットのデータがSER OUTピン上にシフト・アウトされます。フォルト情報レジスタには合計24ビットあります。レジスタ・マップに詳述します。



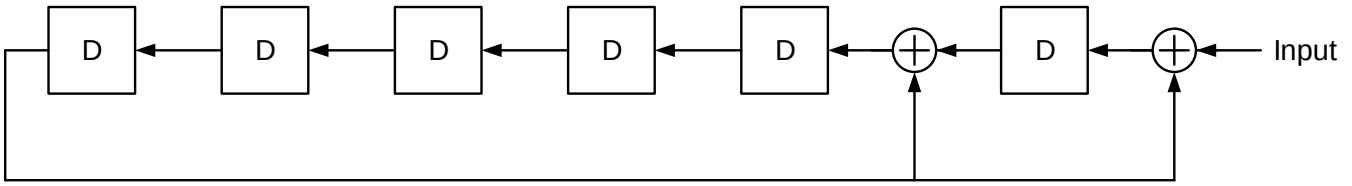
Copyright © 2017, Texas Instruments Incorporated

図 16. レジスタ読み出しタイミング・ダイアグラム

7.3.9.3 シフト・レジスタ通信フォルト検出

TLC6C5816-Q1には巡回冗長性検査(CRC)機能があり、シフト・レジスタのレジスタ値を検証できます。読み戻しモードでは、6ビットのCRC剰余を返します。MCUはCRC剰余を読み戻して、剰余が正しいかどうかをチェックできます。CRCチェックサムにより、読み戻し方式で、シフト・レジスタ値を変更することなく検証できます。

$$\text{Polynomial: } x^6 + x + 1 \tag{1}$$



Copyright © 2017, Texas Instruments Incorporated

図 17. CRCチェック・ブロック図

TLC6C5816-Q1は、誤ったコマンドについても構成レジスタをチェックします。

TLC6C5816-Q1の構成レジスタは24ビットで構成されています。CRCチェックサムを生成するために、まず6ビット左にシフトして0を入れ、多項式で30データ・ビットをビットごとの排他的論理和演算して、チェックサムを出します。

例えば、構成データが0xD7 0F68で多項式が0x43 (7’b100 0011)であれば、CRCチェックサムは0x19 (6’b01 1001)となります。

MCUはCRCチェックサムを読み戻して、それを24ビットのLSBに付加できるため、30ビットのデータは0x35C3 DA19となります。多項式でビットごとの排他的論理和演算を行うと、残差0になるはずです。

Copyright © 2017, Texas Instruments Incorporated

CRC参考資料: *『MSP430によるCRCの実装』*

7.3.9.4 レジスタのクリア

$\overline{\text{CLR}}$のロジックがLOWになると、デバイスのすべてのレジスタがクリアされます。TIは、電源オン時または初期化時にデバイス・レジスタのクリアをお勧めします。

7.3.9.5 レジスタ・クロック

RCKはストレージ・レジスタ・クロックです。出力イネーブル($\overline{\text{G1}}$および$\overline{\text{G2}}$)入力信号がLOWになるたびに、入力時にストレージ・レジスタのデータが表示されます。

7.4 デバイスの機能モード

7.4.1 通常動作

TLC6C5816-Q1を通常動作させるには、一般に3.3Vまたは5V電源を使用してV_{CC}に電力を供給し、LED電源電圧をレギュレートされた電圧に接続するか、または自動車用バッテリに直接接続して、チャネル電流が50mAを上回らないようにします。

7.4.2 PORリセット

V_{CC}が$V_{(POR\text{-}falling)}$を下回ると、TLC6C5816-Q1は動作を停止し、パワーオフ・モードに移行します。V_{CC}が$V_{(POR\text{-}rising)}$を上回ると、動作を開始して、すべてのレジスタをそれぞれのデフォルト値に設定します。

7.4.3 スタンバイ・モード

V_{CC}が$V_{(POR\text{-}rising)}$を上回り$\overline{\text{EN}}$がHIGHになると、TLC6C5816-Q1はスタンバイ・モードに移行してすべてのレジスタをそれぞれのデフォルト値に設定します。消費電力は非常に低くなります。

7.5 レジスタ・マップ

表 2. レジスタ・マップ

構成レジスタ								
ビット	23	22	21	20	19	18	17	16
フィールド名	DIAG14	DIAG12	DIAG10	DIAG8	DIAG6	DIAG4	DIAG2	DIAG0
デフォルト値	0h	0h	0h	0h	0h	0h	0h	0h
ビット	15	14	13	12	11	10	9	8
フィールド名	DRAIN15	DRAIN14	DRAIN13	DRAIN12	DRAIN11	DRAIN10	DRAIN9	DRAIN8
デフォルト値	0h	0h	0h	0h	0h	0h	0h	0h
ビット	7	6	5	4	3	2	1	0
フィールド名	DRAIN7	DRAIN6	DRAIN5	DRAIN4	DRAIN3	DRAIN2	DRAIN1	DRAIN0
デフォルト値	0h	0h	0h	0h	0h	0h	0h	0h
フォルト読み戻しレジスタ								
ビット	23	22	21	20	19	18	17	16
フィールド名	DIAG14_OPEN	DIAG14_SHORT	DIAG12_OPEN	DIAG12_SHORT	DIAG10_OPEN	DIAG10_SHORT	DIAG8_OPEN	DIAG8_SHORT
デフォルト値	0h	0h	0h	0h	0h	0h	0h	0h
ビット	15	14	13	12	11	10	9	8
フィールド名	DIAG6_OPEN	DIAG6_SHORT	DIAG4_OPEN	DIAG4_SHORT	DIAG2_OPEN	DIAG2_SHORT	DIAG0_OPEN	DIAG0_SHORT

Copyright © 2017, Texas Instruments Incorporated

レジスタ・マップ (continued)

表 2. レジスタ・マップ (continued)

構成レジスタ								
デフォルト値	0h	0h	0h	0h	0h	0h	0h	0h
ビット	7	6	5	4	3	2	1	0
フィールド名	TSD	CMD_ERR	CRC					
デフォルト値	0h	0h	0h					

7.6 インターフェイス・レジスタ

Table 3 にインターフェイスのメモリマップされたレジスタを示します。

Table 3. インターフェイス・レジスタ

オフセット	略称	レジスタ名	セクション
0h	Config	構成レジスタ	表示
1h	Fault_Readback	フォルト読み戻しレジスタ	表示

Table 4にこのセクションでアクセス型に使用するコードを示します。

Table 4. インターフェイス・アクセス型コード

	コード	説明
Read type	R	読み出し専用
Read to clear	RC	読み出してフォルトをクリア
Write type	W	書き込み専用
Reset or Default Value	*-n*	リセット後の値またはデフォルト値

7.6.1 構成レジスタ(オフセット = 0h) [reset = 0h]

ConfigをFigure 18に示し、Table 5で説明します。

一覧表に戻ります。

Figure 18. 構成レジスタ

23	22	21	20	19	18	17	16
DIAG14	DIAG12	DIAG10	DIAG8	DIAG6	DIAG4	DIAG2	DIAG0
W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	W-0h
15	14	13	12	11	10	9	8
DRAIN15	DRAIN14	DRAIN13	DRAIN12	DRAIN11	DRAIN10	DRAIN9	DRAIN8
W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	W-0h
7	6	5	4	3	2	1	0
DRAIN7	DRAIN6	DRAIN5	DRAIN4	DRAIN3	DRAIN2	DRAIN1	DRAIN0
W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	W-0h

Table 5. 構成レジスタ・フィールドの説明

ビット	フィールド	種類	リセット	説明
23	DIAG14	W	0h	DRAIN15およびDIAG14の診断構成ビット HIGH = DIAG14として診断イネーブル LOW = DRAIN15として診断ディセーブル

Copyright © 2017, Texas Instruments Incorporated

Table 5. 構成レジスタ・フィールドの説明 (continued)

ビット	フィールド	種類	リセット	説明
22	DIAG12	W	0h	DRAIN13およびDIAG12の診断構成ビット HIGH = DIAG12として診断イネーブル LOW = DRAIN13として診断ディセーブル
21	DIAG10	W	0h	DRAIN11およびDIAG10の診断構成ビット HIGH = DIAG10として診断イネーブル LOW = DRAIN11として診断ディセーブル
20	DIAG8	W	0h	DRAIN9およびDIAG8の診断構成ビット HIGH = DIAG8として診断イネーブル LOW = DRAIN9として診断ディセーブル
19	DIAG6	W	0h	DRAIN7およびDIAG6の診断構成ビット HIGH = DIAG16として診断イネーブル LOW = DRAIN7として診断ディセーブル
18	DIAG4	W	0h	DRAIN5およびDIAG4の診断構成ビット HIGH = DIAG4として診断イネーブル LOW = DRAIN5として診断ディセーブル
17	DIAG2	W	0h	DRAIN3およびDIAG2の診断構成ビット HIGH = DIAG2として診断イネーブル LOW = DRAIN3として診断ディセーブル
16	DIAG0	W	0h	DRAIN1およびDIAG0の診断構成ビット HIGH = DIAG0として診断イネーブル LOW = DRAIN1として診断ディセーブル
15	DRAIN15	W	0h	DRAIN15およびDIAG14のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
14	DRAIN14	W	0h	DRAIN14のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
13	DRAIN13	W	0h	DRAIN13およびDIAG12のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
12	DRAIN12	W	0h	DRAIN12のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
11	DRAIN11	W	0h	DRAIN11およびDIAG10のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
10	DRAIN10	W	0h	DRAIN10のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
9	DRAIN9	W	0h	DRAIN9およびDIAG8のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
8	DRAIN8	W	0h	DRAIN8のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
7	DRAIN7	W	0h	DRAIN7およびDIAG6のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
6	DRAIN6	W	0h	DRAIN6のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
5	DRAIN5	W	0h	DRAIN5およびDIAG4のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル

Copyright © 2017, Texas Instruments Incorporated

Table 5. 構成レジスタ・フィールドの説明 (continued)

ビット	フィールド	種類	リセット	説明
4	DRAIN4	W	0h	DRAIN4のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
3	DRAIN3	W	0h	DRAIN3 DIAG2のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
2	DRAIN2	W	0h	DRAIN2のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
1	DRAIN1	W	0h	DRAIN1 DIAG0のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル
0	DRAIN0	W	0h	DRAIN0のオープン・ドレイン出力制御ビット HIGH = 出力スイッチ・イネーブル LOW = 出力スイッチ・ディセーブル

7.6.2 フォルト読み戻しレジスタ(オフセット = 1h) [reset = 0h]

Fault_readbackをFigure 19に示し、Table 6で説明します。

一覧表に戻ります。

Figure 19. フォルト読み戻しレジスタ

23	22	21	20	19	18	17	16
DIAG14_OPEN	DIAG14_SHORT	DIAG12_OPEN	DIAG12_SHORT	DIAG10_OPEN	DIAG10_SHORT	DIAG8_OPEN	DIAG8_SHORT
RC-0h	RC-0h	RC-0h	RC-0h	RC-0h	RC-0h	RC-0h	RC-0h
15	14	13	12	11	10	9	8
DIAG6_OPEN	DIAG6_SHORT	DIAG4_OPEN	DIAG4_SHORT	DIAG2_OPEN	DIAG2_SHORT	DIAG0_OPEN	DIAG0_SHORT
RC-0h	RC-0h	RC-0h	RC-0h	RC-0h	RC-0h	RC-0h	RC-0h
7	6	5	4	3	2	1	0
TSD	CMD_ERR	CRC					
RC-0h	RC-0h	R-0h					

Table 6. フォルト読み戻しレジスタ・フィールドの説明

ビット	フィールド	種類	リセット	説明
23	DIAG14_OPEN	RC	0h	DRAIN15およびDIAG14のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
22	DIAG14_SHORT	RC	0h	DRAIN15およびDIAG14のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出
21	DIAG12_OPEN	RC	0h	DRAIN13およびDIAG12のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
20	DIAG12_SHORT	RC	0h	DRAIN13およびDIAG12のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出

Copyright © 2017, Texas Instruments Incorporated

Table 6. フォルト読み戻しレジスタ・フィールドの説明 (continued)

ビット	フィールド	種類	リセット	説明
19	DIAG10_OPEN	RC	0h	DRAIN11およびDIAG10のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
18	DIAG10_SHORT	RC	0h	DRAIN11およびDIAG10のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出
17	DIAG8_OPEN	RC	0h	DRAIN9およびDIAG8のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
16	DIAG8_SHORT	RC	0h	DRAIN9およびDIAG8のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出
15	DIAG6_OPEN	RC	0h	DRAIN7およびDIAG6のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
14	DIAG6_SHORT	RC	0h	DRAIN7およびDIAG6のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出
13	DIAG4_OPEN	RC	0h	DRAIN5およびDIAG4のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
12	DIAG4_SHORT	RC	0h	DRAIN5およびDIAG4のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出
11	DIAG2_OPEN	RC	0h	DRAIN3およびDIAG2のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
10	DIAG2_SHORT	RC	0h	DRAIN3およびDIAG2のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出
9	DIAG0_OPEN	RC	0h	DRAIN1およびDIAG0のLED開放フォルト・フラグ、読み出してフォルトをクリア HIGH = LED開放フォルト検出済み LOW = LED開放フォルト未検出
8	DIAG0_SHORT	RC	0h	DRAIN1およびDIAG0のLED短絡フォルト・フラグ、読み出してフォルトをクリア HIGH = LED短絡フォルト検出済み LOW = LED短絡フォルト未検出
7	TSD	RC	0h	サーマル・シャットダウン検出フラグ、読み出してフォルトをクリア HIGH = サーマル・シャットダウン検出済み LOW = サーマル・シャットダウン未検出
6	CMD_ERR	RC	0h	シリアルインターフェイス・コマンド・エラー、読み出してフォルトをクリア HIGH = 最後のシリアルインターフェイス通信でコマンド・エラー検出済み LOW = 最後のシリアルインターフェイス通信でコマンド・エラー未検出
5–0	CRC	R	0h	構成レジスタのCRCチェックサム

Copyright © 2017, Texas Instruments Incorporated

8 アプリケーションと実装

注

以降のアプリケーション情報は、TIの製品仕様に含まれるものではなく、TIではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TLC6C5816-Q1は一般に車載クラスタ・アプリケーションでLEDインジケータの駆動に用いられ、エアバッグ・アラート、エンジン故障など、さまざまな情報を伝達します。通常、汎用インジケータと安全関連インジケータという2種類のLEDインジケータがあります。汎用インジケータは単純なターンオン/ターンオフ機能しか必要としません。安全関連インジケータには、LEDオン/オフ制御に加えて、LED開放/短絡診断も必要です。
TLC6C5816-Q1は非常に柔軟性が高く、8つの構成可能なLED診断ピンを備えており、これらをオープン・ドレイン出力またはLED開放/短絡診断ピンとして構成できます。対応するチャネルを構成してLED診断機能を実現することにより、LED開放/短絡診断を実行して、システムの安全性を高めることができます。次のセクションで代表的なクラスタ・アプリケーションについて述べます。

8.2 代表的なアプリケーション

24個のLEDを搭載した代表的な車載クラスタ・アプリケーションを以下に示します。2つのTLC6C5816-Q1を直列につないで、合計24個のLEDを駆動します。1次デバイスはLED診断を必要とする8個のセーフティ・クリティカルなLEDを駆動し、2次デバイスは単純なオン/オフ制御しか必要としない16個の汎用LEDを駆動します。シリアル・インターフェイスとGPIOを通じて2つのTLC6C5816-Q1を制御するMCUが、チャネル・オン/オフ、PWM調光、LED診断といった機能を制御します。

Copyright © 2017, Texas Instruments Incorporated

代表的なアプリケーション (continued)

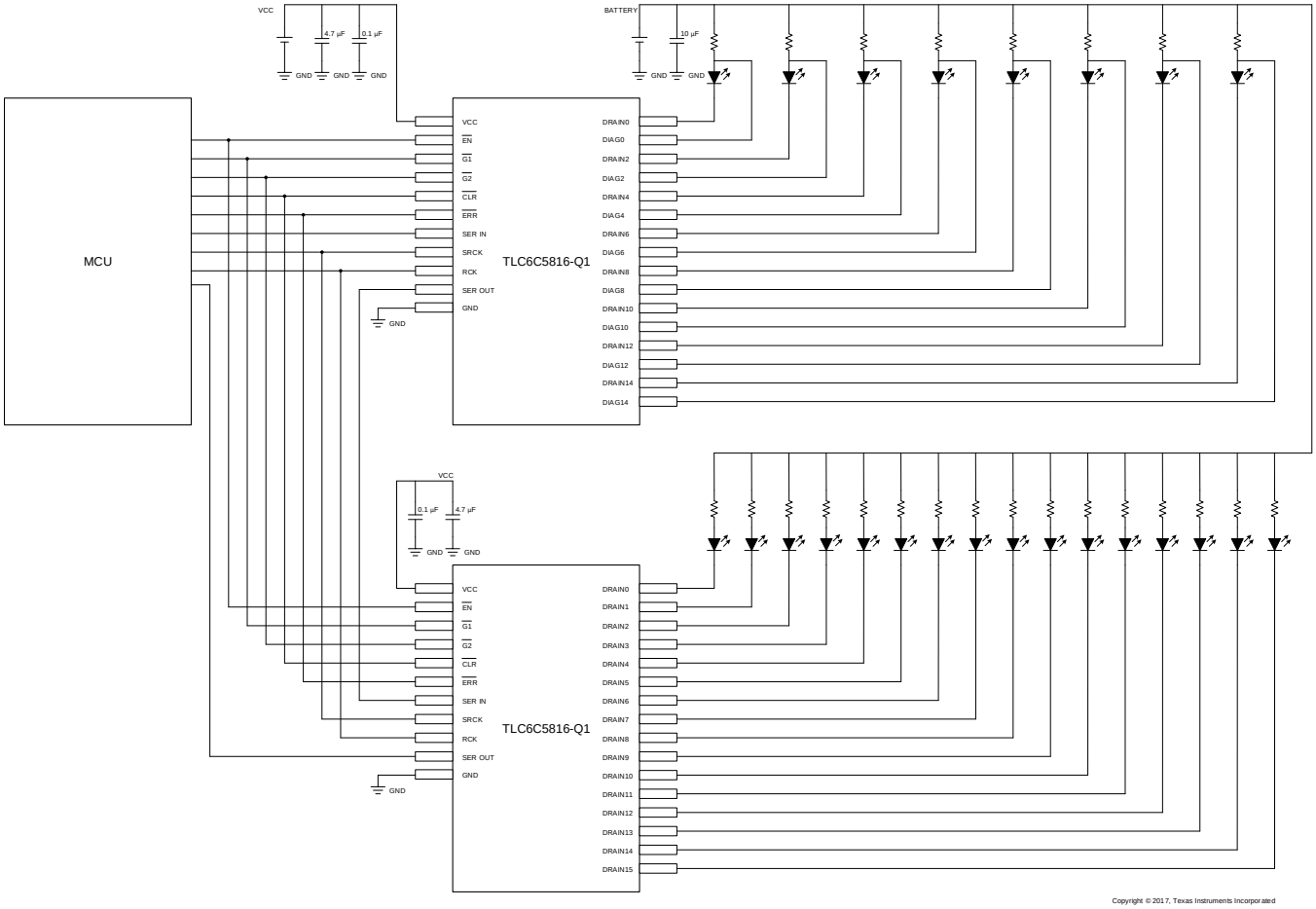


図 20. 代表的なアプリケーション回路

8.2.1 設計要件

システム設計要件は次のとおりです。TLC6C5816-Q1の電源電圧は3.3Vとします。LED電源は12V (標準値)の車両用バッテリとします。目標LED電流は10mA (標準値)とします。

表 7. 設計要件

パラメータ	値
V_{CC}	3.3V
$V_{BATTERY}$	12V (標準値)
I_{LED}	10mA (標準値)

8.2.2 詳細な設計手順

LED電源電圧、LED順方向電圧、LED出力電流に基づいて、電流設定抵抗値を計算します。

LED順方向電圧を2ボルトと仮定すると、電流設定抵抗R = ($V_{BATTERY}$ - V_{LED}) / I_{LED} = 1kΩです。

8.2.3 アプリケーション曲線

このセクションに、TLC6C5816-Q1の通常制御の波形とエラー状態の波形を示します。

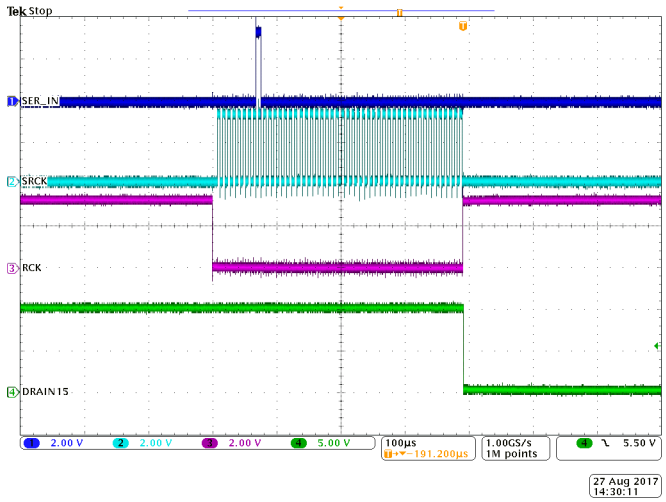


図 21. カスケード接続デバイスのDRAIN15ターンオン時の波形

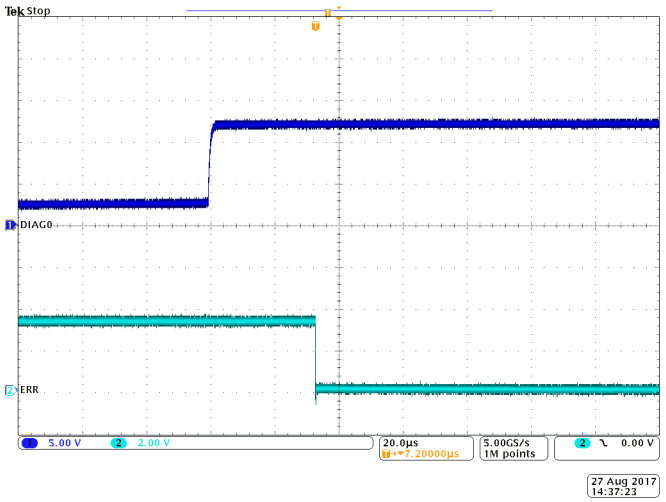


図 22. 1次デバイスのDrain0開放の波形

Copyright © 2017, Texas Instruments Incorporated

9 電源に関する推奨事項

TLC6C5816-Q1は3V ~ 5.5Vの電源電圧範囲で動作するため、一般にマイクロコントローラと同じ3.3Vまたは5Vの電源電圧を採用します。最大40VのLED電源電圧に対応するため、LED電源は車両用バッテリを直接使用できます。LED電流はロードダンプ時に50mAを上回らないようにしてください。車両用バッテリは大きく変動することから、安定したLED輝度を実現するため、LED電源にはレギュレートされた電圧(5Vなど)を推奨します。

Copyright © 2017, Texas Instruments Incorporated

10 レイアウト

10.1 レイアウトのガイドライン

放熱性能を高めるために、TLC6C5816-Q1は放熱パッドを採用しています。TIはヒートシンク用に十分な銅領域を確保することを推奨します。雑音障害を最小限に抑えるため、フィルタ・コンデンサをV_{CC}ピンの近くに配置することを推奨します。詳細なレイアウトについては、以下の例を参照してください。

10.2 レイアウト例

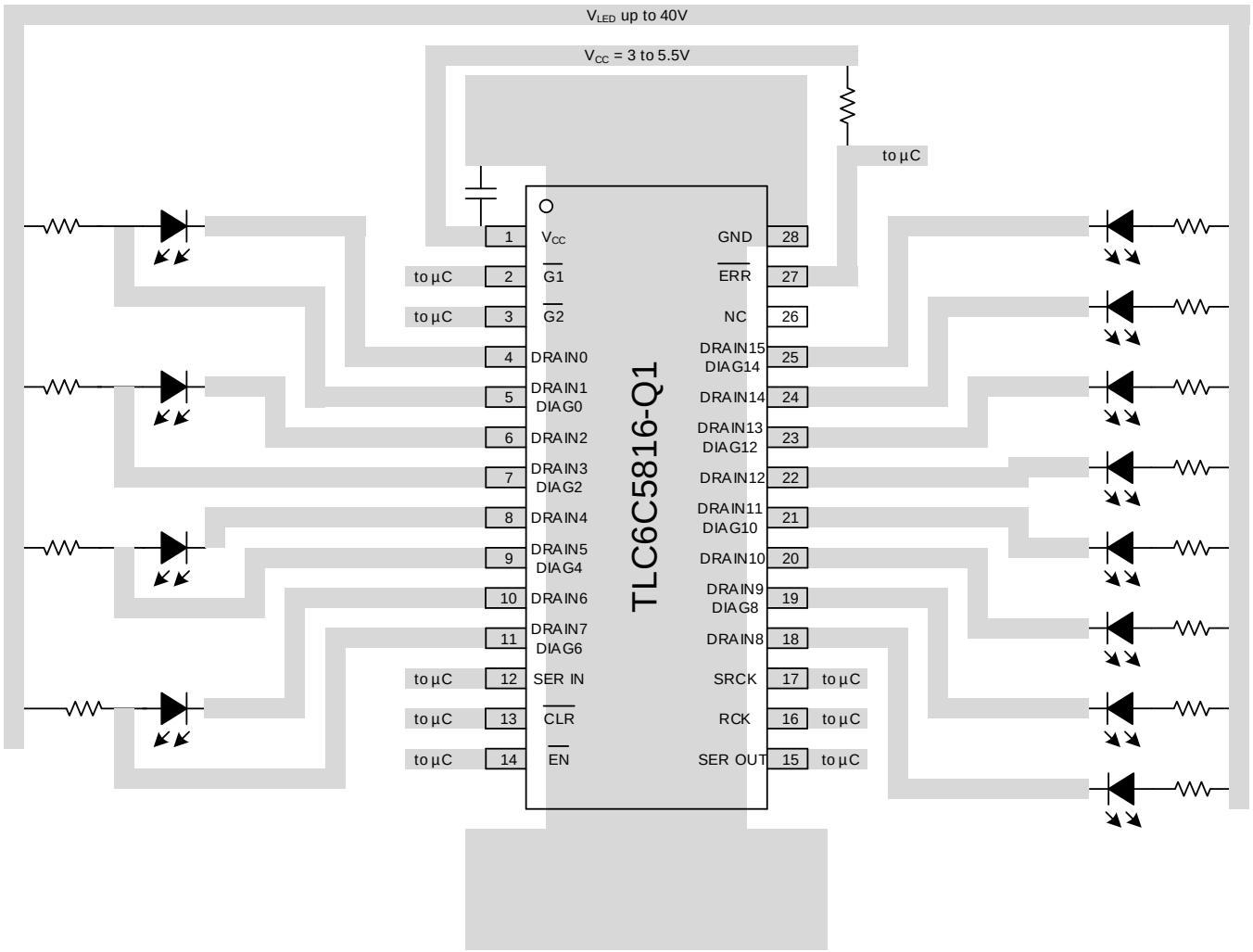


図 23. レイアウト例

Copyright © 2017, Texas Instruments Incorporated

11 デバイスおよびドキュメントのサポート

11.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.comのデバイス製品フォルダを開いてください。右上の隅にある「*通知を受け取る*」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

11.2 コミュニティ・リソース

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's Terms of Use.

TI E2E™オンライン・コミュニティ ***TIのE2E（Engineer-to-Engineer）コミュニティ。***エンジニア間の共同作業を促進するために開設されたものです。e2e.ti.comでは、他のエンジニアに質問し、知識を共有し、アイディアを検討して、問題解決に役立てることができます。

設計サポート ***TIの設計サポート*** 役に立つE2Eフォーラムや、設計サポート・ツールをすばやく見つけることができます。技術サポート用の連絡先情報も参照できます。

11.3 商標

PowerPAD, E2E are trademarks of Texas Instruments.
All other trademarks are the property of their respective owners.

11.4 静電気放電に関する注意事項

すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

11.5 Glossary

SLYZ022 — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。これらの情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2017, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC6C5816QPWPRQ1	Active	Production	HTSSOP (PWP) | 28	2000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	TLC6C5816
TLC6C5816QPWPRQ1.A	Active	Production	HTSSOP (PWP) | 28	2000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	TLC6C5816

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

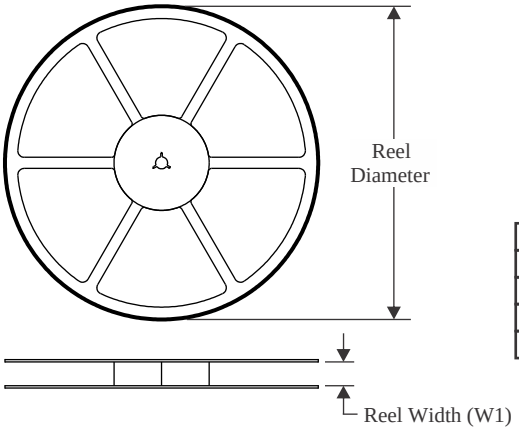
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

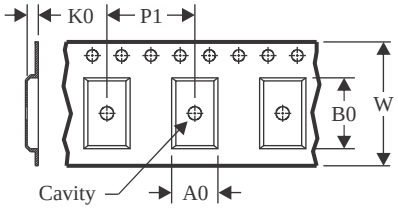
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

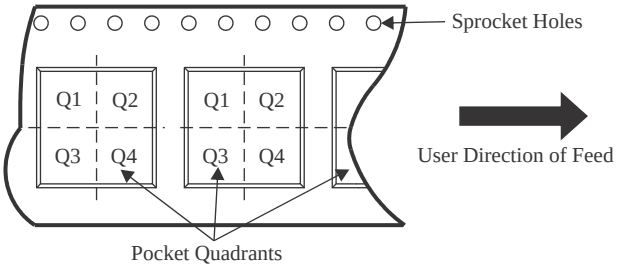


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

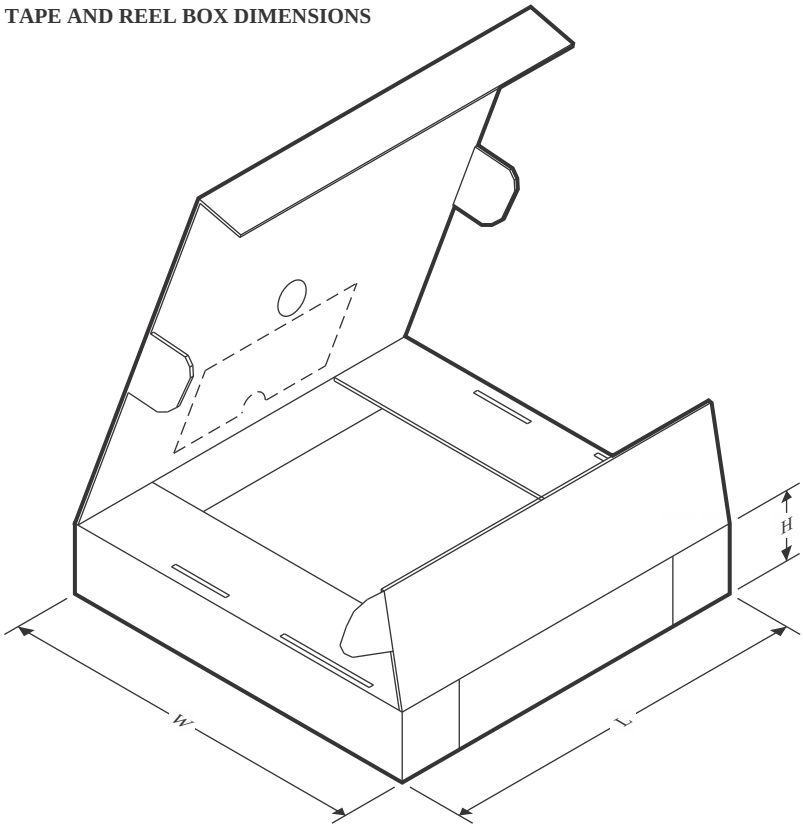
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC6C5816QPWPRQ1	HTSSOP	PWP	28	2000	330.0	16.4	6.9	10.2	1.8	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC6C5816QPWPRQ1	HTSSOP	PWP	28	2000	350.0	350.0	43.0

GENERIC PACKAGE VIEW

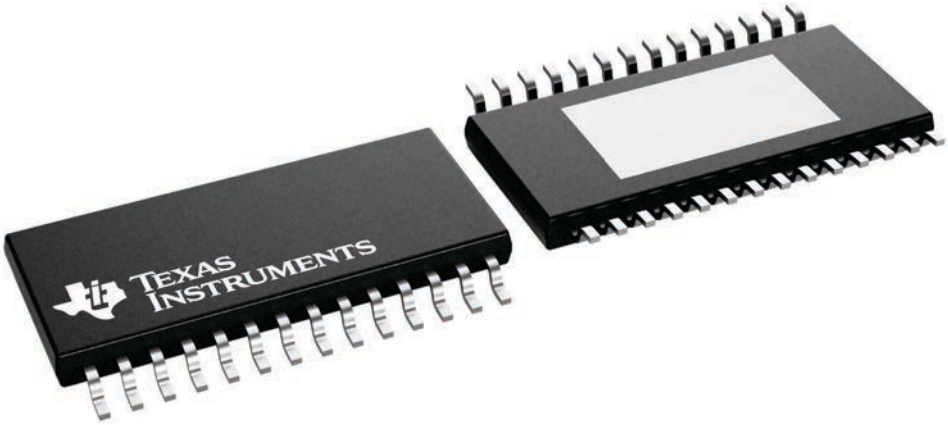
PWP 28

PowerPAD™ TSSOP - 1.2 mm max height

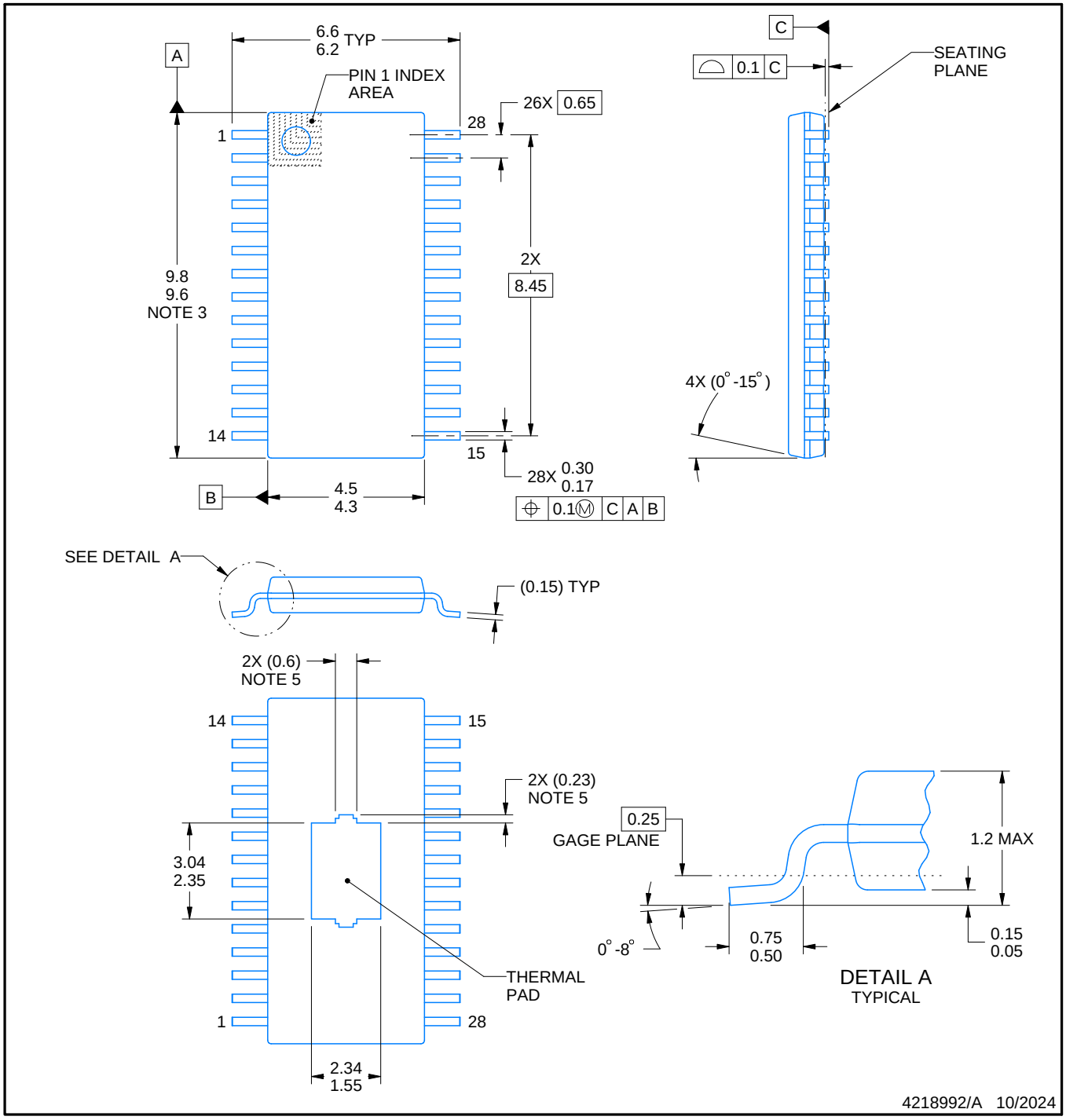
4.4 x 9.7, 0.65 mm pitch

SMALL OUTLINE PACKAGE

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



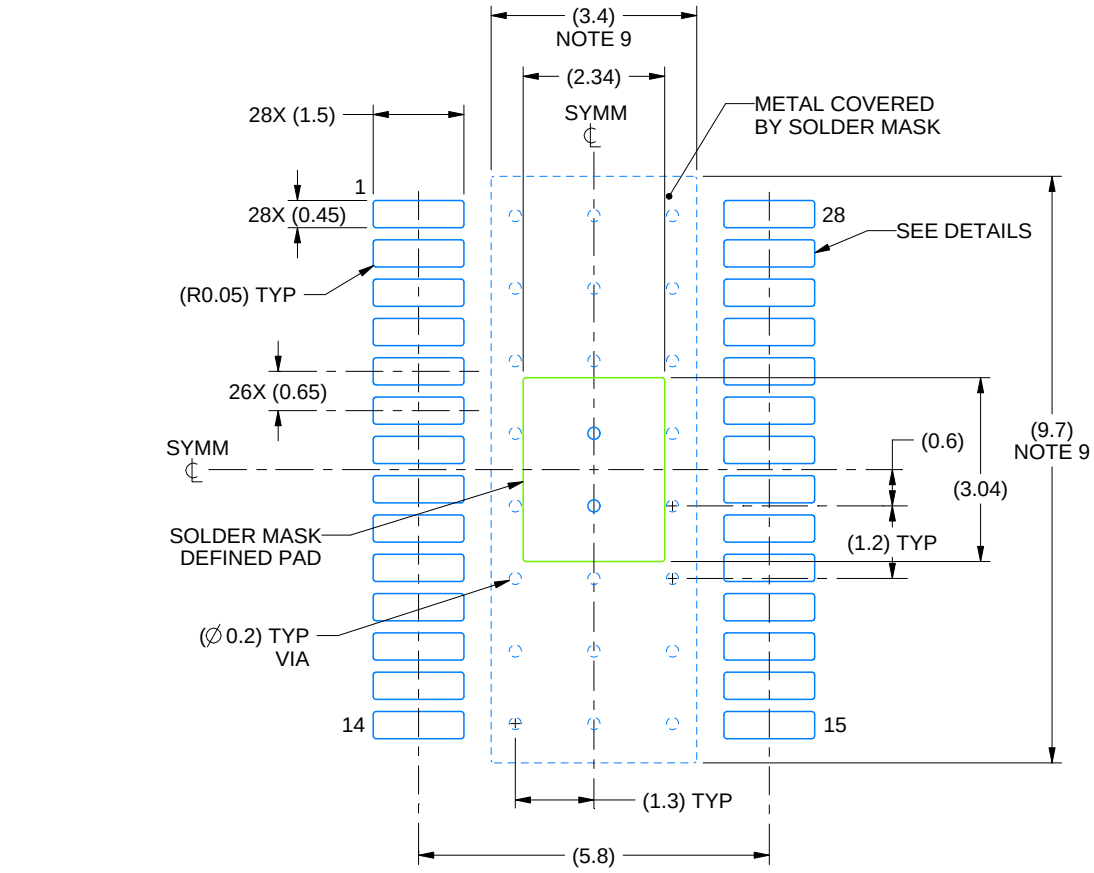
4224765/B



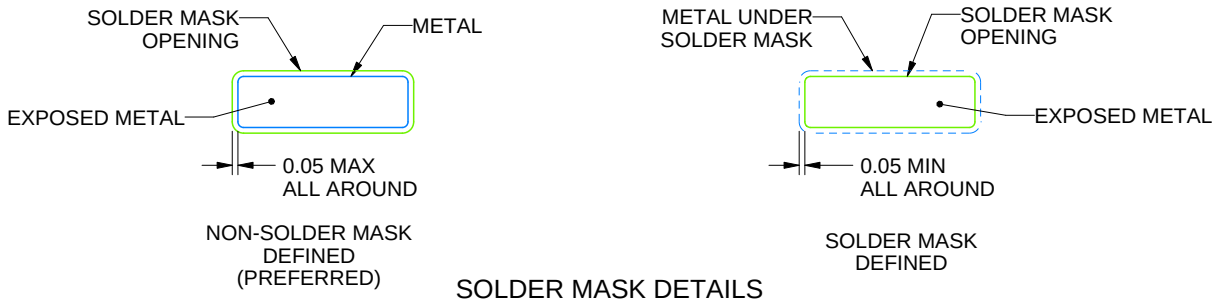
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 8X

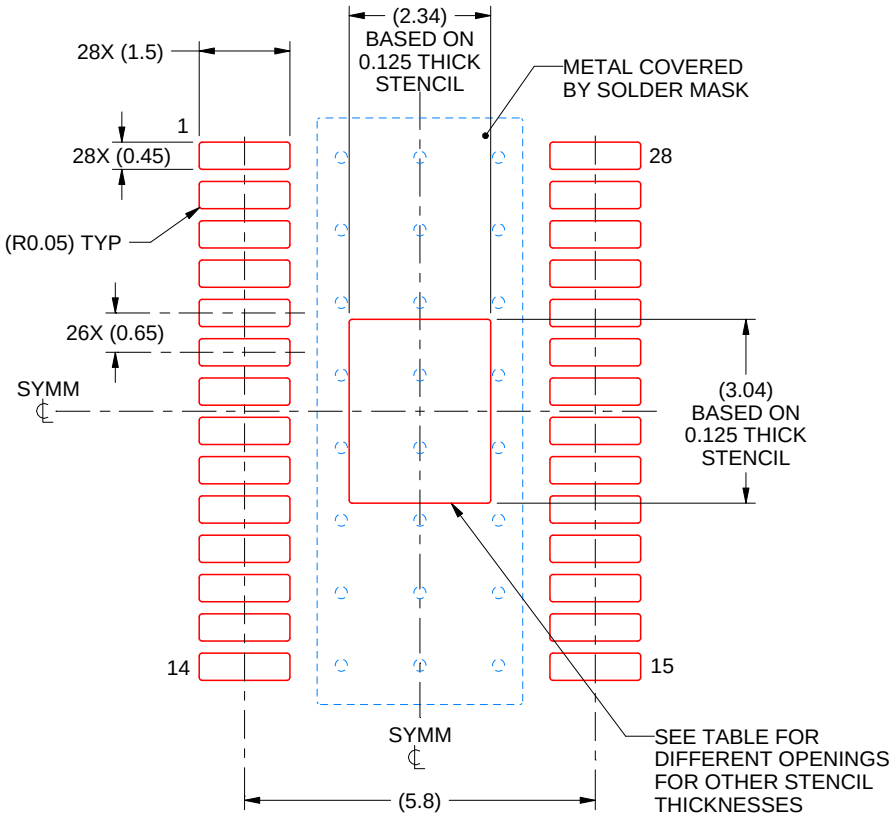


SOLDER MASK DETAILS

4218992/A 10/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 8X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	2.62 X 3.40
0.125	2.34 X 3.04 (SHOWN)
0.15	2.14 X 2.78
0.175	1.98 X 2.57

4218992/A 10/2024

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

テキサス· インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、 テキサス· インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス· インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス· インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、 テキサス· インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。 テキサス· インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、 テキサス· インスツルメンツおよびその代理人を完全に補償するものとし、 テキサス· インスツルメンツは一切の責任を拒否します。

テキサス· インスツルメンツの製品は、 テキサス· インスツルメンツの販売条件、または ti.com やかかる テキサス· インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。 テキサス· インスツルメンツがこれらのリソースを提供することは、適用される テキサス· インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、 テキサス· インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated