

TLC27L1x ローパワーカオペアンプ

1 特長

- 入力オフセット電圧ドリフトは、最初の 30 日間を含めて、通常 $0.1\mu\text{V}/\text{月}$ です。
- 仕様温度範囲内で広範囲の電源電圧に対応しています。
 - $0^\circ\text{C} \sim 70^\circ\text{C}$ $3\text{V} \sim 16\text{V}$
 - $-40^\circ\text{C} \sim +85^\circ\text{C}$ $4\text{V} \sim 16\text{V}$
- 単一電源動作
- 同相モード入力電圧範囲は負のレールを拡張します。
- 低ノイズ: 標準値 $68\text{nV}/\sqrt{\text{Hz}}$ ($f = 1\text{kHz}$)
- 出力電圧範囲は負のレールを含みます。
- 高い入力インピーダンス: $10^{12}\Omega$ (標準値)
- ESD の保護回路
- テープアンドリール形式のスマートアウトライナップケージオプションも供給しています
- ラッチアップ耐性での設計

2 アプリケーション

- 煙探知器と熱探知器
- フィールドトランスマッタとセンサ
 - 流量トランスマッタ
 - 圧力トランスマッタ
 - 温度トランスマッタ
 - レベルトランスマッタ
- モーション検出器

3 説明

TLC27L1x オペアンプは、広範囲の入力オフセット電圧グレードと、低いオフセット電圧ドリフトおよび高い入力インピーダンスを兼ね備えています。さらに、TLC27L1x は、TLC271 プログラマブルアンプの低いバイアスバージョンです。これらのデバイスは、従来のメタルゲートプロセスで得られる安定性をはるかに超えるオフセット電圧の安定性を提供するテキサス インスツルメンツのシリコンゲート LinCMOS テクノロジを使用しています。

低コストの TLC27L1 (10mV) から TLV27L1A (5mV) の低いオフセットバージョンまで、2 つのオフセット電圧グレード (C 接尾辞および I 接尾辞タイプ) が利用可能です。極めて高い入力インピーダンスと低いバイアス電流、および優れた同相信号除去と電源電圧除去により、これらのデバイスは、新しい最先端設計だけでなく、既存設計のアップグレードにも最適な選択です。

一般に、バイポーラテクノロジーに関連する多くの機能は、バイポーラテクノロジーに伴う電力への影響なしで LinCMOS オペアンプの利用が可能です。トランジスターアンターフェース、アナログ計算、アンプブロック、アクティブフィルター、シグナルバッファリングなど、一般的なアプリケーションはすべて、TLC27L1x を使用して簡単に設計できます。これらのデバイスは低電圧、単一電源動作に対応しており、遠隔地やアクセスが困難なバッテリー駆動アプリケーションに最適な選択肢です。同相モード入力電圧範囲には負のレールが含まれます。

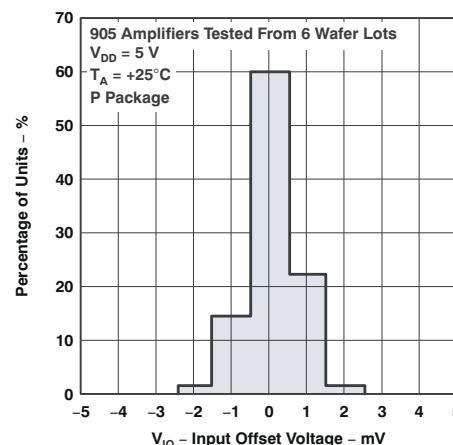
TLC27L1x には、MIL-STD-883C、メソッド 3015.2 に基づいてテストされた最大 2000V の電圧での機能障害を防ぐ内部静電放電 (ESD) 保護回路が組み込まれています。ただし、ESD にさらされるとデバイスのパラメトリック性能が劣化する可能性があるため、このデバイスを取り扱う際には注意を払う必要があります。

C 接尾辞のデバイスは 0°C から 70°C で動作し、接尾辞 I のデバイスは -40°C から $+85^\circ\text{C}$ で動作します。

製品情報

部品番号	25°C での V_{IOmax}	パッケージ (1)
TLC27L1	10mV	D (SOIC, 8)
		P (PDIP, 8)
TLC27L1A	5mV	P (PDIP, 8)

(1) 詳細については、[セクション 10](#) を参照してください。



入力オフセット電圧の分布サンプル



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長	1	6.1 単一電源と分割電源テスト回路の関係	14
2 アプリケーション	1	6.2 入力バイアス電流	15
3 説明	1	6.3 Low レベル出力電圧	15
4 ピン構成および機能	2	6.4 入力オフセット電圧の温度係数	15
5 仕様	3	6.5 最大出力応答	16
5.1 絶対最大定格	3	6.6 テスト時間	16
5.2 損失定格	3	7 アプリケーションと実装	17
5.3 推奨動作条件	3	7.1 アプリケーション情報	17
5.4 C 接尾辞の電気的特性	4	8 デバイスおよびドキュメントのサポート	24
5.5 $V_{DD} = 5V$ の C 接尾辞での動作特性	5	8.1 ドキュメントの更新通知を受け取る方法	24
5.6 $V_{DD} = 10V$ の C 接尾辞の動作特性	5	8.2 サポート・リソース	24
5.7 I 接尾辞の電気的特性	6	8.3 商標	24
5.8 $V_{DD} = 5V$ の I 接尾辞の動作特性	7	8.4 静電気放電に関する注意事項	24
5.9 $V_{DD} = 10V$ の I 接尾辞の動作特性	7	8.5 用語集	24
5.10 代表的特性	8	9 改訂履歴	24
6 パラメータ測定情報	14	10 メカニカル、パッケージ、および注文情報	25

4 ピン構成および機能

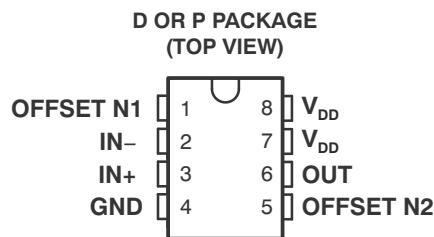


図 4-1. D パッケージ、8 ピン SOIC、または P パッケージ、8 ピン PDIP (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
GND	4	グランド	接地または負(最小)電源
IN+	3	入力	非反転入力
IN-	2	入力	反転入力
OFFSET N1	1	入力	レガシーシリコンの場合: IN- オフセット調整ピン (バイアスセレクト)。新しいシリコンの場合: NC 内部接続ピンなし
OFFSET N2	5	入力	レガシーシリコンの場合: IN+ オフセット調整ピン (バイアスセレクト)。新しいシリコンの場合: NC 内部接続ピンなし
OUT	6	出力	出力
V_{DD}	7, 8	電源	正(最高)電源

5 仕様

5.1 絶対最大定格

外気温度範囲内の動作 (特に記述のない限り)。⁽¹⁾

		最小値	最大値	単位
V_{DD} ⁽²⁾	電源電圧		18	V
V_{ID} ⁽³⁾	差動入力電圧		$\pm V_{DD}$	V
V_I (任意の入力)	入力電圧	-0.3	V_{DD}	V
I_I	入力電流		± 5	mA
I_O	出力電流		± 30	mA
	短絡電流の持続時間 ($T_A = 25^\circ\text{C}$ ⁽⁴⁾ 、またはそれ以下)。	制限なし		
	連続総許容損失	消費定格を参照してください		
T_A	外気温度での動作	C 接尾辞	0	70
		I 接尾辞	-40	85
T_{stg}	保存温度	-65	150	°C
	リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間		260	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示しており、このデータシートの「推奨動作条件」に示された値と等しい、またはそれを超える条件で本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) 差動電圧を除くすべての電圧値は、ネットワークグランドを基準にしています。
- (3) 差動電圧は、IN- を基準とする IN+ に発生します。
- (4) 出力は、どちらの電源にも短絡できます。温度、電源電圧、またはその両方が最大消費電力定格を超えないように制限します (セクション 7.1.6 を参照ください。)

5.2 損失定格

パッケージ	$T_A \leq 25^\circ\text{C}$ の 電力定格	$T_A > 25^\circ\text{C}$ の ディレーティング係数	$T_A = 70^\circ\text{C}$ の 電力定格	$T_A = 85^\circ\text{C}$ の 電力定格
D	725mW	5.8 mW/°C	464mW	377mW
P	1000mW	8 mW/°C	640mW	520mW

5.3 推奨動作条件

			最小値	最大値	単位
V_{DD}	電源電圧	接尾辞 C	3	16	V
		接尾辞 I	4	16	
V_{IC}	同相入力電圧	$V_{DD} = 5\text{V}$	-0.2	3.5	V
		$V_{DD} = 10\text{V}$	-0.2	8.5	
T_A	自由空気での動作温度	接尾辞 C	0	+70	°C
		接尾辞 I	-40	+85	

5.4 C 接尾辞の電気的特性

指定された外気温度において (特に記載がない限り)

パラメータ		テスト条件	T _A	TLC27L1C, TLC27L1AC						単位	
				V _{DD} = 5V			V _{DD} = 10V				
				最小値	標準値	最大値	最小値	標準値	最大値		
V _{IO} V _{IO}	入力オフセット電圧	TLC27L1C、 V _O = 1.4V, V _{IC} = 0V、 R _S = 50 Ω, R _I = 1M Ω	25°C	1.1	10	1.1	10	1.1	10	mV	
			0°C ~ 70°C		12				12	mV	
		TLC27L1AC、 V _O = 1.4V, V _{IC} = 0V、 R _S = 50 Ω, R _I = 1M Ω	25°C	0.9	5	0.9	5	0.9	5	mV	
			0°C ~ 70°C		6.5				6.5	mV	
α _{VIO}	入力オフセット電圧の平均温度係数		25°C ~ 70°C		1.1			1		μV/°C	
I _{IO}	入力オフセット電流 ^{(1) (2)}	V _O = V _{DD} /2, V _{IC} = V _{DD} /2	25°C	0.5	60	0.5	60	0.5	60	pA	
			70°C	7	300	8	300	8	300	pA	
I _{IB}	入力バイアス電流 ^{(1) (2)}	V _O = V _{DD} /2, V _{IC} = V _{DD} /2	25°C	0.6	60	0.7	60	0.7	60	pA	
			70°C	40	600	50	600	50	600	pA	
V _{ICR}	同相モード入力電圧範囲 ⁽³⁾		25°C	-0.2 ~ +4	-0.2 ~ +4.2	-0.2 ~ +9	-0.2 ~ +9.2	-0.2 ~ +9	-0.2 ~ +9.2	V	
			0°C ~ 70°C	-0.2 ~ +3.5		-0.2 ~ +8.5		-0.2 ~ +8.5		V	
V _{OH}	High レベル出力電圧	V _{ID} = 100mV, R _L = 1MΩ	25°C	3.2	4.1	8	8.9	8	8.9	V	
			0°C	3	4.1	7.8	8.9	7.8	8.9	V	
			70°C	3	4.2	7.8	8.9	7.8	8.9	V	
V _{OL}	Low レベル出力電圧	V _{ID} = -100mV, I _{OL} = 0mA	25°C	1	50	5	50	5	50	mV	
			0°C	1	50	5	50	5	50	mV	
			70°C	1	50	5	50	5	50	mV	
A _{VD}	大信号差動電圧増幅	R _L = 1MΩ ⁽⁴⁾	25°C	50	520	50	870	50	870	V/mV	
			0°C	50	700	50	1030	50	1030	V/mV	
			70°C	50	380	50	660	50	660	V/mV	
CMRR	同相除去比	V _{IC} = V _{ICR} min	25°C	65	87	65	94	65	94	dB	
			0°C	60	85	60	93	60	93	dB	
			70°C	60	85	60	93	60	93	dB	
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})	V _{DD} = 5V ~ 10V、 V _O = 1.4V	25°C	70	97	70	97	70	97	dB	
			0°C	60	97	60	97	60	97	dB	
			70°C	60	98	60	98	60	98	dB	
I _{I(SEL)}	オフセット調整ピン入力電流 (バイアスセレクト)	V _{I(SEL)} = V _{DD} 、レガシーシリコン	25°C		65		95		95	nA	
I _{DD}	電源電流	V _O = V _{DD} /2, V _{IC} = V _{DD} /2、 無負荷	25°C		10	17	14	23	14	23	
			0°C		12	21	18	33	18	33	
			70°C		8	14	11	20	11	20	

(1) 入力バイアス電流と入力オフセット電流の標準値は、数学的計算結果から、5pA 未満であることが確認されています。

(2) パラメータは特性により規定されています。

(3) この範囲は各入力にも個別に適用されます。

(4) V_{DD} = 5V の場合、V_O = 0.25V ~ 2V、V_{DD} = 10V の場合、V_O = 1V ~ 6V。

5.5 $V_{DD} = 5V$ の C 接尾辞での動作特性

指定された外気温度において (特に記載がない限り)

パラメータ	テスト条件	T_A	TLC27L1C, TLC27L1AC			単位
			最小値	標準値	最大値	
SR	ユニティゲインでのスルーレート	25°C	0.03			V/μs
		0°C	0.04			
		70°C	0.03			
		25°C	0.03			
		0°C	0.03			
		70°C	0.02			
V_n	等価入力ノイズ電圧	$f = 1\text{kHz}$, $R_S = 20\Omega$, 図 6-2 を参照ください。	25°C	68		nV/√Hz
B_{OM}	最大出力スイング帯域幅	$V_O = V_{OH}$, $C_L = 20\text{pF}$, $R_L = 1\text{M}\Omega$, 図 6-1 を参照ください。	25°C	5		kHz
			0°C	6		
			70°C	4.5		
B_1	ユニティゲイン帯域幅	$V_I = 10\text{mV}$, $C_L = 20\text{pF}$, 図 6-3 を参照ください。	25°C	85		kHz
			0°C	100		
			70°C	65		
Φ_m	位相マージン	$V_I = 10\text{mV}$, $f = B_1$, $C_L = 20\text{pF}$, 図 6-3 を参照ください。	25°C	34		°
			0°C	36		
			70°C	30		

5.6 $V_{DD} = 10V$ の C 接尾辞での動作特性

指定された外気温度において (特に記載がない限り)

パラメータ	テスト条件	T_A	TLC27L1C, TLC27L1AC			単位
			最小値	標準値	最大値	
SR	ユニティゲインでのスルーレート	$V_{I(PP)} = 1V$, $R_L = 1\text{M}\Omega$, $C_L = 20\text{pF}$, 図 6-1 を参照ください。	25°C	0.05		V/μs
			0°C	0.05		
			70°C	0.04		
		$V_{I(PP)} = 5.5V$, $R_L = 1\text{M}\Omega$, $C_L = 20\text{pF}$, 図 6-1 を参照ください。	25°C	0.04		
			0°C	0.05		
			70°C	0.04		
V_n	等価入力ノイズ電圧	$f = 1\text{kHz}$, $R_S = 20\Omega$, 図 6-2 を参照ください。	25°C	68		nV/√Hz
B_{OM}	最大出力スイング帯域幅	$V_O = V_{OH}$, $C_L = 20\text{pF}$, $R_L = 1\text{M}\Omega$, 図 6-1 を参照ください。	25°C	1		kHz
			0°C	1.3		
			70°C	0.9		
B_1	ユニティゲイン帯域幅	$V_I = 10\text{mV}$, $C_L = 20\text{pF}$, 図 6-3 を参照ください。	25°C	110		kHz
			0°C	110		
			70°C	90		
Φ_m	位相マージン	$V_I = 10\text{mV}$, $f = B_1$, $C_L = 20\text{pF}$, 図 6-3 を参照ください。	25°C	38		°
			0°C	40		
			70°C	34		

5.7 | 接尾辞の電気的特性

指定された外気温度において (特に記載がない限り)

パラメータ		テスト条件	T _A	TLC27L1I						単位	
				V _{DD} = 5V			V _{DD} = 10V				
				最小値	標準値	最大値	最小値	標準値	最大値		
V _{IO}	入力オフセット電圧	V _O = 1.4V, V _{IC} = 0V, R _S = 50Ω, R _I = 1MΩ	25°C	1.1	10		1.1	10		mV	
			-40°C ~ +85°C		13			13		mV	
α _{VIO}	入力オフセット電圧の平均温度係数		25°C ~ 85°C		1.1			1		μV/°C	
I _{IO}	入力オフセット電流 ^{(1) (2)}	V _O = V _{DD} /2, V _{IC} = V _{DD} /2	25°C	0.5	60		0.5	60		pA	
			85°C	24	1000		26	1000		pA	
I _{IB}	入力バイアス電流 ^{(1) (2)}	V _O = V _{DD} /2, V _{IC} = V _{DD} /2	25°C	0.6	60		0.7	60		pA	
			85°C	200	2000		220	2000		pA	
V _{ICR}	同相モード入力電圧範囲 ⁽³⁾		25°C	-0.2 ~ +4	-0.2 ~ 4.2		-0.2 ~ +9	-0.2 ~ +9.2		V	
			-40°C ~ +85°C	-0.2 ~ +3.5			-0.2 ~ +8.5			V	
V _{OH}	High レベル出力電圧	V _{ID} = 100mV, R _L = 1MΩ	25°C	3	4.1		8	8.9		V	
			-40°C	3	4.1		7.8	8.9		V	
			85°C	3	4.2		7.8	8.9		V	
V _{OL}	Low レベル出力電圧	V _{ID} = -100mV, I _{OL} = 0mA	25°C	1	50		5	50		mV	
			-40°C	1	50		5	50		mV	
			85°C	1	50		5	50		mV	
A _{VD}	大信号差動電圧増幅	R _L = 1MΩ ⁽⁴⁾	25°C	50	520		50	870		V/mV	
			-40°C	50	900		50	1550		V/mV	
			85°C	50	330		50	585		V/mV	
CMRR	同相除去比	V _{IC} = V _{ICR} min	25°C	65	87		65	94		dB	
			-40°C	60	85		60	93		dB	
			85°C	60	85		60	93		dB	
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})	V _{DD} = 5V ~ 10V, V _O = 1.4V	25°C	70	97		70	97		dB	
			-40°C	60	97		60	97		dB	
			85°C	60	98		60	98		dB	
I _{I(SEL)}	オフセット調整ピン入力電流 (バイアスセレクト)	V _{I(SEL)} = V _{DD} 、レガシーシリコン	25°C		65			95		nA	
I _{DD}	電源電流	V _O = V _{DD} /2, V _{IC} = V _{DD} /2, 無負荷	25°C		10	17		14	23	μA	
			-40°C		16	27		25	43	μA	
			85°C		17	13		10	18	μA	

(1) 入力バイアス電流と入力オフセット電流の標準値は、数学的計算結果から、5pA 未満であることが確認されています。

(2) パラメータは特性により規定されています。

(3) この範囲は各入力にも個別に適用されます。

(4) V_{DD} = 5V の場合、V_O = 0.25V ~ 2V、V_{DD} = 10V の場合、V_O = 1V ~ 6V。

5.8 $V_{DD} = 5V$ の I 接尾辞の動作特性

指定された外気温度において (特に記載がない限り)

パラメータ	テスト条件	T_A	TLC27L1I			単位
			最小値	標準値	最大値	
SR	ユニティゲインでのスルーレート	$V_{I(PP)} = 1V, R_L = 1M\Omega, C_L = 20pF$ 、 図 6-1 を参照ください。	25°C	0.03	0.03	V/μs
			-40°C	0.04	0.04	
			85°C	0.03	0.03	
	ユニティゲインでのスルーレート	$V_{I(PP)} = 2.5V, R_L = 1M\Omega, C_L = 20pF$ 、 図 6-1 を参照ください。	25°C	0.03	0.03	
			-40°C	0.04	0.04	
			85°C	0.02	0.02	
V_n	等価入力ノイズ電圧	$f = 1kHz, R_S = 20\Omega$ 、図 6-2 を参照ください。	25°C	68	68	nV/√Hz
B_{OM}	最大出力スイング帯域幅	$V_O = V_{OH}, C_L = 20pF, R_L = 1M\Omega$ 、 図 6-1 を参照ください。	25°C	5	5	kHz
			-40°C	7	7	
			85°C	4	4	
B_1	ユニティゲイン帯域幅	$V_I = 10mV, C_L = 20pF$ 、図 6-3 を参照ください。	25°C	85	85	kHz
			-40°C	110	110	
			85°C	55	55	
Φ_m	位相マージン	$V_I = 10mV, f = B_1, C_L = 20pF$ 、図 6-3 を参照ください。	25°C	34	34	°
			-40°C	38	38	
			85°C	28	28	

5.9 $V_{DD} = 10V$ の I 接尾辞の動作特性

指定された外気温度において (特に記載がない限り)

パラメータ	テスト条件	T_A	TLC27L1I			単位
			最小値	標準値	最大値	
SR	ユニティゲインでのスルーレート	$V_{I(PP)} = 1V, R_L = 1M\Omega, C_L = 20pF$ 、 図 6-1 を参照ください。	25°C	0.05	0.05	V/μs
			-40°C	0.06	0.06	
			85°C	0.03	0.03	
	ユニティゲインでのスルーレート	$V_{I(PP)} = 5.5V, R_L = 1M\Omega, C_L = 20pF$ 、 図 6-1 を参照ください。	25°C	0.04	0.04	
			-40°C	0.05	0.05	
			85°C	0.03	0.03	
V_n	等価入力ノイズ電圧	$f = 1kHz, R_S = 20\Omega$ 、図 6-2 を参照ください。	25°C	68	68	nV/√Hz
B_{OM}	最大出力スイング帯域幅	$V_O = V_{OH}, C_L = 20pF, R_L = 1M\Omega$ 、 図 6-1 を参照ください。	25°C	1	1	kHz
			-40°C	1.4	1.4	
			85°C	0.8	0.8	
B_1	ユニティゲイン帯域幅	$V_I = 10mV, C_L = 20pF$ 、図 6-3 を参照ください。	25°C	110	110	kHz
			-40°C	110	110	
			85°C	80	80	
Φ_m	位相マージン	$V_I = 10mV, f = B_1, C_L = 20pF$ 、図 6-3 を参照ください。	25°C	38	38	°
			-40°C	42	42	
			85°C	32	32	

5.10 代表的特性

高温時および低温時のデータは、各種デバイスの定格外気温度の動作時温度範囲内でのみ適用されます。

グラフ一覧

典型的な特性			図
V_{IO}	入力オフセット電圧	ディストリビューション	図 5-1、図 5-2
αV_{IO}	温度係数	ディストリビューション	図 5-3、図 5-4
V_{OH} High レベル出力電圧		High レベル出力電流との関係	図 5-5、図 5-6
		と電源電圧との関係	図 5-7
		外気温度との関係	図 5-8
V_{OL} Low レベル出力電圧		同相入力電圧との関係	図 5-9、図 5-10
		と差動入力電圧との関係	図 5-11
		外気温度との関係	図 5-12
		Low レベル出力電流との関係	図 5-13、図 5-14
A_{VD} 大信号差動電圧増幅		と電源電圧との関係	図 5-15
		外気温度との関係	図 5-16
		周波数との関係	図 5-25、図 5-26
I_{IB}	入力バイアス電流	外気温度との関係	図 5-17
I_{IO}	入力オフセット電流	外気温度との関係	図 5-17
V_I	最小入力電圧	と電源電圧との関係	図 5-18
I_{DD} 電源電流		と電源電圧との関係	図 5-19
		外気温度との関係	図 5-20
SR スルーレート		と電源電圧との関係	図 5-21
		外気温度との関係	図 5-22
バイアスセレクト電流		と電源電圧との関係	図 5-23
$V_{O(PP)}$	最大ピークツーピーク出力電圧	周波数との関係	図 5-24
Φ_m 位相マージン		と電源電圧との関係	図 5-27
		外気温度との関係	図 5-28
		容量性負荷との関係	図 5-29
V_n 等価入力ノイズ電圧		周波数との関係	図 5-30
		位相シフト	図 5-25、図 5-26

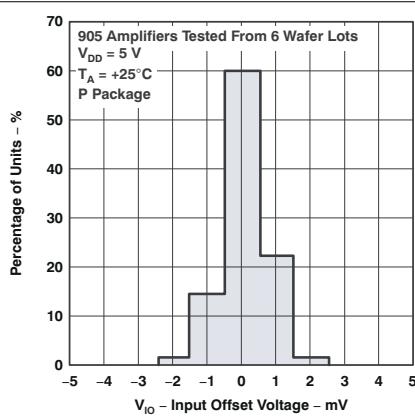


図 5-1. TLC27L1
入力オフセット電圧の分布

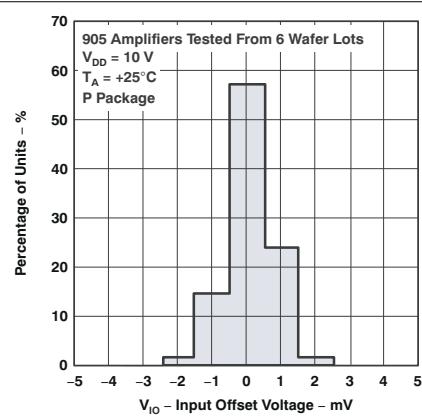


図 5-2. TLC27L1
入力オフセット電圧の分布

5.10 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格外気温度の動作時温度範囲内でのみ適用されます。

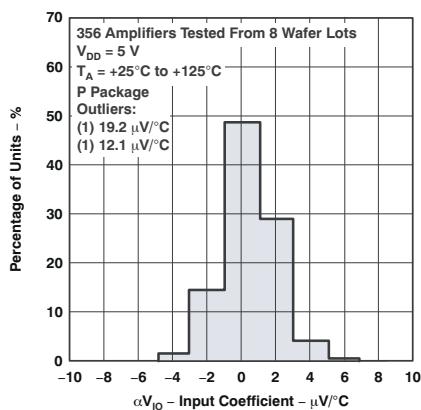


図 5-3. TLC27L1
入力オフセット電圧
温度係数の分布

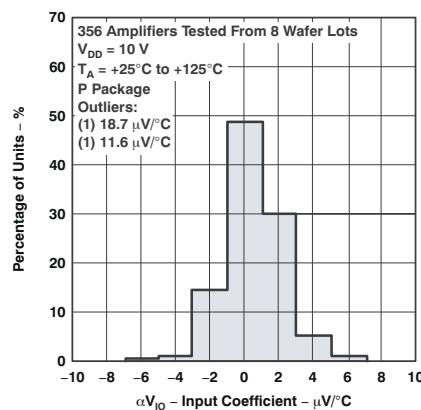


図 5-4. TLC27L1
入力オフセット電圧
温度係数の分布

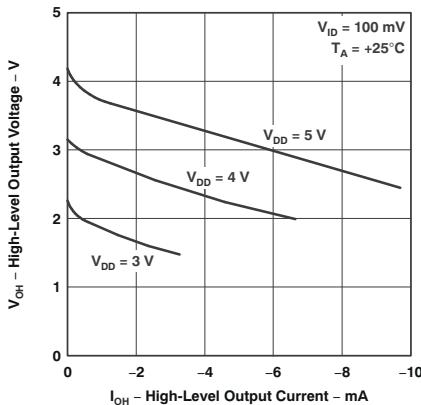


図 5-5. High レベル出力電圧
と
High レベル出力電流の関係

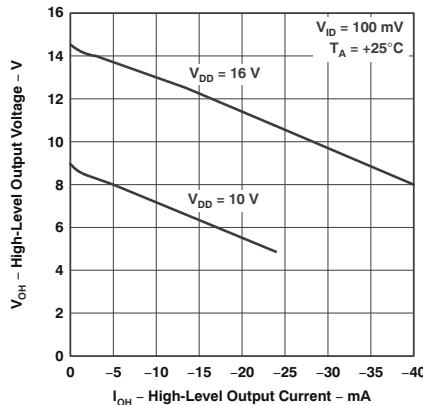


図 5-6. High レベル出力電圧
と
High レベル出力電流の関係

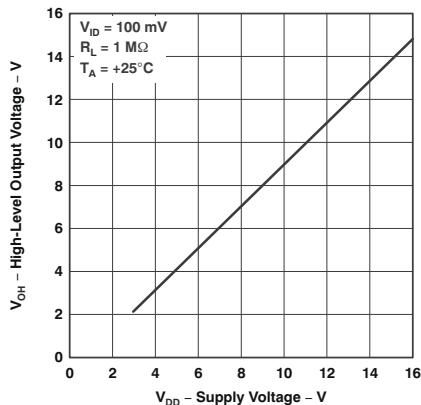


図 5-7. High レベル出力電圧
と
電源電圧の関係

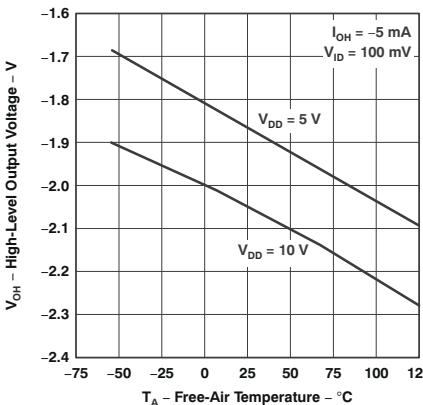


図 5-8. High レベル出力電圧
と
外気温度の関係

5.10 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格外気温度の動作時温度範囲内でのみ適用されます。

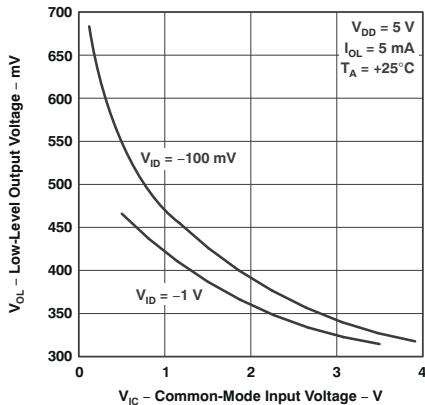


図 5-9. Low レベル出力
電圧と
同相モード入力電圧の関係

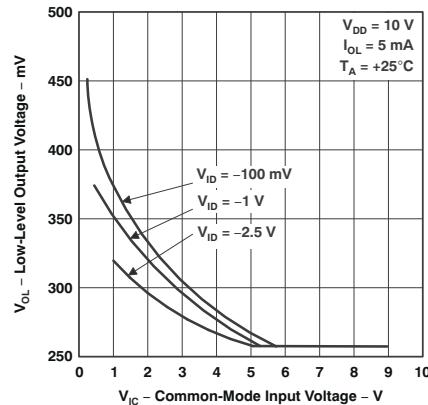


図 5-10. Low レベル出力
電圧と
同相モード入力電圧の関係

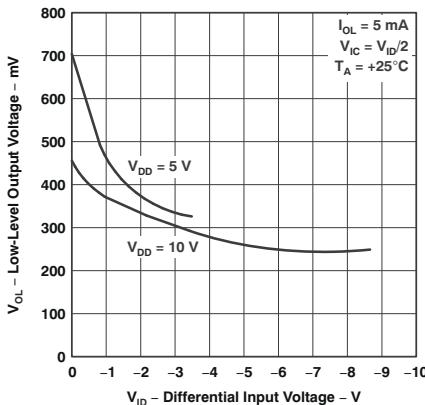


図 5-11. Low レベル出力電圧
と
差動入力電圧の関係

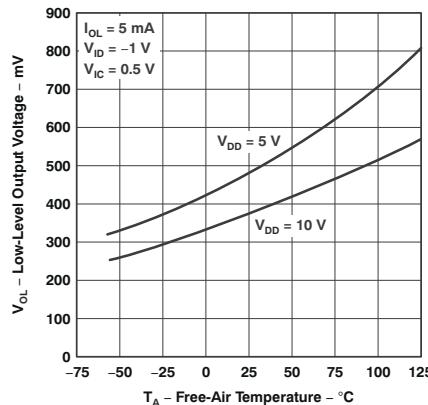


図 5-12. Low レベル出力電圧
と
外気温度の関係

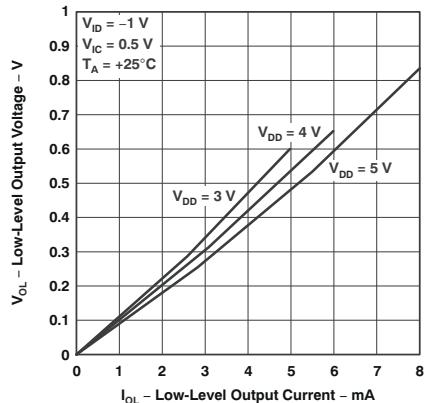


図 5-13. Low レベル出力電圧
と
Low レベル出力電の関係

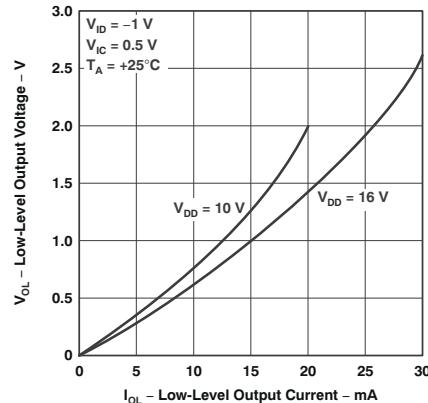


図 5-14. Low レベル出力電圧
と
Low レベル出力電の関係

5.10 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格外気温度の動作時温度範囲内でのみ適用されます。

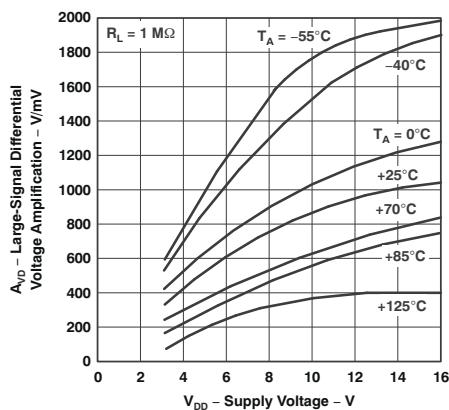


図 5-15. 大信号の
差動電圧増幅
と電源電圧の関係

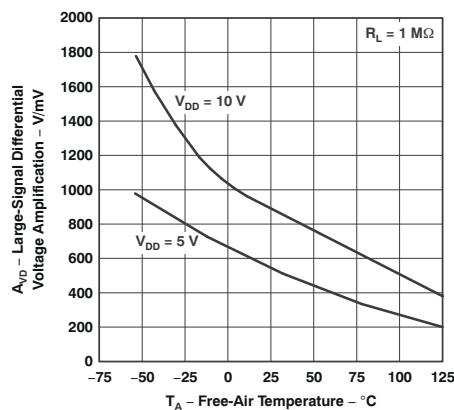
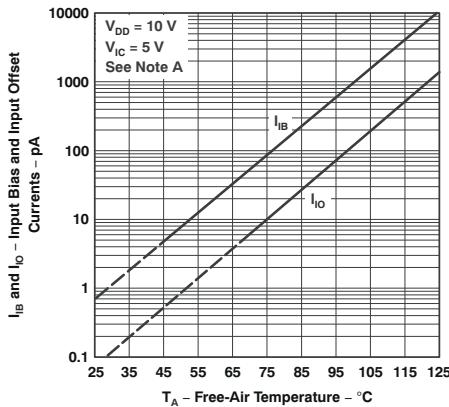


図 5-16. 大信号の
差動電圧増幅と
外気温度の関係



入力バイアス電流と入力オフセット電流の標準値は数学的に決定され 5 pA 未満であると認識されています。

図 5-17. 入力バイアスおよび入力オフセット電流
と
外気温度の関係

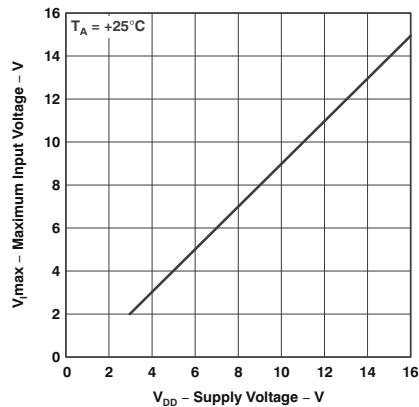


図 5-18. 最大入力電圧
と
電源電圧の関係

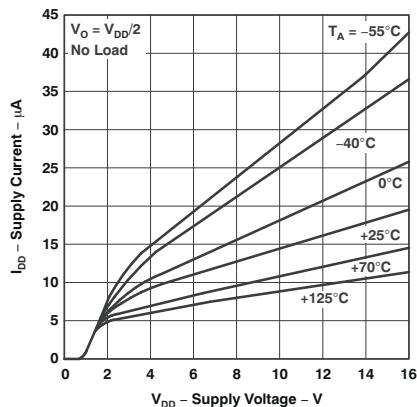


図 5-19. 電源電流
と
電源電圧の関係

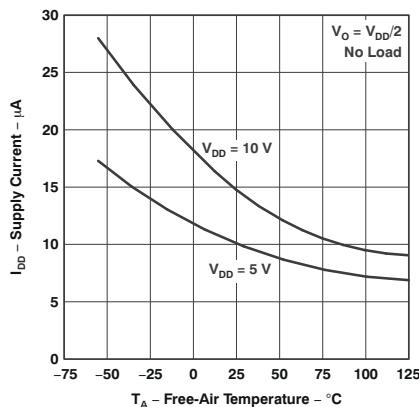


図 5-20. 電源電流
と
外気温度の関係

5.10 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格外気温度の動作時温度範囲内でのみ適用されます。

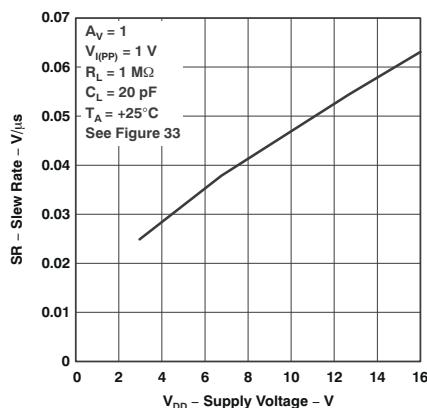


図 5-21. スルーレート
と
電源電圧の関係

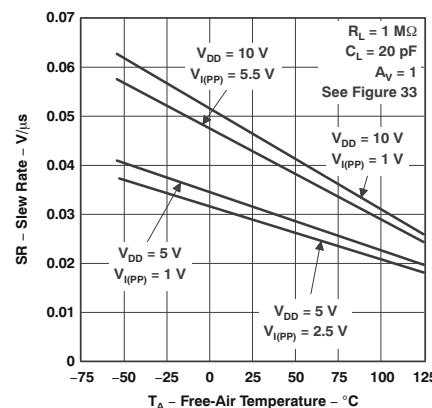


図 5-22. スルーレート
と
外気温度の関係

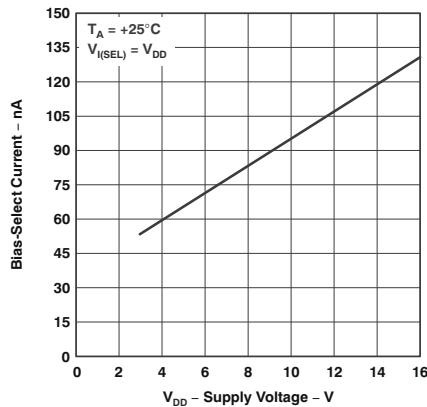


図 5-23. バイアスセレクト電流
と
電源電圧の関係

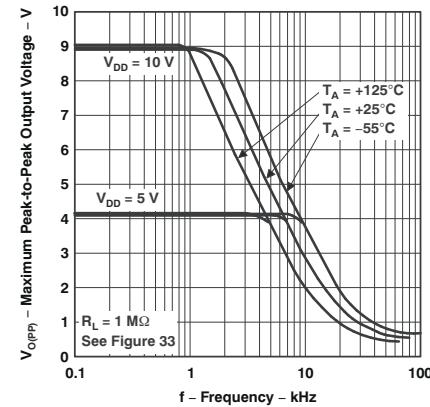


図 5-24. 最大ピーカツーピーク出力電圧
と
周波数の関係

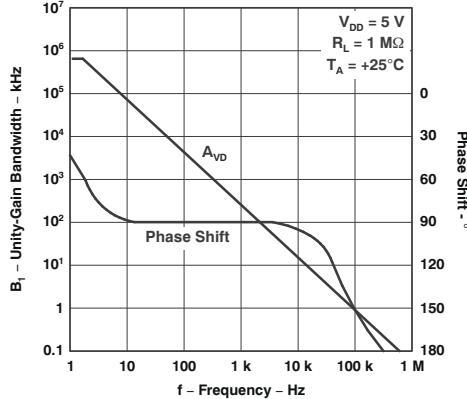


図 5-25. 大信号の差動電圧
増幅および位相シフト
と周波数の関係

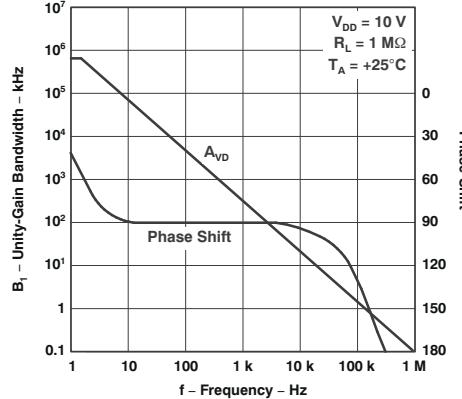


図 5-26. 大信号の差動電圧
増幅および位相シフト
と周波数の関係

5.10 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格外気温度の動作時温度範囲内でのみ適用されます。

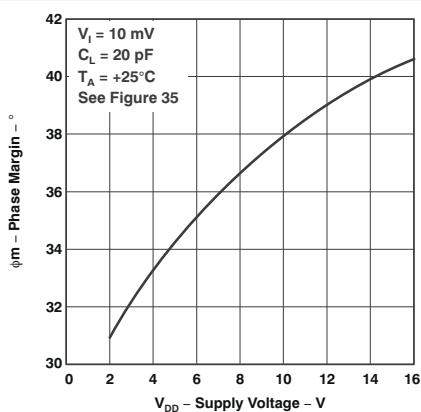


図 5-27. 位相マージン
と
電源電圧の関係

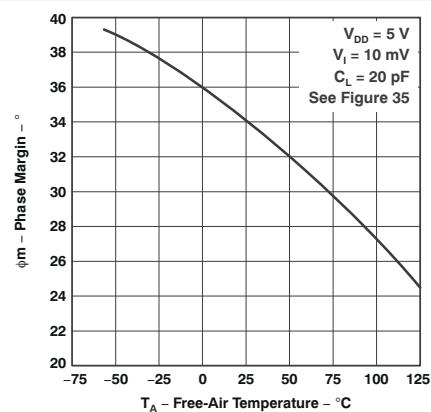


図 5-28. 位相マージン
と
外気温度の関係

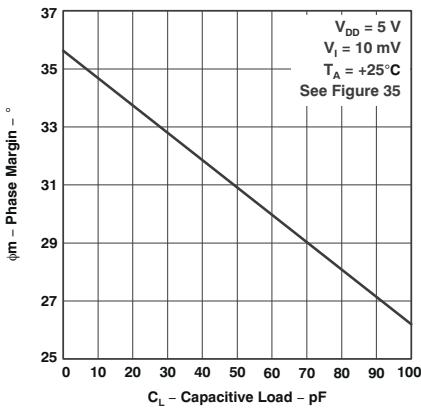


図 5-29. 位相マージン
と
容量性負荷の関係

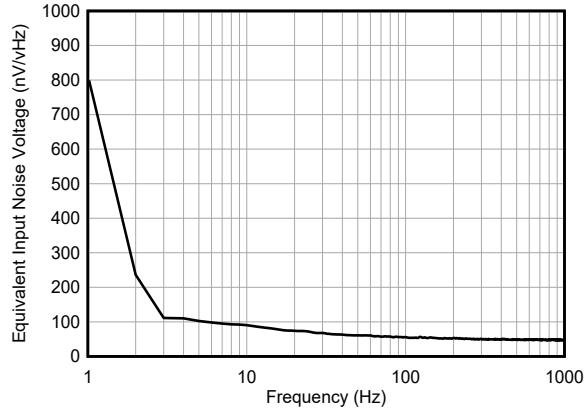


図 5-30. 等価入力ノイズ電圧
と
周波数の関係

6 パラメータ測定情報

6.1 単一電源と分割電源テスト回路の関係

TLC27L1 は単一電源動作作用に最適化されているため、各種テストに使われる回路構成は、入力信号が多くの場合接地からオフセットされているため、いくつかの不便が生じます。この不便を回避するには、デバイスを分割電源でテストし、出力負荷を負のレールに接続してください。以下の図は、単一電源と分割電源テスト回路の関係を示しています。どちらの回路も使用しても同じ結果が得られます。

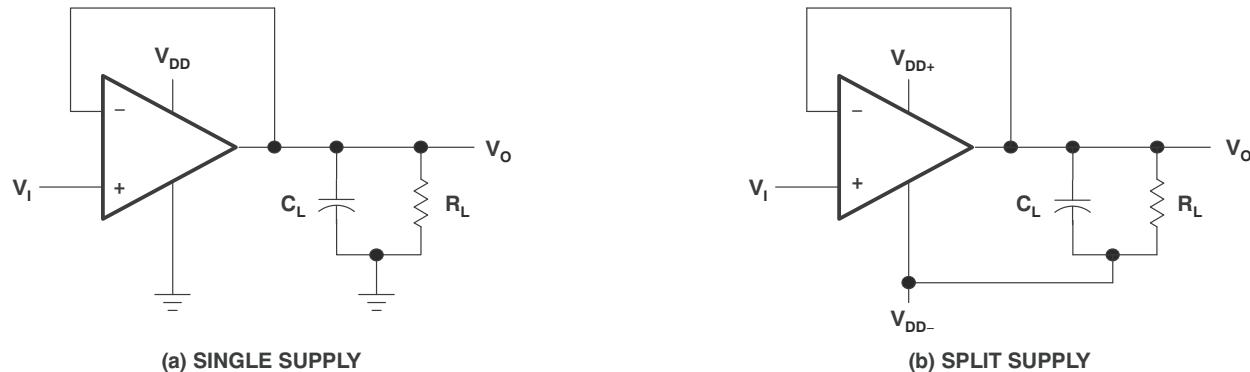


図 6-1. ユニティ ゲイン アンプ

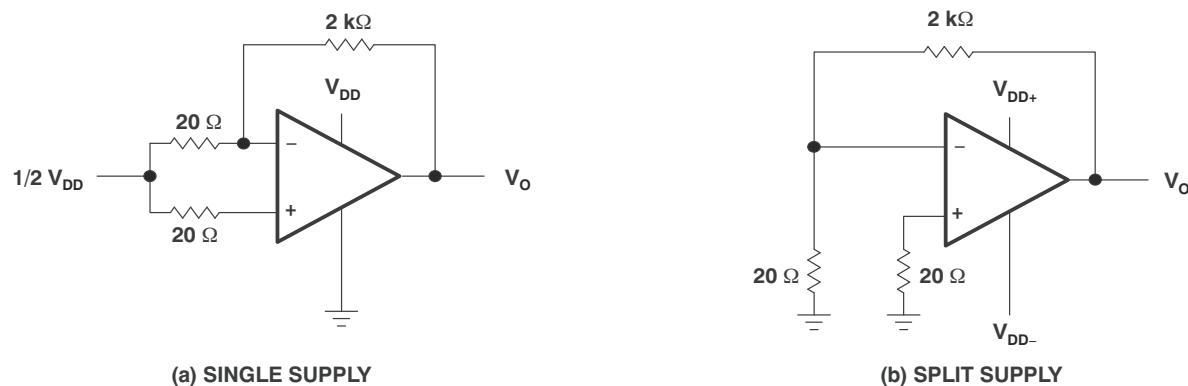


図 6-2. ノイズ テスト回路

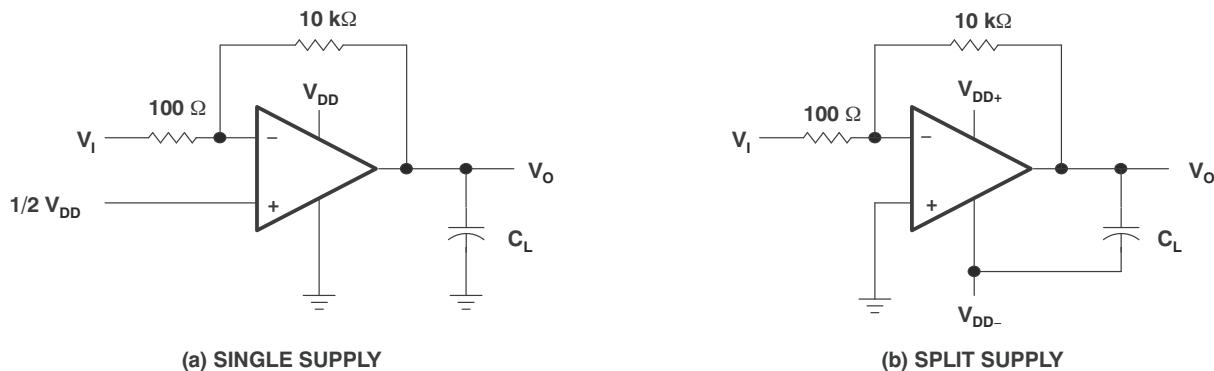


図 6-3. ゲイン 100 の反転アンプ

6.2 入力バイアス電流

TLC27L1 のオペアンプは入力インピーダンスが高いため、入力バイアス電流の測定を試みた場合、読み取り値が誤ったものになる可能性があります。通常の周囲温度でのバイアス電流は、通常 1pA 未満であり、テストソケットのリーケージより簡単に超過されます。誤った測定を行わないようにするため、次の 2 つの方法を提案します。

1. 他の潜在なリーケージ源からデバイスを絶縁します。デバイス入力の周囲および間には、接地されたシールドを使用してください (図 6-4 を参照)。入力に流れる可能性のあるリーケージはシャントされます。
2. テストソケットにデバイスを接続せずに、実際に入力バイアス電流テスト (ピコアンメーターを使用して) を実行して、テストソケットのリーク電流を補償します。次に、テストソケットのデバイスで得られた読み取り値から、オープンソケットのリーケージの読み取り値を減算して、実際の入力バイアス電流を計算できます。

多くの自動テスターとベンチトップ型のオペアンプテスターは、デバイス入力と直列な抵抗器を接続したサーボループ手法を使用して入力バイアス電流を測定します。直列抵抗器の電圧降下を測定し、バイアス電流を計算します。この方法では、正しい読み取り値を得るためにテストソケットにデバイスを挿入する必要があります。したがって、この方法ではオープンソケットの読み取りはできません。

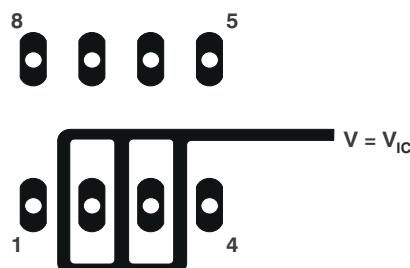


図 6-4. デバイス入力周辺の絶縁金属 (P パッケージ)

6.3 Low レベル出力電圧

Low レベル電源電圧動作を実現するには、入力段である程度の妥協案が必要です。この妥協により、デバイスの Low レベル出力電圧は、同相モード入力電圧レベルと差動入力電圧レベルの両方に依存することになります。Low レベル出力の読み取り値と電気的仕様に記載されている値を関連付ける場合は、次の 2 つの条件を遵守してください。これら以外の条件を使用する場合は、セクション 5.10 の典型的特性を参照してください。

6.4 入力オフセット電圧の温度係数

多くの場合、入力オフセット電圧の温度係数を測定しようとすると、誤った読み取り値が生じることがよくあります。このパラメータは、実際には 2 つの異なる温度で取得された入力オフセット電圧測定値を使用した計算です。一方 (または両方) の温度が氷点下の場合、デバイスとテストソケットの両方に水分が溜まる可能性があります。この湿気により、漏れや接触抵抗が発生し、入力オフセット電圧の読み取りに誤りが生じる可能性があります。上述で述べた絶縁技術は、リーケージには影響しません。湿気も絶縁金属を覆い技術は役に立たなくなります。誤差を最小限に抑えるには、これらの測定を氷点以上の温度で実行してください。

6.5 最大出力応答

最大出力応答は、オペアンプのスルーレートが出力電圧スイングを制限する周波数を超えるが、フルリニア応答とフルピーク応答の2つの方法で指定されることがあります。フルリニア応答は通常、正弦波入力信号の周波数を上げてながら、出力の歪みレベルを監視することによって測定されます。出力に大きな歪みが見られる場合、入力周波数はフルリニア帯域幅として記録されます。フルピーク応答は、歪みを考慮せずに最大出力周波数として定義され、このときのフルピークツーピーク出力スイングが維持されます。出力周波数がフルピーク応答帯域幅または最大出力スイング帯域幅よりも大きい場合、フルピークツーピーク出力スイングを維持できません。

大きな歪みの場合、業界で許容される値がないため、このデータシートではフルピーク応答が規定されており、図6-1の回路を使用して測定しています。初期設定では、正弦波入力を使用して、デバイスの最大ピークツーピーク出力を決定します(正弦波の振幅はクリッピングが発生するまで増加します)。その後、正弦波と同じ振幅の正方形波に置き換えられます。その後、最大ピークツーピーク出力が維持できなくなるまで、周波数が上昇します(図6-5)。正方形波を使用すると、最大ピークツーピーク出力に達した点をより正確に判定できます。

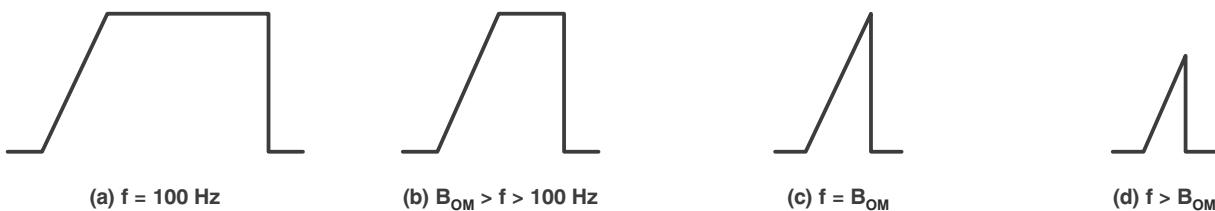


図 6-5. 最大出力応答の出力信号

6.6 テスト時間

テスト時間の不足は、特に高ボリュームかつ短時間テスト環境で CMOS デバイスをテストする際によく発生する問題です。CMOS デバイスは、バイポーラデバイスや BiFET デバイスに比べて内部容量が本質的に高く、そのためバイポーラデバイスや BiFET デバイスよりも長いテスト時間が必要です。供給レベルが減少し、温度が低下すると、問題がより明確になります。

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

7.1.1 単一電源動作

TLC27L1 はデュアル電源 (平衡電源または分割電源とも呼ばれます) を使用して適切に実行されていますが、この設計は単一電源動作に最適化されています。この最適化では、グランドを網羅する入力同相電圧範囲と、グランドまでプルダウンされる出力電圧範囲が含まれています。電源電圧範囲は最小 3V (C 接尾辞タイプ) まで拡張されるため、TTL および HCMOS で一般的に利用可能な電源レベルで動作できます。最大のダイナミックレンジを得るには、16V 単一電源動作を推奨します。

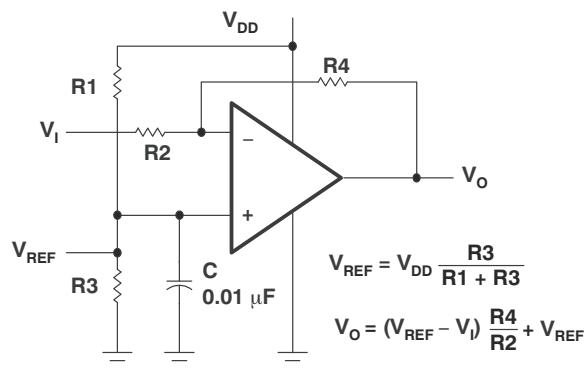


図 7-1. 電圧リファレンス付き反転アンプ

多くの単一電源アプリケーションでは、グラウンドより高い基準レベルを確立するために、1 つの入力に電圧を印加する必要があります。この基準レベルを確立するためには、通常、抵抗分圧器で十分です (図 7-1 を参照)。TLC27L1 の低入力バイアス電流は、非常に大きな抵抗値を使用して分圧器を実装できるため、消費電力を最小限に抑えることができます。

TLC27L1 はデジタルロジックと組み合わせて適切に動作しますが、同じ電源からリニアデバイスとデジタルロジックの両方に電力を供給する場合は、以下の推奨事項を考慮してください。

1. 個別にバイパスされた電源ラインからリニアデバイスの電源を供給します (図 7-2 を参照)。それ以外の場合は、デジタルロジックの高いスイッチング電流により電圧降下が発生するため、リニアデバイス電源レールが変動する可能性があります。
2. ノイズによるエラーの発生率を低減するため、適切なバイパス技術を使用してください。単一の容量性デカップリングで十分ですが、高周波アプリケーションでは RC デカップリングが必要になる可能性があります。

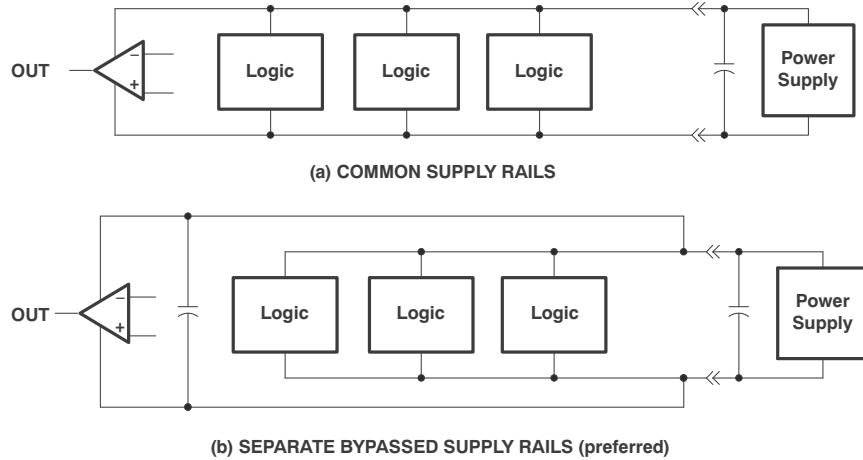


図 7-2. 一般的な電源レールと個別の電源レールの関係

7.1.2 入力特性

TLC27L1 には最小および最大の入力電圧が指定されており、いずれかの入力でこの電圧を超えると、デバイスが誤動作する可能性があります。この仕様範囲を超えることは、特に単一電源動作の場合によく発生する一般的な問題です。下限範囲には負のレールが含まれますが、上限範囲は $T_A = 25^\circ\text{C}$ では $V_{DD} - 1\text{V}$ 、その他のすべての温度では $V_{DD} - 1.5\text{V}$ で指定されます。

ポリシリコンゲートプロセスの使用と慎重な入力回路設計により、従来のメタルゲートプロセスに比べて、TLC27L1 の入力オフセット電圧ドリフト特性が非常に優れています。CMOS デバイスのオフセット電圧ドリフトは、酸化膜に埋め込まれたリンドーパントの極性によって生じるスレッショルド電圧シフトに大きく影響されます。リンドーパントを導体をポリシリコンゲートなどに配置すると極性の問題が軽減され、スレッショルド電圧のシフトが 1 桁以上振幅します。時間の経過に伴うオフセット電圧ドリフトは、動作開始の最初の 1 か月を含めて、通常 $0.1\mu\text{V}/\text{月}$ と計算されます。

従来の TLC27L1 では、外部入力オフセットのヌルコントロールが提供されていました。従来の 150mm LinCMOS プロセスから 300mm 径のウェハプロセスへの移行により、入力オフセット電圧の精度が向上し、オフセット調整や「バイアスセレクト」ピンが排除されました。これらのピンは、新しいシリコン デバイスでは内部接続されておらず、浮遊状態のままにすることも、固定電圧にバイアスかける事ともできます。また、新しいシリコン製品にはスルーレート、電源電圧除去比、電圧ノイズが向上しています。ただし、この変更により、新しいクロスオーバー領域が導入され、入力同相電圧が V_{DD} レールに近づくと、入力オフセット（通常 $300\mu\text{V}$ から $400\mu\text{V}$ ）がシフトすることになります。図 7-3 および図 7-4 は、10V 電源のさまざまな温度におけるこの特性の平均と標準偏差をプロットします。

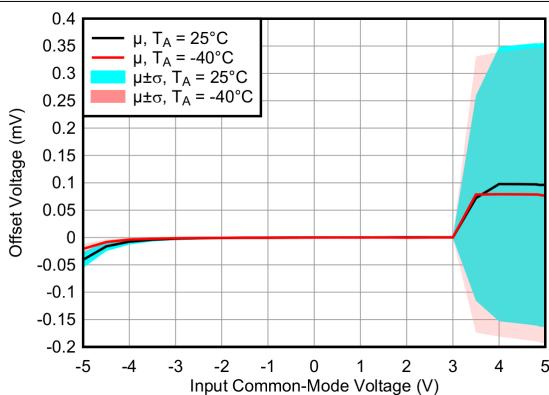


図 7-3. オフセット電圧と入力同相電圧の関係

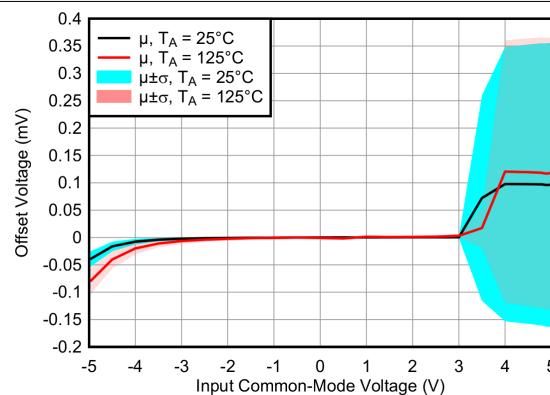


図 7-4. オフセット電圧と入力同相電圧の関係

TLC27L1 は、入力インピーダンスが非常に高く、バイアス電流要件が低いため、Low レベル信号処理に最適です。ただし、プリント基板とソケットでのリーク電流がバイアス電流要件を容易に上回る可能性があり、デバイスの性能劣化を招く可能性があります。ベストプラクティスとして、入力の周囲にガードリングを配置してください。(パラメータ測定情報のセクション内の図 6-4 と同様)。これらのガードは、同相モード入力と同じ電圧レベルの Low インピーダンスソースから駆動します(図 7-5 を参照ください)。

7.1.3 ノイズ性能

オペアンプ回路のノイズ仕様は、第一段差動増幅の電流に大きく依存しています。TLC27L1 の低入力バイアス電流要件により、ノイズ電流が非常に低くなり、ほとんどのアプリケーションでは問題になりません。この機能により、 $50\text{k}\Omega$ を超える回路インピーダンス値を使用する場合、バイポーラ デバイスの方がノイズ電流が大きいため、このデバイスはバイポーラ デバイスよりも特に有利になります。

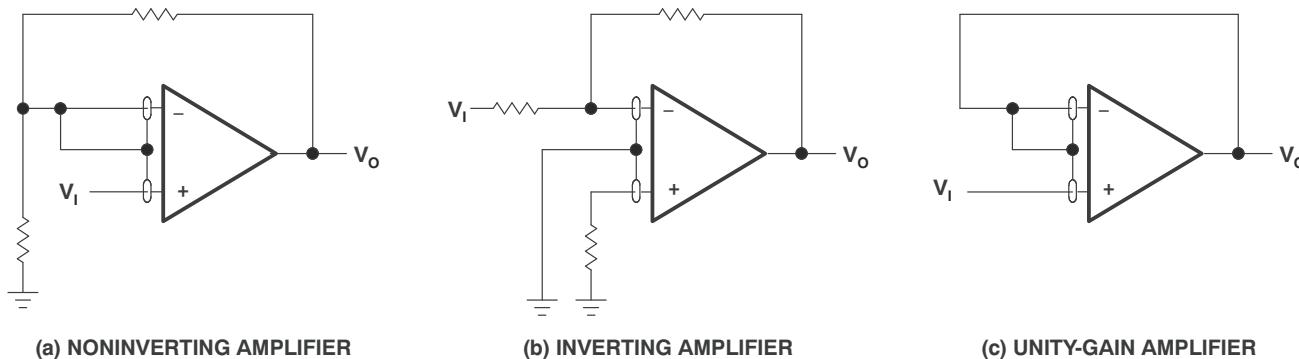


図 7-5. ガードリング方式

7.1.4 帰還

オペアンプ回路では、ほとんどの場合帰還が採用されており、帰還は発振の第一の前提条件であるため、注意が必要です。ほとんどの発振問題は、容量性負荷を駆動し、入力容量を無視することによって発生します。帰還抵抗と並列に小容量のコンデンサを接続するのが効果的な対策です(図 7-6 を参照ください)。このコンデンサの値は、経験的に最適化されています。

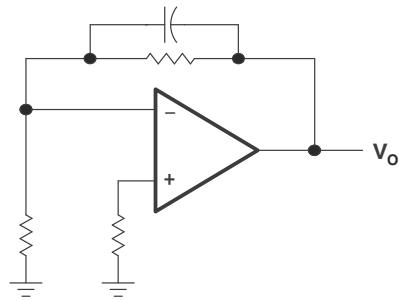


図 7-6. 入力容量の補償

7.1.5 静電放電(ESD) の保護

TLC27L1 は、MIL-STD-883C、3015.2 方式でテストされた最大 2000V の電圧で機能的障害を防止する内部静電放電(ESD) 保護回路を内蔵しています。ただし、ESD にさらされるとデバイスのパラメトリ性能が低下する可能性があるため、このデバイスを取り扱う際には注意を払う必要があります。また、保護回路は入力バイアス電流は温度に依存し、逆バイアスダイオードの特性も持つようになります。

7.1.6 ラッチアップ

CMOS デバイスは、固有の寄生サイリスタによりラッチアップの影響を受けやすくなっています。これを念頭に置いて、TLC27L1 の入力と出力は、ラッチアップを起こさずに -100mA の過電流に耐えられるように設計されています。ただし、可能な限りラッチアップの可能性を低減するために、ベストプラクティスを使用してください。内部保護ダイオードに順バイアスを印加しないでください。印加される入力電圧と出力電圧に対して、電源電圧が 300mV を超えないようにしてください。パルス発生器に容量結合を使用するときは注意が必要です。デバイスのできるだけ近くで電源レール全体に配置されたデカッピングコンデンサ(通常 $0.1\mu\text{F}$)を使用して、電源の過渡現象をシャントします。

ラッチアップが発生した場合に確立される電流経路は、通常、正の電源レールと接地の間にあり、電源ラインのサージ、電源電圧を超える出力電圧または入力の電圧、またはその両方によってトリガされます。ラッチアップが発生した後、電流の流れは電源のインピーダンスと寄生サイリスタの順方向抵抗のみによって制限され、通常はデバイスの破壊が発生します。温度および電源電圧が高くなると、ラッチアップが発生する可能性が高くなります。

7.1.7 出力特性

TLC27L1 の出力段は、関係的大量の電流をシンクおよびソースするように設計されています(セクション 5.10 も参照ください)。出力が短絡状態になった場合、特定の条件で、大電流能力によってデバイスが損傷します。電源電圧に応じて、出力電流能力が向上します(図 7-7 を参照ください)。

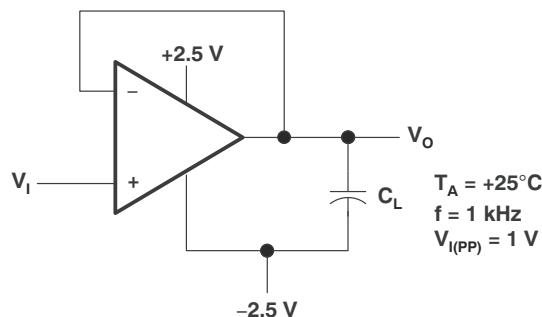


図 7-7. 出力特性のテスト回路

TLC27L1 のすべての動作特性は、 20pF 負荷を使用して測定しました。これらのデバイスは、より高い容量性負荷で駆動します。ただし、出力負荷容量が大きくなると、結果として低い周波数で応答極が発生し、リンギング、ピーキング、さらには発振が生じます(図 7-8 を参照ください)。多くの場合、帰還ループに直列抵抗の形で補償を追加すると、この問題が軽減されます。

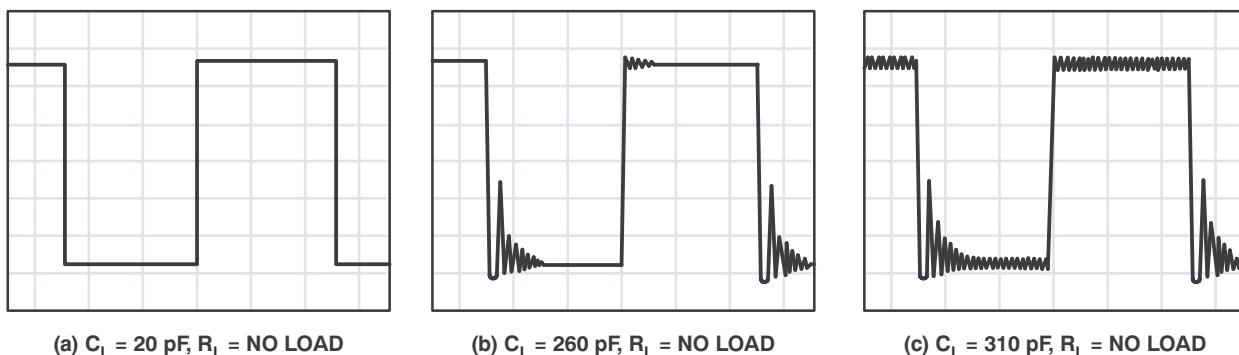


図 7-8. 低いバイアスモードでの容量性負荷の影響

TLC27L1 は非常に優れた High レベル出力電圧および電流能力を備えていますが、必要に応じてこの能力を昇圧する方法を利用できます。最も簡単な方法は、出力から正の電源レールに接続されたプルアップ抵抗(R_P)を使用することです(図 7-9 を参照ください)。この回路を使用するには 2 つの欠点があります。まず、NMOS プルダウントランジスタは関係的大きな電流をシンクする必要があります。この回路では、プルダウントランジスタは、オペアンプの入力をどれだけ強く駆

動するかに応じて、オン抵抗が約 60Ω から 180Ω のリニア抵抗のように動作します。 R_P が非常に低い値の場合と、出力に $0V$ からの電圧オフセットが発生します。次に、プルアップ抵抗 R_P はプルダウン抵抗へのドレン負荷として機能し、対応するプルアップ抵抗が出力電流を供給できない出力電圧レベルでは、オペアンプのゲインが低下します。

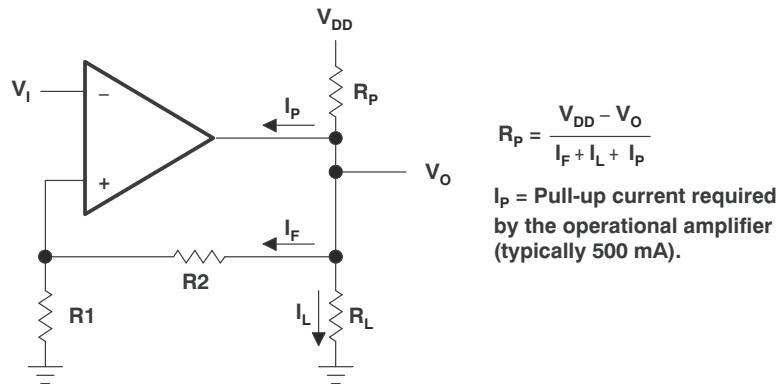


図 7-9. V_{OH} を増加させるための抵抗性プルアップ抵抗

7.1.8 代表的なアプリケーション

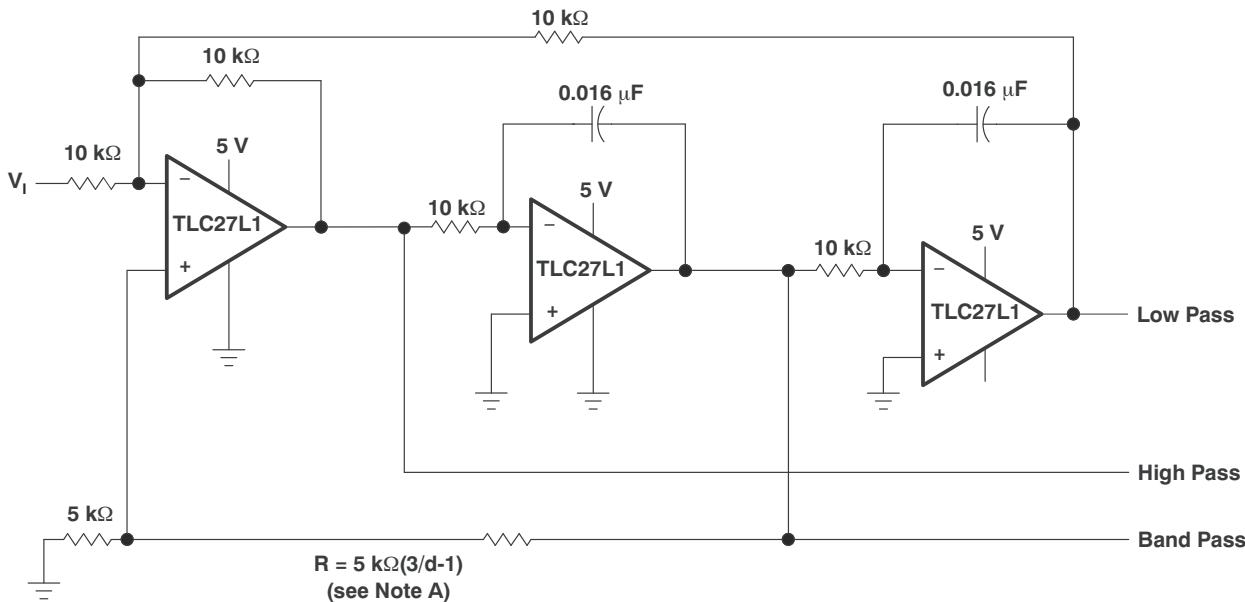


図 7-10. 状態変数フィルタ

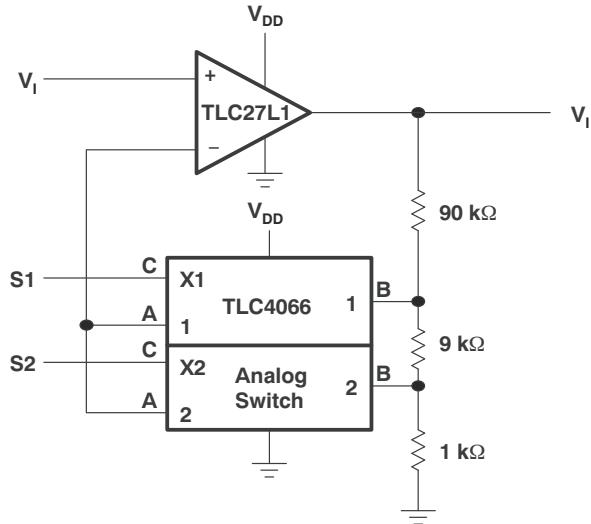


図 7-11. デジタルゲイン選択付きアンプ

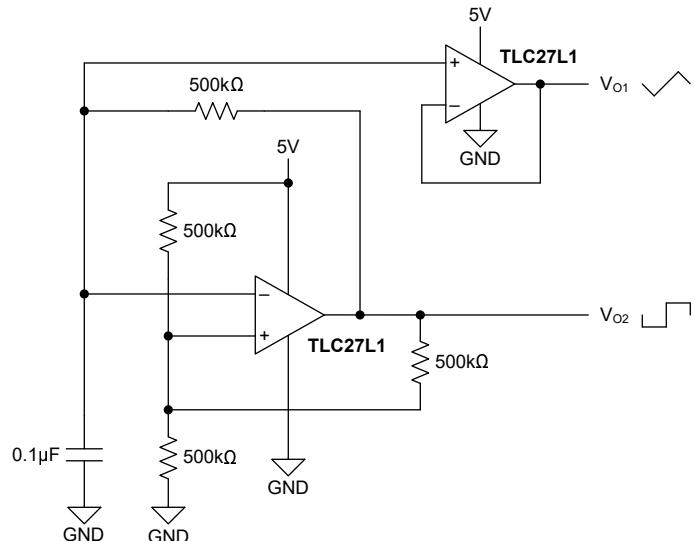


図 7-12. マルチバイブレータ

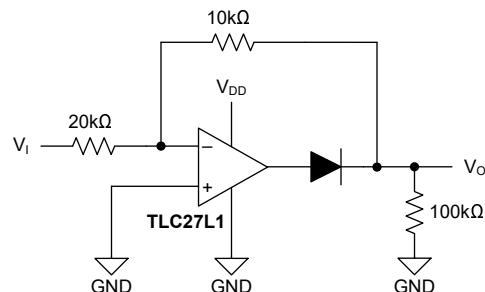


図 7-13. 全波整流器

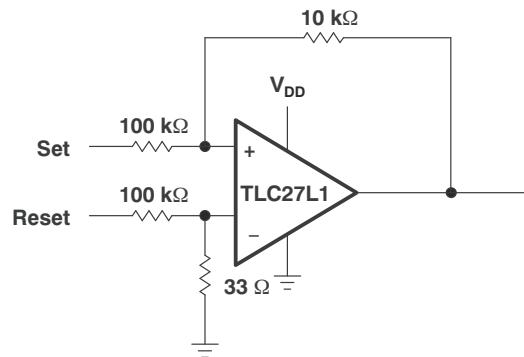


図 7-14. フリップフロップの設定/リセット

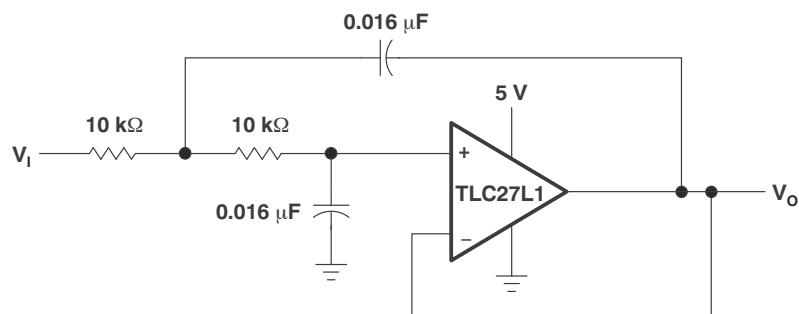


図 7-15. 2 ポール、ローパス、バターワースフィルタ

8 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

8.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.5 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (June 2005) to Revision C (July 2025)	Page
• 廃止された TLC27L1AI、TLC27L1BI、TLC27L1BC、TLC27L1M デバイスと関連コンテンツをドキュメントから削除しました。	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• アプリケーション、ピン構成と機能、アプリケーションと実装、デバイスとドキュメントのサポート、およびメカニカル、パッケージ、注文情報のセクションを追加しました。	1
• 「アプリケーション」セクションを追加	1
• 等価回路図セクションの削除.....	2
• ピン構成および機能と機能のセクションと、ピ構成を追加しました。	2
• 入力バイアス電流と入力オフセット電流は特性によって規定されていることを表に注記しました。	4
• 標準入力オフセット電流を 0.1pA から 0.5pA に変更しました。	4
• $T_A = 25^\circ\text{C}$ の最小入力同相電圧の標準値を -0.3V から -0.2V に変更しました。	4
• Low レベル出力電圧の標準値を $V_{DD} = 5\text{V}$ の場合は 0mV から 1mV に、 $V_{DD} = 10\text{V}$ の場合は 0mV から 5mV に変更しました。	4
• $T_A = 25^\circ\text{C}$ での $V_{DD} = 5\text{V}$ の CMRR 標準値を 94dB から 87dB に変更しました。	4
• $T_A = 70^\circ\text{C}$ および $T_A = 0^\circ\text{C}$ での $V_{DD} = 5\text{V}$ の CMRR 標準値を 95dB から 85dB に変更しました。	4

• $T_A = 25^\circ\text{C}$ での $V_{DD} = 10\text{V}$ の CMRR 標準値を 97dB から 94dB に変更しました。.....	4
• $T_A = 0^\circ\text{C}$ および $T_A = 70^\circ\text{C}$ での $V_{DD} = 10\text{V}$ の CMRR 標準値を 97dB から 93dB に変更しました。.....	4
• パラメータ名を入力電流 (バイアスセレクト) からオフセット調整ピン入力電流 (バイアスセレクト) に変更し、テスト条件に「従来のシリコン」を追加しました。.....	4
• 動作特性において、 $V_{DD} = 10\text{V}$ の C 接尾辞の場合、 $T_A = 0^\circ\text{C}$ における標準ユニティゲイン帯域幅を 125kHz から 110kHz に変更しました。.....	5
• 入力バイアス電流と入力オフセット電流は特性によって規定されていることを表に注記しました。.....	6
• 標準入力オフセット電流を 0.1pA から 0.5pA に変更しました。.....	6
• $T_A = 25^\circ\text{C}$ の最小入力同相電圧の標準値を -0.3V から -0.2V に変更しました。.....	6
• Low レベル出力電圧の標準値を $V_{DD} = 5\text{V}$ の場合は 0mV から 1mV に、 $V_{DD} = 10\text{V}$ の場合は 0mV から 5mV に変更しました。.....	6
• $T_A = 25^\circ\text{C}$ での $V_{DD} = 5\text{V}$ の CMRR 標準値を 94dB から 87dB に変更しました。.....	6
• $T_A = 85^\circ\text{C}$ および $T_A = -40^\circ\text{C}$ での $V_{DD} = 5\text{V}$ の CMRR 標準値を 95dB から 85dB に変更しました。.....	6
• $T_A = 25^\circ\text{C}$ での $V_{DD} = 10\text{V}$ の CMRR 標準値を 97dB から 94dB に変更しました。.....	6
• $T_A = 85^\circ\text{C}$ での $V_{DD} = 10\text{V}$ の CMRR 標準値を 97dB から 93dB に変更しました。.....	6
• $T_A = -40^\circ\text{C}$ での $V_{DD} = 10\text{V}$ の CMRR 標準値を 98dB から 93dB に変更しました。.....	6
• パラメータ名を入力電流 (バイアスセレクト) からオフセット調整ピン入力電流 (バイアスセレクト) に変更し、テスト条件に「従来のシリコン」を追加しました。.....	6
• $V_{DD} = 5\text{V}$ 、I 接尾辞の動作特性において、 $T_A = -40^\circ\text{C}$ での標準ユニティゲイン帯域幅を 130kHz から 110kHz に変更しました。.....	7
• $V_{DD} = 10\text{V}$ 、I 接尾辞の動作特性において、 $T_A = -40^\circ\text{C}$ での標準ユニティゲイン帯域幅を 155kHz から 110kHz に変更しました。.....	7
• 図 25 と 26 を削除しました。.....	8
• 図 5-30 を更新.....	8
• 最大出力応答内で、フルピーク応答およびフルリニア応答の説明を更新しました。.....	16
• 入力オフセット電圧のヌルリングのセクションを削除しました。.....	18
• バイアス選択ピン機能の削除と入力クロスオーバー領域の変更に関するガイダンスを入力特性に追加しました。....	18
• 出力特性内の図 47 を削除しました。.....	20
• 出力特性内の図 7 - 12 および 7 - 13 を更新し、アンプの帰還接続の訂正をしました。.....	20

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC27L1ACP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L1AC
TLC27L1ACP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L1AC
TLC27L1AID	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	27L1AI
TLC27L1BCD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	27L1BC
TLC27L1CD	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L1C
TLC27L1CD.A	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L1C
TLC27L1CDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L1C
TLC27L1CDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L1C
TLC27L1CP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L1CP
TLC27L1CP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L1CP
TLC27L1ID	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	27L1I
TLC27L1IDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L1I
TLC27L1IDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L1I

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

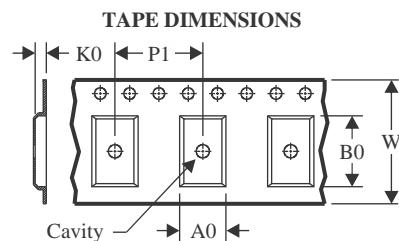
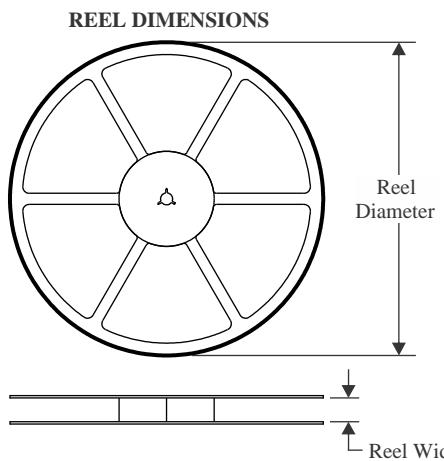
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

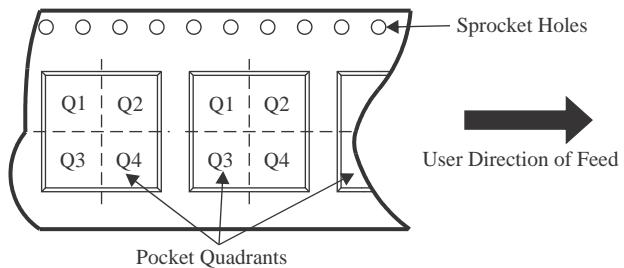
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

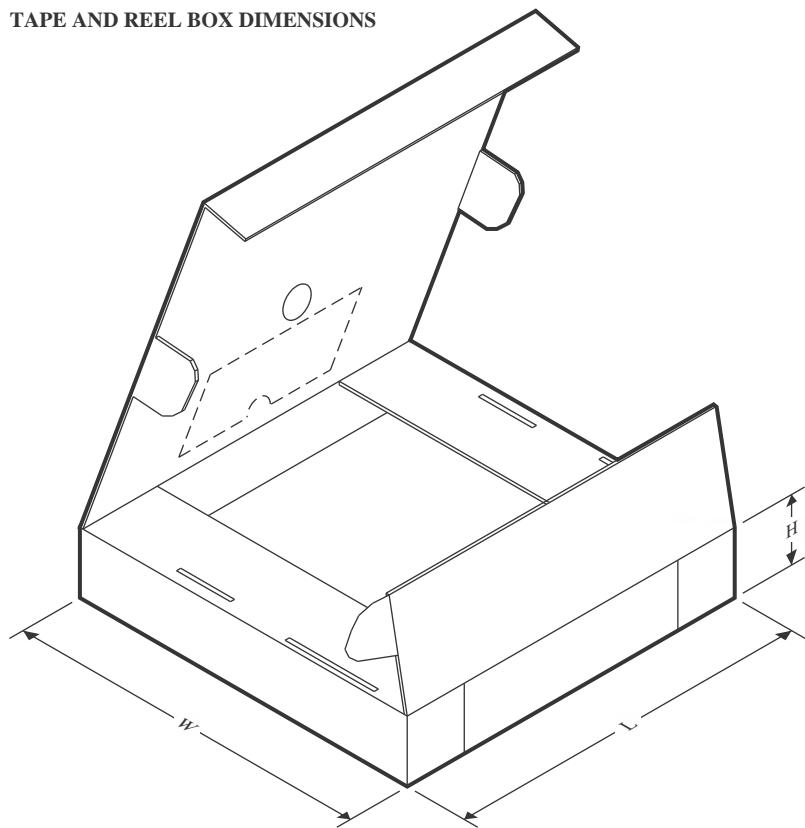
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


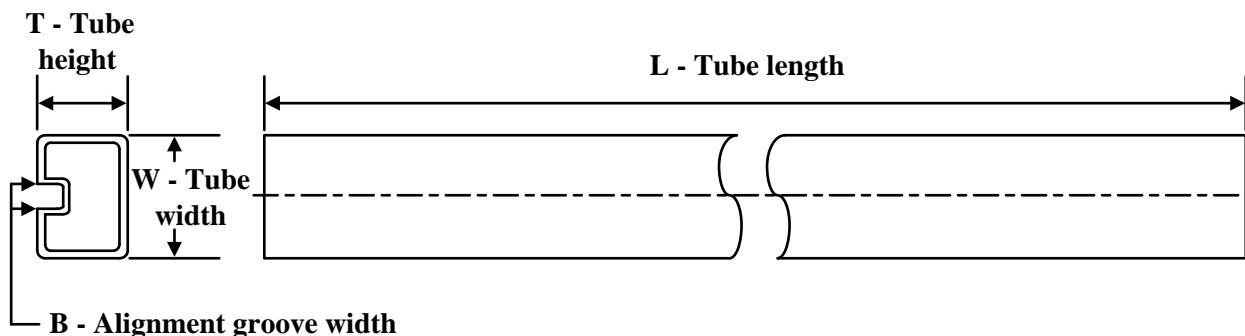
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC27L1CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L1IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L1IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC27L1CDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC27L1IDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC27L1IDR	SOIC	D	8	2500	353.0	353.0	32.0

TUBE


*All dimensions are nominal

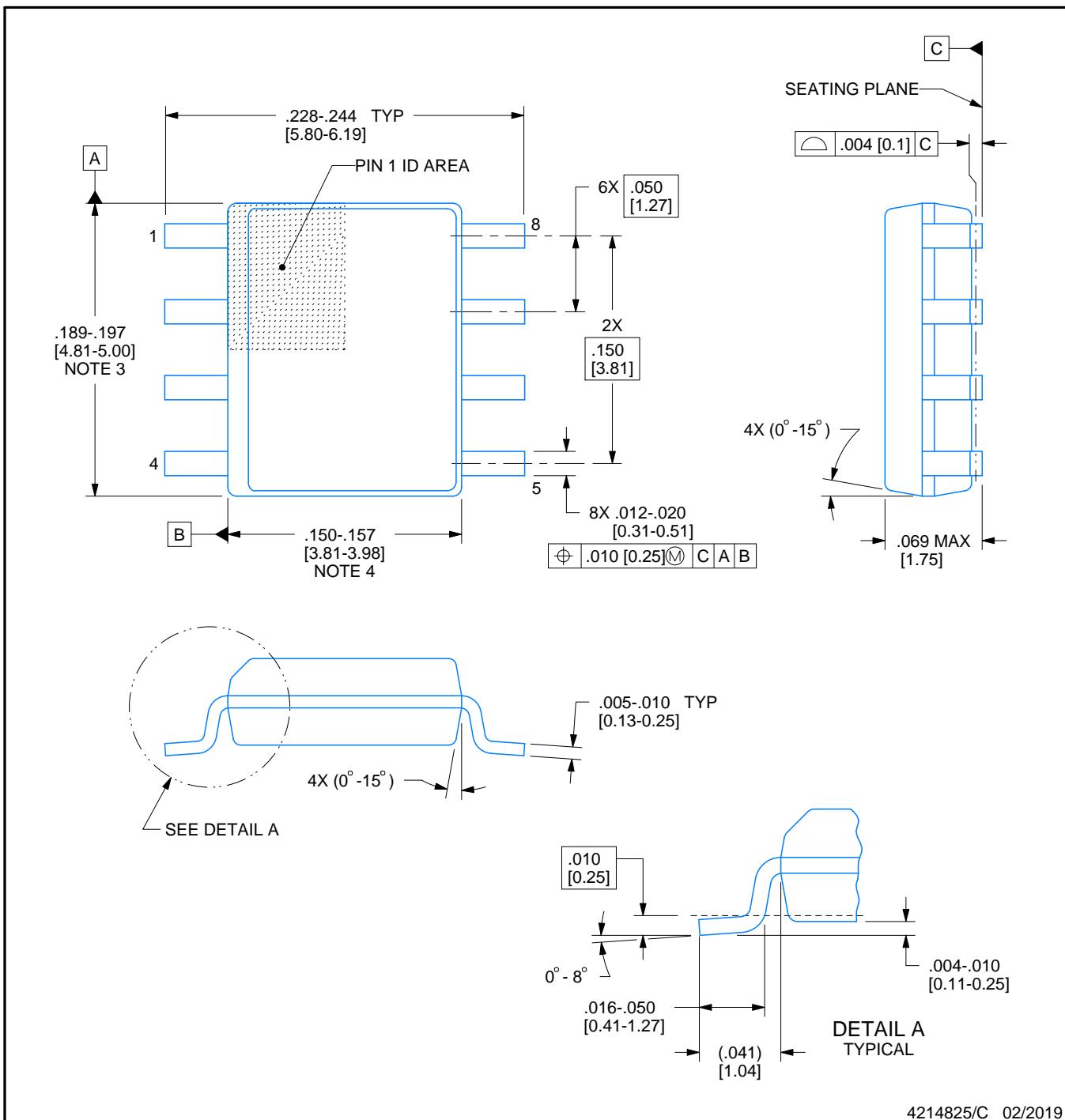
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μ m)	B (mm)
TLC27L1ACP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L1ACP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L1CD	D	SOIC	8	75	507	8	3940	4.32
TLC27L1CD	D	SOIC	8	75	505.46	6.76	3810	4
TLC27L1CD.A	D	SOIC	8	75	507	8	3940	4.32
TLC27L1CD.A	D	SOIC	8	75	505.46	6.76	3810	4
TLC27L1CP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L1CP.A	P	PDIP	8	50	506	13.97	11230	4.32



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

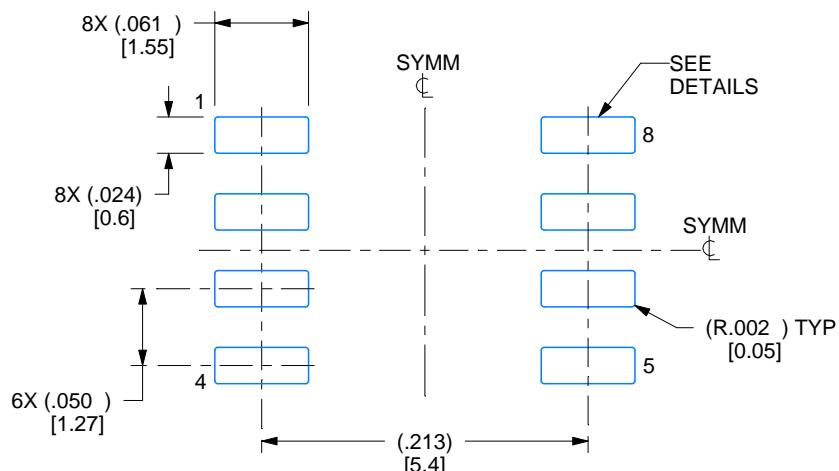
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

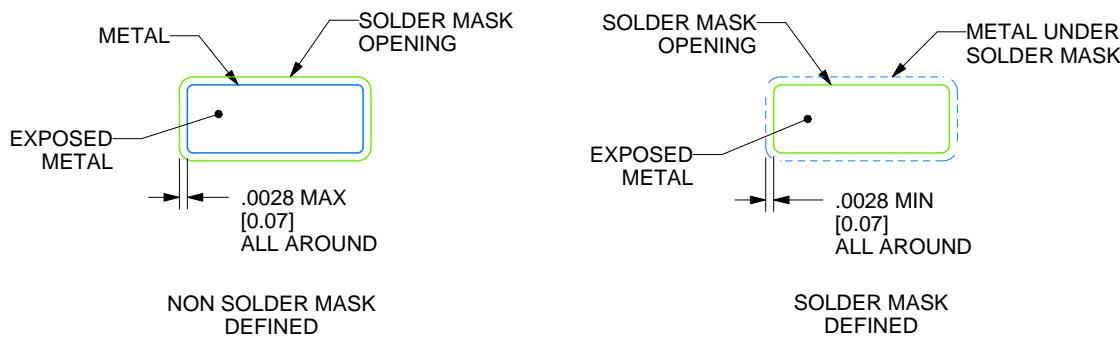
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

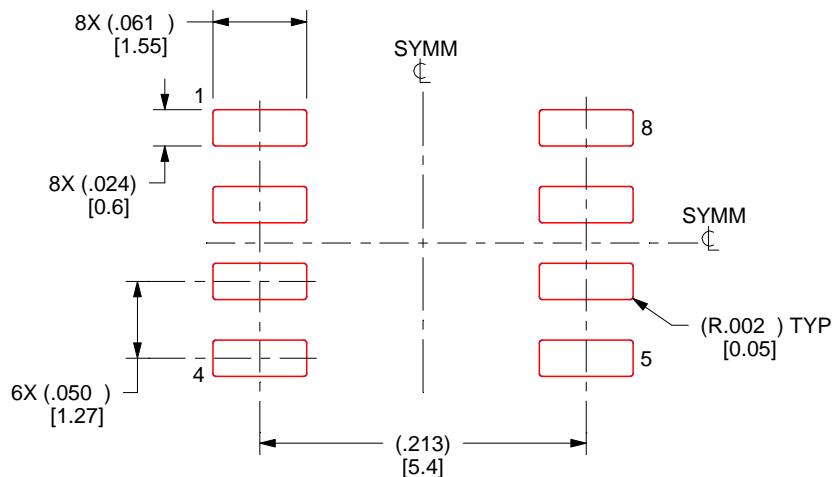
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

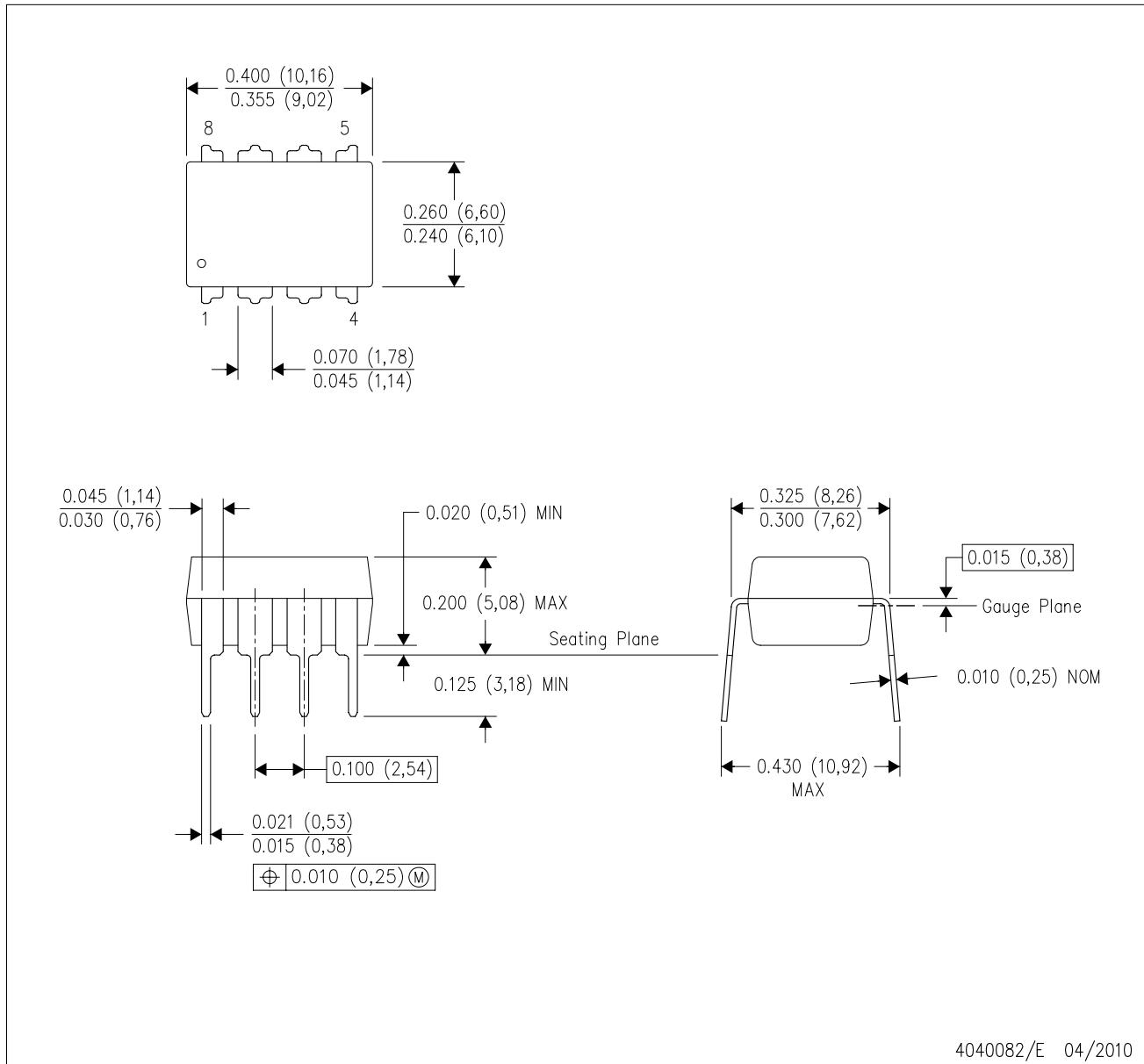
4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



NOTES: A. All linear dimensions are in inches (millimeters).
 B. This drawing is subject to change without notice.
 C. Falls within JEDEC MS-001 variation BA.

4040082/E 04/2010

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月