

TCAN1162x-Q1 スリープモードと LDO 出力を備えた車載用 CAN FD システム ベースチップ

1 特長

- 車載アプリケーション用に AEC Q100 (グレード 1) 認定済み
- ISO 11898-2:2016 の要件に適合
- 機能安全対応**
 - 機能安全システムの設計に役立つ資料を利用可能
- 広い動作入力電圧範囲
- CAN トランシーバ電源用 LDO を内蔵
 - 出力電流容量 100mA の 5V LDO - TCAN11625-Q1
 - 出力電流容量 70mA の 3.3V LDO - TCAN11623-Q1
- Classical CAN および最大 8Mbps の CAN FD
- V_{IO} レベルシフト対応: 1.7V ~ 5.5V
- 動作モード
 - 通常モード
 - スタンバイモード
 - 低消費電力スリープモード
- システム電源制御のための高電圧 INH 出力
- WAKE ピンによるローカル ウェイクアップのサポート
- 電源非接続時の規定された挙動
 - バスおよび入出力端子は高インピーダンス (動作中のバスまたはアプリケーションに対して無負荷)
- 保護機能:
 - CAN バスの障害耐性: $\pm 58V$
 - V_{SUP} でのロードダンプのサポート
 - IEC ESD 保護
 - 低電圧保護、過電圧保護
 - サーマルシャットダウン保護機能
 - TXD ドミナント状態タイムアウト (TXD DTO)
- きわめて広い接合部温度に対応
- 自動光学検査 (AOI) 性能を向上させたウェッタブル フランク付きリードレス VSON (14) パッケージで供給

2 アプリケーション

- 先進運転支援システム (ADAS)
- ボディ・エレクトロニクス / 照明
- 車載用インフォテインメントおよびクラスター
- ハイブリッド、電動、パワートレイン・システム

3 説明

TCAN1162x-Q1 は、ISO 11898-2:2016 高速 CAN (Controller Area Network) 仕様の物理層要件を満たす高速 CAN SBC (システムベースチップ) です。TCAN1162x-Q1 は Classical CAN ネットワークおよび最高 8 メガビット/秒 (Mbps) の CAN FD ネットワークの両方にに対応しています。

TCAN11623-Q1 および TCAN11625-Q1 は、広い入力電源電圧範囲に対応しており、何らかの LDO 出力を内蔵しています。TCAN11625-Q1 は、CAN トランシーバ電圧を内部的に供給するとともに外部にも電流を供給できる、5V LDO 出力 (V_{CCOUT}) を備えています。TCAN11623-Q1 は、5V LDO から電力を供給されて外部負荷をサポートする、3.3V LDO 出力 (V_{LDO3}) を備えています。

TCAN1162x-Q1 を使用すると、システムに存在する各種電源供給の有効無効を INH 出力ピンで切り替えることにより、バッテリの消費電流をシステムレベルで低減できます。これにより、CAN バスを監視しながら、TCAN1162x-Q1 を除くすべてのシステムコンポーネントの電源が遮断される超低電流スリープ状態を実現します。ウェイクアップイベントが検出されると、TCAN1162x-Q1 が INH を HIGH に駆動してノードの起動を開始します。

これにより、TCAN1162x-Q1 を除くすべてのシステムコンポーネントの電力が遮断される超低電流スリープ状態を実現し、CAN バスを監視しながら低消費電力状態にすることができます。ウェイクアップイベントが検出されると、TCAN1162x-Q1 が INH を HIGH に駆動してノードの起動を開始します。

TCAN1162x-Q1 は超低消費電力スタンバイモードをサポートしています。このモードでは、高速トランシミッタとノーマルレシーバの電源がオフになり、低消費電力ウェイクアップレシーバが働いて、ISO 11898-2:2016 に定義されたウェイクアップパターン (WUP) によるリモートウェイクアップを可能にします。

TCAN1162x-Q1 には、 V_{IO} 端子による内部的なロジックレベル変換が含まれており、1.8V、2.5V、3.3V、5V のコントローラと直接接続が可能です。このトランシーバは、低電圧検出、過電圧検出、サーマルシャットダウン (TSD)、ドライバ優先タイムアウト (TXD DTO)、最大 $\pm 58V$ のバスフォルト保護を含む多くの保護および診断機能を備えています。

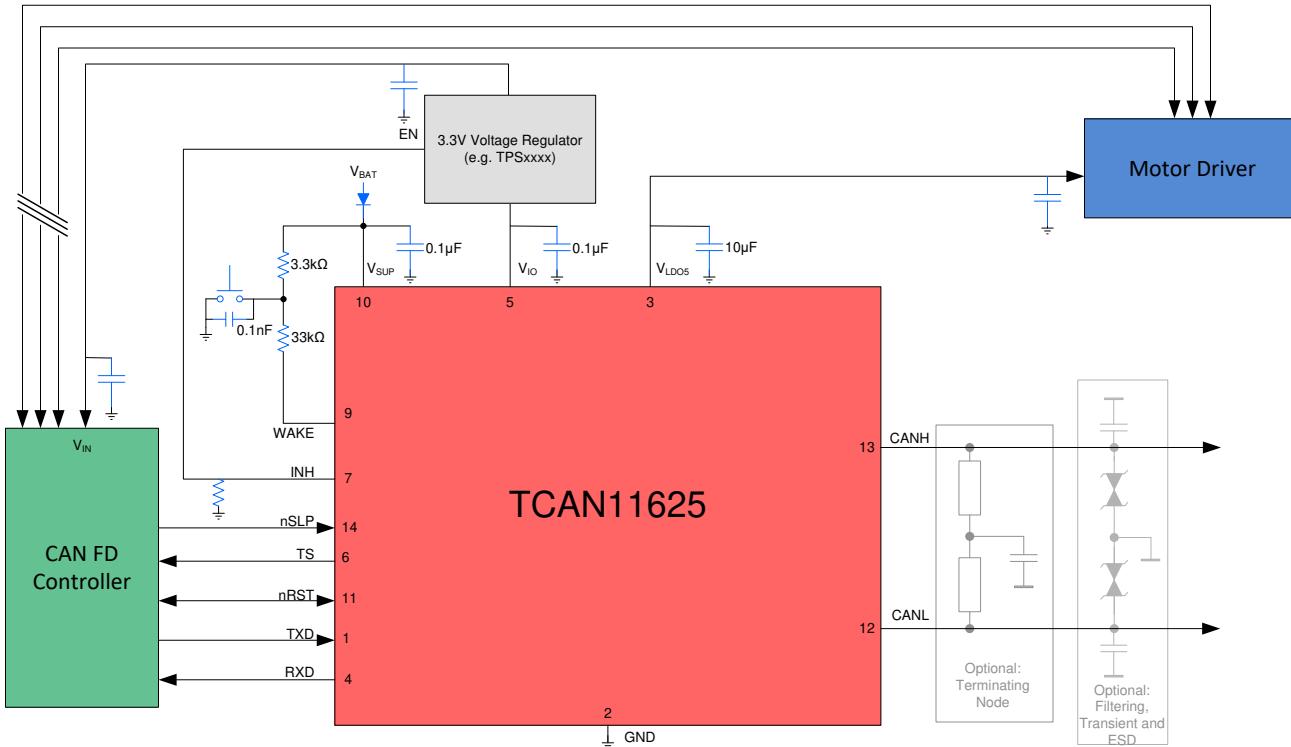


このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
TCAN11623-Q1 TCAN11625-Q1	VSON (14)	4.5 mm × 3mm

- (1) 供給されているすべてのパッケージについては、セクション 11 を参照してください。
 (2) パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



概略回路図

目次

1 特長	1	7.2 機能ブロック図	18
2 アプリケーション	1	7.3 機能説明	20
3 説明	1	7.4 デバイスの機能モード	25
4 ピン構成および機能	4	8 アプリケーション情報	37
5 仕様	6	8.1 アプリケーション情報に関する免責事項	37
5.1 絶対最大定格	6	8.2 代表的なアプリケーション	37
5.2 ESD 定格	6	8.3 アプリケーション曲線	39
5.3 ESD 定格、IEC 仕様	6	8.4 電源要件	40
5.4 推奨動作条件	7	8.5 レイアウト	40
5.5 熱に関する情報	7	9 デバイスおよびドキュメントのサポート	42
5.6 電源特性	7	9.1 ドキュメントの更新通知を受け取る方法	42
5.7 電気的特性	9	9.2 サポート・リソース	42
5.8 スイッチング特性	11	9.3 商標	42
5.9 代表的特性	13	9.4 静電気放電に関する注意事項	42
6 パラメータ測定情報	14	9.5 用語集	42
7 詳細説明	18	10 改訂履歴	42
7.1 概要	18	11 メカニカル、パッケージ、および注文情報	42

4 ピン構成および機能

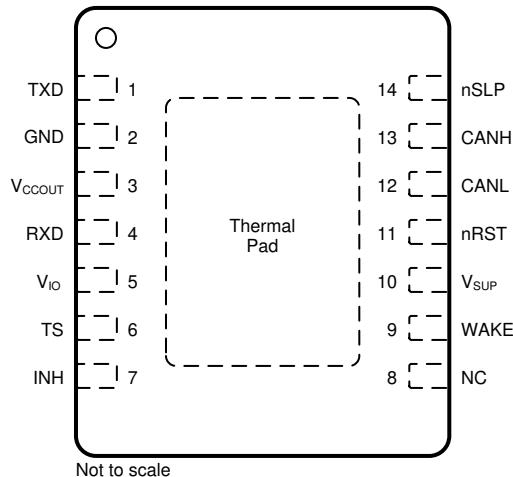


図 4-1. DMT パッケージ、14 ピン (VSON)、上面図

表 4-1. ピン機能 (TCAN11625)

ピン		タイプ	説明
名称	番号		
TXD	1	デジタル	CAN 送信データ入力、内蔵プルアップ
GND	2	GND	グラウンド接続
VCCOUT	3	電源	5V LDO 調整出力電圧ピンおよびトランシーバ電源
RXD	4	デジタル	CAN 受信データ出力、 $V_{IO} < UV_{VIO}$
V _{IO}	5	電源	IO 電源
TS	6	デジタル	トランシーバーのステータス
INH	7	高電圧	システム電圧レギュレータと電源、高電圧を制御する禁止ピン
NC	8	—	内部接続、フローティングのままにするか、GND に接続します
WAKE	9	高電圧	ローカル WAKE 入力端子、高電圧
V _{SUP}	10	電源	バッテリからの高電圧供給
nRST	11	デジタル	リセット入力 / 出力
CANL	12	バス IO	Low レベル CAN バス入出力ライン
CANH	13	バス IO	High レベル CAN バス入出力ライン
nSLP	14	デジタル	スリープ モード制御入力、内蔵プルダウン
サーマル パッド	—	—	GND に電気的に接続し、熱解放のためにサーマル パッドをプリント基板 (PCB) のグラウンド プレーンに接続します

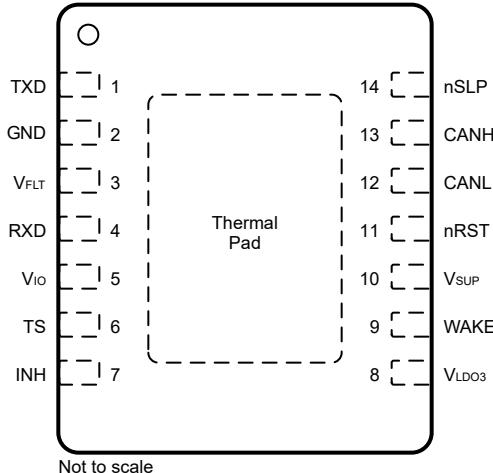


図 4-2. DMT パッケージ、14 ピン (VSON)、上面図

表 4-2. ピン機能 (TCAN11623)

ピン		タイプ	説明
名称	番号		
TXD	1	デジタル入力	CAN 送信データ入力、内蔵ブルアップ
GND	2	GND	グラウンド接続
VFLT	3	電源	5V LDO トランシーバ フィルタピン。このピンに $10\mu\text{F}$ コンデンサをグラウンドに接続します。
RXD	4	デジタル出力	CAN 受信データ出力、 $V_{IO} < UV_{VIO}$
V _{IO}	5	電源	IO 電源
TS	6	デジタル	トランシーバーのステータス
INH	7	高電圧	システム電圧レギュレータと電源、高電圧を制御する禁止ピン
V _{LDO3}	8	電源	3.3V LDO レギュレート出力電圧ピン
WAKE	9	高電圧	ローカル WAKE 入力端子、高電圧
V _{SUP}	10	電源	バッテリから高電圧供給
nRST	11	デジタル	リセット入力 / 出力
CANL	12	バス IO	Low レベル CAN バス入出力ライン
CANH	13	バス IO	High レベル CAN バス入出力ライン
nSLP	14	デジタル	スリープ モード制御入力、内蔵ブルダウン
サーマル パッド	—	—	GND に電気的に接続し、熱解放のためにサーマル パッドをプリント基板 (PCB) のグラウンド プレーンに接続します

5 仕様

5.1 絶対最大定格

動作時仮想接合部温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V_{SUP}	電源電圧範囲	-0.3	42	V
V_{FLT}	トランシーバ電源電圧	-0.3	6	V
V_{CCOUT}	5V レギュレータ出力	-0.3	6	V
V_{LDO3}	3.3V レギュレータ出力	-0.3	4.5	V
V_{IO}	IO レベル シフト電圧範囲	-0.3	6	V
V_{BUS}	CAN バス IO 電圧範囲 (CANH, CANL)	-58	58	V
V_{WAKE}	WAKE 入力ピン電圧範囲	-18	42 および $V_I \leq V_{SUP} + 0.3$	V
V_{INH}	INH 出力ピン電圧範囲	-0.3	42 および $V_O \leq V_{SUP} + 0.3$	V
$V_{(Logic_Input)}$	ロジック入力端子電圧範囲	-0.3	6	V
$V_{(Logic_Output)}$	ロジック出力端子電圧範囲	-0.3	6	V
$I_{O(LOGIC)}$	ロジック出力電流		8	mA
$I_{O(INH)}$	INH 出力電流		6	mA
$I_{O(WAKE)}$	グランドシフトによるウェイク電流は $V_{(WAKE)} \leq V_{(GND)} - 0.3V$ となるため、WAKE への電流は外部直列抵抗を介して制限する必要がある。		3	mA
T_J	動作接合部温度範囲	-40	150	°C
T_{STG}	保存温度	-65	165	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM), AEC Q100-002 に準拠 ⁽¹⁾	すべてのピンの HBM 分類レベル 3A	± 4000
			V_{SUP} , WAKE, INH の HBM 分類レベル 3A	± 8000
			グローバル ピン CANH および CANL の HBM 分類レベル 3B	± 10000
		デバイス帯電モデル (CDM), AEC Q100-011 準拠 すべてのピンの CDM 分類レベル C5	± 750	V

(1) AEC-Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 ESD 定格、IEC 仕様

			値	単位
V_{ESD}	システムレベルの静電気放電 (ESD) ⁽¹⁾	CAN バス端子 (CANH, CANL) から GND への接続	IEC 61000-4-2 (150pF, 330Ω) 電源なしの接触放電	± 8000
		V_{SUP} および WAKE		± 8000
V_{TRAN}	ISO 7637 ISO パルス過渡応答 ⁽²⁾	CAN バス端子 (CANH および CANL) から GND、 V_{SUP} 、WAKE への接続	パルス 1	-100
			パルス 2	75
			パルス 3a	-150
			パルス 3b	100
			DCC 低速過渡パルス	± 30
	ISO 7637-3 過渡応答 ⁽³⁾			

(1) IEC 62228-3 CAN トランシーバ、セクション 6.4、DIN EN 61000-4-2 に従ってテスト済み
(2) IEC 62228-3 CAN トランシーバ、セクション 6.3 に従ってテスト済み。ISO 7637-2 に定義された標準パルスパラメータ
(3) ISO 7637-3 に従ってテスト済み。電源ライン以外のラインを経由する容量結合と誘導性結合による電気的過渡伝送

5.4 推奨動作条件

		最小値	公称値	最大値	単位
V_{SUP}	電源電圧範囲	5.5	28	28	V
V_{IO}	IO 電源	1.7	5.5	5.5	V
$I_{OH(DO)}$	デジタル出力端子の high レベル出力電流	-2			mA
$I_{OL(DO)}$	デジタル出力端子の low レベル出力電流		2	2	mA
$I_{O(INH)}$	INH 出力電流		1	1	mA
C_{VSUP}	V_{SUP} ピン容量		0.1		μ F
C_{VCCOUT}	V_{CCOUT} ピン容量 TCAN11625	10			μ F
C_{FLT}	TCAN11623 のフィルタピン容量	10			μ F
C_{LDO3}	V_{LDO3} ピン容量 TCAN11623	1	4.7	10	μ F
T_{SDR}	サーマル シャットダウン立ち上がり	175	180		°C
T_{SDF}	サーマル シャットダウン立ち下がり		165	170	°C
T_{HYS}	サーマル シャットダウンヒステリシス		15		°C

5.5 熱に関する情報

熱評価基準 ⁽¹⁾		DMT (VSON)	単位
		14 ピン	
$R_{\Theta JA}$	接合部から周囲への熱抵抗	37.7	°C/W
$R_{\Theta JC(top)}$	接合部からケース (上面) への熱抵抗	37.9	°C/W
$R_{\Theta JB}$	接合部から基板への熱抵抗	14.2	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	0.7	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	14.2	°C/W
$R_{\Theta JC(bot)}$	接合部からケース (底面) への熱抵抗	4.9	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

5.6 電源特性

動作温度範囲全体、 $T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{SUP} = 12\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ	テスト条件	最小値	標準値	最大値	単位
電源電圧および電流					
I_{SUP}	供給電流 バスバイアスアクティブ: ドミナント トランシーバのみ	$TXD = 0\text{V}$ 、 $R_L = 60\Omega$ 、 $C_L = \text{オープン}$ 図 6-2 を参照		60	mA
		$TXD = 0\text{V}$ 、 $R_L = 50\Omega$ 、 $C_L = \text{オープン}$ 図 6-2 を参照		70	mA
	電源電流 バスバイアスアクティブ: リセッショントランシーバのみ	$TXD = V_{IO}$ 、 $R_L = 50\Omega$ 、 $C_L = \text{オープン}$ 図 6-2 を参照		3	mA
$I_{SUP(STB)}$	電源電流 TCAN11623 スタンバイ モード バスバイアス自律: 非アクティブ	$5.5\text{V} < V_{SUP} \leq 19\text{V}$ 図 6-2 を参照		255	μA
$I_{SUP(STB)}$	電源電流 TCAN11625 スタンバイ モード バスバイアス自律: 非アクティブ	$5.5\text{V} < V_{SUP} \leq 19\text{V}$ 図 6-2 を参照		150	μA
$I_{SUP(SLP)}$	消費電流 スリープ モード バスバイアス自律: 非アクティブ	$nSLP = 0\text{V}$ 、 $5.5\text{V} < V_{SUP} \leq 19\text{V}$ $T_A > 85^{\circ}\text{C}$ 図 6-2 を参照		50	μA
$I_{SUP(SLP)}$	消費電流 スリープ モード バスバイアス自律: 非アクティブ	$nSLP = 0\text{V}$ 、 $5.5\text{V} < V_{SUP} \leq 19\text{V}$ $T_A \leq 85^{\circ}\text{C}$ 図 6-2 を参照		40	μA

5.6 電源特性 (続き)

動作温度範囲全体、 $T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{\text{SUP(BIAS)}}$	消費電流 バスバイアス自律: アクティブ ⁽¹⁾	$5.5\text{V} < V_{\text{SUP}} \leq 28\text{V}$ 図 6-2 を参照		60		μA
UV_{SUPR}	V_{SUP} 低電圧スレッショルド立ち上がり	増加	4.05	4.42		V
UV_{SUPF}	V_{SUP} 低電圧スレッショルド立ち下がり	減少	3.9	4.25		V
I_{IO}	IO 電源電流 通常モード	RXD はフローティング、TXD = 0V		150		μA
I_{IO}	IO 電源電流 - TCAN11625 通常、またはスタンバイ	RXD はフローティング、TXD = V_{IO}		12		μA
I_{IO}	IO 電源電流 - TCAN11623 通常、またはスタンバイ	RXD はフローティング、TXD = V_{IO}		12.5		μA
I_{IO}	IO 電源電流 スリープ モード ($T_J \leq 125^\circ\text{C}$)	$n_{\text{SLP}} = 0\text{ V}$		10		μA
UV_{IOR}	V_{IO} 低電圧スレッショルド立ち上がり	増加	1.4	1.65		V
UV_{IOF}	V_{IO} 低電圧スレッショルドの立ち下がり	減少	1	1.25		V
$V_{\text{HYS(UVIO)}}$	UV_{VIO} のヒステリシス電圧		40	80	160	mV
$V_{\text{FLT}}/V_{\text{LDO3}}/V_{\text{CCOUT}}$ 特性						
V_{FLT}	CAN レギュレータのフィルタピン	$V_{\text{SUP}} = 5.5 \sim 28\text{V}$	4.9	5.1		V
V_{CCOUT}	5V レギュレータ出力	$V_{\text{SUP}} = 5.5 \sim 18\text{V}$ $I_L = 0 \sim 100\text{ mA}$ TXD = V_{IO}	4.9	5.1		V
V_{CCOUT}	5V レギュレータ出力	$V_{\text{SUP}} = 5.65 \sim 18\text{V}$ $I_L = 0 \sim 175\text{ mA}$ TXD = V_{IO}	4.9	5.1		V
V_{CCOUT}	5V レギュレータ出力	$V_{\text{SUP}} = 5.65 \sim 18\text{V}$ $I_L = 0 \sim 100\text{ mA}$ TXD = 0V; $V_{\text{CANH}} = 0\text{V}$	4.9	5.1		V
$V_{\text{CCOUT_DROP}}$	ドロップアウト電圧	$5\text{ V LDO, } V_{\text{SUP}} - V_{\text{CCOUT}}, I_L = 125\text{ mA}$		300	650	mV
V_{LDO3}	3.3V レギュレータ出力	$V_{\text{SUP}} = 5.5 \sim 18\text{V}$ $I_{\text{LDO}} = 0 \sim 70\text{ mA}$ TXD = 0V; $V_{\text{CANH}} = 0\text{V}$	3.2	3.4		V
$\Delta V_{\text{LDO3}(\Delta V_{\text{SUP}})}$	ライン レギュレーション	$V_{\text{SUP}} = 5.5 \sim 28\text{V}, \Delta V_{\text{LDO}}, I_{\text{LDO}} = 10\text{ mA}$		50		mV
$\Delta V_{\text{CCOUT}(\Delta V_{\text{SUP}})}$	ライン レギュレーション	$V_{\text{SUP}} = 5.5 \sim 28\text{V}, I_L = 10\text{ mA}, \Delta V_{\text{CCOUT}}$		50		mV
$\Delta V_{\text{LDO3}(\Delta V_{\text{SUPL}})}$	ロード レギュレーション	$I_{\text{LDO}} = 1 \sim 70\text{ mA}, V_{\text{SUP}} = 14\text{V}, \Delta V_{\text{LDO}}$		50		mV
$\Delta V_{\text{CCOUT}(\Delta V_{\text{SUPL}})}$	ロード レギュレーション	$I_L = 1 \sim 125\text{ mA}, V_{\text{SUP}} = 14\text{V}, \Delta V_{\text{CCOUT}}$		50		mV
UV_{FLTR}	V_{FLT} 低電圧スレッショルド立ち上がり	増加		4.6	4.75	V
UV_{FLTF}	V_{FLT} 低電圧スレッショルド立ち下がり	減少	4.2	4.45		V
UV_{VCCOUTR}	低電圧 V_{CCOUT} スレッショルド立ち上がり	増加		4.6	4.75	V
UV_{VCCOUTF}	V_{CCOUT} 低電圧スレッショルド立ち下がり	減少	4.2	4.45		V
UV_{LDO3R}	V_{LDO3} 低電圧スレッショルド立ち上がり	増加		2.9	3.1	V
UV_{LDO3F}	V_{LDO3} 低電圧スレッショルドの立ち下がり	減少	2.5	2.75		V
OV_{FLTR}	過電圧 V_{FLT} スレッショルドの立ち上がり	増加		5.7	6.15	V
OV_{FLTF}	過電圧 V_{FLT} スレッショルドの立ち下がり	減少	5.47	5.65		V
OV_{VCCOUTR}	過電圧 V_{CCOUT} スレッショルドの立ち上がり	増加		5.7	6.15	V
OV_{VCCOUTF}	V_{CCOUT} スレッショルドの立ち下がり	減少	5.47	5.65		V
OV_{LDO3R}	過電圧 V_{LDO3} スレッショルド立ち上がり	増加		3.8	3.93	V
OV_{LDO3F}	過電圧 V_{LDO3} スレッショルドの立ち下がり	減少	3.6	3.7		V
$I_{\text{L_VCCOUT}}$	出力電流制限	V_{CCOUT} はグランドへ短絡	175		275	mA
$I_{\text{L_LDO3}}$	出力電流制限	V_{LDO3} はグランドへ短絡しています	90		160	mA

5.6 電源特性 (続き)

動作温度範囲全体、 $T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ		テスト条件	最小値	標準値	最大値	単位
$\text{PSRR}_{\text{VCCOUT}}$	電源除去リップル除去	$V_{\text{RIP}} = 0.5\text{V}_{\text{PP}}$ 、負荷 = 10mA、 $f = 100\text{Hz}$ 、 $C_O = 10\mu\text{F}$	60			dB
$\text{PSRR}_{\text{LDO3}}$	電源除去リップル除去	$V_{\text{RIP}} = 0.5\text{V}_{\text{PP}}$ 、負荷 = 10mA、 $f = 100\text{Hz}$ 、 $C_O = 4.7\mu\text{F}$	37			dB

(1) 有効なウェークアップ後、合計 I_{SUP} 電流は、 $I_{\text{SUP}(\text{STB})}$ と $I_{\text{SUP}(\text{BIAS})}$ ($I_{\text{SUP}} = I_{\text{SUP}(\text{STB})} + I_{\text{SUP}(\text{BIAS})}$) の合計です。

5.7 電気的特性

動作温度範囲全体、 $T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ		テスト条件	最小値	標準値	最大値	単位
CAN ドライバの電気的特性						
$V_{\text{O}(\text{D})}$	ドミナント出力電圧 バスバイアスがアクティブ	CANH	$\text{TXD} = 0\text{V}$ 、 $50 \leq R_L \leq 65\Omega$ 、 $C_L = \text{オープン}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-2 を参照	2.75	4.5	V
	ドミナント出力電圧 バスバイアスがアクティブ	CANL	図 6-2 を参照	0.5	2.25	V
$V_{\text{O}(\text{R})}$	リセッショップ出力電圧 バスバイアスがアクティブ		$\text{TXD} = V_{\text{IO}}$ 、 $R_L = \text{オープン}$ (無負荷)、 $R_{\text{CM}} = \text{オープン}$ 図 6-2 を参照	2	3	V
V_{SYM}	ドライバの対称性 バスバイアスアクティブ $(V_{\text{O}(\text{CANH})} + V_{\text{O}(\text{CANL})}) / V_{\text{CCOUT}}$ $(V_{\text{O}(\text{CANH})} + V_{\text{O}(\text{CANL})}) / V_{\text{FLT}}$		$n\text{SLP} = V_{\text{IO}}$ 、 $R_L = 60\Omega$ 、 $C_{\text{SPLIT}} = 4.7\text{nF}$ 、 $C_L = \text{オープン}$ 、 $R_{\text{CM}} = \text{オープン}$ 、 $\text{TXD} = 250\text{kHz}$ 、 1MHz, 2.5MHz 図 6-2 を参照	0.9	1.1	V/V
$V_{\text{SYM_DC}}$	DC ドライバの対称性 バスバイアスアクティブ $V_{\text{CCOUT}} - V_{\text{O}(\text{CANH})} - V_{\text{O}(\text{CANL})}$ $V_{\text{FLT}} - V_{\text{O}(\text{CANH})} - V_{\text{O}(\text{CANL})}$		$n\text{SLP} = V_{\text{IO}}$ 、 $R_L = 60\Omega$ 、 $C_L = \text{オープン}$ 図 6-2 を参照	-400	400	mV
$V_{\text{OD}(\text{DOM})}$	差動出力電圧 バスバイアスアクティブ ドミナント	CANH - CANL	$n\text{SLP} = V_{\text{IO}}$ 、 $\text{TXD} = 0\text{V}$ 、 $50\Omega \leq R_L \leq 65\Omega$ 、 $C_L = \text{オープン}$ 図 6-2 を参照	1.5	3	V
	差動出力電圧 バスバイアスアクティブ ドミナント	CANH - CANL	$n\text{SLP} = V_{\text{IO}}$ 、 $\text{TXD} = 0\text{V}$ 、 $45\Omega \leq R_L \leq 70\Omega$ 、 $C_L = \text{オープン}$ 図 6-2 を参照	1.4	3.3	V
	差動出力電圧 バスバイアスアクティブ ドミナント	CANH - CANL	$n\text{SLP} = V_{\text{IO}}$ 、 $\text{TXD} = 0\text{V}$ 、 $R_L = 2240\Omega$ 、 $C_L = \text{オープン}$ 図 6-2 を参照	1.5	5	V
$V_{\text{OD}(\text{REC})}$	差動出力電圧 バスバイアスアクティブ バスバイアス非アクティブ リセッショップ	CANH - CANL	$n\text{SLP} = V_{\text{IO}}$ 、 $\text{TXD} = V_{\text{IO}}$ 、 $R_L = \text{オープン}$ 、 $C_L = \text{オープン}$ 図 6-2 を参照	-50	50	mV
$V_{\text{O}(\text{INACT})}$	ピン出力電圧 バスバイアスが非アクティブ	CANH	$n\text{SLP} = 0\text{V}$ 、 $\text{TXD} = V_{\text{IO}}$ $R_L = \text{オープン}$ (無負荷)、 $C_L = \text{オープン}$ 図 6-2 を参照	-0.1	0.1	V
		CANL	$n\text{SLP} = 0\text{V}$ 、 $\text{TXD} = V_{\text{IO}}$ $R_L = \text{オープン}$ (無負荷)、 $C_L = \text{オープン}$ 図 6-2 を参照	-0.1	0.1	V
$V_{\text{OD}(\text{STB})}$	差動出力電圧 バスバイアスが非アクティブ	CANH - CANL	$n\text{SLP} = 0\text{V}$ 、 $\text{TXD} = V_{\text{IO}}$ $R_L = \text{オープン}$ (無負荷)、 $C_L = \text{オープン}$ 図 6-2 を参照	-0.2	0.2	V
$I_{\text{OS}(\text{DOM})}$	短絡時の定常状態出力電流 バスバイアスが非アクティブ ドミナント		$n\text{SLP} = V_{\text{IO}}$ 、 $\text{TXD} = 0\text{V}$ $-15\text{V} \leq V_{(\text{CANH})} \leq 40\text{V}$ 図 6-2 および図 6-8 を参照	-75		mA
	短絡時の定常状態出力電流 バスバイアスが非アクティブ ドミナント		$n\text{SLP} = V_{\text{IO}}$ 、 $\text{TXD} = 0\text{V}$ $-15\text{V} \leq V_{(\text{CANL})} \leq 40\text{V}$ 図 6-2 および図 6-8 を参照	75		mA

5.7 電気的特性 (続き)

動作温度範囲全体、 $T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ	テスト条件	最小値	標準値	最大値	単位
$I_{\text{OS}(\text{REC})}$	短絡時の定常状態出力電流、 バスバイアスが非アクティブ リセッショブ	$n\text{SLP} = V_{\text{IO}}$ 、 $V_{\text{BUS}} = \text{CANH} = \text{CANL}$ $-27\text{V} \leq V_{\text{BUS}} \leq 42\text{V}$ 図 6-2 および図 6-8 を参照	-3	3	mA
CAN レシーバの電気的特性					
$V_{\text{IT}(\text{DOM})}$	レシーバがドミナント状態の入力電圧範囲 バスバイアスがアクティブ	$n\text{SLP} = V_{\text{IO}}、-12\text{V} \leq V_{\text{CM}} \leq 12\text{V}$ 図 6-3 および表 7-6 を参照	0.9	8	V
$V_{\text{IT}(\text{REC})}$	レシーバリセッショブ状態の差動入力電圧範囲 バスバイアスがアクティブ		-3	0.5	V
V_{HYS}	入力スレッショルドのヒステリシス電圧 バスバイアスがアクティブ	$n\text{SLP} = V_{\text{IO}}$ 図 6-3 および表 7-6 を参照	80	140	mV
$V_{\text{DIFF}(\text{MAX})}$	V_{DIFF} の最大定格		-5	10	V
$V_{\text{DIFF}(\text{DOM})}$	レシーバがドミナント状態の差動入力電圧範囲 バスバイアスが非アクティブ	$n\text{SLP} = 0\text{V}、-12\text{V} \leq V_{\text{CM}} \leq 12\text{V}$ 図 6-3 および表 7-6 を参照	1.150	8	V
$V_{\text{DIFF}(\text{REC})}$	レシーバリセッショブ状態の差動入力電圧範囲 バスバイアスが非アクティブ		-3	0.4	V
V_{CM}	同相範囲	$n\text{SLP} = V_{\text{IO}}$ 図 6-3 および表 7-6 を参照	-12	12	V
$I_{\text{OFF}(\text{LKG})}$	パワーオフ (電源オフ) バス入力リーク電流	$V_{\text{SUP}} = 0\text{V}$ 、 $\text{CANH} = \text{CANL} = 5\text{V}$		2.5	μA
C_I	グランドに対する入力容量 (CANH または CANL) (1)	$\text{TXD} = V_{\text{IO}}$		20	pF
C_{ID}	差動入力容量(1)	$\text{TXD} = V_{\text{IO}}$		10	pF
R_{ID}	差動入力抵抗	$\text{TXD} = V_{\text{IO}}、n\text{SLP} = 5\text{V}$	50	100	kΩ
R_{IN}	入力抵抗 (CANH または CANL)	$-12\text{V} \leq V_{\text{CM}} \leq 12\text{V}$	25	50	kΩ
$R_{\text{IN}(\text{M})}$	入力抵抗マッチング: $[1 - R_{\text{IN}(\text{CANH})} / R_{\text{IN}(\text{CANL})}] \times 100\%$	$V_{(\text{CANH})} = V_{(\text{CANL})} = 5\text{V}$	-1	1	%
TXD 入力特性					
V_{IH}	High レベル入力電圧		0.7		V_{IO}
V_{IL}	Low レベル入力電圧			0.3	V_{IO}
I_{IH}	High レベル入力リーク電流	$\text{TXD} = V_{\text{IO}} = 5.5\text{V}$	-1	0	1 μA
I_{IL}	Low レベル入力リーク電流	$\text{TXD} = 0\text{V}, V_{\text{IO}} = 5.5\text{V}$	-130		-15 μA
R_{PU}	ブルアップ抵抗		40	60	80 kΩ
$I_{\text{LKG}(\text{OFF})}$	電源がない場合のリーク電流です	$\text{TXD} = 5.5\text{V}, V_{\text{SUP}} = V_{\text{IO}} = 0\text{V}$	-1	0	1 μA
C_I	入力容量	$V_{\text{IN}} = 0.4 \times \sin(2 \times \pi \times 2 \times 10^6 \times t) + 2.5\text{V}$		5	pF
RXD 出力特性					
V_{OH}	High レベル出力電圧	$I_{\text{O}} = -2\text{mA}$	0.8		V_{IO}
V_{OL}	Low レベル出力電圧	$I_{\text{O}} = 2\text{mA}$		0.2	V_{IO}
R_{PU}	ブルアップ抵抗		40	60	80 kΩ
$I_{\text{LKG}(\text{OFF})}$	電源がない場合のリーケージ電流	$\text{RXD} = 5.5\text{V}, V_{\text{SUP}} = V_{\text{IO}} = 0\text{V}$	-5		5 μA
nSLP 入力特性					
V_{IH}	High レベル入力電圧		0.7		V_{IO}
V_{IL}	Low レベル入力電圧			0.3	V_{IO}
I_{IH}	High レベル入力リーク電流	$n\text{SLP} = V_{\text{IO}} = 5.5\text{V}$	50	130	μA
I_{IL}	Low レベル入力リーク電流	$n\text{SLP} = 0\text{V}, V_{\text{IO}} = 5.5\text{V}$	-1		1 μA
R_{PD}	ブルダウン抵抗		40	60	80 kΩ
$I_{\text{LKG}(\text{OFF})}$	電源がない場合のリーク電流です	$n\text{SLP} = 5.5\text{V}, V_{\text{IO}} = 0\text{V}$	-1	0	1 μA
INH 出力特性					
ΔV_{H}	V_{SUP} を基準とした high レベル電圧降下 INH	$I_{\text{INH}} = -6\text{mA}$	0.5	1	V
$I_{\text{LKG}(\text{INH})}$	スリープ モードのリーク電流	$\text{INH} = 0\text{V}$	-0.5	0.5	μA

5.7 電気的特性 (続き)

動作温度範囲全体、 $T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ		テスト条件	最小値	標準値	最大値	単位
WAKE 入力特性						
V_{IH}	High レベル入力電圧	スリープ モード	4			V
V_{IL}	Low レベル入力電圧			2		V
I_{IL}	Low レベル入力リーケ電流	WAKE = 1V		3		μA
V_{HYS}	入力ヒステリシス		800	1200		mV
nRST の双方向特性						
V_{IH}	High レベル入力電圧		0.8			V_{CCOUT}
V_{IL}	Low レベル入力電圧			0.2		V_{CCOUT}
V_{IH}	High レベル入力電圧		0.8			V_{LDO3}
V_{IL}	Low レベル入力電圧			0.2		V_{LDO3}
V_{OL}	Low レベル出力電圧 (TCAN11625)	$I_{\text{O}} = 2\text{mA}$		0.2		V_{CCOUT}
V_{OL}	Low レベル出力電圧 (TCAN11623)	$I_{\text{O}} = 2\text{mA}$		0.2		V_{LDO3}
I_{IH}	High レベル入力リーケ電流		-1	0	1	μA
R_{PU}	V_{LDO} に接続されたプルアップ電源		160	240	320	$\text{k}\Omega$
TS 出力特性						
V_{OH}	High レベル出力電圧	$I_{\text{O}} = -2\text{mA}$	0.8			V_{IO}
V_{OL}	Low レベル出力電圧	$I_{\text{O}} = 2\text{mA}$		0.2		V_{IO}
$I_{\text{LKG(OFF)}}$	電源がない場合のリーケ電流です	$TS = 5.5\text{V}$ 、 $V_{\text{IO}} = 0\text{V}$	-1	0	1	μA

(1) ISO 11898-2:2003 に準拠したテスト

5.8 スイッチング特性

動作温度範囲全体、 $T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源のスイッチング特性						
$t_{\text{POWER_UP}}$	パワーアップ時間を供給できます	$C_{\text{FLT}} = 10\mu\text{F}$ $C_{\text{VCCOUT}} = 10\mu\text{F}$ $C_{\text{LDO3}} = 4.7\mu\text{F}$ を参照 図 6-9 を参照 図 6-10 を参照	1.8	4		ms
$t_{\text{UV(SUP)}}$	V_{SUP} フィルタ時間 (立ち上がりおよび立ち下がり)		4	25		μs
t_{UVFLT}	低電圧検出遅延時間 CAN がアクティブから CAN 自律:アクティブまたは非アクティブ		4	25		μs
$t_{\text{UV(LDO)}}$	V_{LDO} フィルタ時間 (立ち上がりおよび立ち下がり)	UV_{LDO} に達すると、デバイスがスリープ状態リセット状態に移行するまでの時間	30			μs
t_{UVIO}	V_{IO} フィルタ時間 (立ち上がりおよび立ち下がり)		8	12		μs
デバイスのスイッチング特性						
$t_{\text{UVIO(SLP)}}$	低電圧検出遅延時間、スタンバイ モードからスリープ モードへ		200	350		ms
$t_{\text{UV(nRST)}}$	低電圧検出遅延時間 nRST low			10	50	μs
$t_{\text{WK_FILTER}}$	ウェークアップ要求のフィルタ処理されたバス要件を満たすためのバス時間	を参照 図 7-7 を参照	0.5	1.8		μs
$t_{\text{WK_TIMEOUT}}$	バス ウェークアップ タイムアウト値		0.8	2		ms
t_{SILENCE}	バスがアクティブでない場合はタイムアウトになります			0.9	1.2	s
t_{INACTIVE}	フェイルセーフと電源投入の非アクティブ化のためのハードウェア タイマ ⁽¹⁾		3	4	5	最小値
t_{BIAS}	ドミナントリセッショードミナントシーケンスの開始から $V_{\text{sym}} \geq 0.1$ までの時間	各フェーズ: 6 μs 図 6-12 を参照		250		μs
$t_{\text{CAN(ACTIVE)}}$	スイッチから CAN がアクティブ モードまでの時間、TS ピンが high に遷移するまでの時間	$V_{\text{FLT}} > UV_{\text{FLT(R)}}$ $V_{\text{CCOUT}} > UV_{\text{VCCOUT(R)}}$ $V_{\text{IO}} > UV_{\text{IO(R)}}$ $nSLP = V_{\text{IO}}$		25		us

5.8 スイッチング特性 (続き)

動作温度範囲全体、 $T_J = -40^\circ\text{C} \sim 150^\circ\text{C}$ (特に記述のない限り)。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $R_L = 60\Omega$ で測定されています

パラメータ	テスト条件	最小値	標準値	最大値	単位
$t_{\text{PROP(LOOP1)}}$	$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15\text{pF}$ 図 6-6 を参照	100	160	ns	
$t_{\text{PROP(LOOP2)}}$		120	175	ns	
$t_{\text{nSLP(fltr)}}$	nSLP ピンのフィルタ時間	2.5	7.5	μs	
t_{SLP}	モード変化時間	nSLP がスリープ モードに移行するのに必要な Low 時間	20	35	μs
$t_{\text{mode_slp_reset}}$	WUP または LWU イベントから INH が high にアサートされるまで、以下を参照してください		50	50	μs
ドライバのスイッチング特性					
t_{pHR}	伝搬遅延時間、High TXD からドライバリセッショップまで	$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-2 を参照	20	35	70
t_{pLD}	伝搬遅延時間、low TXD からドライバドミナントまで		15	40	70
$t_{\text{sk(p)}}$	パルス スキュー ($ t_{\text{pHR}} - t_{\text{pLD}} $)		10	20	ns
t_R	差動出力信号の立ち上がり時間		40		ns
t_F	差動出力信号の立ち下がり時間		45		ns
$t_{\text{TXD_DTO}}$	ドミナントタイムアウト		1.2	3.8	ms
レシーバのスイッチング特性					
t_{pRH}	伝搬遅延時間、パスリセッショップ入力から高 RXD まで	$C_{L(\text{RXD})} = 15\text{pF}$ 図 6-3 を参照	25	80	140
t_{pDL}	伝搬遅延時間、バスドミナント入力から RXD 低出力まで		20	50	110
t_R	出力信号の立ち上がり時間 (RXD)		8		ns
t_F	出力信号の立ち下がり時間 (RXD)		5		ns
WAKE の特性					
t_{WAKE}	WAKE ピンでローカルウェイク イベントが発生した後、INH ピンが high になるために必要な時間	40			μs
nRST の特性					
t_{nRST}	リセットの最小 low 時間	入力パルス幅	15		μs
$t_{\text{nRST(cold)}}$	出力パルス幅	ホールド クランク	20	27	ms
$t_{\text{nRST(warm)}}$	出力パルス幅	ウォーム クランク	1	1.5	ms
CAN FD のタイミング特性					
$t_{\text{BIT(BUS)}}$	$t_{\text{BIT(TXD)}} = 500\text{ns}$ の CAN バス出力ピンのビット時間	$V_{\text{IO}} > 1.8\text{V}$	$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	435	530
	$t_{\text{BIT(TXD)}} = 200\text{ns}$ の CAN バス出力ピンのビット時間		155	210	
	$t_{\text{BIT(TXD)}} = 125\text{ns}$ の CAN バス出力ピンのビット時間		80	140	
$t_{\text{BIT(BUS)}}$	$t_{\text{BIT(TXD)}} = 500\text{ns}$ の CAN バス出力ピンのビット時間	$V_{\text{IO}} \leq 1.8\text{V}$	$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	435	530
	$t_{\text{BIT(TXD)}} = 200\text{ns}$ の CAN バス出力ピンのビット時間		155	215	
	$t_{\text{BIT(TXD)}} = 125\text{ns}$ の CAN バス出力ピンのビット時間		80	140	
$t_{\text{BIT(RXD)}}$	$t_{\text{BIT(TXD)}} = 500\text{ns}$ の RXD 出力ピンのビット時間		$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	400	550
	$t_{\text{BIT(TXD)}} = 200\text{ns}$ の RXD 出力ピンのビット時間		120	220	
	$t_{\text{BIT(TXD)}} = 125\text{ns}$ の RXD 出力ピンのビット時間		80	135	
Δt_{REC}	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 500\text{ ns}$		$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	-65	40
	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 200\text{ ns}$		-45	15	
	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 125\text{ns}$		-40	10	

(1) CAN バスの状態が変化すると、タイマがリセットされます。

5.9 代表的特性

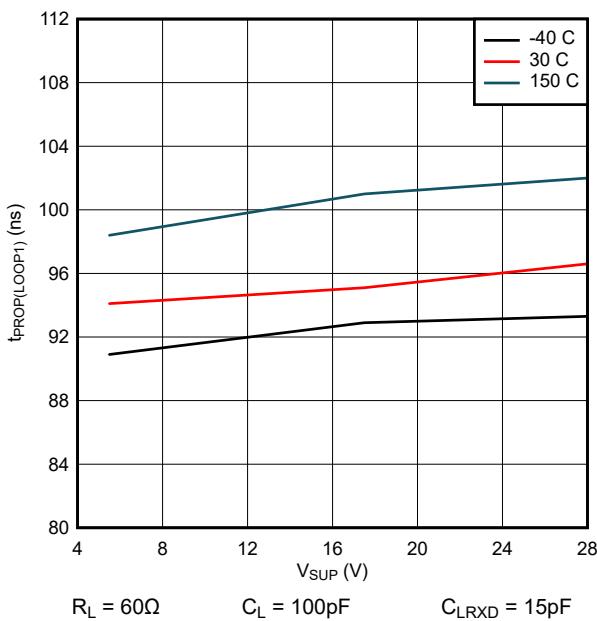


図 5-1. V_{SUP} 上の $t_{PROP(LOOP1)}$

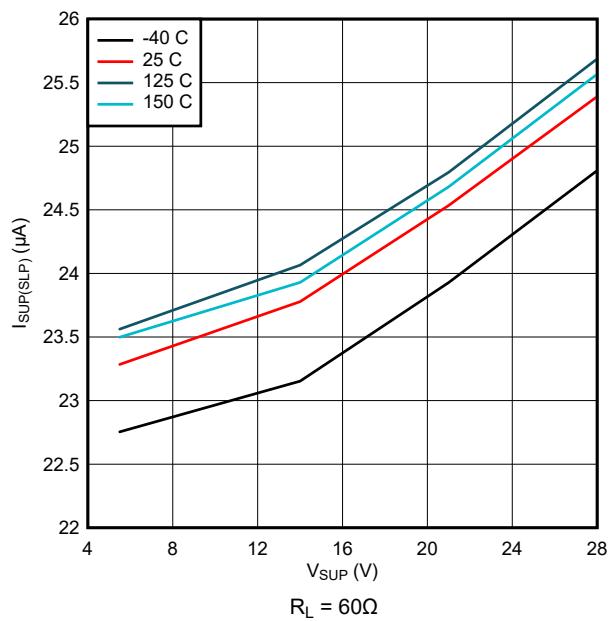


図 5-2. V_{SUP} スリープモード上の I_{SUP}

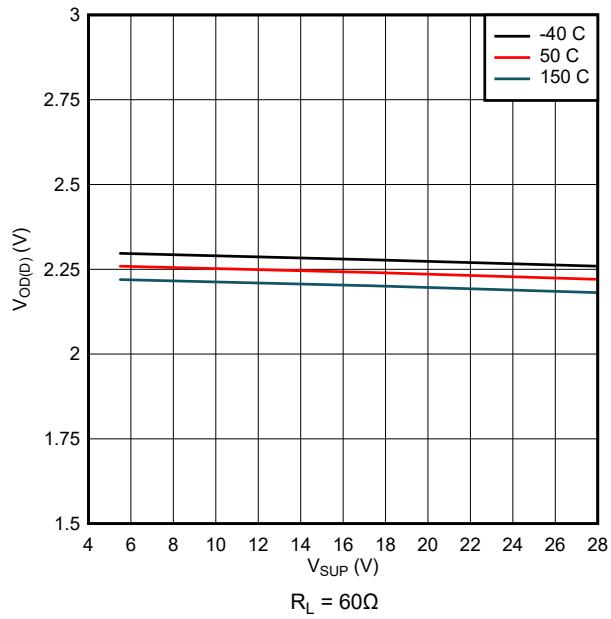


図 5-3. V_{SUP} 上の $V_{OD(DOM)}$

6 パラメータ測定情報

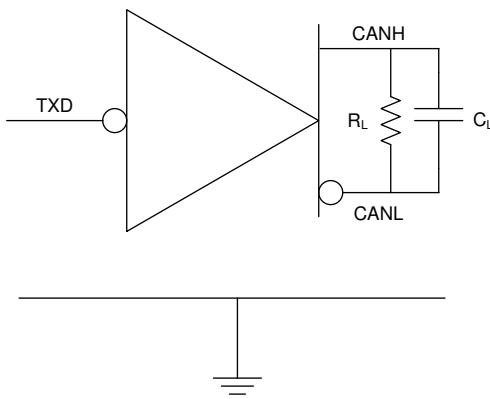


図 6-1. ISUP 測定回路

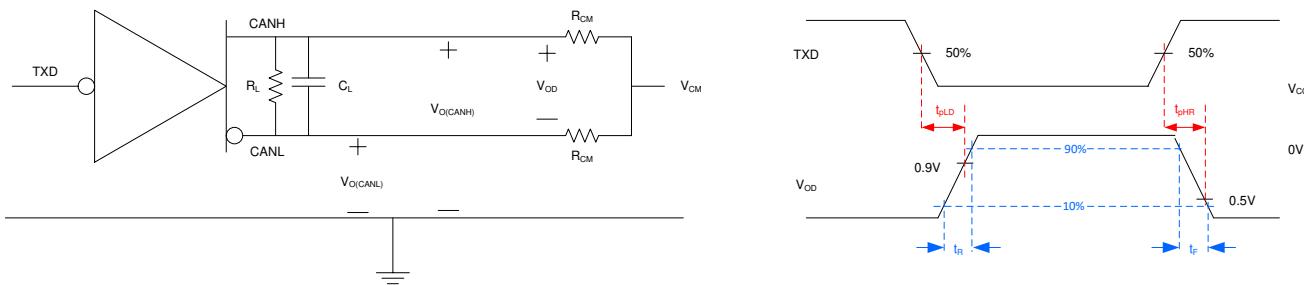


図 6-2. ドライバテスト回路と測定

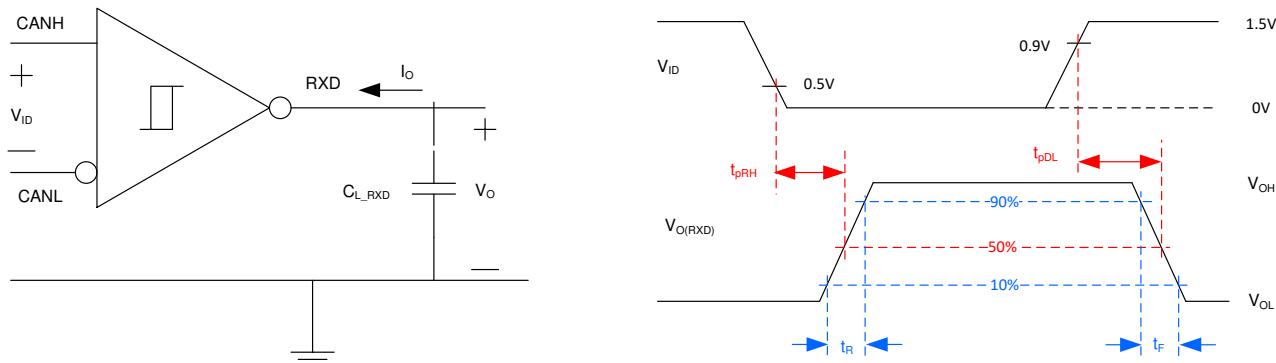


図 6-3. レシーバのテスト回路と測定

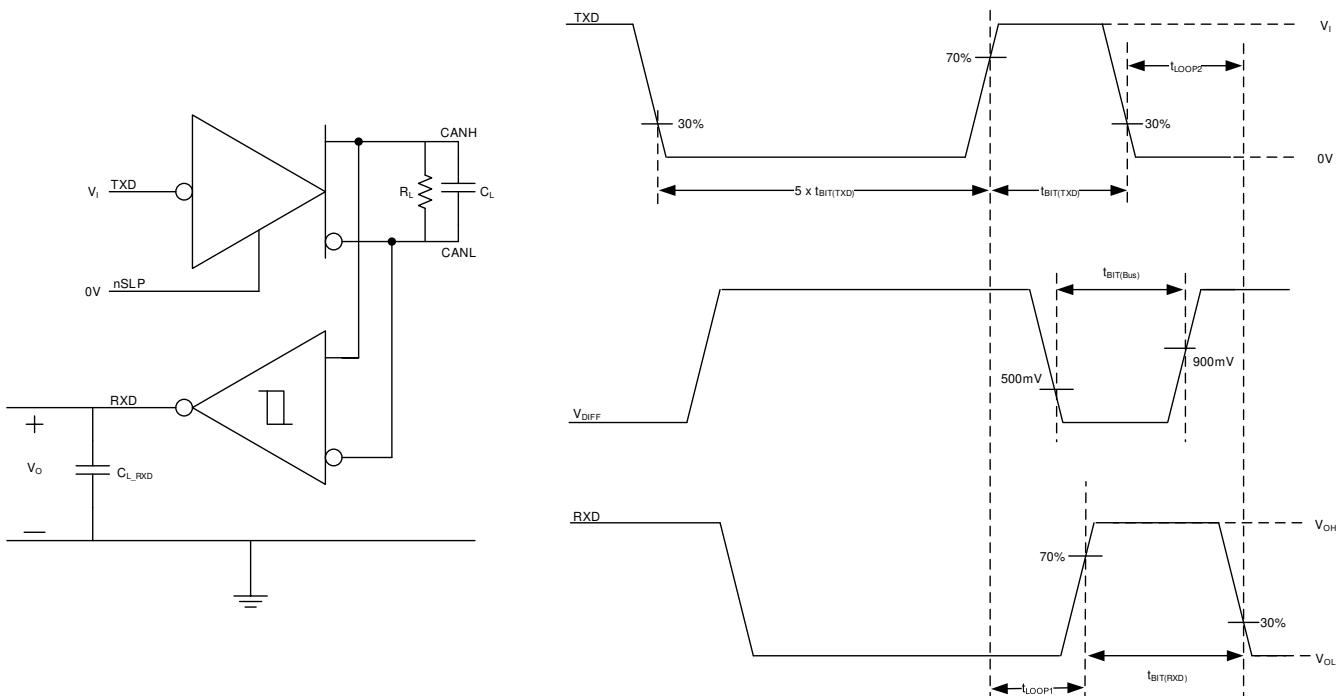
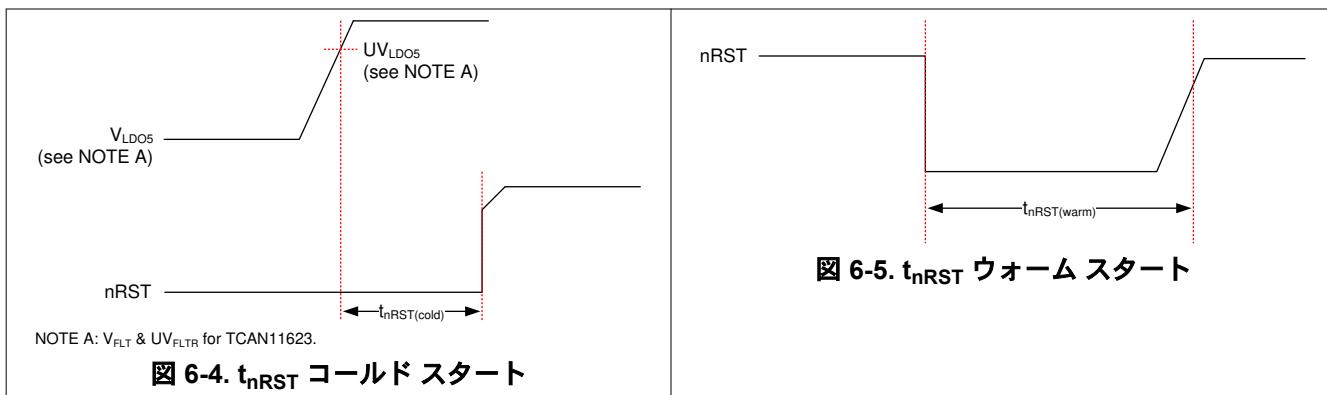


図 6-6. トランシミッタとレシーバのタイミング動作テスト回路と測定

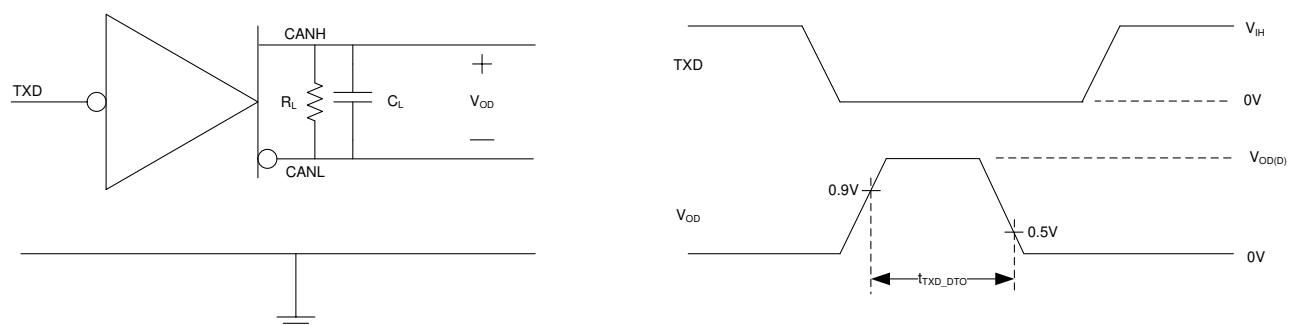


図 6-7. TXD ドミナントタイムアウトのテスト回路と測定

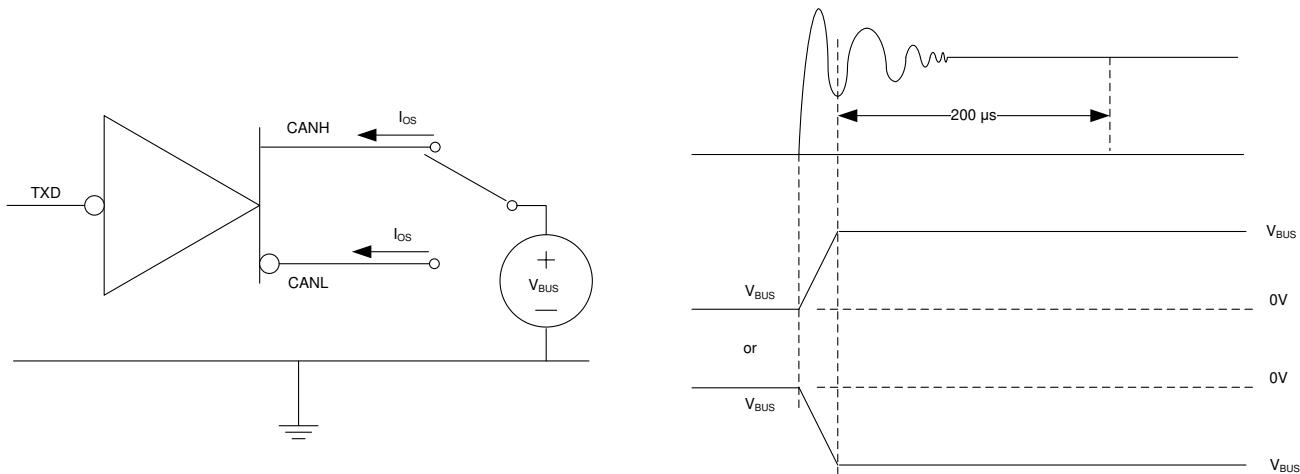


図 6-8. ドライバ短絡電流テスト回路と測定

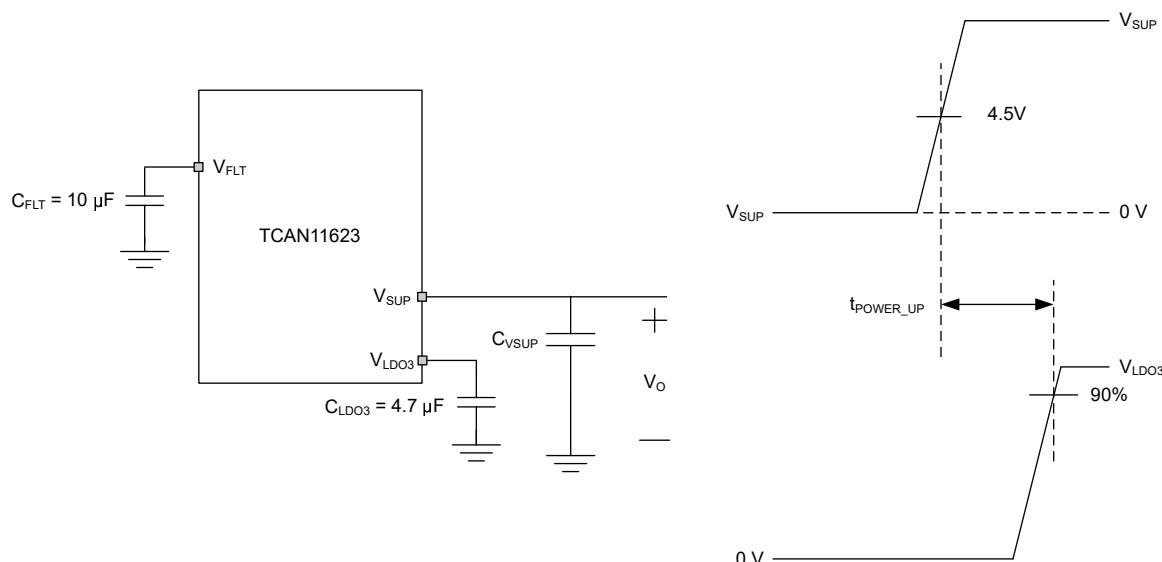


図 6-9. TCAN11623 t_{POWER_UP} 時間測定

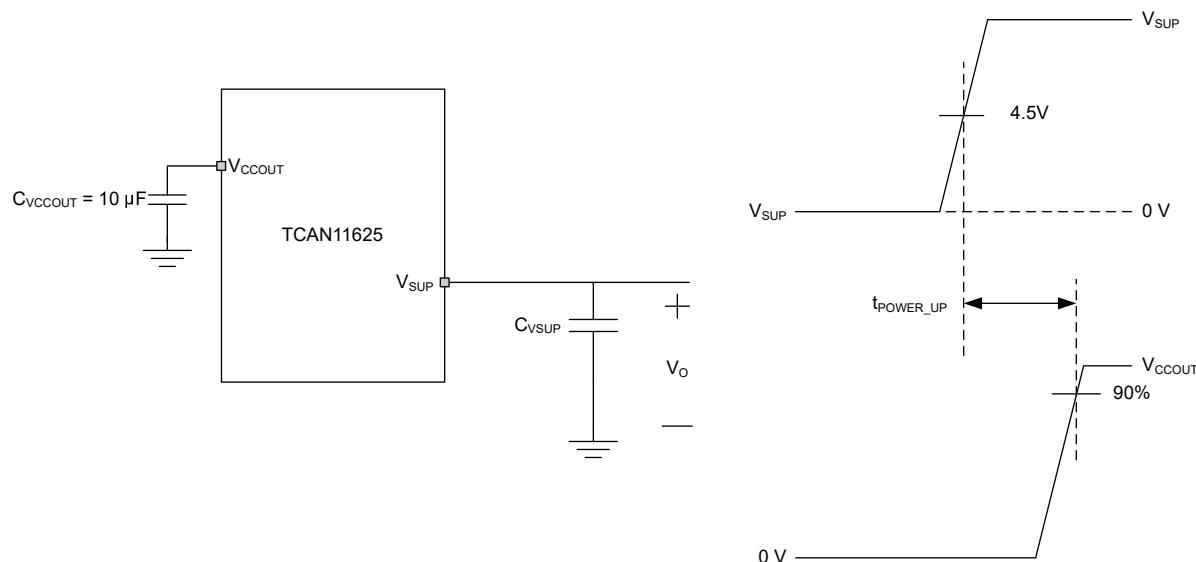


図 6-10. TCAN11625 t_{POWER_UP} タイミング測定

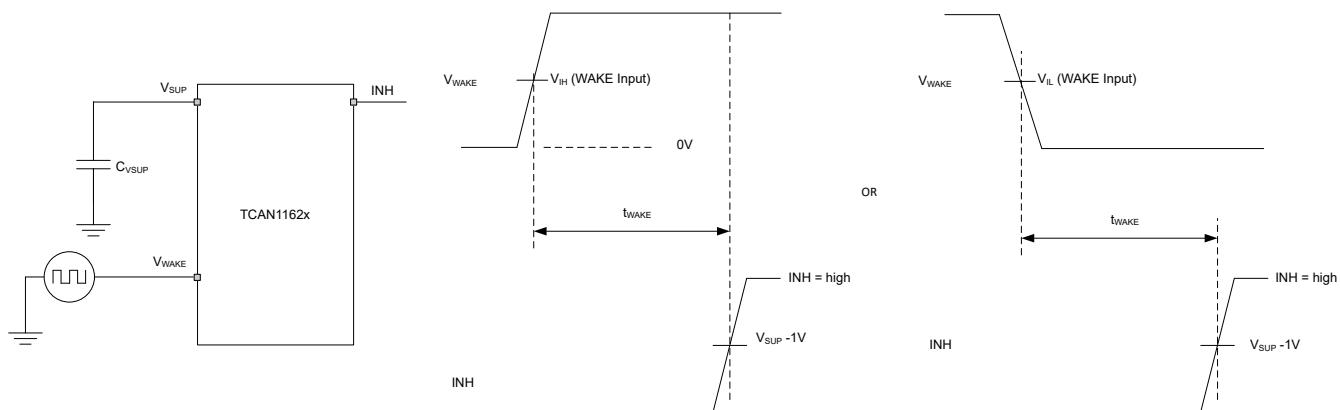


図 6-11. INH 出力監視中の t_{WAKE}

図 6-12. バイアス応答時間測定のテスト信号の定義

7 詳細説明

7.1 概要

TCAN1162x-Q1 は、ISO 11898-2:2016 高速 CAN (Controller Area Network) 仕様の物理層要件を満たす高速 CAN SBC (システム ベースチップ) です。TCAN1162x-Q1 は Classical CAN ネットワークおよび最高 8 メガビット/秒 (Mbps) の CAN FD ネットワークの両方に対応しています。

TCAN11623-Q1 および TCAN11625-Q1 は、広い入力電源電圧範囲に対応しており、何らかの LDO 出力を内蔵しています。TCAN11625-Q1 は、CAN トランシーバ電圧を内部的に供給するとともに外部にも電流を供給できる、5V LDO 出力 (V_{CCOUT}) を備えています。TCAN11623-Q1 は、5V LDO から電力を供給されて外部負荷をサポートする、3.3V LDO 出力 (V_{LDO3}) を備えています。

TCAN1162x-Q1 を使用すると、システムに存在する各種電源供給の有効 無効を INH 出力ピンで切り替えることにより、バッテリの消費電流をシステム レベルで低減できます。これにより、CAN バスを監視しながら、TCAN1162x-Q1 を除くすべてのシステム コンポーネントの電源が遮断される超低電流スリープ状態を実現します。ウェイクアップ イベントが検出されると、TCAN1162x-Q1 が INH を HIGH に駆動してノードの起動を開始します。

7.2 機能ブロック図

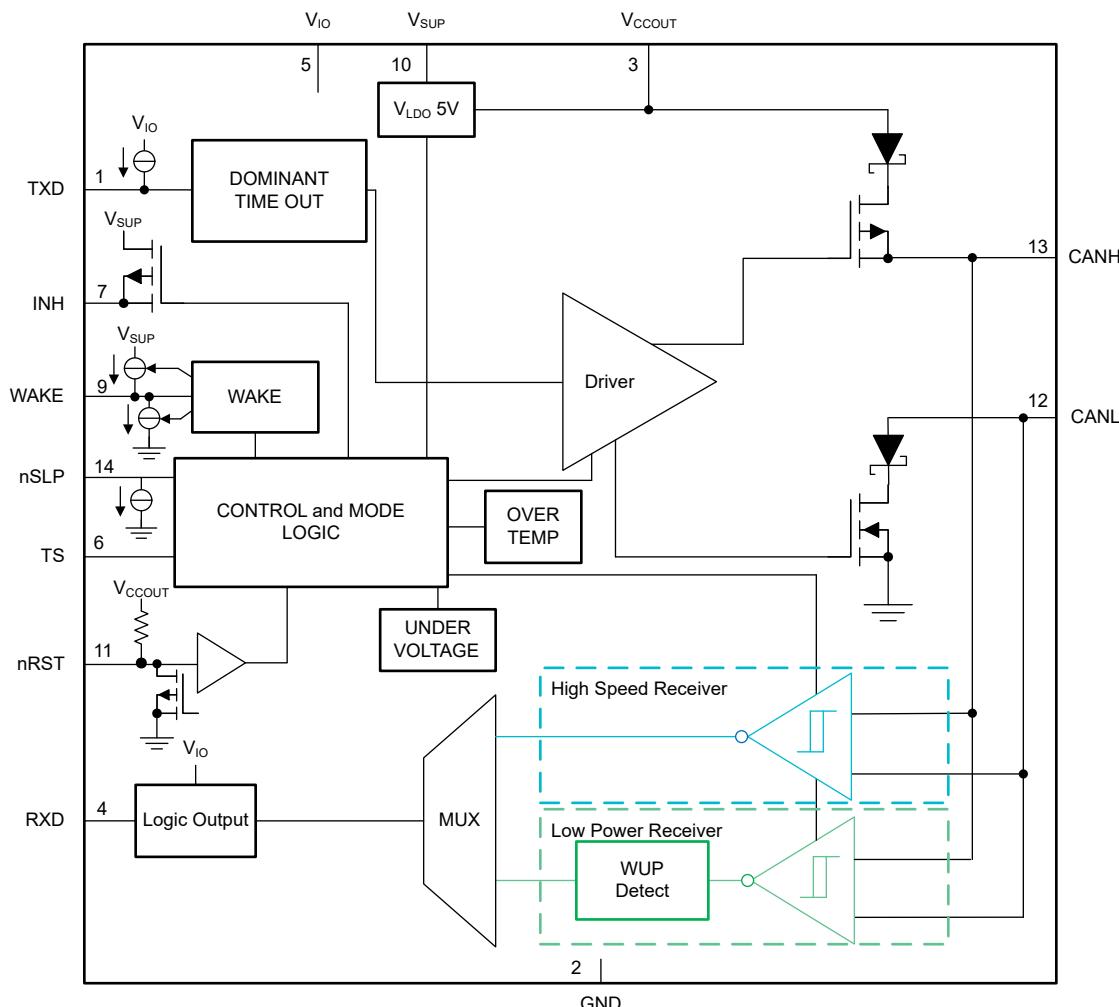


図 7-1. TCAN11625-Q1

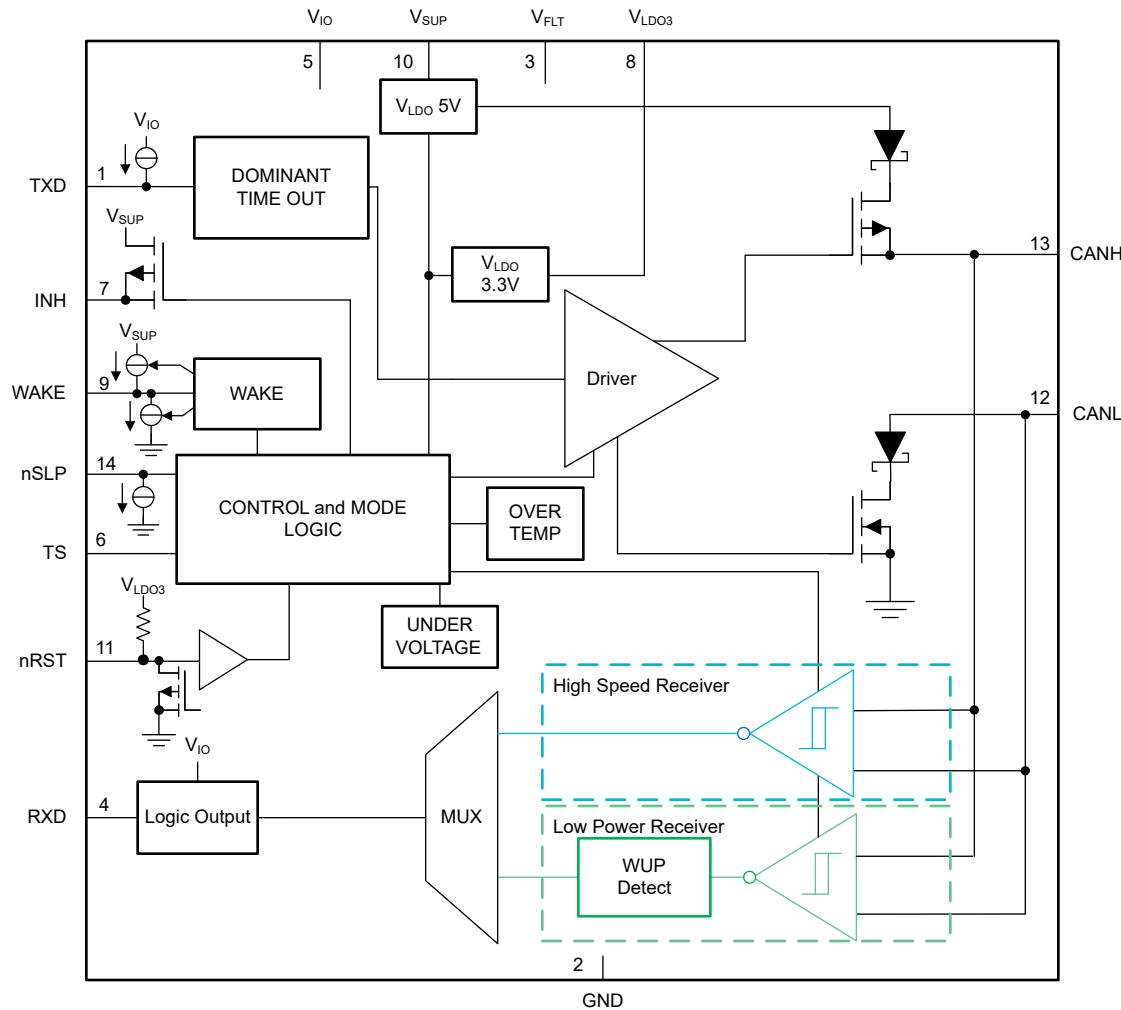


図 7-2. TCAN11623-Q1

7.3 機能説明

7.3.1 V_{SUP} ピン

このピンは、バッテリー電源に接続されます。このデバイスは、デジタルコア、CANトランシーバ、出力レギュレータ、低消費電力CANレシーバをサポートする内部レギュレータに電力を供給します。

7.3.2 V_{CCOUT} ピン

内部LDOは、内蔵CANトランシーバと V_{CCOUT} 出力ピンに電力を供給します。外部に供給可能な電流の量は、通常動作時のCANトランシーバの要件と動作周囲温度によって異なります。LDOからの追加電流を必要とするCANバスフォルトが発生すると、外部負荷部品に対する利用可能な電流の合計が低下する可能性があります。スリープモード中はLDOは無効化され、電流は供給されません。デバイスがスリープモードを終了して他のアクティブモードに移行すると、LDOは通常の動作でイネーブルになります。このピンには、このピンにできるだけ近付けて $10\mu F$ の外付けコンデンサが必要です。

7.3.3 V_{FLT} ピン

内部LDOは、内蔵CANトランシーバに電力を供給します。スリープモード中は、LDOは無効化されます。デバイスがスリープモードを終了して他のアクティブモードに移行すると、LDOは通常の動作でイネーブルになります。このピンには、ピンにできるだけ近くに $10\mu F$ の外部コンデンサが必要です。

7.3.4 V_{LDO3} ピン

内部LDOは、外部デバイスに電力を供給するために3.3V出力を供給します。スリープモード中はLDOは無効化され、電流は供給されません。デバイスがスリープモードを終了して他のアクティブモードに移行すると、LDOは通常の動作でイネーブルになります。このピンには、このピンにできるだけ近付けて $4.7\mu F$ の外付けコンデンサが必要です。

7.3.5 デジタル入力および出力

TCAN1162x-Q1には、デジタル入力スレッショルドの設定に使用する V_{IO} 電源があります。入力スレッショルドは、CMOS入力レベルを使用して V_{IO} 電源との比を示すため、1.7V～5.5VのデジタルIOを使用するCANコントローラに拡張可能です。TXD入力は V_{IO} レベルにバイアスされ、ピンがフローティングの場合に強制的にリセッショナル入力になります。RXDおよびTS出力ピンのhighレベル出力電圧は、ロジックhigh出力として V_{IO} レベルに駆動されます。

7.3.6 デジタル制御およびタイミング

このデバイスは、14ピンCAN FDトランシーバ/SBCです。タイミングはすべてミックスドシグナルであり、このデバイスの少量の制御ロジックを含むデバイスの電気的仕様レベルでカバーされています。すべてのデバイスモードの制御は、nSTBまたはnSLPの1つのデジタル入力により、デバイス内部でタイマとフォルト条件を使用して行われます。

7.3.7 V_{IO} ピン

V_{IO} ピンが、コントローラのIO電圧と一致するようなデジタルIO電圧を供給するため、外部のレベルシフタが不要になります。内蔵レベルシフタは1.7V～5.5Vの電圧をサポートし、非常に広いコントローラをサポートします。

7.3.8 GND

GNDはグランドピンで、PCBのグランドに接続する必要があります。

7.3.9 INH ピン

TCAN1162x-Q1禁止(INH)出力ピンは、システム電源管理デバイスのイネーブルを制御するために使用でき、アプリケーションがスリープモードの間、バッテリの静止電流消費を大幅に低減できます。INHピンには、highおよび高インピーダンスに駆動されるという2つの状態があります。INHピンがhighに駆動されているとき、この端子は V_{SUP} からダイオードの電圧降下を引いた値になります。ハイインピーダンス状態では、出力はフローティングのままになります。INHピンは、通常およびスタンバイモードではhighで、スリープモードではlowになります。INH出力に $100k\Omega$ 負荷を追加することで、high駆動状態からlow状態への高速遷移時間を確保し、フローティングのままになったときにピンを強制的にlowにすることもできます。

この端子は、電力出力ではなく、高電圧ロジック端子とみなす必要があります。そのため、システム パワー マネージメント デバイスの EN 端子を駆動するために使用し、パワー マネージメント電源のスイッチとしては使用しないでください。この端子は逆バッテリ保護されていないため、システム モジュールの外部に接続しないでください。

7.3.10 WAKE ピン

WAKE ピンは、ローカル ウェイクアップ (LWU) 機能に使用される高電圧逆ブロック入力です。この機能については、「[WAKE 入力端子によるローカル ウェイクアップ \(LWU\)](#)」セクションでさらに説明します。このピンはデフォルトで双方向エッジトリガにフォルトされているため、WAKE ピン遷移の立ち上がりエッジまたは立ち下がりエッジでローカル ウェイクアップ (LWU) が認識されます。

7.3.11 nRST ピン

nRST は、VCCOUT (TCAN11625-Q1) または V_{LDO3} (TCAN11623-Q1) へのプルアップ抵抗を内蔵した双方向オープンドレインローサイド ドライバです。フェイルセーフ モードに移行すると、デバイスによって low にプルできます。

デバイスの最初の電源投入時、スリープ モードからリセットへの遷移、フェイルセーフ モードからリセットへの遷移、または低電圧イベントは、コールド クランクリセット条件として認識されます。nRST ピンは $t_{nRST(cold)}$ 間 low に保持されるため、データ送信が開始される前に MCU およびペリフェラル デバイスは正しく電源オンにできます。

通常モードまたはスタンバイ モードからリセット モードに移行するには、nRST の最小時間にわたって t_{nRST} を low にする必要があります。TCAN1162x-Q1 は、この をウォーム クランクリセット状態として認識し、nRST ピンを $t_{nRST(warm)}$ の間ローに保持します。

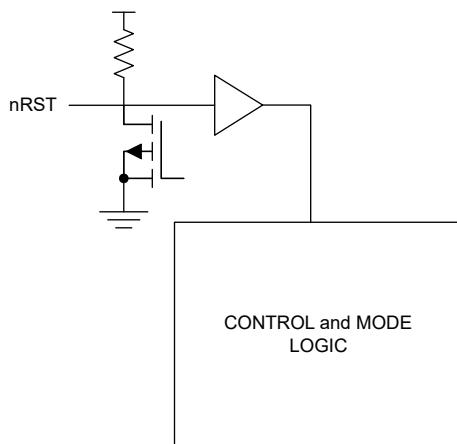


図 7-3. nRST 回路

7.3.12 CAN バス ピン

これらは CAN high と CAN low、CANH および CANL の差動バス ピンです。これらのピンは、CAN トランシーバおよび低電圧ウェーク レシーバに接続されています。

7.3.13 ローカル フォルト

7.3.13.1 TXD ドミナント タイムアウト (TXD DTO)

CAN ドライバがアクティブ モードのとき、TXD DTO 回路は、TXD がタイムアウト期間 t_{TXD_DTO} よりも長くドミナントに保持されるハードウェアまたはソフトウェアのフォルトが発生した場合に、ローカル ノードがネットワーク通信をブロックすることを防ぎます。TXD DTO 回路は、TXD の立ち下がりエッジでトリガれます。回路のタイムアウト定数 t_{TXD_DTO} よりも前に立ち上がりエッジが確認されない場合、CAN ドライバはディセーブルされ、バス ラインはリセッショナル レベルに解放されます。これにより、ネットワーク上の他のノード間の通信用にバスが空いた状態になります。CAN ドライバーは、TXD 端末での次の優勢から劣勢への遷移時に再度アクティブ化され、優勢タイムアウトがクリアされます。高速レシーバと RXD 端子は、TXD DTO フォルト中、CAN バス上の状態を反映します。TXD DTO フォルト中に TS 端子が low に駆動されます。

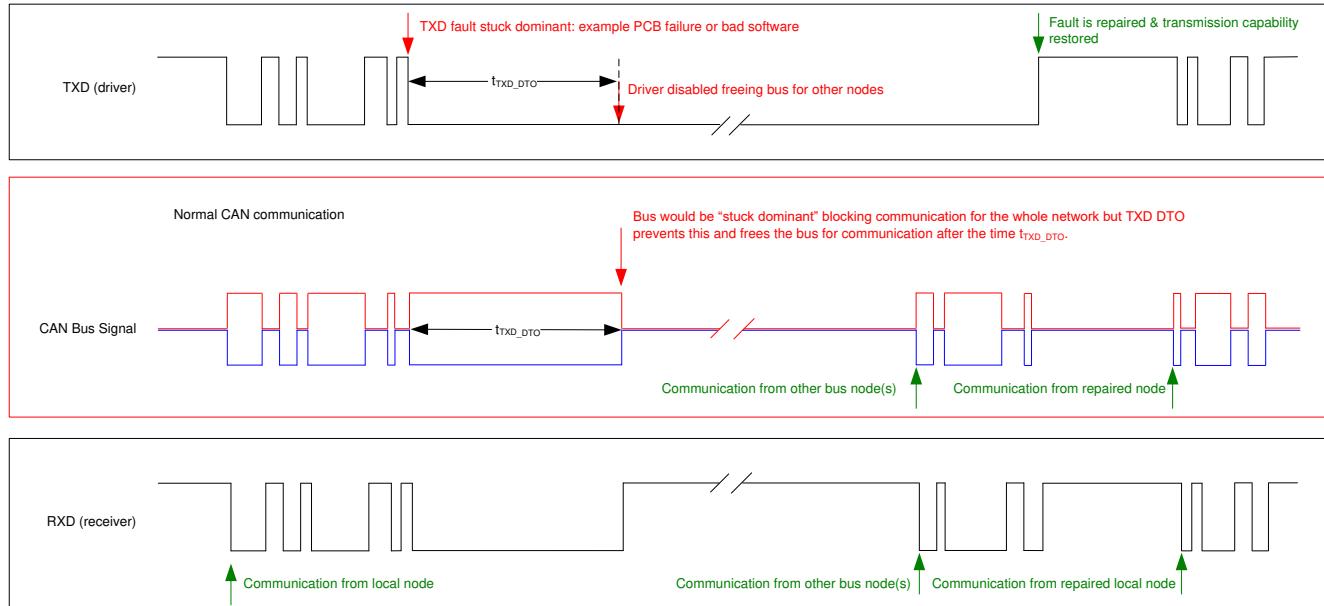


図 7-4. TXD DTO のタイミング図

TXD DTO 回路で許容される最小ドミナント TXD タイムにより、デバイスの可能な最小送信データレートが制限されます。CAN プロトコルでは、最悪の場合、(TXD 上で) 最大 11 個の連続したドミナントビットを許容しています。この場合、5 個の連続したドミナントビットの直後にエラー フレームが発生します。最小送信データレートは、最小 t_{TXD_DTO} 時間と連続するドミナントビット数 (11 ビット) を使用して計算できます。

$$\text{Minimum Data Rate} = 11 \text{ bits} / t_{TXD_DTO} = 11 \text{ bits} / 1.2 \text{ ms} = 9.2 \text{ kbps} \quad (1)$$

7.3.13.2 サーマル シャットダウン (TSD)

TCAN1162x-Q1 の接合部温度がサーマル シャットダウン スレッショルド $T_J > T_{SDR}$ を超えると、デバイスはフェイルセーフ モードに遷移し、CAN バスとの間のトランシーバ トランスマッタとレシーバのブロッキング伝送をディセーブルにします。デバイスの接合部温度がサーマル シャットダウン 温度スレッショルド $T_J < T_{SDF}$ を下回ると、TSD フォルト状態はクリアされます。TSD フォルトの原因となったフォルト状態がまだ存在する場合、温度が再び上昇し、デバイスが再びサーマル シャットダウン状態になる可能性があります。TSD フォルト状態での長時間の動作は、デバイスの信頼性に影響を与える可能性があります。

7.3.13.3 低電圧 / 過電圧誤動作防止

電源端子は、低電圧および過電圧検出回路を実装しています。低電圧が検出された場合、TCAN1162x-Q1 は低電圧フォルトに応じて、リセット モードまたはスリープ モードに遷移します。 V_{IO} の低電圧フォルトにより、SBC はスリープ モードに移行します。また、内蔵レギュレータの低電圧フォルトによって SBC はリセット モードに移行します。レギュレータのフォルト条件がクリアされるまで、SBC はリセット モードのままでです。

過電圧フォルトが検出されると、TCAN1162x-Q1 はフェイルセーフ モードに遷移します。これらのモード変更により、デバイスは既知の状態になり、システムが意図しない動作から保護されます。表 7-1 を参照

表 7-1. 低電圧 / 過電圧誤動作防止

フォルト	TCAN11625	TCAN11623
UV_{IO}	スリープ モード	スリープ モード
UV_{CCOUT}	リセット モード	—
UV_{FLT}	—	リセット モード
UV_{LDO3}	—	リセット モード

表 7-1. 低電圧 / 過電圧誤動作防止 (続き)

フォルト	TCAN11625	TCAN11623
OV _{CCOUT}	フェイルセーフ モード	—
OV _{FLT}	—	フェイルセーフ モード
OV _{LDO3}	—	フェイルセーフ モード

7.3.13.4 電源喪失

デバイスに電源が供給されていないとき、CAN バスへのパッシブまたは無負荷となるように設計されています。CANH ピンと CANL ピンは、デバイスが電源オフの状態ではリーク電流が低いため、バスに負荷を与えません。これは、ネットワークの一部のノードが電源オフの状態でも、ネットワークの残りのノードが動作している場合に重要です。

また、デバイスの電源がオフになっているときでもロジック端子のリーク電流は低いため、電源が入ったままになっている可能性のある他の回路に端子の負荷がかかることはありません。

7.3.13.5 端子のフローディング

TCAN1162x-Q1 には、重要なピンに内部プルアップおよびプルダウンがあり、ピンがフローディングのままの場合に既知の動作を確保するためです。

TXD ピンは V_{IO} にプルアップされ、このピンがフローディングの場合、強制的にリセッショナルビューレベルになります。この内部バイアスは設計上で依存する必要ではなく、安全な方法である必要があります。オーブンドレイン出力を備えた CAN コントローラとともにデバイスを使用する場合は、特別な注意が必要です。このデバイスは、TXD ピンに弱い内部プルアップ抵抗を実装しています。CAN FD データレートの CAN ビットタイミングについては特別な考慮が必要であるため、オーブンドレイン出力を使用する場合はプルアップ強度を注意深く考慮する必要があります。CAN コントローラの TXD 出力が CAN デバイスへの適切なビットタイミング入力を維持するには、適切な外部プルアップ抵抗を使用する必要があります。

nSLP ピンは弱くプルダウンされ、端子がフローディングのままになっていると、本デバイスは強制的に低消費電力スリープ モードになります。[表 7-2](#) を参照してください。

表 7-2. 端子のフェイルセーフ バイアス

端子	プルアップまたはプルダウン	備考
TXD	プルアップ	バスの障害または TXD DTO トリガを防止するため、TXD をリセッショブに弱くバイアスします
nSLP	プルダウン	システム電力の過剰を防止するため、nSLP 端子を低消費電力スリープ モードに弱くバイアスします

7.3.13.6 CAN バスの短絡電流制限

TCAN1162x-Q1 には、CAN バス ラインが短絡したときに、優位時および劣位時の短絡電流を制限するいくつかの保護機能があります。このデバイスには TXD ドミナント状態タイムアウトがあり、ドミナント状態フォルト時に常に大きな短絡電流が流れることを防ぎます。

CAN 通信中、バスはドミナント状態とリセッショブ状態の間で切り替わります。したがって、短絡電流は、各バス状態における電流として、または DC 平均電流として見ることができます。終端抵抗とコモン モード チョークのシステム電力を考慮する場合、平均短絡電流を使用する必要があります。パーセンテージドミナントは、TXD 優勢状態のタイムアウトと CAN プロトコルによって制限されます。このプロトコルでは、ビットの詰め、制御フィールド、フレーム間空間など強制的に状態が変化し、リセッショブビットが使用されています。これにより、データフィールドにドミナントビットが高割合で含まれている場合でも、バス上のリセッショブ時間が最小限になるようにします。

バスの短絡電流は、リセッショブビットとドミナントビットの比率と、それぞれの短絡電流に依存します。平均短絡電流は、[式 2](#) で計算できます。

$$I_{OS(AVG)} = \%Transmit \times [(\%REC_Bits \times I_{OS(ss)_REC}) + (\%DOM_Bits \times I_{OS(ss)_DOM})] + [\%Receive \times I_{OS(ss)_REC}] \quad (2)$$

ここで

- $I_{os(AVG)}$ は平均短絡電流です
- %Transmit は、ノードが CAN メッセージを送信している割合です
- %Receive は、ノードが CAN メッセージを受信している割合です
- %REC_Bits は、送信された CAN メッセージ内のリセシシブ ビットの割合です
- %DOM_Bits は、送信された CAN メッセージ内のドミナントビットの割合です
- $I_{os(ss)_REC}$ は、リセシシブ 定常状態の短絡電流です
- $I_{os(ss)_DOM}$ は、ドミナント定常状態の短絡電流です

終端抵抗やその他のネットワークコンポーネントの電力定格の大きさを決定するときは、短絡電流やネットワークで起こりうるフルト ケースを考慮してください。

7.3.13.7 スリープ ウェイク エラー タイマ

スリープ ウェイク エラー (SWE) タイマ $t_{INACTIVE}$ は、特定の外部機能および内部機能が動作しているかどうかを判定するために使用されるタイマです。SWE タイマは、デバイスがスタンバイ モードに移行すると開始し、スタンバイ モードでのみ動作します。モード遷移により、タイマは停止します。デバイスがスタンバイ モードの間にタイマがタイムアウトすると、INT_1 レジスタの RXD ピンが low になり、割り込みを示します。TCAN1162x-Q1 はスリープ モードに移行します。

7.4 デバイスの機能モード

TCAN1162x-Q1 には、通常、スタンバイ、スリープ、リセット、フェイルセーフ、オフモードの 6 つのモードがあります。動作モードの選択は、nSLP 入力端子によって、電源条件、温度条件、ウェークイベントとともに行われます。

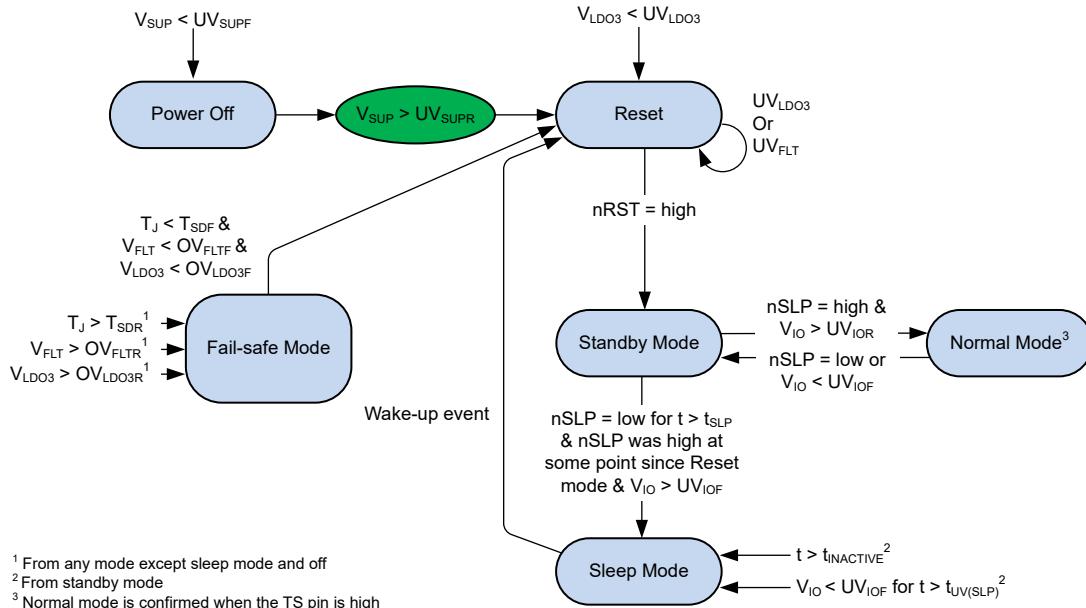


図 7-5. TCAN11623 のステート マシン

表 7-3. TCAN11623 モードの概要

ブロック	通常	STANDBY	リセット	SLEEP	フェイルセーフ
V _{FLT}	オン	オン	オン	オフ	オフ
V _{LDO3}	オン	オン	オン	オフ	オフ
INH	アクティブ	アクティブ	アクティブ	オフ	オフ
低消費電 CAN RX	オフ	アクティブ	アクティブ	アクティブ	アクティブ ⁽¹⁾
nRST	V _{LDO3}	V _{LDO3}	Low	オフ	V _{LDO3}

(1) フェイルセーフ モードでは、保留中のすべてのフォルトがクリアされるまで、ウェークアップ イベントは無視されます

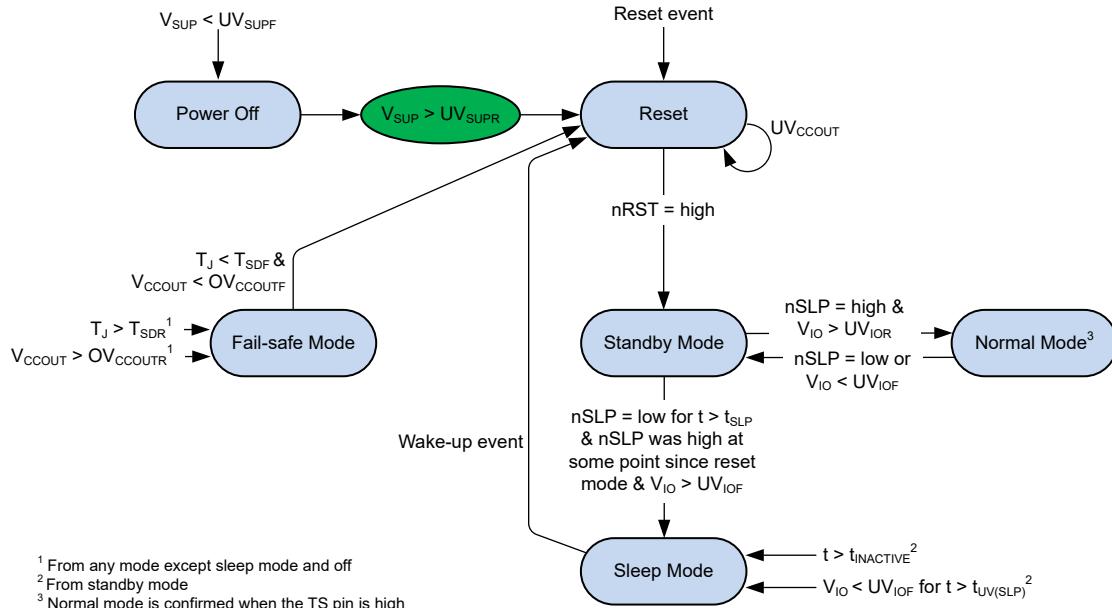


図 7-6. TCAN11625 のステート マシン

表 7-4. TCAN11625 モードの概要

ブロック	通常	STANDBY	リセット	SLEEP	フェイルセーフ
V_{CCOUT}	オン	オン	オン	オフ	オフ
INH	アクティブ	アクティブ	アクティブ	オフ	オフ
低消費電 CAN RX	オフ	アクティブ	アクティブ	アクティブ	アクティブ ⁽¹⁾
nRST	V_{CCOUT}	V_{CCOUT}	Low	オフ	V_{CCOUT}

(1) フェイルセーフ モードでは、保留中のすべてのフォルトがクリアされるまで、ウェークアップ イベントは無視されます。

7.4.1 動作モードの説明

7.4.1.1 通常モード

これは、本デバイスの通常の動作モードです。CAN ドライバとレシーバは完全に動作し、CAN 通信は双方向です。このドライバは、TXD デジタル入力を、CANH および CANL の差動出力に変換します。レシーバは、CANH および CANL からの差動信号を RXD のデジタル出力に変換します。通常モードでは、 $t_{INACTIVE}$ タイマはアクティブではありません。

7.4.1.2 スタンバイ モード

スタンバイ モードは、nSLP ピンを low にアサートすることで、CAN トランシーバが CAN 自律的な非アクティブ状態になる TCAN1162x-Q1 の低消費電力モードです。このモードでは、TS ピンが low に駆動され、CAN トランシミッタとレシーバがオフになり、バスピンはグランドにバイアスされ、トランシーバはデータを送信または受信できません。スタンバイ モードにある間、低消費電力レシーバは、CAN バスの有効なウェークアップ パターンをアクティブに監視します。有効なウェークアップ パターンを受信すると、CAN バスピンは CAN 自律アクティブ状態に遷移し、CANH と CANL は V_{SUP} 電源レールから内部で 2.5V にバイアスされます。有効なウェークアップ パターンを受信すると、RXD 出力ピンを low にラッピすることで、CAN トランシーバはウェークアップ要求を生成します。WAKE ピン回路はスタンバイ モードでアクティブであり、WAKE ピンの high から low または low から high への遷移を監視します。INH ピンはアクティブで、システム電源にイネーブルを供給します。

ウェイク イベントまたはフォルトが検出されると、スタンバイ モード中に RXD 出力ピンが low にアサートされます。POR はウェイク イベントとしてカウントされ、RXD が low にラッピされることに注意してください。

スタンバイ モードでは、フェイルセーフ タイム $t_{INACTIVE}$ が有効になります。 $t_{INACTIVE}$ タイマーは、タイマーの期限が切れる前にシステム コントローラが TCAN1162x-Q1 を通常モードに設定することを要求することで、追加の保護層を追加しま

す。この機能は、プロセッサが正常に起動しない場合に、TCAN1162x-Q1 を最低電力モード、つまり SWE 割り込みフラグが設定されたスリープ モードに強制的に移行させます。

TCAN11625 内部レギュレータ V_{CCOUT} は、スタンバイ モードでアクティブです。

TCAN11623 内部レギュレータ V_{FLT} および V_{LDO3} は、スタンバイ モードでアクティブです。

INH 端子と内部レギュレータがアクティブなため、スタンバイ モードはデバイスの最小消費電力モードではありません。これにより、システムの他の部分は正常に動作できます。

7.4.1.3 スリープ モード

スリープ モードは、SPI 書き込みによってスリープ モードに変更し、 $nSLP$ ピンを $t > t_{SLP}$ 。スリープ モードでは、CAN トランシッタとレシーバがオフになり、 $t_{SILENCE}$ が経過した後、バスピンがグランドにバイアスされ、トランシーバはデータを送受信できません。スリープ モードでは、INH ピンがオフになり、INH によって制御されるシステムの電源要素がオフになるため、システムの消費電力が低減されます。スリープ モードにある間、低消費電力レシーバは CAN バスの有効なウェークアップ パターンをアクティブに監視し、 I_{SUP} 電流は最小レベルまで減少します。

以下の場合には、スリープ モードに移行します。

- $nSLP$ ピンは $t > t_{SLP}$ の間 low にアサートされ、保留中のウェークアップ イベントはなく、 $V_{IO} > UV_{VIOR}$ です
- $V_{IO} < UV_{VIOR}$, $t > t_{UV(SLP)}$ の場合
- SWE タイマの満了 (「[スリープ ウェーク エラー タイマ](#)」を参照)

次の場合、スリープ モードを終了します。

- CAN バスピンを介して有効なウェークアップ パターン (WUP) が受信された場合
- ローカル WAKE (LWU) イベント
- リセット イベントが発生する (リセット モードに移行)

7.4.1.3.1 ウェイクアップ パターン (WUP) によるリモート ウェイク要求

TCAN1162x-Q1 は、スタンバイおよびスリープ モードで、ISO11898-2:2016 規格に定義されている複数のフィルタ付きドミナント ウェイクアップ パターン (WUP) を使用する低消費電力のウェイク レシーバを実装しています。

ウェイクアップ パターン (WUP) は、フィルタリングされたドミナントバス、フィルタリングされたリセシシブバス時間、および 2 番目のフィルタリングされたバス時間で構成されます。最初のフィルタリングされたドミナントが WUP を開始し、バスモニタがフィルタリングされたリセシシブで待機しているため、他のバストラフィックはバスモニタをリセットしません。フィルタ処理されたリセシシブを受信すると、バス モニタはフィルタ処理されたドミナントを待機します。他のバストラフィックはバス モニタをリセットしません。2 番目のフィルタ処理されたドミナントが受信されるとすぐに、バスモニタは WUP を認識し、有効な V_{IO} がコントローラにウェイクアップ要求信号を伝達している場合、RXD 端子を low に駆動します。ウェイクアップ パターンを受信したときに有効な V_{IO} が存在しない場合、 $V_{IO} > UV_{IOR}$ になると、デバイスは RXD 出力ピンを low に駆動します。

WUP は次の部分で構成されます。

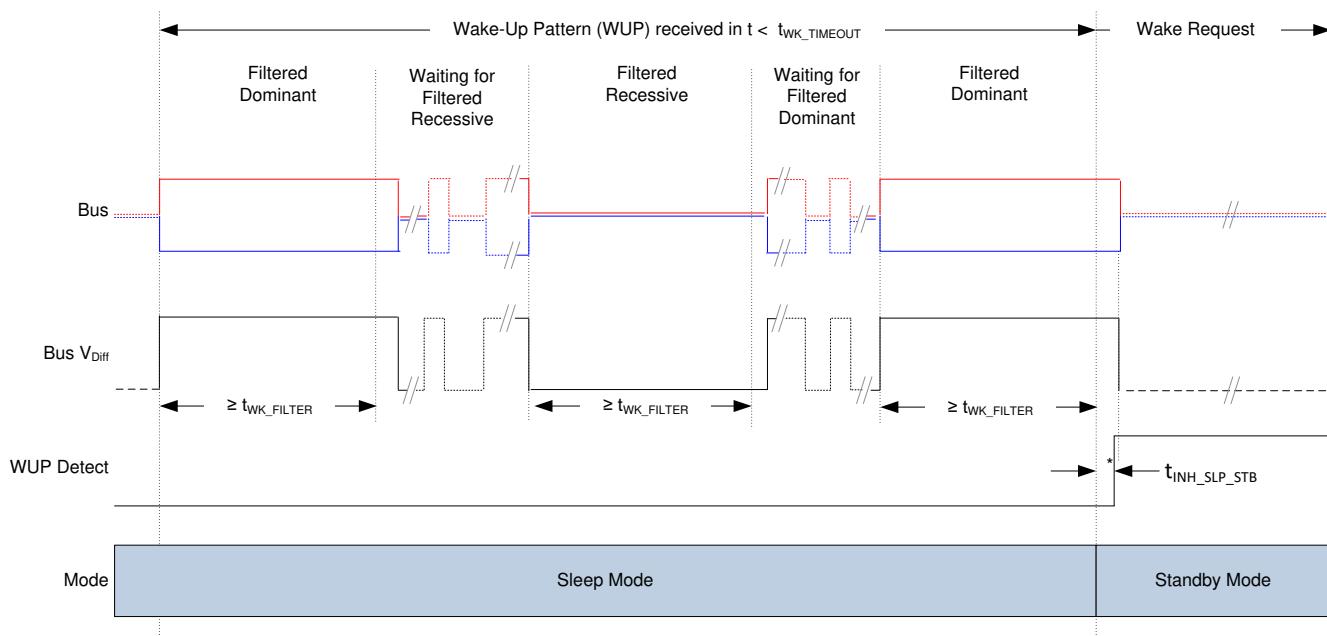
- 少なくとも t_{WK_FILTER} のフィルタされたドミナントバスと、その後に続くドミナントバス
- 少なくとも t_{WK_FILTER} のフィルタされたリセシシブ バス時間の後に続きます
- 少なくとも t_{WK_FILTER} の 2 番目のフィルタ処理されたドミナントバス時間

ドミナントまたはリセシシブを「フィルタ処理」と見なすには、バスが t_{WK_FILTER} 時間より長い間、その状態にある必要があります。 t_{WK_FILTER} の変動により、以下のシナリオが適用されます。 $t_{WK_FILTER(MIN)}$ より短いバス状態は、WUP の一部として検出されることはないとため、ウェイク要求は生成されません。 $t_{WK_FILTER(MIN)}$ と $t_{WK_FILTER(MAX)}$ の間のバス状態時間は、WUP の一部として検出され、ウェイク要求が生成されることがあります。バス状態時間が $t_{WK_FILTER(MAX)}$ を超えると、常に WUP の一部として検出されるため、ウェイク要求が生成されます。WUP のタイミング図については、[図 7-7](#) を参照してください。

WUP およびウェイク要求に使用されるパターンおよび t_{WK_FILTER} 時間により、ノイズやバス固着ドミナントフォルトが誤ったウェイク要求を引き起こすことを防止しながら、任意の CAN または CAN FD メッセージによってウェーク要求を開始できます。

ISO11898-2:2016 では、短いウェークアップ フィルタ時間と長いウェークアップ フィルタ時間に対して 2 セットの時間があります。TCAN1162x-Q1 の t_{WK_FILTER} タイミングは、両方のフィルタ範囲の最小値および最大値内に収まるように選択されています。このタイミングは、500kbps の 1 ビット時間、または 1Mbps の 2 バック ツーバック ビット時間でフィルタがトリガされるように選択されています。

堅牢性層を追加し、誤ウェークアップを防止するため、本デバイスは $t_{WK_TIMEOUT}$ タイマを実装しています。リモート ウェークアップ イベントが正常に発生するには、タイムアウト値内にウェークアップ パターン全体を受信する必要があります。 $t_{WK_TIMEOUT}$ が経過する前に完全なウェークアップ パターンが受信されない場合、内部ロジックがリセットされ、デバイスはウェークアップせずにスリープ モードを維持します。その後、パターン全体が $t_{WK_TIMEOUT}$ ウィンドウ内で再度送信される必要があります。図 7-7 を参照してください。



*RXD は、 V_{IO} が存在した後にのみ駆動されます。

図 7-7. スリープ モードからスタンバイ モードへのウェイクアップ パターン (WUP)

7.4.1.3.2 WAKE 入力端子によるローカル ウェイクアップ (LWU)

WAKE 端子は双方向の高電圧逆バッテリ保護入力で、電圧遷移によるローカル ウェイクアップ (LWU) 要求に使用できます。LWU イベントは、双方向の入力スレッショルドを持っているため、low から high、または high から low への遷移時にトリガされます。WAKE ピンは、 V_{SUP} またはグランドへのスイッチと併用できます。端子を使用しない場合は、望ましくない寄生ウェークアップ イベントを回避するために、 V_{SUP} またはグランドにプルする必要があります。

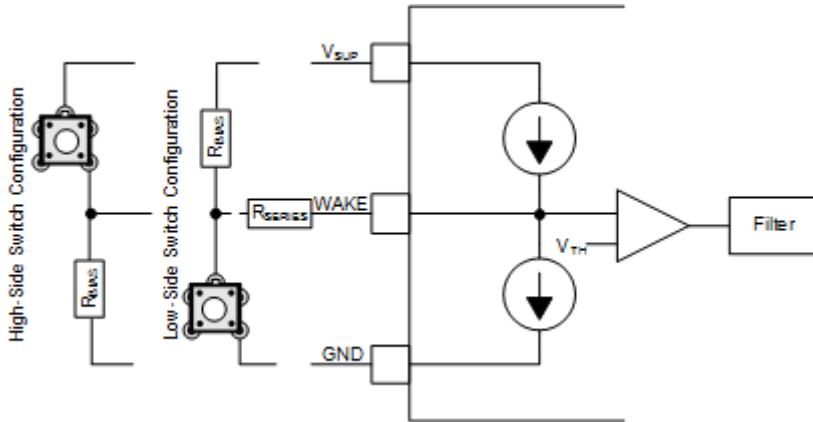


図 7-8. WAKE 回路の例

図 7-8 に、WAKE ピンの 2 つの可能な構成 (ローサイドとハイサイド スイッチ構成) を示します。直列抵抗 R_{SERIES} の目的は、グランド シフトまたはグランド 損失時に発生する可能性のある過電流状態から、デバイスの WAKE 入力を保護することです。 R_{SERIES} の最小値は、最大電源電圧 V_{SUPMAX} と、WAKE ピンの最大許容電流 $I_{IO(WAKE)}$ を使用して計算できます。 R_{SERIES} はを使用して計算されます。

$$R_{SERIES} = V_{SUPMAX} / I_{IO(WAKE)} \quad (3)$$

バッテリ電圧が $42 V_{DC}$ を超えない場合、 R_{SERIES} の値は約 $10k\Omega$ です。

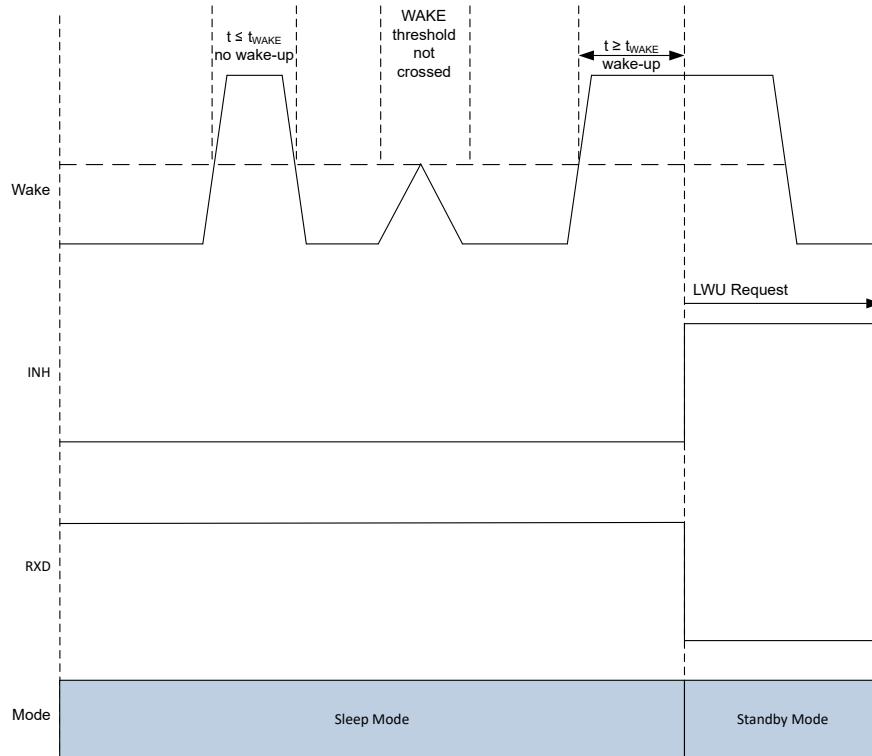
R_{BIAS} 抵抗は、スイッチを使用していないときの WAKE 入力の静的電圧レベルを設定するために使用します。スイッチをハイサイド スイッチ構成で使用するとき、 R_{BIAS} 抵抗と R_{SERIES} 抵抗の組み合わせにより WAKE ピンの電圧が V_{IH} スレッショルドより高く設定されます。 R_{BIAS} の最大値は、最大電源電圧 V_{SUPMAX} 、最大 WAKE しきい値電圧 V_{IH} 、最大 WAKE 入力電流 I_{IH} 、および直列抵抗値 R_{SERIES} を使用して計算できます。 R_{BIAS} はを使用して計算されます。

$$R_{BIAS} < ((V_{SUPMAX} - V_{IH}) / I_{IH}) - R_{SERIES} \quad (4)$$

バッテリ電圧が $42V_{DC}$ を超えない場合、 R_{BIAS} 抵抗の値は $650k\Omega$ 未満でなければなりません。

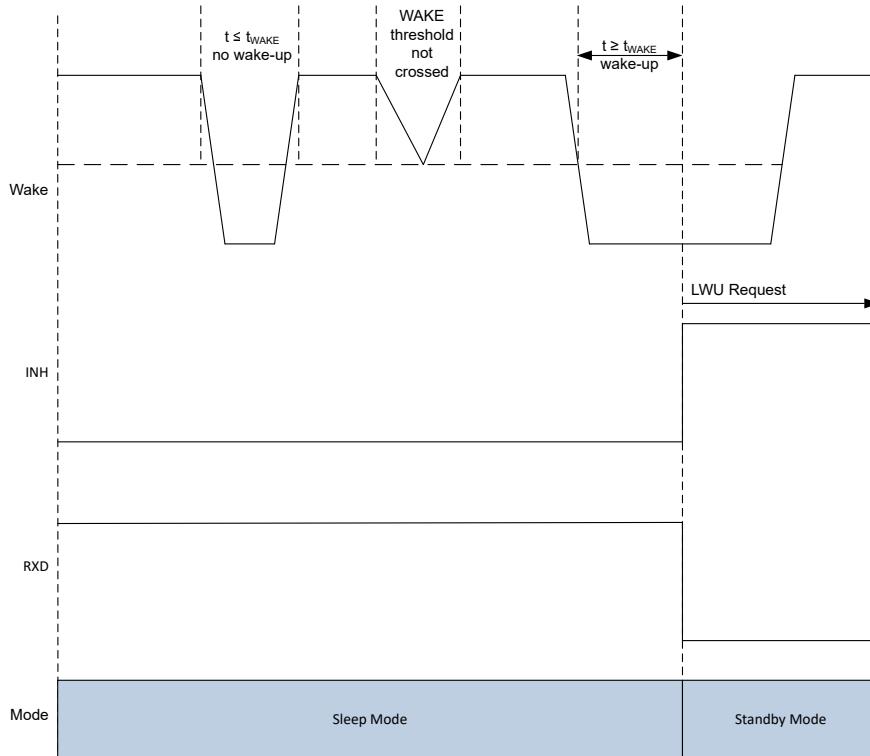
LWU 回路は、スリープ モードおよびフェイルセーフ モードでアクティブです。TCAN1162x-Q1 がスリープ モードの間に有効な LWU イベントが発生すると、デバイスはリセット モードに遷移します。TCAN1162x-Q1 がフェイルセーフ モードの間に有効な LWU イベントが発生すると、フェイルセーフ モードからの他の終了条件が満たされている場合、デバイスはリセット モードに遷移します。「CAN トランシーバのモード」セクションを参照してください。

WAKE 回路は通常モードでオフになります。



RXD ピンは、 V_{IO} が印加された後にのみ駆動されます。

図 7-9. LWU 要求の立ち上がりエッジ



RXD ピンは、 V_{IO} が印加された後にのみ駆動されます。

図 7-10. LWU 要求の立ち下がりエッジ

7.4.1.4 リセットモード

リセットモードは、nRST ピンが low にアサートされ、コントローラが正常に電源投入されるための TCAN1162x-Q1 の低消費電力モードです。この状態では、CAN トランシミッタとレシーバがオフになり、バスピンはグランドにバイアスされ、トランシーバはデータを送受信できません。

リセットモードにある間、低消費電力レシーバは、CAN バスの有効なウェークアップパターンをアクティブに監視します。有効なウェークアップパターンを受信すると、CAN バスピンは CAN 自律アクティブ状態に遷移し、CANH と CANL は V_{SUP} 電源レールから内部で 2.5V にバイアスされます。有効なウェークアップパターンを受信すると、RXD ピンに出力される CAN トランシーバによってウェークアップ要求が生成されます。

TCAN1162x-Q1 は、次の条件でリセットモードに移行します。

- 電源オン
- nRST は外部で low にプルされました

TCAN11625 は、次の条件のためにリセットモードに移行します。

- $V_{CCOUT} < UV_{CCOUT}$

TCAN11623 は、次の条件のためにリセットモードに移行します。

- $V_{FLT} < UV_{VFLT}$

TCAN1162x-Q1 は、次のいずれかのフォルト条件をクリアし、フェイルセーフモードを終了するとリセットモードに移行します。

- $T_J < T_{SDF}$
- 過電圧イベントです

7.4.1.5 フェイルセーフ モード

フェイルセーフ モードは、TCAN1162x-Q1 が保護状態にある低消費電力モードです。フェイルセーフ モードでは、内部 レギュレータ (V_{FLT} 、 V_{CCOUT}) がオフになり、INH ピンがオフになり、RESET ピンが low になり、CAN トランスマッタとレシーバがオフになります。

次の場合、フェイルセーフ モードになります。

- $T_J > T_{SDR}$
- $V_{VCCOUT} > OV_{CCOUTR} - \text{TCAN11625}$
- $V_{VFLT} > OV_{FLTR} - \text{TCAN11623}$
- $V_{LDO3} > OV_{LDO3R} - \text{TCAN11623}$

次の条件がすべて満たされると、フェイルセーフ モードを終了します。

- $T_J < T_{SDF}$
- $V_{VCCOUT} < OV_{CCOUTF} - \text{TCAN11625}$
- $V_{VFLT} < OV_{FLTF}$
- $V_{LDO3} > OV_{LDO3F} - \text{TCAN11623}$
- 有効なウェークアップ イベントが存在します

フォルト条件が $t_{INACTIVE}$ 以内にクリアされない場合、本デバイスは最小消費電力モードであるスリープ モードに遷移します。

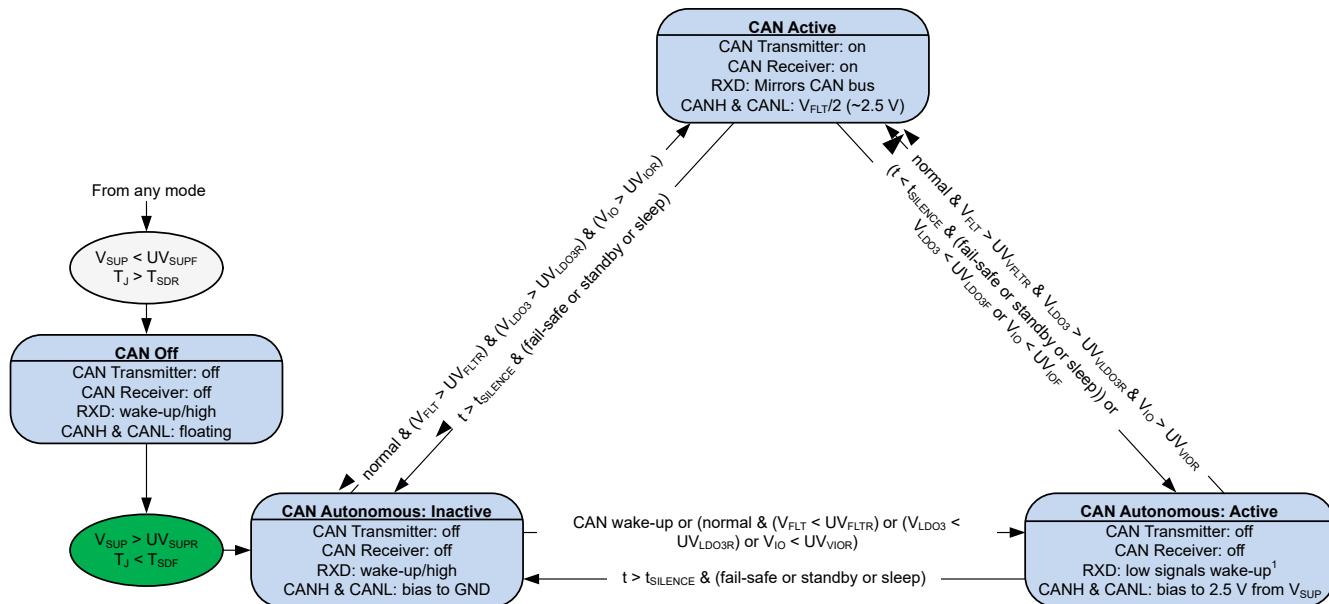
7.4.2 CAN トランシーバ

7.4.2.1 CAN トランシーバの動作

TCAN1162x-Q1CAN トランシーバースには、CAN がアクティブ、CAN 自律アクティブ、CAN 自律非アクティブの 3 つの動作モードがあります。

7.4.2.2 CAN トランシーバのモード

TCAN1162x-Q1 は、ISO 11898-2:2016 の CAN 物理層標準の自律バスバイアス方式をサポートしています。自律的なバスバイアス印加により、トランシーバが CAN がアクティブ、CAN 自律型アクティブ、CAN 自律型非アクティブの間で切り替えることができ、RF 放射の低減に役立ちます。



¹ Wake-up inactive in normal mode

図 7-11. TCAN11623 CAN トランシーバステートマシン

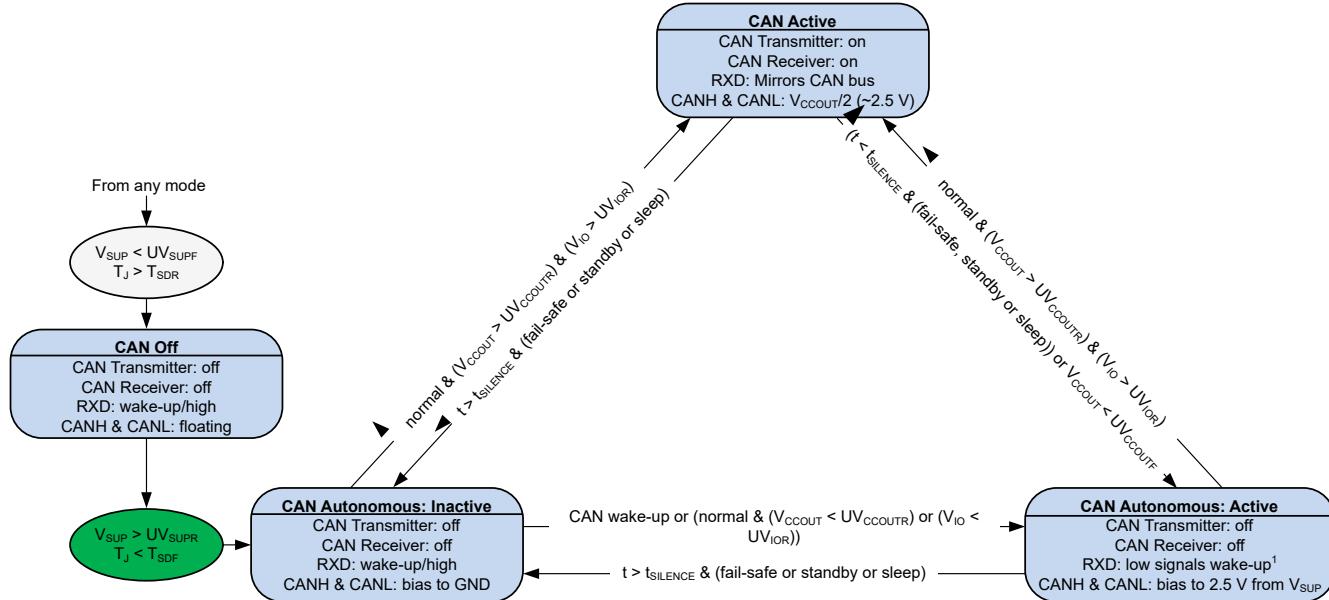


図 7-12. TCAN11625 CAN トランシーバステート マシン

7.4.2.2.1 CAN オフ モード

CAN オフ モードでは、CAN トランシーバがオフになり、CAN バス ラインは真にフローティング状態になります。このモードでは、デバイスは CAN バスに無負荷を伝達すると同時に、バッテリまたはグランド接続が失われた場合に逆電流がデバイスに流れ込むのを防止します。

次の場合は、CAN オフ 状態になります。

- $T_J > T_{SDR}$
- $V_{SUP} < UV_{SUPF}$

以下の場合、CAN トランシーバは CAN オフ 状態と CAN 自律非アクティブ モードを切り替えます。

- $V_{SUP} > UV_{SUPR}$
- $T_J < T_{SDF}$

7.4.2.2.2 CAN 自律：非アクティブ および アクティブ

CAN トランシーバがスタンバイモードまたはスリープ モードのとき、CAN バイアス回路はオフになり、トランシーバは自律非アクティブ 状態に移行します。自律的な非アクティブ 状態では、CAN ピンが GND にバイアスされます。有効なウェーク アップ イベントが発生すると、CAN バスは 2.5V にバイアスされます。 $t_{SILENCE}$ タイマが経過する前にコントローラがを TCAN1162x-Q1 通常 モードに移行しない場合、CAN バイアス回路が再度オフになり、CAN ピンがグランドにバイアスされます。

次のいずれかの条件が満たされると、CAN トランシーバは CAN 自律モードに切り替わります。

- TCAN1162x-Q1 は、CAN オフ モードから CAN 自律非アクティブ に遷移します
- TCAN1162x-Q1 は、通常 モードからスタンバイ モード、フェイルセーフ モードまたはスリープ モードおよび $t < t_{SILENCE}$ に遷移します
- $t > t_{SILENCE}$ と TCAN1162x-Q1 は通常 モードからスタンバイ モード、またはフェイルセーフ モードまたはスリープ モードに遷移します
- TCAN1162x-Q1 は、リセット モードに遷移します

以下の場合、CAN トランシーバは CAN 自律非アクティブ モードと CAN 自律アクティブ モードの間で切り替わります。

- 有効なウェーク アップ イベント

- 通常モードへの TCAN1162x-Q1 遷移および低電圧フォルトは存在しません。

以下の場合、CAN トランシーバは CAN 自律アクティブ モードと CAN 自律非アクティブ モードの間で切り替えを行います。

- $t > t_{SILENCE}$ 、および TCAN1162x-Q1 は、スタンバイ モード、スリープモード、またはフェイルセーフ モードに遷移します。

7.4.2.2.3 CAN がアクティブ

TCAN1162x-Q1 が通常モードで、CAN トランシーバはアクティブ モードになります。CAN ドライバとレシーバは完全に動作し、CAN 通信は双方向です。CAN がアクティブ モードの CAN バイアス電圧は、以下から導出されます。

- V_{CCOUT} - TCAN11625
- V_{FLT} - TCAN11623

CAN トランシーバは、以下の場合、CAN 自律非アクティブまたはアクティブ モードと CAN がアクティブ モードの間で切り替わります。

- 通常モードへの TCAN1162x-Q1 遷移および低電圧フォルトは存在しません。

CAN トランシーバは、スタンバイ モードを終了する前に TXD ピンが low にアサートされている場合、CAN がアクティブ モードに移行した後、トランスマッタとレシーバをブロックします。これにより、TXD ピンに TXD DTO フォルトが発生した場合でも、CAN バスの中断を防止できます。

7.4.2.3 ドライバおよびレシーバ機能表

表 7-5. ドライバ機能表

デバイス モード	TXD 入力 ⁽¹⁾	バス出力		駆動されているバスの状態 ⁽²⁾
		CANH	CANL	
通常	Low	High	Low	ドミナント
	High または Open	高インピーダンス	高インピーダンス	$V_{FLT}/2$ (TCAN11623) $V_{CCOUT}/2$ (TCAN11625) バイアス
スタンバイ	x	高インピーダンス	高インピーダンス	GND にバイアス
スリープ	x	高インピーダンス	高インピーダンス	GND にバイアス

(1) x = 無関係です

(2) バスの状態と一般的なバス電圧については、図 7-13 を参照してください

表 7-6. レシーバ機能表

デバイス モード	CAN 差動入力 $V_{ID} = V_{CANH} - V_{CANL}$	バスの状態	RXD 端子
通常	$V_{ID} \geq 0.9V$	ドミナント	Low
	$0.5V < V_{ID} < 0.9V$	不定	不定
	$V_{ID} \leq 0.5V$	リセッショブ	High
	オープン ($V_{ID} \approx 0V$)	オープン	High
スタンバイ	$V_{ID} \geq 1.15V$	ドミナント	High Low ウエークアップ イベントが継続した場合
	$0.5V < V_{ID} < 1.15V$	不定	
	$V_{ID} \leq 0.4V$	リセッショブ	
	オープン ($V_{ID} \approx 0V$)	オープン	
スリープ	$V_{ID} \geq 1.15V$	ドミナント	High Low ウエークアップ イベントが持続し、 V_{IO} が存在する場合。 トライステート V_{IO} または V_{SUP} が存在しない場合
	$0.4V < V_{ID} < 1.15V$	不定	
	$V_{ID} \leq 0.4V$	リセッショブ	
	オープン ($V_{ID} \approx 0V$)	オープン	

7.4.2.4 CAN バスの状態

CAN バスの動作時には、リセシシブとドミナントの 2 つの論理状態があります。図 7-13 を参照してください。

ドミナント バス状態は、バスを差動で駆動する場合で、TXD ピンと RXD ピンは論理 LOW になります。リセシシブ バス状態は、バスがレシーバの高抵抗の内部入力抵抗 (R_{IN}) を介して CAN トランシーバ電源電圧の半分にバイアスされ、TXD ピンと RXD ピンは論理 high になります。

アービトレーションの期間は、ドミナント状態がリセシシブ状態を上書きします。調停の際には、複数の CAN ノードが同時にドミナントビットを送信している可能性があり、この場合、CAN バスの差動電圧は單一ドライバの差動電圧よりも大きくなります。TCAN1162x-Q1 CAN トランシーバには、低消費電力のスタンバイおよびスリープ モードが実装されており、バスのピンがレシーバの高抵抗の内部抵抗を介してグランドにバイアスされる第 3 のバス状態が可能になります。

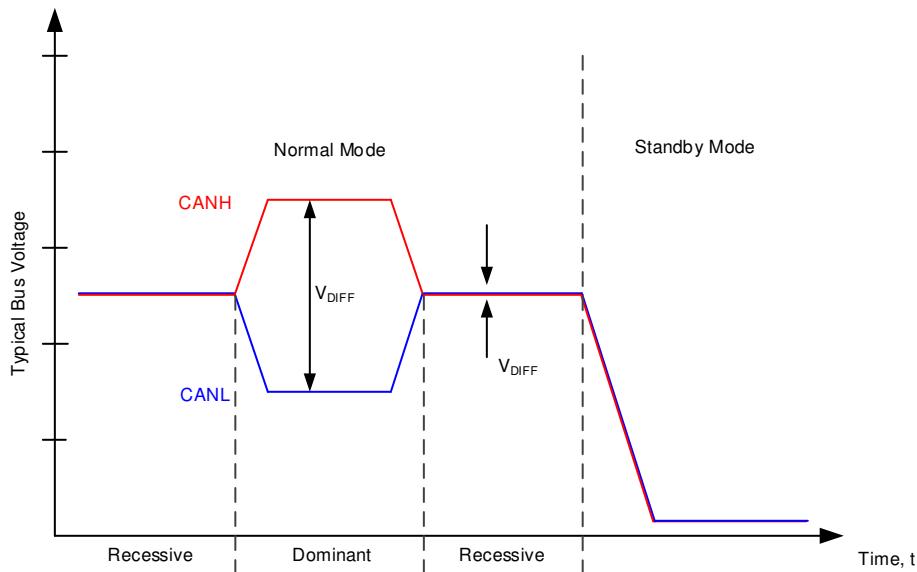


図 7-13. バスの状態

8 アプリケーション情報

8.1 アプリケーション情報に関する免責事項

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.2 代表的なアプリケーション

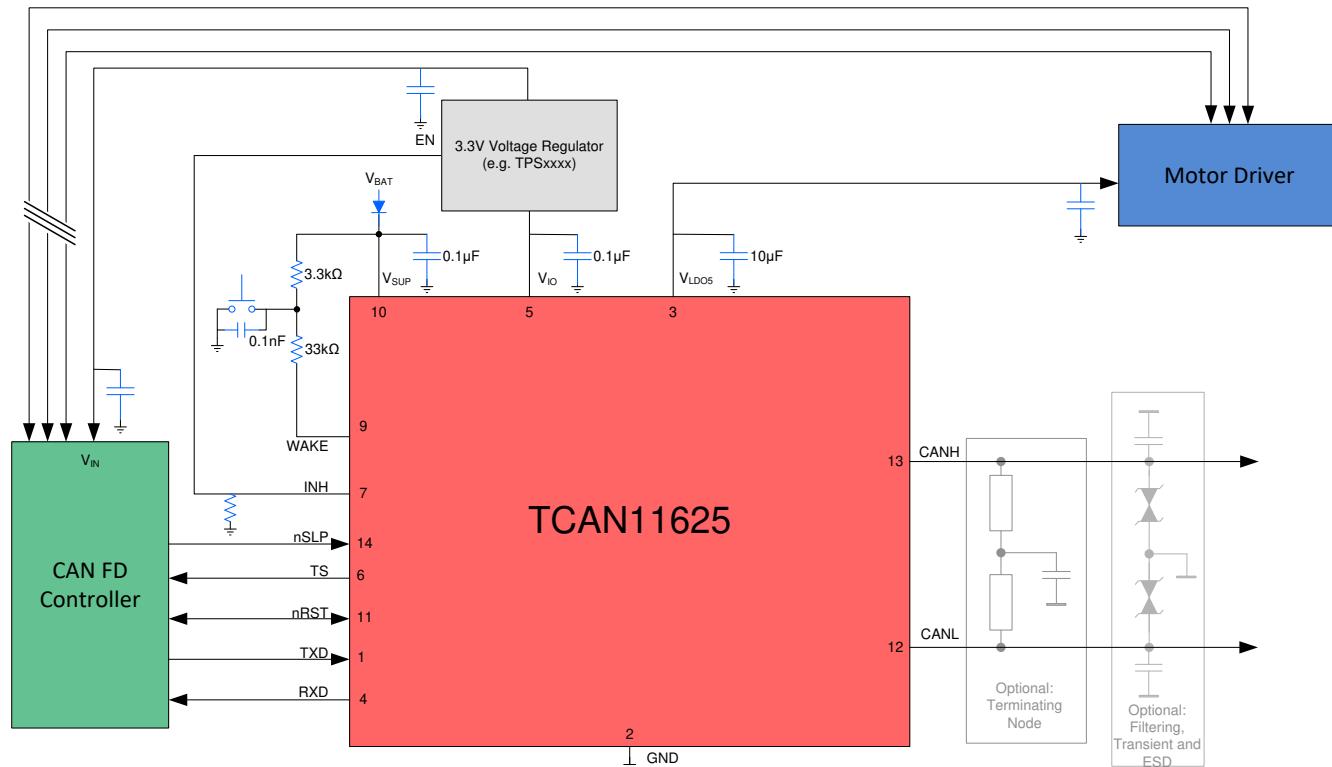


図 8-1. 代表的なアプリケーション

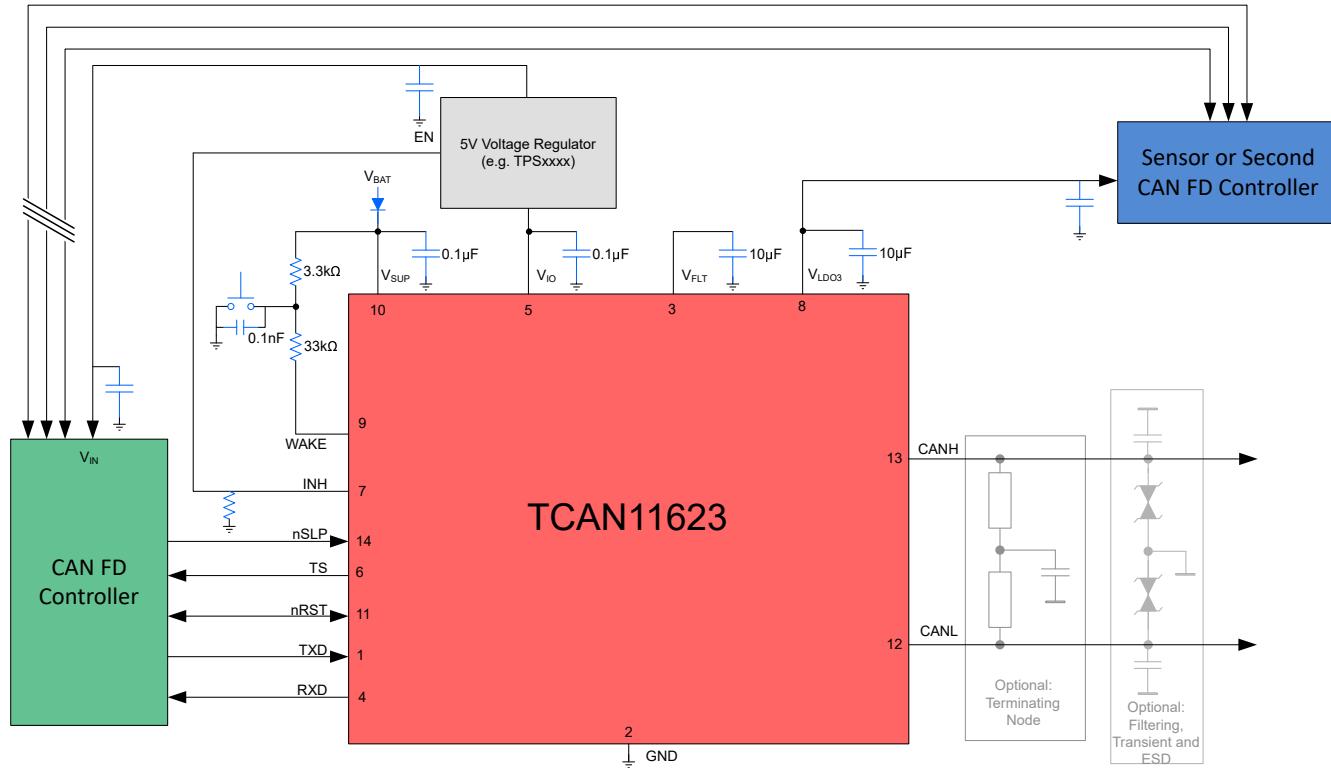


図 8-2. 代表的なアプリケーション

8.2.1 設計要件

8.2.1.1 バスの負荷、長さ、ノード数

代表的な CAN アプリケーションでは、最大バス長は 40m、最大スタブ長は 0.3m です。ただし、注意深く設計すれば、より長いケーブル、より長いスタブ長、より多くのノードをバスに接続することができます。ノード数が多い場合は、TCAN1162x-Q1

多くの CAN の組織および規格は、元の ISO 11898-2 規格外のアプリケーションへと CAN の使用を拡大してきました。この場合、データ レート、ケーブル長、バスの寄生負荷にシステム レベルのトレードオフの決定を下しました。これらの CAN システム レベル仕様の例としては、ARINC 825、CANopen、DeviceNet、SAE J2284、SAE J1939、NMEA 2000 などがあります。

CAN ネットワークのシステム設計は、一連のトレードオフです。ISO 11898-2:2016 仕様では、ドライバの差動出力は $50\Omega \sim 65\Omega$ の範囲のバス負荷により規定されており、この場合、差動出力は 1.5V を上回る必要があります。TCAN1162x-Q1 は、最小 50Ω の 1.5V の要件を満たすことが規定されており、 45Ω のバス負荷で 1.4V の差動出力を満たすように規定されています。TCAN1162x-Q1 の差動入力抵抗は最小で $4k\Omega$ です。100 個の TCAN1162x-Q1 デバイスをバス上で並列に接続する場合は、公称 60Ω のバス終端と並列に 400Ω の差動負荷に相当し、合計バス負荷は約 52Ω になります。したがって、TCAN1162x-Q1 は理論的には単一のバスセグメントで 100 を超えるデバイスをサポートします。ただし、CAN ネットワークの設計では、システムおよびケーブル配線全体での信号損失、寄生負荷、タイミング、ネットワークの不均衡、グランド オフセット、および信号の完全性に対してマージンを与える必要があるため、実際の最大ノード数は通常、少なくなります。また、バス長は、慎重なシステム設計およびデータ レートとのトレードオフにより、40m を超えて延長することもできます。たとえば、CANopen ネットワーク設計ガイドラインによると、終端抵抗やケーブル配線を変更し、64 ノード未満にし、データ レートを大幅に低下させてもいい場合、ネットワークを最大 1km にすることができます。

CAN ネットワーク設計におけるこの柔軟性は、元の ISO 11898-2 CAN 規格に基づいて構築されたさまざまな拡張規格および追加規格の重要な強みの 1 つです。ただし、この柔軟性を使用する場合は、堅牢なネットワーク動作のために適切なネットワーク設計を行う責任が CAN ネットワーク システムの設計者に課されます。

8.2.2 設計手順の詳細

8.2.2.1 CAN の終端

終端として、ケーブル上または終端ノード内、バスの端に单一の 120Ω 抵抗を配置することができます。バスの同相電圧のフィルタリングと安定化が必要な場合は、分割終端を使用することができます。図 8-3 を参照してください。分割終端は、差動信号ラインに存在する可能性があるより高い周波数の同相ノイズをフィルタリングすることで、ネットワークの電磁放射の挙動を改善します。

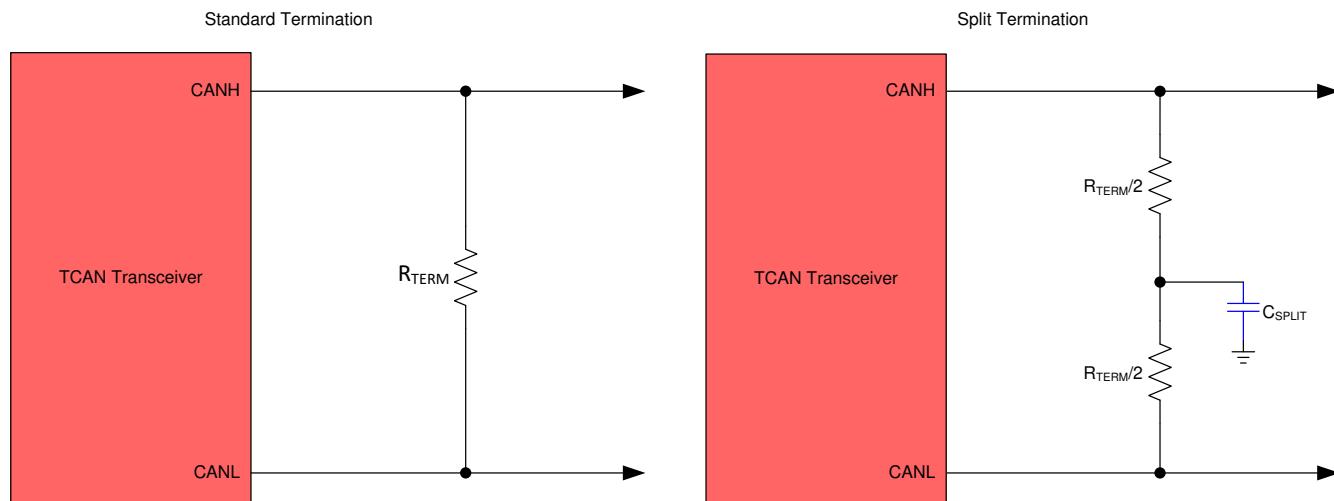


図 8-3. CAN バス終端の概念

8.3 アプリケーション曲線

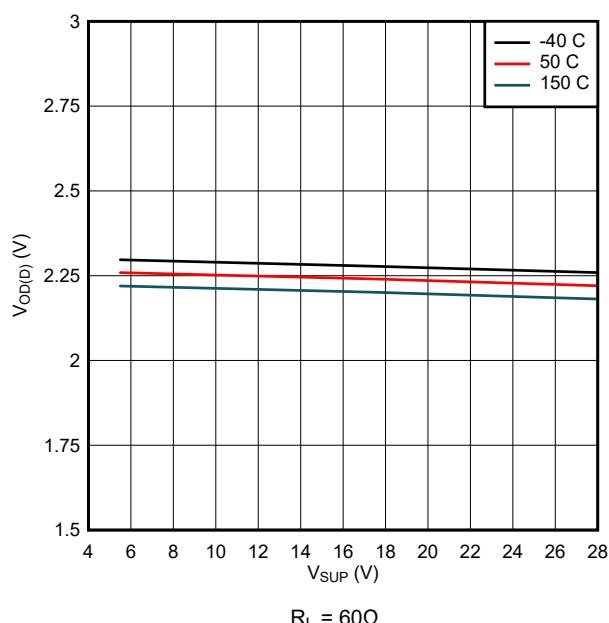


図 8-4. V_{SUP} 経由の $V_{OD(D)}$

8.4 電源要件

TCAN1162x-Q1 は、5.5V ~ 28V の V_{SUP} 入力電源電圧範囲で動作するように設計されています。TCAN1162x-Q1 は、1.7V ~ 5.5V の範囲向けに設計された出力レベルシフト電源入力 V_{IO} を実装しています。この入力電源には適切なレギュレーションが行われる必要があります。バイパス容量 (通常 100nF) は、デバイスの V_{SUP} および V_{IO} 電源ピンの近くに配置する必要があります。これにより、スイッチ モード電源の出力に存在する電源電圧リップルを低減し、PCB 電源プレーンとトレースの抵抗とインダクタンスを補償するのに役立ちます。

TCAN11625 は、CAN トランシーバだけでなく外部負荷にも電力を供給するための 5V LDO を内蔵しています。 V_{CCOUT} ピンには 10 μ F 容量が必要です。

TCAN11623 は、CAN トランシーバに電力を供給するための 5-V LDO と、追加の外部負荷に使用するための 3.3V LDO を内蔵しています。 V_{FLT} ピンには 10 μ F 容量が必要で、 V_{LDO3} ピンは通常 4.7 μ F の容量値を使用します。

8.5 レイアウト

8.5.1 レイアウトのガイドライン

過渡現象、ESD、ノイズがボード上に伝播するのを防ぐため、保護およびfiltrating 回路をバス コネクタのできるだけ近くに配置します。このレイアウト例では、デバイス自体の周囲のコンポーネントに関する情報を提供します。保護の強化のため、過渡電圧抑制 (TVS) デバイスを追加できます。量産ソリューションは、アプリケーション要件に一致する定格を持つ、双方向の TVS ダイオードまたはバリスタのいずれかです。この例では、オプションのバス フィルタ コンデンサも示しています。

信号路の方向に向けて保護部品を設計します。過渡電流を信号路から強制的に迂回させて保護デバイスに到達させないでください。電源およびグランド プレーンを使用して、低インダクタンスを実現します。

注

高周波電流は、抵抗が最小ではなく、インピーダンスが最小であるパスに追従する傾向があることに注意してください。

実効ビア インダクタンスを最小化するため、バイパス コンデンサと保護デバイスの VCC およびグランド接続には少なくとも 2 つのビアを使用します。

- バイパス コンデンサとバルク コンデンサは、トランシーバの電源端子にできるだけ近づけて配置する必要があります。
- バス終端: このレイアウト例では、分割終端を示します。ここで、終端を 2 つの抵抗に分割し、終端のセンター タップまたは分割タップをグランド ビア コンデンサに接続します。分割終端は、バスの同相フィルタリングを提供します。バス終端をバスに直接ではなくボード上に配置する場合、終端ノードがバスから取り除かれないように追加の注意を払う必要があります。

8.5.2 レイアウト例

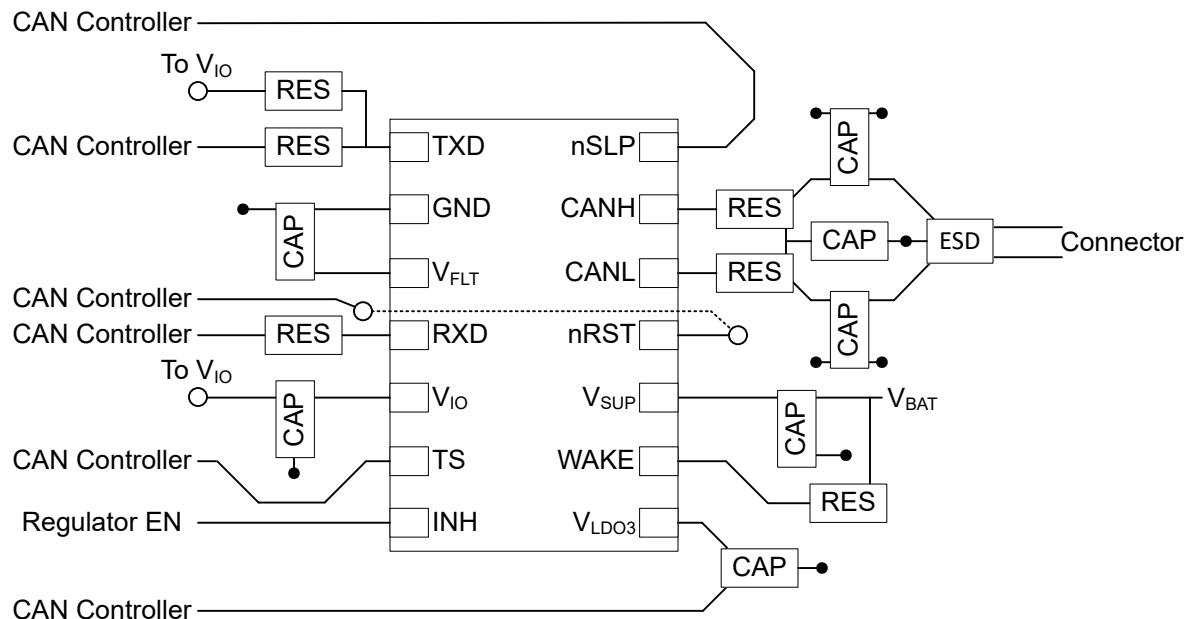


図 8-5. TCAN11623 のレイアウト例

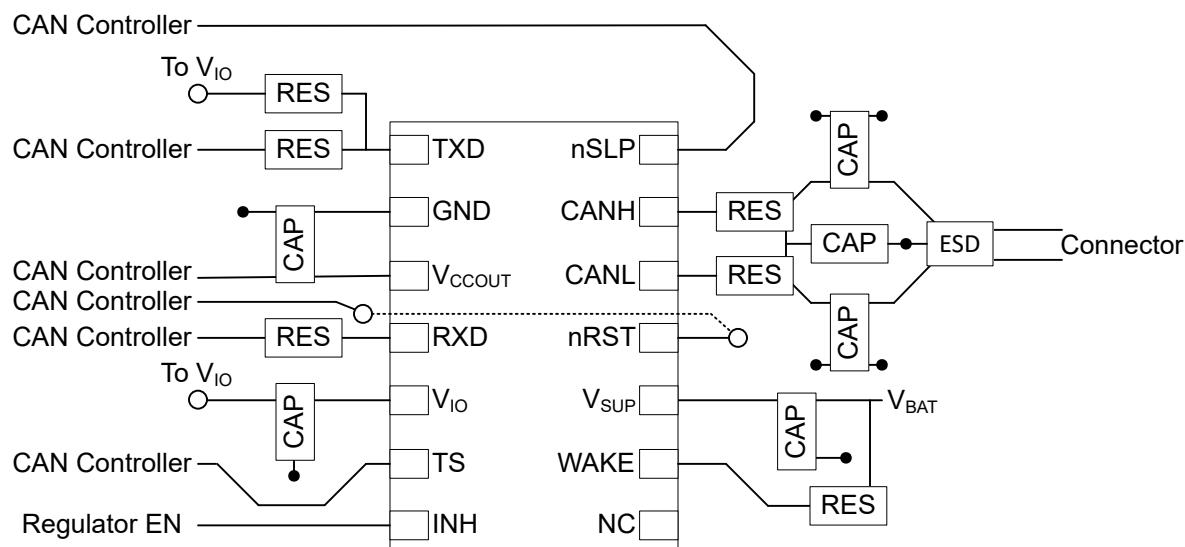


図 8-6. TCAN11625 のレイアウト例

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.4 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

Changes from Revision A (November 2021) to Revision B (July 2025)	Page
• 「製品情報」表を「パッケージ情報」表に変更.....	1
• 図 7-1 および 図 7-2 で、INH をオープンドレイン出力に変更.....	18

Changes from Revision * (May 2021) to Revision A (November 2021)	Page
• ドキュメントのステータスを「事前情報」から「量産データ」に変更.....	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCAN11623DMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	11623
TCAN11623DMTRQ1.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	11623
TCAN11625DMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	11625
TCAN11625DMTRQ1.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	11625

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

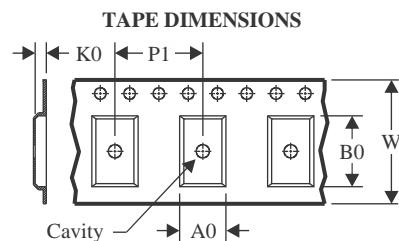
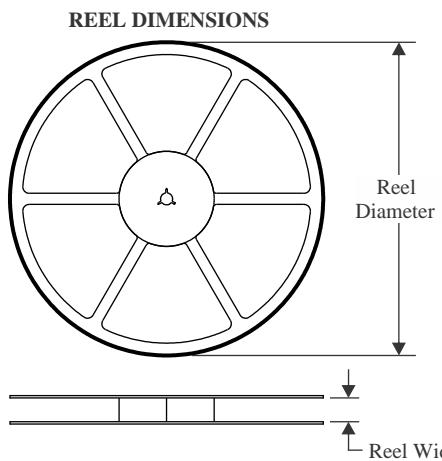
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

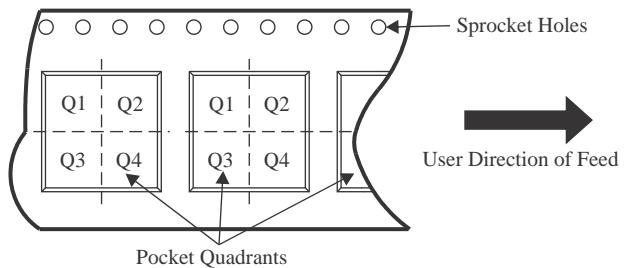
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

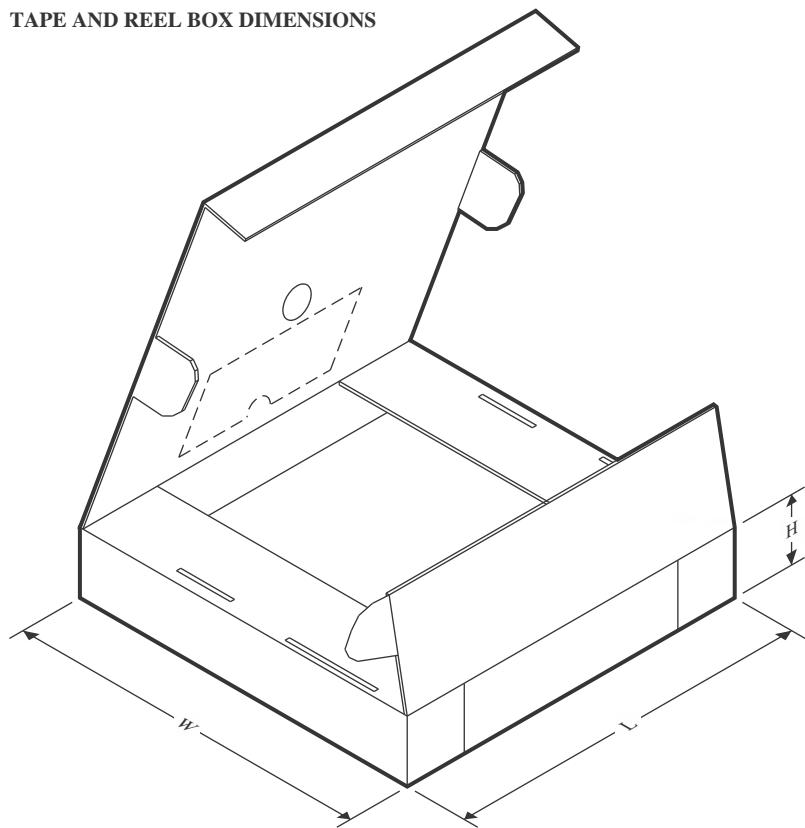
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCAN11623DMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TCAN11625DMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCAN11623DMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0
TCAN11625DMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

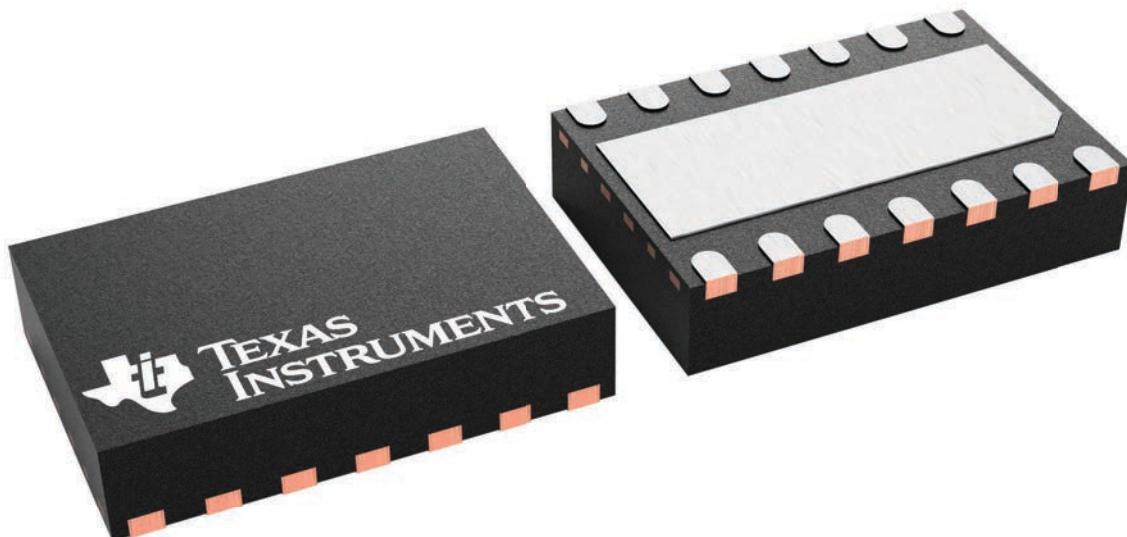
DMT 14

VSON - 0.9 mm max height

3 x 4.5, 0.65 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



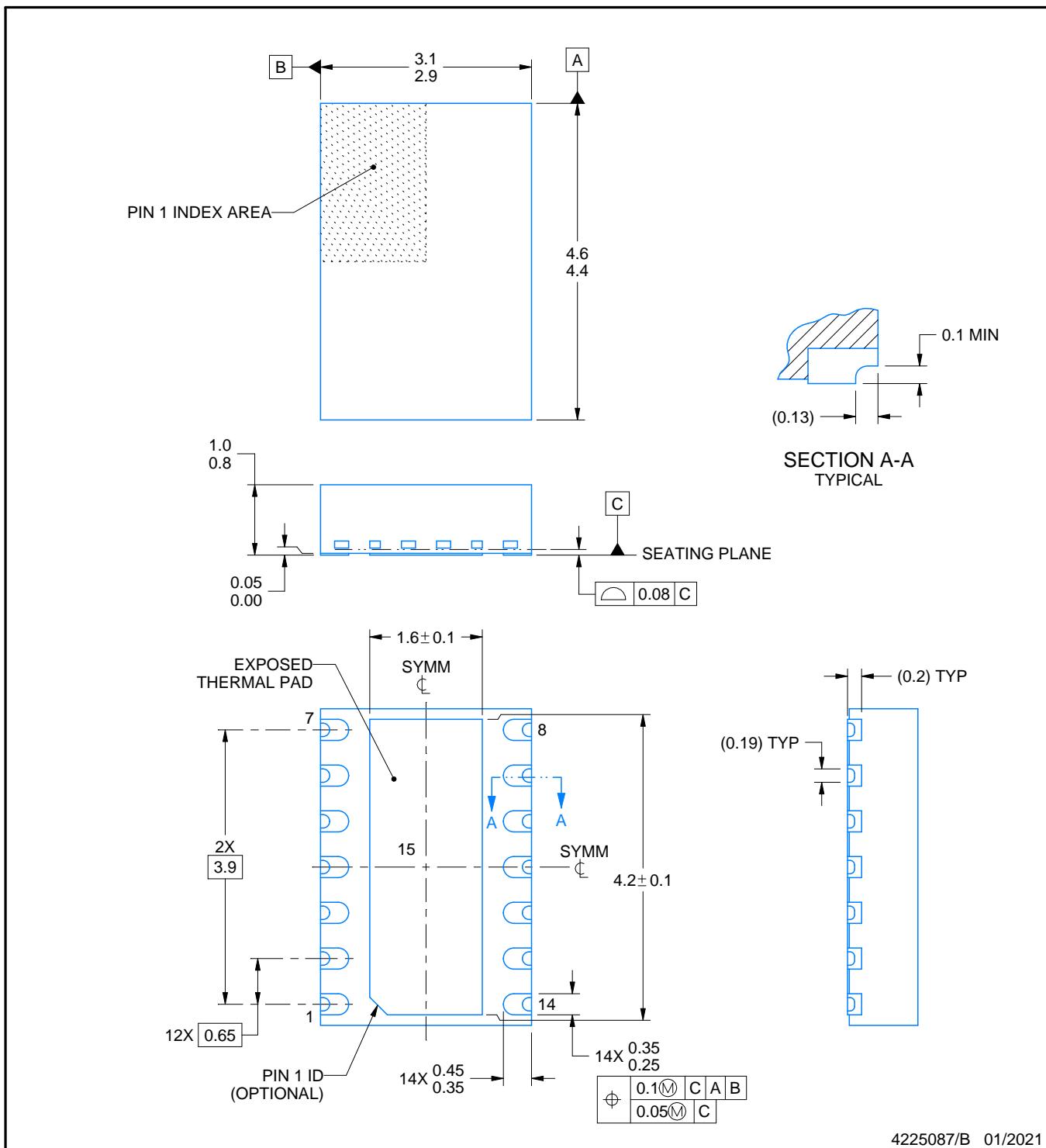
4225088/A



PACKAGE OUTLINE

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4225087/B 01/2021

NOTES:

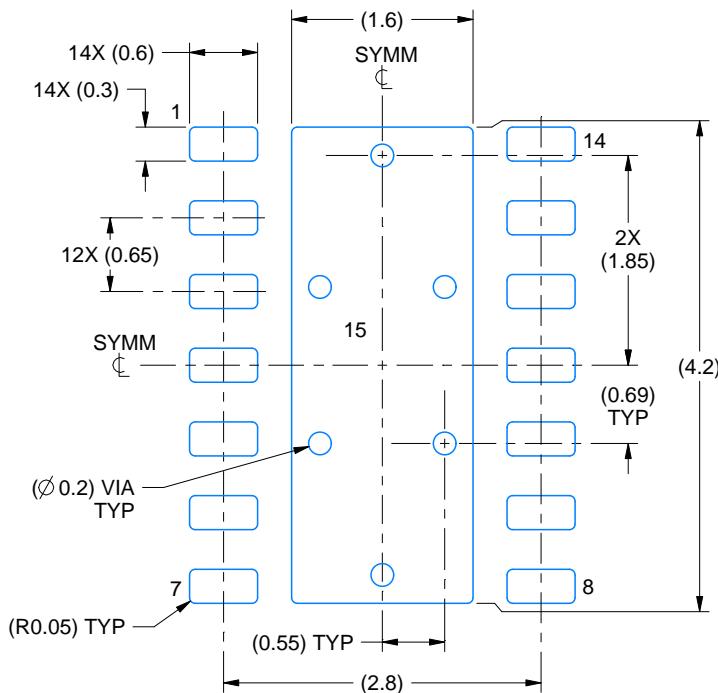
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

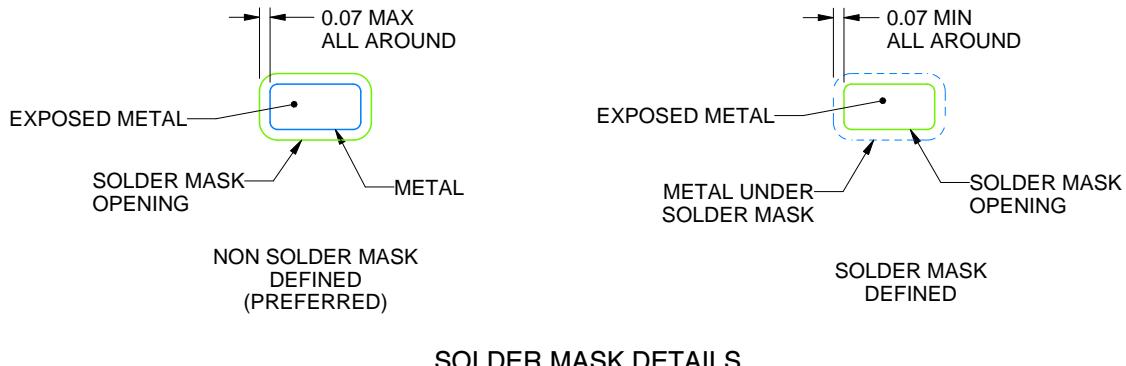
DMT0014B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



4225087/B 01/2021

NOTES: (continued)

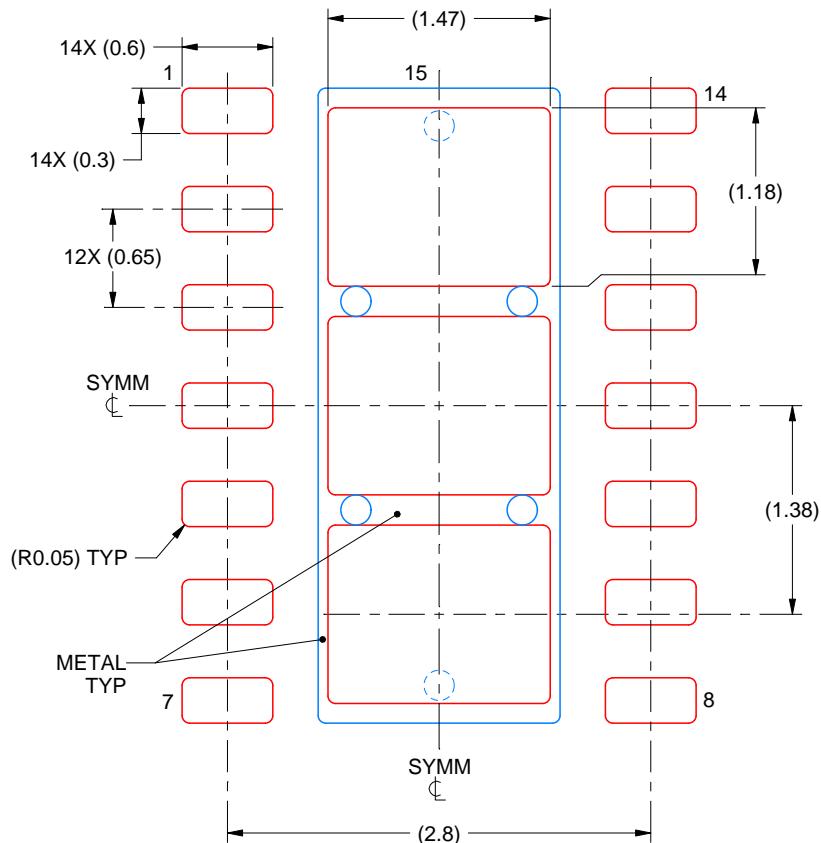
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DMT0014B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 15
77.4% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4225087/B 01/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月