

TCAN1043A-Q1 車載用低消費電力フォールト プロテクト CAN FD トランシーバー (スリープモード付き)

1 特長

- 車載アプリケーション用に AEC Q100 認定済み
- 機能安全対応
 - 機能安全システムの設計に役立つ資料を利用可能
- ISO 11898-2:2016 の要件に適合
- 広い動作入力電圧範囲
- Classic CAN および CAN FD をサポート、最大 8Mbps (TCAN1043A-Q1) または 5Mbps (TCAN1043AT-Q1)
- V_{IO} レベル シフト対応: 1.7V ~ 5.5V
- 動作モード:
 - 通常モード
 - サイレント モード
 - スタンバイ モード
 - 低消費電力スリープ モード
- システム電源制御のための高電圧 INH 出力
- WAKE ピンによるローカル ウェイクアップのサポート
- スリープ ウェイク エラー (SWE) タイマにより、システム電源障害やソフトウェア障害が発生した場合でも、スタンバイ モードからスリープ モードへの安全な移行を実現
 - パワーアップ時間延長に対応可能
- 電源非接続時の規定された挙動
 - バスおよび入出力端子は高インピーダンス (動作中のバスまたはアプリケーションに対して無負荷)
- 保護機能:
 - CAN バスの障害耐性: $\pm 58V$
 - V_{SUP} でのロード ダンプのサポート
 - IEC ESD 保護
 - 低電圧保護
 - サーマル シャットダウン保護機能
 - TXD ドミナント状態タイムアウト (TXD DTO)
- 14 ピンのリード付き (SOT および SOIC) パッケージ および自動光学検査 (AOI) 性能向上のためのウェットブル フランク付きリードレス (VSON) パッケージで供給

2 アプリケーション

- ボディ・エレクトロニクス / 照明
- 車載ゲートウェイ
- 先進運転支援システム (ADAS)
- インフォテインメントとクラスタ
- ハイブリッド、電気、パワートレイン・システム
- 個人用移動車両: 電動バイク

- 産業用輸送

3 説明

TCAN1043A-Q1 は、High-speed CAN (Controller Area Network) トランシーバーであり、ISO 11898-2:2016 High-speed CAN 仕様の物理層要件を満足しています。このデバイスは、Classical CAN データ レートと最高 8 メガビット/秒 (Mbps) (TCAN1043A-Q1) または 5Mbps (TCAN1043AT-Q1) の CAN FD データ レートの両方に対応しています。

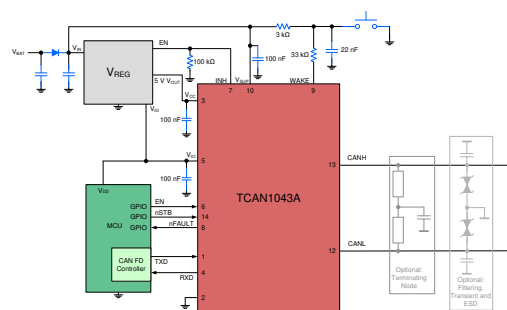
TCAN1043A-Q1 を使用すると、システムに存在する各種電源供給の有効 無効を INH 出力ピンで切り替えることにより、バッテリーの消費電流をシステム レベルで低減できます。これにより、CAN バスを監視しながら、TCAN1043A-Q1 を除くすべてのシステム コンポーネントの電源が遮断される低電流スリープ状態を実現します。ウェイクアップ イベントが検出された場合、TCAN1043A-Q1 は INH を High に駆動することでシステムの起動を開始します。

TCAN1043A-Q1 は、スタンバイ モードでの 4 分間 ($t_{INACTIVE}$) の非アクティブ状態の後でスリープ モードへ安全に移行できるように SWE タイマを備えています。これにより、MCU がデバイスを通常モードに移行できなかった場合に、デバイスは必ず低消費電力のスリープ モードに移行します。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
TCAN1043A-Q1	SOT (DYY)	4.2mm × 3.26mm
	SOIC (D)	8.65mm × 6mm
	VSON (DMT)	4.5mm × 3mm
TCAN1043AT-Q1	SOIC (D)	8.65mm × 6mm
	VSON (DMT)	4.5mm × 3mm

- 詳細については、[セクション 11](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



概略回路図



目次

1 特長	1	7.1 概要	19
2 アプリケーション	1	7.2 機能ブロック図	20
3 説明	1	7.3 機能説明	21
4 ピン構成および機能	3	7.4 デバイスの機能モード	28
5 仕様	4	8 アプリケーション情報に関する免責事項	40
5.1 絶対最大定格.....	4	8.1 アプリケーション情報.....	40
5.2 ESD 定格.....	4	8.2 電源に関する推奨事項.....	42
5.3 ESD 定格 - IEC 仕様.....	4	8.3 レイアウト.....	43
5.4 推奨動作条件.....	5	9 デバイスおよびドキュメントのサポート	44
5.5 熱に関する情報.....	5	9.1 ドキュメントのサポート.....	44
5.6 消費電力定格.....	6	9.2 ドキュメントの更新通知を受け取る方法.....	44
5.7 電源特性.....	6	9.3 サポート・リソース.....	44
5.8 電気的特性.....	8	9.4 商標.....	44
5.9 タイミング要件.....	10	9.5 静電気放電に関する注意事項.....	44
5.10 スイッチング特性.....	12	9.6 用語集.....	44
5.11 代表的特性.....	14	10 改訂履歴	44
6 パラメータ測定情報	15	11 メカニカル、パッケージ、および注文情報	45
7 詳細説明	19		

4 ピン構成および機能

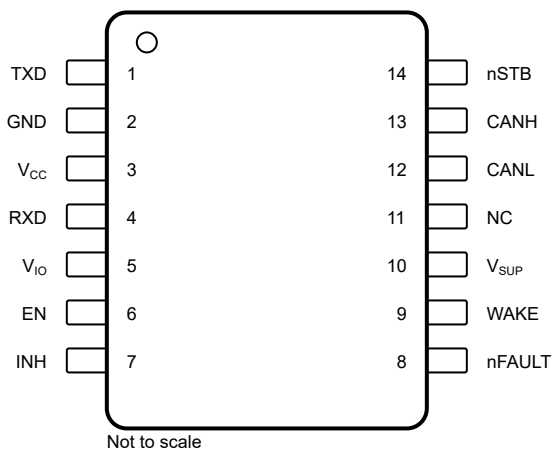


図 4-1. D および DYY パッケージ、14 ピン (SOIC)
および SOT (上面図)

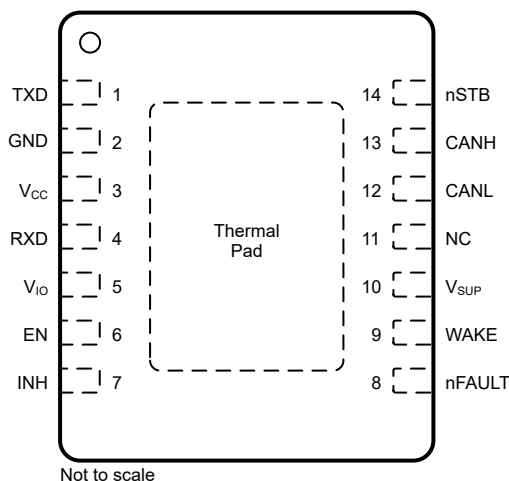


図 4-2. DMT パッケージ、14 ピン (VSON)
(上面図)

ピン		タイプ (1)	説明
名称	番号		
TXD	1	I	CAN 送信データ入力、内蔵プルアップ
GND	2	GND	グランド接続
V _{CC}	3	P	5V トランシーバ電源
RXD	4	O	CAN 受信データ出力、V _{IO} < UV _{IO}
V _{IO}	5	P	I/O 電源電圧
EN	6	I	モード制御用のイネーブル入力、内蔵プルダウン
INH	7	O	システム電圧レギュレータと電源を制御するための INHIBIT ピン、高電圧
nFAULT	8	O	フォルト出力、反転ロジック
WAKE	9	I	ローカル ウェーク入力端子、高電圧
V _{SUP}	10	P	バッテリーからの高電圧供給
NC	11	NC	接続なし、内部で接続されていません
CANL	12	I/O	Low レベル CAN バス入出力ライン
CANH	13	I/O	High レベル CAN バス入出力ライン
nSTB	14	I	サイレント モード制御入力、内蔵プルアップ
サーマル パッド	—	—	熱解放のため、サーマル パッドはプリント基板 (PCB) のグランド プレーンに接続します

(1) I = 入力、O = 出力、P = 電源、GND = グランド、nc、NC = 接続なし

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V _{SUP}	電源電圧 ⁽²⁾	-0.3	45	V
V _{CC}	電源電圧	-0.3	6	V
V _{IO}	電源電圧 I/O レベル シフト	-0.3	6	V
V _{BUS}	CAN バス I/O 電圧 (CANH, CANL)	-58	58	V
V _{DIFF}	CAN バス差動電圧 (V _{DIFF} = V _{CANH} - V _{CANL})	-58	58	V
V _{WAKE}	WAKE 入力電圧	-45	45 および V _I ≤ V _{SUP} + 0.3	V
V _{INH}	INH ピン電圧	-0.3	45 および V _O ≤ V _{SUP} + 0.3	V
V _{LOGIC}	ロジック ピン電圧	-0.3	6	V
I _{O(LOGIC)}	ロジック ピン出力電流		8	mA
I _{O(INH)}	禁止ピン出力電流		6	mA
I _{O(WAKE)}	WAKE ピン出力電流		3	mA
T _J	接合部温度	-40	165	°C
T _{STG}	保存温度	-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。推奨動作条件の範囲外ではあるが、絶対最大定格の範囲内で短時間動作している場合、デバイスは損傷を受けない可能性があります、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。

(2) 300ms 間最大 45V のロード ダンプに耐えることが可能

5.2 ESD 定格

			値	単位
V _{ESD}	静電放電	人体モデル (HBM)、AEC Q100-002 に準拠 ⁽¹⁾	V _{SUP} , CANH, CANL, グランドを基準とした WAKE	±8000 V
			V _{SUP} , CANH, CANL, WAKE を除くすべてのピン	±4000 V
		荷電デバイス モデル (CDM)、AEC Q100-011 準拠	すべてのピン	±750 V

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 ESD 定格 - IEC 仕様

			値	単位
V _{ESD}	静電放電	CANH, CANL, V _{SUP} , WAKE 端子から GND へ	ISO 10605 準拠の電源なし接触放電 ⁽¹⁾	±8000 V
V _{ESD}	静電放電	CANH および CANL 端子から GND へ	ISO 10605 電源接触放電に準拠した SAE J2962-2 ⁽²⁾	±8000 V
V _{ESD}	静電放電	CANH および CANL 端子から GND へ	ISO 10605 に準拠した SAE J2962-2 動力空中放電 ⁽²⁾	±15000 V

5.3 ESD 定格 - IEC 仕様 (続き)

				値	単位
V _{TRAN}	ISO-7637-2 に準拠した過渡電圧 ⁽¹⁾	CAN、V _{SUP} 、WAKE 端子から GND へ	パルス 1	- 100	V
			パルス 2	75	V
			パルス 3a	- 150	V
			パルス 3b	100	V
	ISO-7637-3 準拠の過渡電圧 ⁽²⁾	CAN 端子から GND へ	100nF のカップリングコンデンサを備えた直接カップリングコンデンサ「低速過渡パルス」 - 電源	±30	V

- (1) ここに示す結果は、IEC 62228-3 IC – トランシーバの EMC 評価 – パート 3 に固有のものです。CAN トランシーバ。IBEE Zwickau によって実施されたテスト、ご要望に応じて EMC レポートを提供します。
- (2) ここに示す結果は、SAE J2962-2 通信トランシーバの認定要件 - CAN 固有のものです。OEM 承認の独立系サードパーティが実施したテストで、要求に応じて EMC レポートを入手できます。

5.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{SUP}	電源電圧	4.5		40	V
V _{IO}	I/O 電源電圧	1.7		5.5	V
V _{CC}	CAN トランシーバ電源電圧	4.5		5.5	V
I _{OH} (DO)	デジタル出力 high レベル電流	-2			mA
I _{OL} (DO)	デジタル出力 low レベル電流			2	mA
I _O (INH)	禁止出力電流			1	mA
T _J	動作時接合部温度	-40		150	°C
T _{SDR}	サーマル シャットダウン	175			°C
T _{SDF}	サーマルシャットダウンリリース	160			°C
T _{SD} (HYS)	サーマル シャットダウン ヒステリシス		10		°C

5.5 熱に関する情報

熱評価基準 ⁽¹⁾		TCAN1043A-Q1			単位
		D (SOIC)	DMT (VSON)	DYY (SOT)	
		14 ピン	14 ピン	14 ピン	
R _{θJA}	接合部から周囲への熱抵抗	87.1	39.7	91.0	°C/W
R _{θJC} (top)	接合部からケース (上面) への熱抵抗	41.8	41.1	41.7	°C/W
R _{θJB}	接合部から基板への熱抵抗	43.7	15.9	25.6	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	8.5	0.9	25.4	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	43.3	15.9	1.1	°C/W
R _{θJC} (bot)	接合部からケース (底面) への熱抵抗	該当なし	6.6	該当なし	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

5.6 消費電力定格

パラメータ		テスト条件	消費電力	単位
P _D	平均消費電力	V _{SUP} = 14V, V _{CC} = 5V, V _{IO} = 5V, T _J = 27°C, R _L = 60Ω, nSTB = 5V, EN = 5V, C _{L_RXD} = 15pF. 25% の送信 (ドミナント) レートで 500kbps の標準的な CAN 動作条件。	62	mW
		V _{SUP} = 14V, V _{CC} = 5.5V, V _{IO} = 5.5V, T _J = 150°C, R _L = 50Ω, nSTB = 5.5V, EN = 5.5V, C _{L_RXD} = 15pF. 50% の伝送 (支配的) 速度と負荷のかかったネットワークで 1Mbps での一般的な高負荷 CAN 動作条件。	135	mW

5.7 電源特性

動作温度範囲全体、T_J = -40°C ~ 150°C、特に記述のない限りすべての標準値は、25°C、V_{SUP} = 12V、V_{IO} = 3.3V、V_{CC} = 5V、R_L = 60Ω で測定されたものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源電圧および電流特性						
I _{SUP_NORMAL}	電源電流 CAN アクティブ	通常モード、サイレント モード、スリープ移行モード			130	μA
I _{SUP_STBY}	消費電流、スタンバイモード CAN 自律: 非アクティブ ⁽²⁾				60	μA
I _{SUP_SLEEP}	消費電流、スリープ モード CAN 自律: 非アクティブ ⁽²⁾			18	30	μA
I _{SUP_BIAS}	IN CAN 自律時の追加電源電流: アクティブ (I _{SUP(BIAS)})	5.5V < V _{SUP} ≤ 28V ^{href} 図 6-3 を参照			50	μA
UV _{SUP(R)}	低電圧 V _{SUP} スレッシュホールド立ち上がり		3.85		4.4	V
UV _{SUP(F)}	低電圧 V _{SUP} スレッシュホールド立ち下がり		3.5		4.25	V
I _{CC_NORMAL}	電源電流 CAN アクティブ: ドミナント	通常モード TXD = 0V, R _L = 60Ω, C _L = オープン 図 6-3 を参照			60	mA
		通常モード TXD = 0V, R _L = 50Ω, C _L = オープン 図 6-3 を参照			70	mA
	V _{CC} 電源電流通常モード バス フォルト時のドミナント	通常モード TXD = 0V, R _L = オープン, C _L = オープン、 CANH = -25V 図 6-3 を参照			110	mA
	電源電流 CAN アクティブ: リセッティング	通常モード TXD = 0V, R _L = 50Ω, C _L = オープン 図 6-3 を参照			5	mA
I _{CC_STBY}	消費電流、スタンバイモード CAN 自律: 非アクティブ	T _J = -40°C ~ 85°C EN = nSTB = 0V 図 6-3 を参照			2	μA
		スタンバイ モード EN = nSTB = 0V 図 6-3 を参照			5	μA
I _{CC_SILENT}	消費電流、サイレントおよびスリープ移行モード	サイレントおよびスリープ移行モード TXD = nSTB = V _{IO} , R _L = 50Ω, C _L = オープン 図 6-3 を参照			2.5	mA
I _{CC_SLEEP}	消費電流、スリープ モード CAN 自律: 非アクティブ	スリープ モード T _J = 40°C ~ 85°C EN = 0V または V _{IO} , nSTB = 0V 図 6-3 を参照			2	μA
		スリープ モード EN = 0V または V _{IO} , nSTB = 0V 図 6-3 を参照			5	μA
UV _{CC(R)}	低電圧 V _{CC} スレッシュホールド立ち上がり			4.1	4.4	V
UV _{CC(F)}	低電圧 V _{CC} スレッシュホールド立ち下がり		3.5	3.9		V
V _{HYS(UVCC)}	UV _{CC} のヒステリシス電圧		50	240	320	mV

5.7 電源特性 (続き)

動作温度範囲全体、 $T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、特に記述のない限りすべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $V_{\text{CC}} = 5\text{V}$ 、 $R_L = 60\Omega$ で測定されたものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{\text{IO_NORMAL}}$	I/O 電源電流	通常モード RXD フローティング、TXD = 0V			200	μA
	I/O 電源電流	通常モード、スタンバイ モード、またはスリープ 移行モード RXD フローティング、TXD = V_{IO}			5	μA
$I_{\text{IO_SLEEP}}$	I/O 電源電流	スリープ モード $T_J = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ $n\text{STB} = 0\text{V}$			2.5	μA
	I/O 電源電流	スリープ モード $n\text{STB} = 0\text{V}$			5	μA
$UV_{\text{IO(R)}}$	V_{IO} 低電圧スレッシュホールド立ち上がり	増加		1.4	1.65	V
$UV_{\text{IO(F)}}$	V_{IO} 低電圧スレッシュホールドの立ち下がり	減少	1	1.25		V
$V_{\text{HYS(UVIO)}}$	UV_{IO} のヒステリシス電圧		30	60	160	mV

- (1) $I_{\text{SUP(BIAS)}}$ は、CAN 自律アクティブ モードの総電源電流から、CAN 自律非アクティブ モードの電源電流を減算することで計算されます
- (2) 有効なウェークアップ後、CAN トランシーバは CAN 自律アクティブ モードに切り替わり、CAN 自律非アクティブ モードでは、指定された I_{SUP} 電流に $I_{\text{SUP(BIAS)}}$ 電流を追加する必要があります。

5.8 電気的特性

動作温度範囲全体、 $T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、特に記述のない限り。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $V_{\text{CC}} = 5\text{V}$ 、 $R_L = 60\Omega$ で測定されたものです

パラメータ			テスト条件	最小値	標準値	最大値	単位
CAN ドライバの特性							
$V_{\text{O(D)}}$	ドミナント出力電圧 バス バイアスがアクティブ	CANH	$\text{TXD} = 0\text{V}$, $50 \leq R_L \leq 65\Omega$, $C_L = \text{オープン}$, R_{CM} = オープン	2.75		4.5	V
		CANL	= オープン 図 6-4 および図 6-1 を参照	0.5		2.25	V
$V_{\text{O(R)}}$	リセッショ出力電圧 バス バイアスがアクティブ		$\text{TXD} = V_{\text{IO}}$, $R_L = \text{オープン}$ (無負荷), $R_{\text{CM}} = \text{オープン}$ 図 6-1 および図 6-4 を参照	2		3	V
V_{SYM}	ドライバ対称性 バス バイアス アクティブ $(V_{\text{O(CANH)}} + V_{\text{O(CANL)}})/V_{\text{CC}}$		$n\text{STB} = V_{\text{IO}}$, $R_L = 60\Omega$, $C_{\text{SPLIT}} = 4.7\text{nF}$, $C_L = \text{オープン}$, $R_{\text{CM}} = \text{オープン}$, $\text{TXD} = 250\text{kHz}$, 1MHz , 2.5MHz (図 6-1 と図 6-4 を参照)	0.9		1.1	V/V
$V_{\text{SYM_DC}}$	DC ドライバ対称性 バス バイアス アクティブ $V_{\text{CC}} - V_{\text{O(CANH)}} - V_{\text{O(CANL)}}$		$n\text{STB} = V_{\text{IO}}$, $R_L = 60\Omega$, $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照	-400		400	mV
$V_{\text{OD(DOM)}}$	差動出力電圧 バス バイアス アクティブ ドミナント	CANH - CANL	$n\text{STB} = V_{\text{IO}}$, $\text{TXD} = 0\text{V}$, $50\Omega \leq R_L \leq 65\Omega$, $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照してください	1.5		3	V
		CANH - CANL	$n\text{STB} = V_{\text{IO}}$, $\text{TXD} = 0\text{V}$, $45\Omega \leq R_L \leq 70\Omega$, $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照	1.4		3.3	V
		CANH - CANL	$n\text{STB} = V_{\text{IO}}$, $\text{TXD} = 0\text{V}$, $R_L = 2240\Omega$, $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照	1.5		5	V
$V_{\text{OD(REC)}}$	差動出力電圧 バス バイアス アクティブ リセッショ	CANH - CANL	$n\text{STB} = V_{\text{IO}}$, $\text{TXD} = V_{\text{IO}}$, $R_L = \text{オープン}$, $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照	-50		50	mV
$V_{\text{O(STB)}}$	バス バイアスが非アクティブ の場合のバス出力電圧	CANH	$n\text{STB} = 0\text{V}$, $\text{TXD} = V_{\text{IO}}$, $R_L = \text{オープン}$ (無負荷), $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照	-0.1		0.1	V
		CANL	$n\text{STB} = 0\text{V}$, $\text{TXD} = V_{\text{IO}}$, $R_L = \text{オープン}$ (無負荷), $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照	-0.1		0.1	V
		CANH - CANL	$n\text{STB} = 0\text{V}$, $\text{TXD} = V_{\text{IO}}$, $R_L = \text{オープン}$ (無負荷), $C_L = \text{オープン}$ 図 6-4 および図 6-1 を参照	-0.2		0.2	V
$I_{\text{OS(DOM)}}$	短絡時の定常状態出力電流 バス バイアス アクティブ ドミナント		$n\text{STB} = V_{\text{IO}}$, $\text{TXD} = 0\text{V} \sim 15\text{V} \leq V_{\text{O(CANH)}} \leq 40\text{V}$ 図 6-8 および図 6-1 を参照	-100			mA
			$n\text{STB} = V_{\text{IO}}$, $\text{TXD} = 0\text{V} \sim 15\text{V} \leq V_{\text{O(CANL)}} \leq 40\text{V}$ 図 6-8 および図 6-1 を参照			100	mA
$I_{\text{OS(REC)}}$	短絡時の定常状態出力電流 バス バイアス アクティブ リセッショ		$n\text{STB} = V_{\text{IO}}$, $V_{\text{BUS}} = \text{CANH} = \text{CANL}$ $-27\text{V} \leq V_{\text{BUS}} \leq 42\text{V}$ 図 6-8 および図 6-1 を参照	-3		3	mA
CAN レシーバの特性							
$V_{\text{IT(DOM)}}$	レシーバがドミナント状態の入力電圧範囲 バス バイアス アクティブ		$n\text{STB} = V_{\text{IO}}$, $-12\text{V} \leq V_{\text{CM}} \leq 12\text{V}$ 表 7-6 および図 6-5 を参照	0.9		8	V
$V_{\text{IT(REC)}}$	レシーバリセッショ状態の差動入力電圧範囲 バス バイアスが非アクティブ			-3		0.5	V
V_{HYS}	入力スレッシュホールド ヒステリシス電圧 バス バイアス アクティブ		$n\text{STB} = V_{\text{IO}}$ 図 6-5 および表 7-6 を参照		140		mV

5.8 電気的特性 (続き)

動作温度範囲全体、 $T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、特に記述のない限り。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $V_{\text{CC}} = 5\text{V}$ 、 $R_L = 60\Omega$ で測定されたものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{\text{DIFF(DOM)}}$	レシーバリセプション状態の差動入力電圧範囲 バス パイアスが非アクティブ	nSTB = 0V、 $-12\text{V} \leq V_{\text{CM}} \leq 12\text{V}$ 表 7-6 および図 6-5 を参照	1.150		8	V
$V_{\text{DIFF(REC)}}$	レシーバリセプション状態の差動入力電圧範囲 バス パイアスが非アクティブ		-3		0.4	V
V_{CM}	同相範囲	nSTB = V_{IO} 図 6-5 および表 7-6 を参照	-12		12	V
$I_{\text{OFF(LKG)}}$	パワーオフ (電源オフ) 入力リーク電流 CANH、 CANL ピン	$V_{\text{SUP}} = 0\text{V}$ 、CANH = CANL = 5V			2.5	μA
C_i	グラウンドに対する入力容量 (CANH または CANL) (1)				20	pF
C_{ID}	差動入力容量(1)				10	pF
R_{ID}	差動入力抵抗	TXD = $V_{\text{CC}} = V_{\text{IO}} = 5\text{V}$ 、nSTB = 5V $-12\text{V} \leq V_{\text{CM}} \leq 12\text{V}$	50		100	k Ω
R_{IN}	入力抵抗 (CANH または CANL)		25		50	k Ω
$R_{\text{IN(M)}}$	入力抵抗マッチング: [1 – $R_{\text{IN(CANH)}}$ / $R_{\text{IN(CANL)}}$] \times 100%	$V_{\text{(CANH)}} = V_{\text{(CANL)}} = 5\text{V}$	-1		1	%
R_{CBF}	バス フォルト回路の有効な差動負荷インピーダンス 範囲	$R_{\text{CM}} = R_L$ 、 $C_L = \text{オープン}$	45		70	Ω
TXD の特性						
V_{IH}	High レベル入力電圧		0.7			V_{IO}
V_{IL}	Low レベル入力電圧				0.3	V_{IO}
I_{IH}	High レベル入力リーク電流	TXD = $V_{\text{IO}} = 5.5\text{V}$	-2.5	0	1	μA
I_{IL}	Low レベル入力リーク電流	TXD = 0V、 $V_{\text{IO}} = 5.5\text{V}$	-115		-2.5	μA
$I_{\text{LKG(OFF)}}$	電源がない場合のリーク電流です	TXD = 5.5V、 $V_{\text{SUP}} = V_{\text{IO}} = 0\text{V}$	-1	0	1	μA
R_{PU}	V_{IO} へのプルアップ抵抗		40	60	80	k Ω
C_i	入力容量	$V_{\text{IN}} = 0.4 \times \sin(2 \times \pi \times 2 \times 10^6 \times t) + 2.5\text{V}$		5		pF
RXD の特性						
V_{OH}	High レベル出力電圧	$I_O = -2\text{mA}$ 図 6-5 を参照	0.8			V_{IO}
V_{OL}	Low レベル出力電圧	$I_O = 2\text{mA}$ 図 6-5 を参照			0.2	V_{IO}
$I_{\text{LKG(OFF)}}$	電源がない場合のリーク電流です	RXD = 5.5V、 $V_{\text{SUP}} = V_{\text{IO}} = 0\text{V}$	-1		1	μA
nSTB の特性						
V_{IH}	High レベル入力電圧		0.7			V_{IO}
V_{IL}	Low レベル入力電圧				0.3	V_{IO}
I_{IH}	High レベル入力リーク電流	nSTB = $V_{\text{IO}} = 5.5\text{V}$	0.5		115	μA
I_{IL}	Low レベル入力リーク電流	nSTB = 0V、 $V_{\text{IO}} = 5.5\text{V}$	-1		1	μA
$I_{\text{LKG(OFF)}}$	電源がない場合のリーク電流です	nSTB = 5.5V、 $V_{\text{IO}} = 0\text{V}$	-1	0	1	μA
R_{PD}	ブルダウン抵抗		40	60	80	k Ω
nFAULT の特性						
V_{OH}	High レベル出力電圧	$I_O = -2\text{mA}$	0.8			V_{IO}
V_{OL}	Low レベル出力電圧	$I_O = 2\text{mA}$			0.2	V_{IO}
$I_{\text{LKG(OFF)}}$	電源がない場合のリーク電流です	nFAULT = 5.5V、 $V_{\text{IO}} = 0\text{V}$	-1	0	1	μA
EN の特性						
V_{IH}	High レベル入力電圧		0.7			V_{IO}
V_{IL}	Low レベル入力電圧				0.3	V_{IO}
I_{IH}	High レベル入力リーク電流	EN = $V_{\text{CC}} = V_{\text{IO}} = 5.5\text{V}$	0.5		115	μA

5.8 電気的特性 (続き)

動作温度範囲全体、 $T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、特に記述のない限り。すべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $V_{\text{CC}} = 5\text{V}$ 、 $R_L = 60\Omega$ で測定されたものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{IL}	Low レベル入力リーク電流	$\text{EN} = 0\text{V}$, $V_{\text{CC}} = V_{\text{IO}} = 5.5\text{V}$	-1		1	μA
$I_{\text{LKG(OFF)}}$	電源がない場合のリーク電流です	$\text{EN} = 5.5\text{V}$, $V_{\text{CC}} = V_{\text{IO}} = 0\text{V}$	-1		1	μA
R_{PD}	ブルダウン抵抗		40	60	80	$\text{k}\Omega$
WAKE の特性						
V_{IH}	High レベル入力電圧	スリープ モード	$V_{\text{SUP}} - 2$			V
V_{IL}	Low レベル入力電圧		$V_{\text{SUP}} - 3.5$			V
I_{IH}	High レベル入力リーク電流 ⁽²⁾	$\text{WAKE} = V_{\text{SUP}} - 1\text{V}$	-3			μA
I_{IL}	Low レベル入力リーク電流 ⁽²⁾	$\text{WAKE} = 1\text{V}$			3	μA
INH の特性						
ΔV_{H}	V_{SUP} から INH への High レベル電圧降下 ($V_{\text{SUP}} - V_{\text{INH}}$)	$I_{\text{INH}} = -6\text{mA}$		0.5	1	V
$I_{\text{LKG(INH)}}$	スリープ モードリーク電流	$\text{INH} = 0\text{V}$	-0.5		0.5	μA
R_{PD}	ブルダウン抵抗	スリープ モード	2.5	4	6	$\text{M}\Omega$

(1) 設計により規定され、ベンチ特性評価により検証されています

(2) システム レベルの消費電流を最小化するために、内部ブルアップまたはブルダウン電流源に印加される電圧に基づいて、WAKE ピンが自動的に自らの構成を行います。high レベルの入力が high レベルの場合、内部ブルアップと low レベルの入力は、内部ブルダウンをもたらします。

5.9 タイミング要件

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源の特性						
t_{PWRUP}	$V_{\text{SUP}} \geq V_{\text{SUP(R)}}$ 後、INH がアクティブになるために必要な時間	図 6-10 を参照してください		310		μs
t_{UV}	低電圧フィルタ時間 V_{CC} および V_{IO} ⁽¹⁾	$V_{\text{CC}} \leq V_{\text{VCC}}$ または $V_{\text{IO}} \leq V_{\text{VIO}}$	100		350	ms
$t_{\text{UV(RE-ENABLE)}}$	低電圧イベント後の Re イネーブル時間 ⁽¹⁾	V_{VCC} または V_{VIO} 低電圧イベントからデバイスが通常動作に戻るまでの時間			200	μs
デバイス特性						
$t_{\text{PROP(LOOP1)}}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) までリセッシーバからドミナントまで	TCAN1043A-Q1 のみ $R_L = 60\Omega$, $C_L = 100\text{pF}$, $C_{L(\text{RXD})} = 15\text{pF}$ 図 6-6 を参照		140	215	ns
$t_{\text{PROP(LOOP2)}}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) までドミナントからリセッシーバまで			140	205	ns
$t_{\text{PROP(LOOP1)}}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) までリセッシーバからドミナントまで	TCAN1043AT-Q1 のみ $R_L = 60\Omega$, $C_L = 100\text{pF}$, $C_{L(\text{RXD})} = 15\text{pF}$ 図 6-6 を参照		170	255	ns
$t_{\text{PROP(LOOP2)}}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) までドミナントからリセッシーバまで			170	255	ns
$t_{\text{WK(TIMEOUT)}}$	バス ウェークアップ タイムアウト値 ⁽¹⁾		0.8		2	ms
$t_{\text{WK(FILTER)}}$	ウェークアップ要求のフィルタリングされたバス要件を満たすバス時間 ⁽¹⁾		0.5		1.8	μs
t_{SILENCE}	バス非アクティブのタイムアウト ⁽¹⁾	バスがドミナントからリセッシーバに、またはその逆に変化すると、タイマがリセットされ、再起動されます	0.6		1.2	s
t_{INACTIVE}	スタンバイ モードの SWE タイマ タイムアウト期間 ⁽¹⁾		3	4	5	最小値
t_{BIAS}	バス バイアス応答時間 ⁽¹⁾	ドミナントリセッシーバドミナントシーケンス (各相 $6\mu\text{s}$) の開始から、 $V_{\text{SYM}} \geq 0.1$ まで測定 $n\text{STB} = \text{EN} = 0\text{V}$, $R_L = 60\Omega$, $C_{\text{SPLIT}} = 4.7\text{nF}$ 図 6-9 および図 8-2 を参照			200	μs
t_{CBF}	バス故障検出時間	$45 \leq R_{\text{CM}} \leq 70\Omega$ $C_L = \text{オープン}$	2.5			μs

5.9 タイミング要件 (続き)

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{WAKE_HT}	LWU を認識するために WAKE ピンの立ち上がりまたは立ち下がりエッジの後で WAKE ピン電圧が安定している必要があるホールド時間。		5		50	μs
モード変更特性						
$t_{INH_SLP_STB}$	INH アサート時間 (1)				100	μs
t_{MODE1}	スリープ モードから通常またはサイレント モードに移行するまでのモード変更時間 (1)	VCC および VIO が UV スレッショルドを超えてから通常またはサイレント モードに移行するまでの時間を測定。			20	μs
t_{MODE2}	通常モード、サイレント モード、スタンバイ モードとスリープ モードからスタンバイ モードへのモード変更時間 (1)	通常モード、サイレント モード、スタンバイ モードとスリープ モードからスタンバイ モードへのモード変更時間			10	μs
$t_{GOTOSLEEP}$	スリープ モードへの遷移の最小ホールド時間 (1)	EN = H および nSTB = L	20		50	μs

(1) 設計により規定され、ベンチ特性評価により検証されています

5.10 スイッチング特性

動作温度範囲全体、 $T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、特に記述のない限りすべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $V_{\text{CC}} = 5\text{V}$ 、 $R_L = 60\Omega$ で測定されたものです

パラメータ			テスト条件	最小値	標準値	最大値	単位
ドライバ特性							
t_{pHR}	伝搬遅延時間、High TXD からドライバまで	TCAN1043AT-Q1 のみ	$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-4 を参照	30	80	140	ns
t_{pLD}	伝搬遅延時間、low TXD からドライバドミナントまで		$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-4 を参照	30	80	140	ns
$t_{\text{sk(p)}}$	パルス スキュー ($ t_{\text{pHR}} - t_{\text{pLD}} $)		$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-4 を参照		8		ns
t_{R}	差動出力信号の立ち上がり時間		$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-4 を参照		50		ns
t_{F}	差動出力信号の立ち下がり時間		$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-4 を参照		50		ns
t_{pHR}	伝搬遅延時間、High TXD からドライバまで	TCAN1043A-Q1 バリエーションのみ	$R_L = 60\Omega$ 、 $C_L = 100\text{pF}$ 、 $R_{\text{CM}} = \text{オープン}$ 図 6-4 を参照	30	50	90	ns
t_{pLD}	伝搬遅延時間、low TXD からドライバドミナントまで			30	50	90	ns
$t_{\text{sk(p)}}$	パルス スキュー ($ t_{\text{pHR}} - t_{\text{pLD}} $)				8		ns
t_{R}	差動出力信号の立ち上がり時間				50		ns
t_{F}	差動出力信号の立ち下がり時間				50		ns
t_{TXDDTO}	ドミナントタイムアウト		$\text{TXD} = 0\text{V}$ 、 $R_L = 60\Omega$ 、 $C_L = \text{オープン}$ 図 6-7 を参照	1.2		3.8	ms
レシーバ特性							
t_{pRH}	伝搬遅延時間、バスリセツプ入力から high RXD	$C_{\text{L(RXD)}} = 15\text{pF}$ 図 6-5 を参照		25	75	140	ns
t_{pDL}	伝搬遅延時間、バスドミナント入力から RXD low 出力まで			20	75	130	ns
t_{R}	出力信号の立ち上がり時間 (RXD)				4		ns
t_{F}	出力信号の立ち下がり時間 (RXD)				4		ns
t_{BUSDOM}	ドミナントタイムアウト		$R_L = 60\Omega$ 、 $C_L = \text{オープン}$ 図 6-5 を参照	1.4		3.8	ms
CAN の FD 特性							
$t_{\text{BIT(BUS)}}^{(1)}$	$t_{\text{BIT(TXD)}} = 500\text{ns}$ の CAN バス出力ピンのビット時間	TCAN1043A-Q1 のみ	$R_L = 60\Omega$ 、 $C_{\text{L1}} = \text{オープン}$ 、 $C_{\text{L2}} = 100\text{pF}$ 、 $C_{\text{L(RXD)}} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	450		525	ns
	$t_{\text{BIT(TXD)}} = 200\text{ns}$ の CAN バス出力ピンのビット時間		$R_L = 60\Omega$ 、 $C_{\text{L1}} = \text{オープン}$ 、 $C_{\text{L2}} = 100\text{pF}$ 、 $C_{\text{L(RXD)}} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	160		210	ns
	$t_{\text{BIT(TXD)}} = 125\text{ns}$ の CAN バス出力ピンのビット時間 ⁽²⁾		$R_L = 60\Omega$ 、 $C_{\text{L1}} = \text{オープン}$ 、 $C_{\text{L2}} = 100\text{pF}$ 、 $C_{\text{L(RXD)}} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	80		135	ns
$t_{\text{BIT(BUS)}}^{(1)}$	$t_{\text{BIT(TXD)}} = 500\text{ns}$ の CAN バス出力ピンのビット時間	TCAN1043AT-Q1 のみ	$R_L = 60\Omega$ 、 $C_{\text{L1}} = \text{オープン}$ 、 $C_{\text{L2}} = 100\text{pF}$ 、 $C_{\text{L(RXD)}} = 15$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	450		530	ns
	$t_{\text{BIT(TXD)}} = 200\text{ns}$ の CAN バス出力ピンのビット時間		$R_L = 60\Omega$ 、 $C_{\text{L1}} = \text{オープン}$ 、 $C_{\text{L2}} = 100\text{pF}$ 、 $C_{\text{L(RXD)}} = 15$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	155		210	ns

5.10 スイッチング特性 (続き)

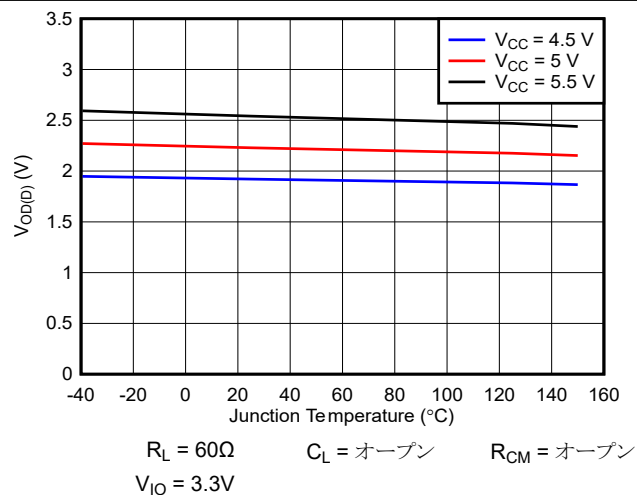
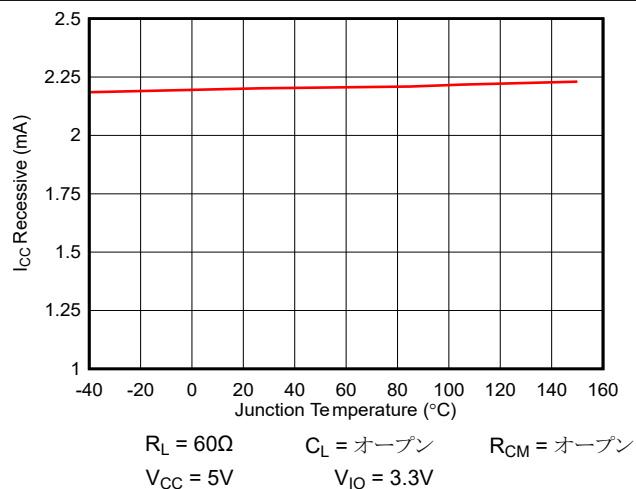
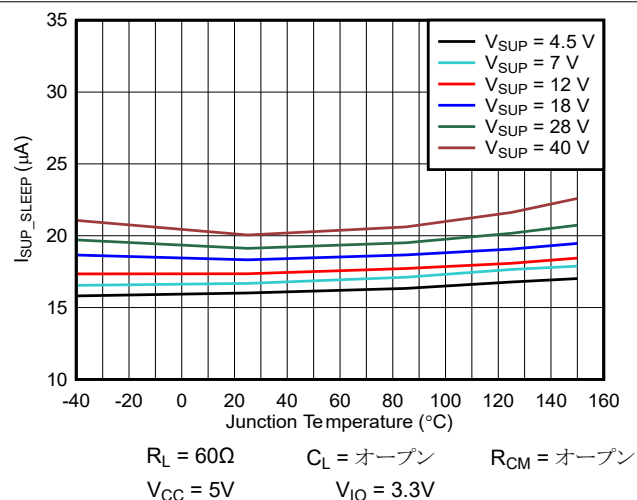
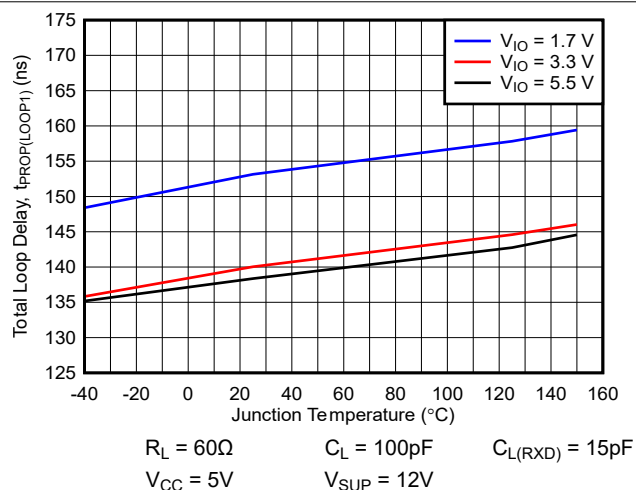
動作温度範囲全体、 $T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、特に記述のない限りすべての標準値は、 25°C 、 $V_{\text{SUP}} = 12\text{V}$ 、 $V_{\text{IO}} = 3.3\text{V}$ 、 $V_{\text{CC}} = 5\text{V}$ 、 $R_L = 60\Omega$ で測定されたものです

パラメータ			テスト条件	最小値	標準値	最大値	単位
$t_{\text{BIT(RXD)}}^{(1)}$	$t_{\text{BIT(TXD)}} = 500\text{ns}$ の RXD 出力ピンのビット時間	TCAN1043A-Q1 のみ	$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	410		540	ns
	$t_{\text{BIT(TXD)}} = 200\text{ns}$ の RXD 出力ピンのビット時間		$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	130		210	ns
	$t_{\text{BIT(TXD)}} = 125\text{ns}$ の RXD 出力ピンのビット時間 ⁽²⁾		$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	60		135	ns
$t_{\text{BIT(RXD)}}^{(1)}$	$t_{\text{BIT(TXD)}} = 500\text{ns}$ の RXD 出力ピンのビット時間	TCAN1043AT-Q1 のみ	$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	410		540	ns
	$t_{\text{BIT(TXD)}} = 200\text{ns}$ の RXD 出力ピンのビット時間		$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	120		220	ns
$\Delta t_{\text{REC}}^{(1)}$	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 500\text{ ns}$	TCAN1043A-Q1 のみ	$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	-50		20	ns
	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 200\text{ ns}$		$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	-45		10	ns
	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 125\text{ ns}$ ⁽²⁾		$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15\text{pF}$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	-25		10	ns
$\Delta t_{\text{REC}}^{(1)}$	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 500\text{ ns}$	TCAN1043AT-Q1 のみ	$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	-50		20	ns
	レシーバのタイミングの対称性、 $t_{\text{BIT(TXD)}} = 200\text{ ns}$	TCAN1043AT-Q1 のみ	$R_L = 60\Omega$ 、 $C_{L1} = \text{オープン}$ 、 $C_{L2} = 100\text{pF}$ 、 $C_{L(\text{RXD})} = 15$ $\Delta t_{\text{REC}} = t_{\text{BIT(RXD)}} - t_{\text{BIT(BUS)}}$ 図 6-6 を参照	-45		15	ns

(1) TXD の入力信号の立ち上がり時間と立ち下がり時間 (10% ~ 90%) は 10ns 未満とするものとします

(2) 設計により規定され、ベンチ特性評価により検証されています

5.11 代表的特性

図 5-1. $V_{OD(DOM)}$ と温度と V_{CC} との関係図 5-2. I_{CC} リセッシブと温度との関係図 5-3. スリープモードでの I_{SUP} と V_{SUP} および温度との関係図 5-4. ループ伝搬遅延と V_{IO} および温度との関係

6 パラメータ測定情報

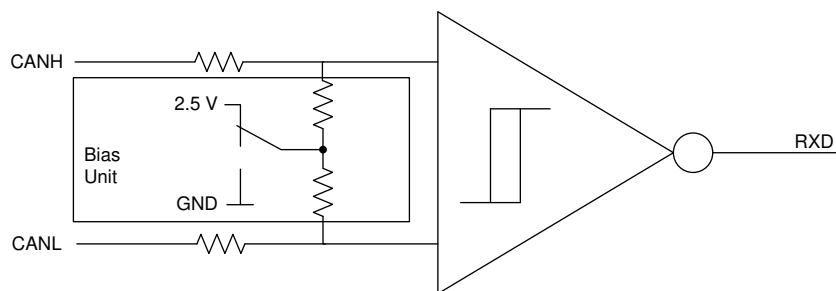


図 6-1. 同相バイアス ユニット / レシーバ

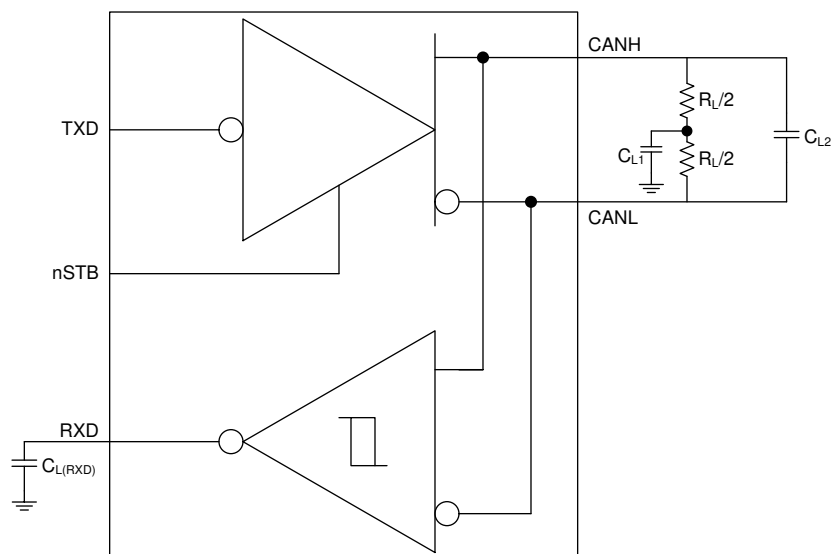


図 6-2. テスト回路

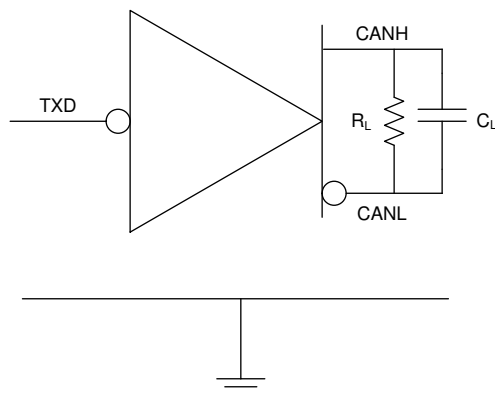


図 6-3. 電源テスト回路

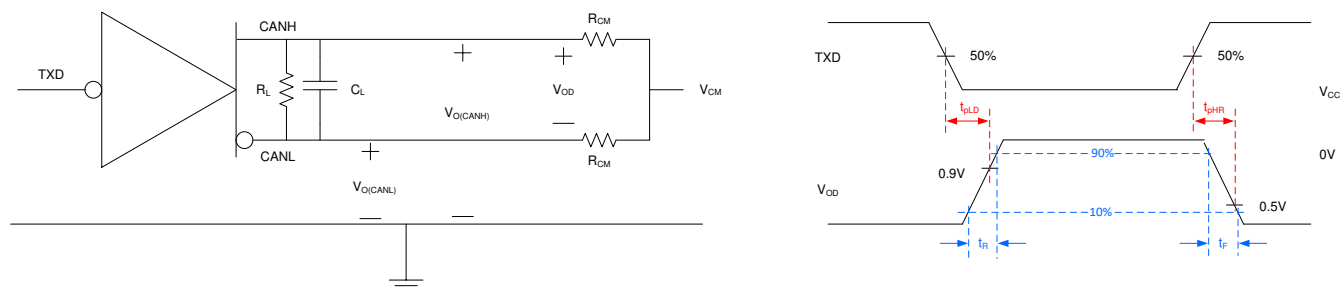


図 6-4. ドライバテスト回路と測定

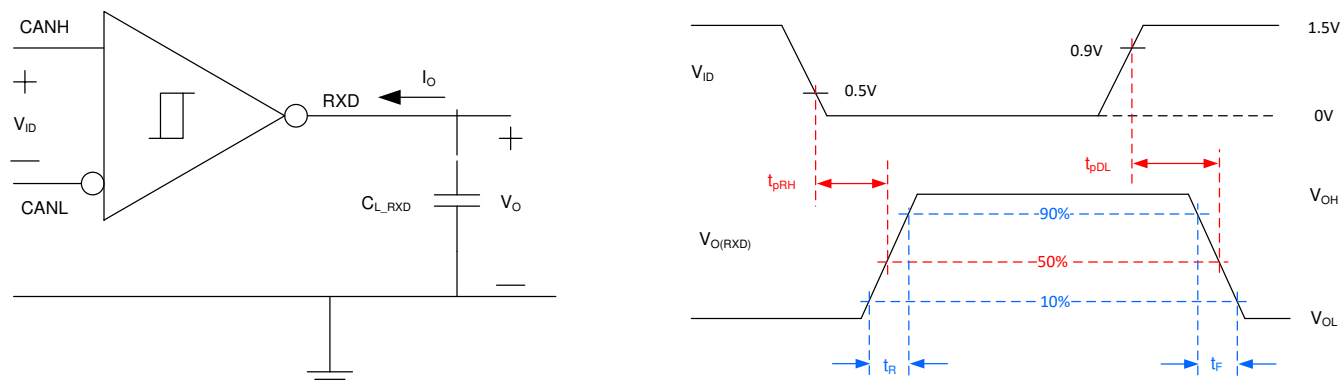


図 6-5. レシーバのテスト回路と測定

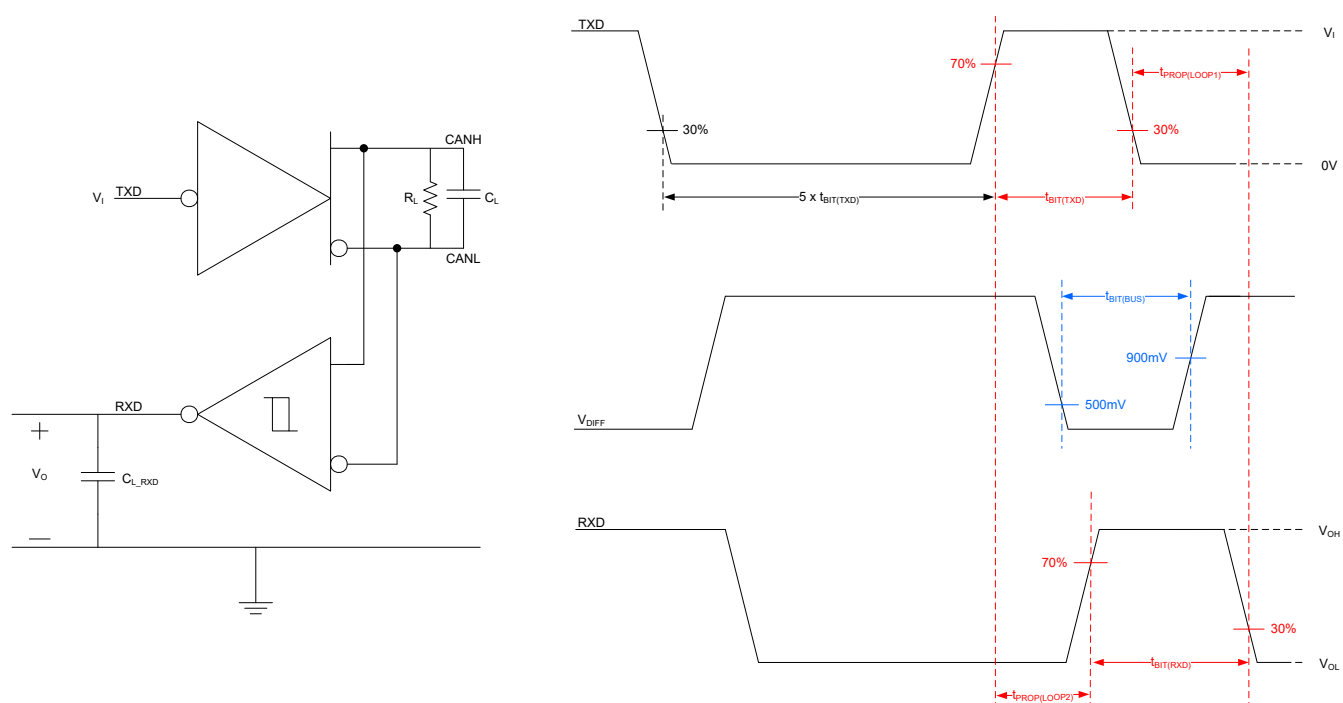


図 6-6. トランスミッタとレシーバのタイミング動作テスト回路と測定

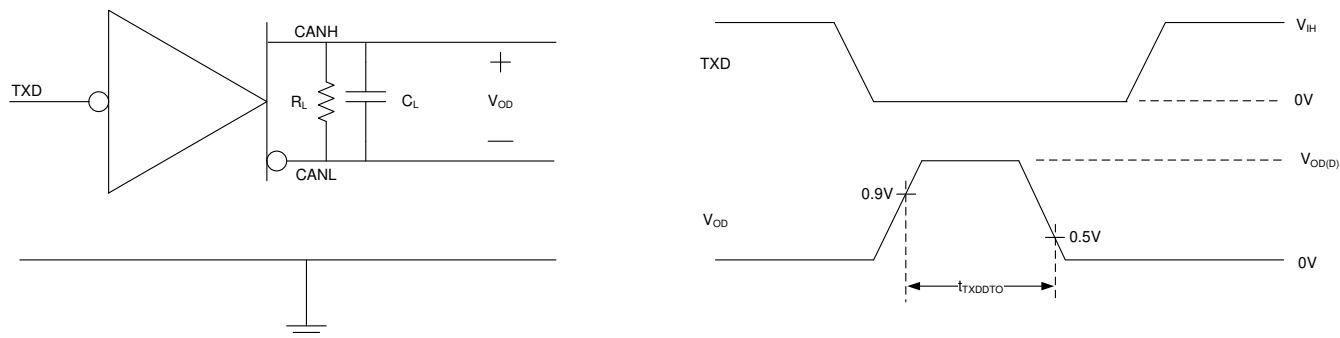


図 6-7. TXD ドミナント タイムアウトのテスト回路と測定

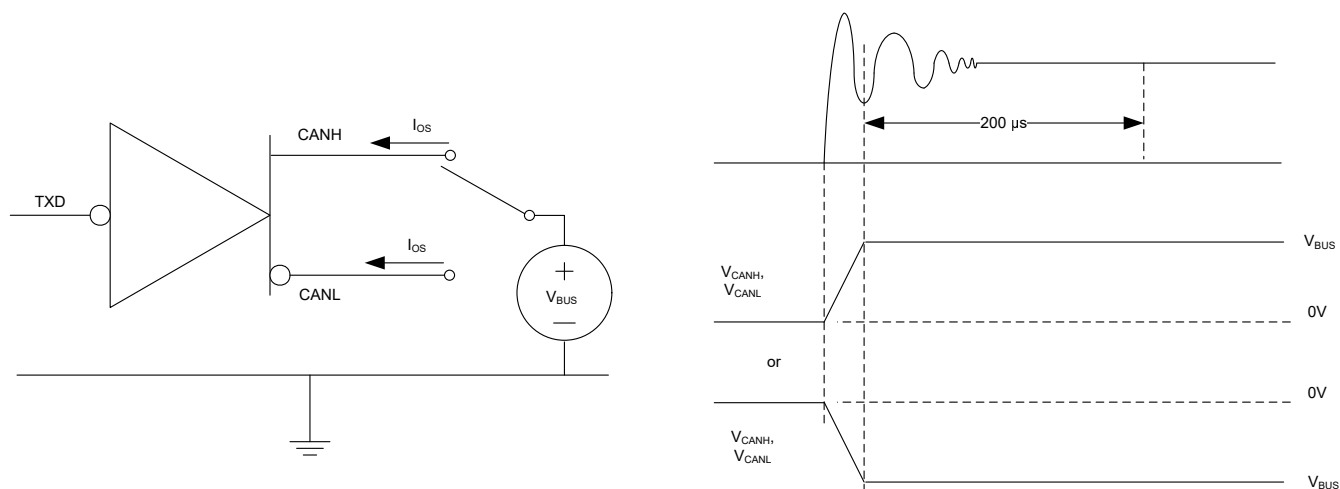


図 6-8. ドライバ短絡電流テスト回路と測定

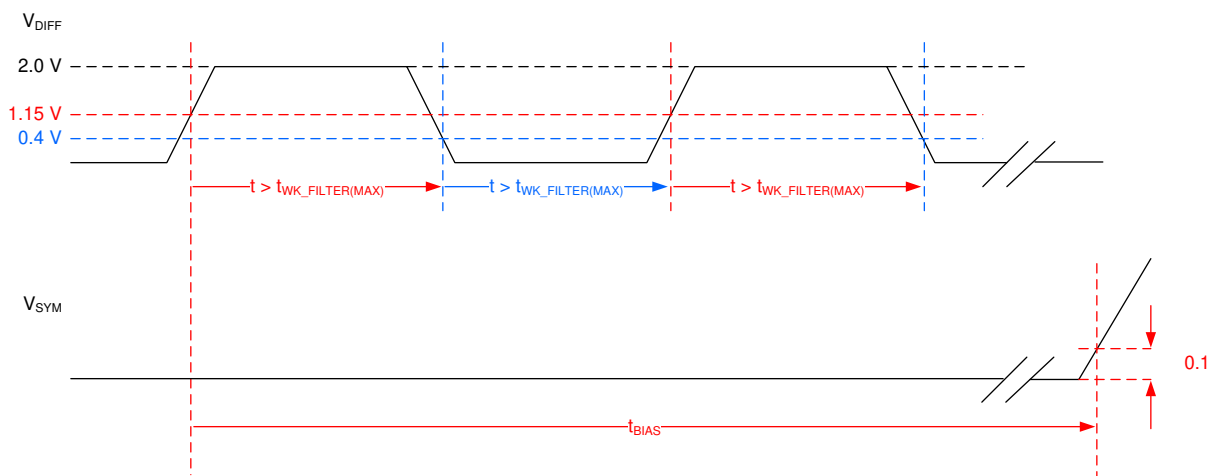


図 6-9. バイアス応答時間の測定

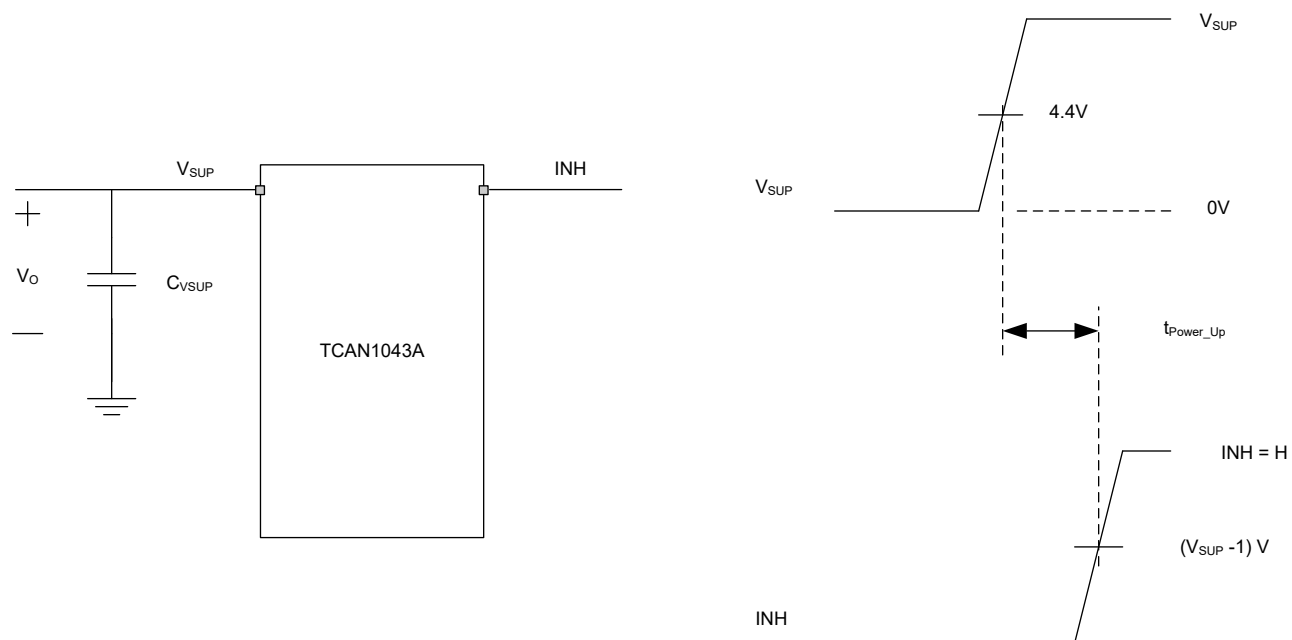


図 6-10. パワーアップのタイミング

7 詳細説明

7.1 概要

TCAN1043A-Q1 は、High-speed CAN (Controller Area Network) トランシーバであり、ISO 11898-2:2016 High-speed CAN 仕様の物理層要件を満足しています。TCAN1043A-Q1 は Classical CAN ネットワークおよび最高 8 メガビット/秒 (Mbps) の CAN FD ネットワークの両方に対応しています。

このトランシーバには、 V_{SUP} 、 V_{CC} および V_{IO} 3 つの独立した電源入力があります。 V_{IO} を使用することで、TCAN1043A-Q1 はレベル シフタを必要とせずに、1.8V、2.5V、3.3V、5V のコントローラと直接接続できます。TCAN1043A-Q1 を使用すると、システムに存在する各種電源供給の有効 無効を INH 出力ピンで切り替えることにより、バッテリーの消費電流をシステム レベルで低減できます。これにより、TCAN1043A-Q1 を除くすべてのシステム コンポーネントに対して電力が遮断される超低電流スリープ状態を実現し、CAN バスを監視しながら低消費電力状態にすることができます。バス上でウェイクアップ イベントが検出された場合、または WAKE 入力を介してローカル ウェイクアップが要求された場合、デバイスが INH を HIGH に駆動してノードの起動を開始します。

TCAN1043A-Q1 は、低電圧検出、CAN バス障害検出、SWE タイマー、バッテリー接続検出、サーマル シャットダウン (TSD)、ドライバ優先タイムアウト (TXD DTO)、最大 $\pm 58V$ のバス フォルト保護を含む多くの保護および診断機能を備えています。

7.2 機能ブロック図

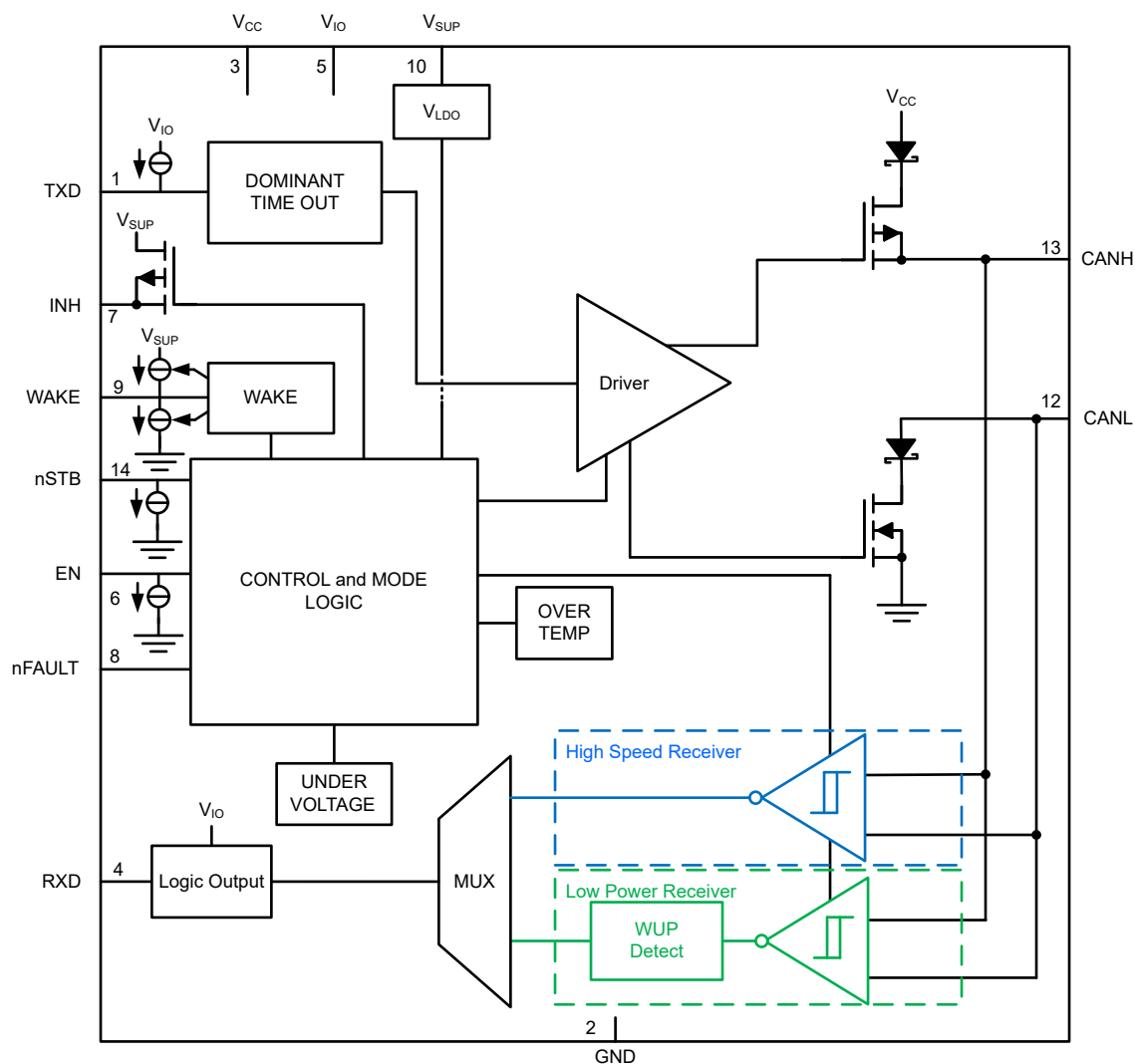


図 7-1. TCAN1043A-Q1 機能ブロック図

7.3 機能説明

7.3.1 電源ピン

TCAN1043A-Q1 は、3 つの独立した電源入力を実装されており、デバイスの異なる部分をレギュレートします。

7.3.1.1 V_{SUP} ピン

このピンは、バッテリー電源に接続されます。この電源は、デジタル コアと低消費電力 CAN レシーバをサポートする内部レギュレータに電力を供給します。

7.3.1.2 V_{CC} ピン

このピンは、CAN トランシーバに 5V の電源電圧を供給します。

7.3.1.3 V_{IO} ピン

このピンは、CAN FD コントローラの I/O 電圧と一致するように、デジタル I/O 電圧を供給します。このピンは 1.7V ~ 5.5V の I/O 電圧をサポートし、幅広いコントローラをサポートします。

7.3.2 デジタル入力および出力

7.3.2.1 TXD ピン

TXD は、CAN FD コントローラから TCAN1043A-Q1 への、 V_{IO} を基準とするロジックレベルの入力信号です。TXD は V_{IO} レベルにバイアスされ、ピンがフローティングの場合に強制的にリセツブ入力になります。

7.3.2.2 RXD ピン

RXD は、 V_{IO} を基準とした、TCAN1043A-Q1 から CAN FD コントローラへのロジックレベル信号出力です。RXD ピンは有効な V_{IO} が印加されると、ロジック high 出力として V_{IO} に駆動されレベルします。

電源オンまたはウェークアップ イベントが発生すると、RXD ピンは low になります。

7.3.2.3 nFAULT ピン

nFAULT は、 V_{IO} を基準とする、TCAN1043A-Q1 から CAN FD コントローラへのロジックレベル出力信号です。nFAULT 出力は、ロジック high 出力として V_{IO} レベルに駆動されます。

nFAULT 出力は、TCAN1043A-Q1 ステータス インジケータフラグを CAN FD コントローラに送信するために使用されます。nFAULT ピンにより外部から通知される特定のフォルトシナリオについては、表 7-1 を参照してください。スリープモードで外部から通知されるフォルトシナリオがないため、TCAN1043A-Q1 は nFAULT ピンをスリープモードでハイインピーダンス状態にして電力を節約します。

7.3.2.4 EN ピン

EN は、CAN FD コントローラから TCAN1043A-Q1 への、 V_{IO} を基準とするロジックレベルの入力信号です。EN 入力ピンは、nSTB ピンと組み合わせてモード選択に使用します。システム過剰な電力供給や誤ウェークアップ イベントを防止するために、EN は内部で low にプルされています。

7.3.2.5 nSTB ピン

nSTB は、CAN FD コントローラから TCAN1043A-Q1 への V_{IO} を基準とするロジックレベル入力信号です。また、nSTB 入力ピンは EN ピンと組み合わせたモード選択用です。nSTB は内部的に low にプルされ、過剰なシステム電力と誤ウェークアップ イベントを防止します。

7.3.3 GND

GND はトランシーバのグランドピンで、PCB のグランドに接続する必要があります。

7.3.4 INH ピン

INH ピンは高電圧出力です。このピンを使用して、外部レギュレータを制御できます。これらのレギュレータは通常、マイクロプロセッサおよび V_{IO} ピンをサポートするために使用されます。INH 機能は、スリープモードを除くすべてのモードでオ

ンになります。スリープ モードでは、INH ピンはオフになり、高インピーダンス状態に移行します。これにより、スリープ モード中はノードを最小消費電力状態にできます。INH 出力に 100k Ω 負荷を追加することで、high 駆動状態から low 状態への遷移時間を高速化し、フローティングのままにしたときにピンを強制的に low にすることができます。

この端子は、電力出力ではなく、高電圧ロジック端子とみなす必要があります。INH ピンは、システム パワー マネージメント デバイスの EN 端子を駆動するために使用する必要があり、パワー マネージメント電源のスイッチとしては使用しないでください。この端子は逆バッテリー保護されていないため、システム モジュールの外側に接続しないでください。

7.3.5 WAKE ピン

WAKE ピンは、ローカル ウェイクアップ (LWU) 機能に使用される高電圧逆ブロック入力です。WAKE ピンは双方向エッジトリガであり、WAKE ピン遷移の立ち上がりエッジまたは立ち下がりエッジでローカル ウェイクアップ (LWU) を認識します。LWU 機能については、「[WAKE 入力端子によるローカル ウェイクアップ \(LWU\)](#)」セクションで詳しく説明します。

7.3.6 CAN バス ピン

これらは CAN High と CAN Low、CANH と CANL の差動バスピンです。これらのピンは、CAN トランシーバおよび低電圧ウェークレシーバに内部接続されています。

7.3.7 フォルト

7.3.7.1 内部および外部のフォルト インジケータ

次のデバイス ステータス インジケータ フラグが実装されており、MCU がデバイスおよびシステムのステータスを判定できます。障害に加えて、nFAULT 端子はウェークアップ要求や V_{SUP} バッテリ端子での「コールド」パワーアップ シーケンスも送信するため、システムは必要な診断またはコールド ブート シーケンスを実行できます。RXD 端子はウェークアップ要求を通知し、フォルトは nFAULT 出力に対して多重化 (論理和) されます。

表 7-1. TCAN1043A-Q1 トランシーバー ステータス インジケータ

EVENT	フラグ名	原因	インディケータ ⁽¹⁾	フラグがクリアされます	備考
パワーアップ	PWRON	V _{SUP} の電源投入時および UV _{SUP} を下回った後の V _{SUP} の復帰時	スタンバイまたはスリープ モードからサイレント モードに移行すると、nFAULT = low	通常モードへの遷移の後です	コールド スタート条件により、ローカル ウェークアップ WAKERQ、WAKESR、および PWRON フラグが生成されます。
ウェークアップ要求	WAKERQ ⁽²⁾		スタンバイ モードに移行したときにウェークアップ後、nFAULT = RXD = low	通常モードへの遷移後または $t \geq t_{UV}$ で、 $V_{CC} < UV_{CC(F)}$ または $V_{IO} < UV_{IO(F)}$ となります	ウェークアップ要求は、スタンバイ、スリープ移行、またはスリープ モードからのみ設定できます。UV _{VCC} または UV _{VIO} のタイマをリセットします。
ウェイクアップ ソース認識 ⁽³⁾	WAKESR	CAN バスでのウェークアップ イベント、WAKE ピンでの状態遷移、または最初のパワーアップ	通常モードに移行するとき利用可能 ⁽⁴⁾ nFAULT = low WAKE ピンからのローカル ウェークアップ イベントを示します nFAULT = high CAN バスからのリモート ウェークアップ イベントを示します	通常モードで TXD に 4 回の劣勢から優勢へのエッジが発生した後、通常モードを終了するか、 $t \geq t_{UV}$ で $V_{CC} < UV_{CC(F)}$ または $V_{IO} < UV_{IO(F)}$ となります	コールド スタート条件により、ローカル ウェークアップ WAKERQ、WAKESR、および PWRON フラグが生成されます。
アンダーボルテージ	UV _{CC}	$V_{CC} < UV_{CC(F)}$	外部からは表示されません	$V_{CC} > UV_{CC(R)}$ 、または、ウェークアップ要求が発生します	
	UV _{IO}	$V_{IO} < UV_{IO(F)}$	外部からは表示されません	$V_{IO} > UV_{IO(R)}$ 、または、ウェークアップ要求が発生します	
	UV _{SUP}	$V_{SUP} < UV_{SUP(F)}$	外部からは表示されません	$V_{SUP} > UV_{SUP(R)}$	$V_{SUP} > UV_{SUP(R)}$ になると、V _{SUP} 低電圧イベントによってコールド スタート条件が生成されます。
CAN バスの不具合	CBF	CAN バス故障を参照	nFAULT = 通常モードでのみ low ⁽⁵⁾	通常モードを終了するとき、または通常モード時に TXD ピンが連続する、ドミナントからリセッティングへの 4 回遷移にわたって CAN バス フォルトが検出されない場合	CAN バス フォルトは、ドミナントからリセッティングへの遷移を 4 回連続して持続する必要があります
ローカル フォルト	TXDCLP	CAN アクティブ モードに移行すると、TXD は low になります	nFAULT = 通常モードからサイレント モードに移行すると low	RXD = low および TXD = high、TXD = high、およびモードから通常、スタンバイ、移行スリープ、またはスリープ モードへの遷移	TXDCLP がクリアされるまで、CAN ドライバはディセーブルのまま維持されます。TXDCLP フォルト中、CAN レシーバはアクティブのままになります
	TXDDTO	$T \geq t_{TXDDTO}$ の間の TXD ドミナントタイムアウト、ドミナント (low) 信号			TXDDTO がクリアされるまで、CAN ドライバはディセーブルのまま維持されます。TXDDTO フォルト中、CAN レシーバはアクティブのままになります
	TXDRXD	$t \geq t_{TXDDTO}$ の間、TXD ピンと RXD ピンは互いに短絡しています			TXDRXD がクリアされるまで、CAN ドライバはディセーブルのまま維持されます。TXDRXD フォルト中、CAN レシーバはアクティブのままになります
	CANDOM	CAN バスドミナントフォルト。 $t \geq t_{BUSDOM}$ にわたってドミナント バス信号を受信した場合		RXD = high、または通常モード、スタンバイモード、スリープ モードへの遷移	CANDOM フォルト中も CAN ドライバはイネーブルのままです
	TSD	サーマル シャットダウン、 $T_J \geq T_{SDR}$		$T_J < T_{SDF}$ および RXD = low および TXD = high、または通常モード、スタンバイモード、スリープ モードに遷移します	TSD イベントがクリアされるまで、CAN ドライバはディセーブルのままです

- (1) V_{IO} と V_{SUP} が存在します
- (2) スリープ移行モードへの遷移は、WAKERQ フラグがクリアされるまでブロックされます
- (3) ウェイクアップ ソース認識は、最初のウェイクアップ ソースを反映します。追加のウェークアップ イベントが発生した場合でも、ソースは元のウェークアップ ソースを示します
- (4) インジケータは、フラグがクリアされるまで、通常モードでのみ使用できます
- (5) CAN バス障害フラグは、TXD の 4 つのドミナントからリセッティングへのエッジの後に示されます

7.3.7.1.1 パワーアップ(PWRON フラグ)

これは、システムの電源オンシーケンスを制御するために使用できる内部および外部フラグです。トランシーバに新しいバッテリーを接続すると、コールド スタート状態を示す PWRON フラグが設定されます。TCAN1043A-Q1 は、V_{SUP}、V_{SUP} < UV_{SUP(F)} のあらゆる低電圧条件をコールド スタートとして処理します。したがって、V_{SUP} > UV_{SUP(R)} 条件が満たされると、TCAN1043A-Q1 は PWRON フラグを設定します。このフラグを使用して、コールド スタート状況でのみ呼び出される

ルーチンにシステムが入ります。**PWRON** フラグは、スタンバイ モードまたはスリープ モードからサイレント モードに移行した後、**nFAULT** が **low** に駆動されて示されます。このフラグは、通常モードへの遷移後にクリアされます。

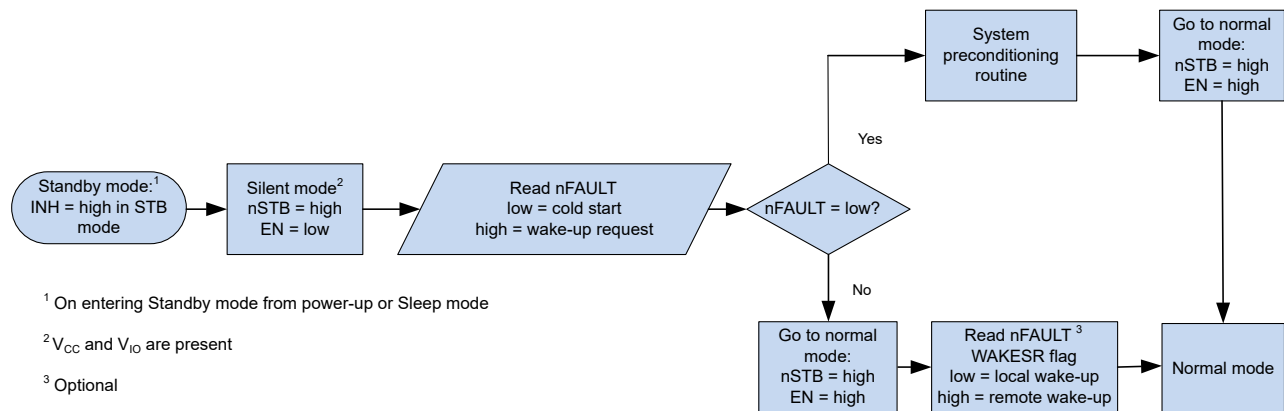


図 7-2. サイレント モードに移行して、**PWRON** とウェーク要求を区別

7.3.7.1.2 ウェイクアップ要求 (WAKERQ フラグ)

これは、スタンバイ、スリープ移行、スリープ モードで設定できる内部および外部フラグです。このフラグは、有効なローカル ウェイクアップ (LWU) 要求が発生する、有効なリモート ウェイク要求が発生する、または V_{SUP} で電源投入時に設定されます。このフラグが設定されると、 UV_{CC} または UV_{IO} フォルト検出の t_{UV} タイマがクリアされます。このフラグは、通常モードに移行するとき、または V_{CC} または V_{IO} の低電圧イベント中にクリアされます。

7.3.7.1.3 低電圧フォルト

この TCAN1043A-Q1 デバイスには、すべての電源端子に低電圧検出回路が実装されています。 V_{SUP} 、 V_{CC} および V_{IO} 。低電圧フラグは内部インジケータ フラグであり、**nFAULT** 出力ピンには示されません。

7.3.7.1.3.1 V_{SUP} の低電圧

UV_{SUP} は、 V_{SUP} の電圧が低電圧検出電圧スレッショルド UV_{SUP} を下回ると設定されます。 $V_{SUP} > UV_{SUP(R)}$ になると、**PWRON** および **WAKERQ** フラグがセットされます。

7.3.7.1.3.2 V_{CC} の低電圧

UV_{CC} は、 V_{CC} の電圧が、 t_{UV} 低電圧フィルタ時間よりも長い間低電圧検出電圧スレッショルド UV_{CC} を下回ると設定されます。

7.3.7.1.3.3 V_{IO} の低電圧

UV_{IO} は、 V_{IO} の電圧が、 t_{UV} 低電圧フィルタ時間よりも長い間低電圧検出電圧スレッショルド UV_{IO} を下回ると設定されます。

7.3.7.1.4 CAN バス フォルト (CBF フラグ)

TCAN1043A-Q1 デバイスは、以下の 6 つのフォルト条件を検出し、**nFAULT** ピンを割り込みとして **low** に設定できるため、コントローラへの通知と CAN バス フォルトが発生した場合に動作できます。これらの障害は、CAN バスでドミナント信号を送信している間に検出されます。これらのフォルト条件のいずれかが 4 回連続してドミナントからリセッスブへのビット遷移持続した場合、**nFAULT** は、**nFAULT** ピンを **low** に駆動することにより、通常モードで CAN バス障害フラグを示します。CAN バスドライバはアクティブのままです。表 7-2 に、TCAN1043A-Q1 で検出できるフォルト条件を示します。

表 7-2. バス フォルト ピンの状態および検出表

フォルト	条件
1	CANH は V_{BAT} に短絡
2	CANH は V_{CC} に短絡

表 7-2. バス フォルト ピンの状態および検出表 (続き)

フォルト	条件
3	CANH は GND へ短絡
4	CANL は V _{BAT} に短絡
5	CANL は V _{CC} に短絡
6	CANL は GND へ短絡

バス障害検出は、システム レベルの状況です。ECU で故障が発生している場合、バスの一般的な通信が損なわれる可能性があります。診断判定が可能になるまで、CAN バスの障害発生中はトランシーバが CAN アクティブ モードのまま維持され、ECU は CAN バスにデータを送信して CAN バスからデータを受信できます。ノードを完全にカバレッジするには、各ノードに対してシステム レベルの診断ステップを実行し、情報を中央ポイントに伝達する必要があります。

通常モードでは、TXD ピンで連続 4 回のドミナントからリセッスプへの遷移にわたって CAN バスフォルトが検出されない場合、CBF フラグはクリアされ、nFAULT は high に駆動されます。バス フォルト障害回路は、さまざまな差動抵抗負荷 (R_{CBF}) の範囲と、t_{CBF} を超える時間についてバス フォルトを検出できます。

7.3.7.1.5 TXD クランプ Low (TXDCLP フラグ)

TXDCLP は、CAN アクティブ モードに移行する前に TXD が low にクランプされていることをトランシーバが検出した場合にセットされる外部フラグです。TXDCLP 状態が存在する場合、通常モードからサイレント モードに移行すると nFAULT ピンは low に駆動され、フォルトがクリアされるまで CAN バスドライバは無効化されます。電源オン時、TXD リセッスプで CAN アクティブ モードに移行するとき、または RXD がドミナントのときに TXD がリセッスプであるとき (他のローカル障害が存在しない場合)、TXDCLP フラグはクリアされます。

7.3.7.1.6 TXD ドミナント状態タイムアウト (TXDDTO フラグ)

TXDDTO は、TXD ピンが $t > t_{TXDDTO}$ の間ドミナントに保持されている場合に設定される外部フラグです。TXD DTO 状態が存在する場合、通常モードからサイレント モードに移行すると、nFAULT ピンは low に駆動されます。TXDDTO フラグは、TXD の次のドミナントからリセッスプへの遷移、または通常モード、スタンバイ モード、スリープ モードへの遷移時にクリアされます。

7.3.7.1.7 TXD から RXD への短絡フォルト (TXDRXD フラグ)

TXDRXD は、TXD ラインと RXD ラインが $t \geq t_{TXDDTO}$ の間互いに短絡したことをトランシーバが検出すると、セットされる外部フラグです。TXDRXD 状態が存在する場合、通常モードからサイレント モードに移行すると nFAULT ピンは low に駆動され、TXDRXD フォルトがクリアされるまで CAN バスドライバは無効化されます。TXDRXD フラグは、TXD high と RXD が low の次のドミナントからリセッスプへの遷移、または通常、スタンバイ、スリープ移行、スリープ モードへの遷移時にクリアされます。

7.3.7.1.8 CAN バス ドミナント フォルト (CANDOM フラグ)

CANDOM は、CAN バスが $t > t_{BUSDOM}$ の間ドミナント状態で固着している場合にセットされる外部フラグです。CANDOM 状態が存在する場合、通常モードからサイレント モードに移行すると、nFAULT ピンは low に駆動されます。CANDOM フラグは、RXD の次のドミナントからリセッスプへの遷移、または通常モード、スタンバイ モード、スリープ モードへの遷移時にクリアされます。

7.3.8 ローカル フォルト

ローカル フォルトは、通常モードとサイレント モードの両方で検出されますが、TCAN1043A-Q1 が通常モードからサイレント モードに移行したときのみ nFAULT ピンによって通知されます。その他のすべてのモード遷移は、ローカルの故障フラグ インジケータをクリアします。

7.3.8.1 TXD クランプ Low (TXDCLP)

CAN アクティブ モードに移行する前に TXD ピンが low にクランプされた場合、CAN ドライバは無効化され、バスラインはリセッスプ レベルに解放されます。RXD がドミナントの間に TXD がリセッスプで通常モードに移行すると、他のローカ

ル障害が存在しない場合、またはパワーアップ時に、CAN ドライバは再びアクティブになります。TXDCLP フォルト中、高速レシーバはアクティブのままになり、RXD 出力ピンは CAN バスをミラーリングします。

7.3.8.2 TXD ドミナント タイムアウト (TXD DTO)

CAN ドライバがアクティブ モードの場合、TXD ドミナント状態タイムアウト回路は、ハードウェアまたはソフトウェアの障害が発生し、TXD がタイムアウト期間 ($t > t_{TXDDTO}$) よりも長くドミナント状態に保持されても、ローカル ノードがネットワーク通信をブロックするのを防ぎます。TXD ドミナント状態タイムアウト回路は、TXD ピンの立ち下がりエッジによってトリガーされます。 $t > t_{TXDDTO}$ よりも前に TXD で立ち上がりエッジが確認されない場合、CAN ドライバが無効化され、バスラインはリセッスレベルに解放されます。これにより、ネットワーク上の他のノード間の通信用にバスが空いた状態になります。

CAN ドライバは、TXD ピンでの次のドミナントからリセッスレベルへの遷移時に再度アクティブになります。TXDDTO フォルト中、高速レシーバはアクティブのままになり、RXD 出力ピンは CAN バスをミラーリングします。

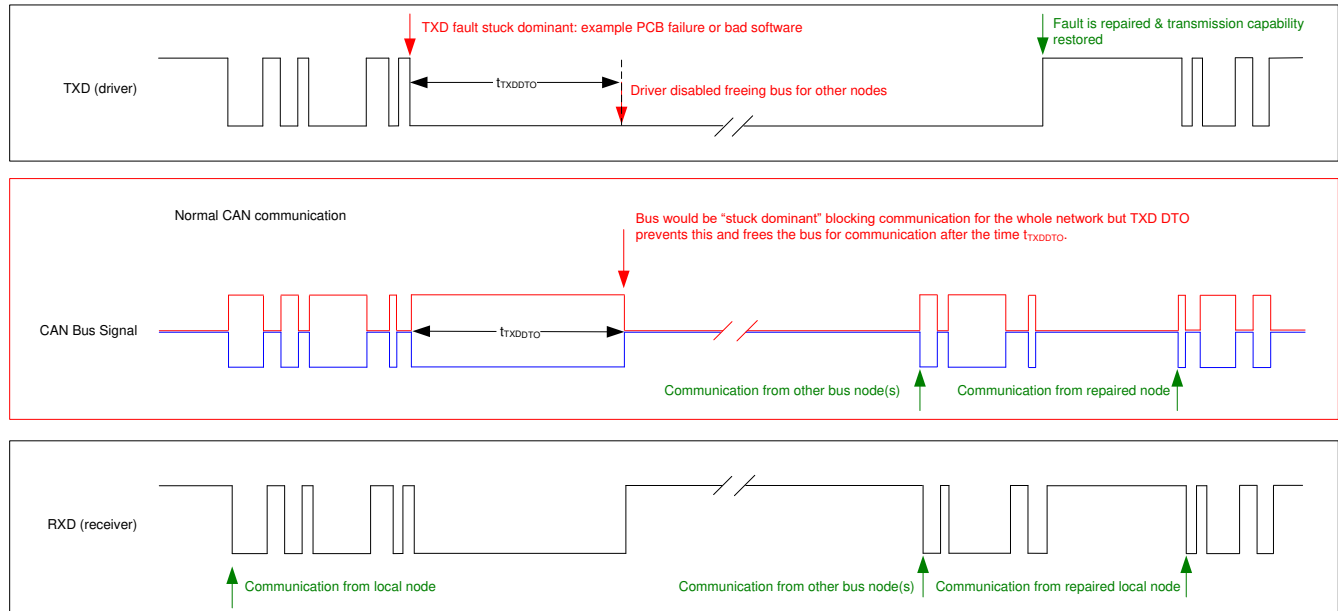


図 7-3. TXD DTO のタイミング図

ドミナント状態タイムアウト回路によって許可される最小ドミナント TXD 時間によって、トランシーバの最小送信データレートが制限されます。CAN プロトコルでは、最悪のケースで最大 11 個の連続するドミナントビットの送信が許可されますが、その場合、5 個の連続するドミナントビットの直後にエラー フレームが続きます。最小送信データレートは、式 1 の最小 t_{TXDDTO} 時間を使用して計算できます。

$$\text{Minimum Data Rate} = 11 \text{ bits} / t_{TXDDTO} = 11 \text{ bits} / 1.2 \text{ ms} = 9.2 \text{ kbps} \quad (1)$$

7.3.8.3 サーマル シャットダウン (TSD)

TCAN1043A-Q1 の接合部温度がサーマル シャットダウンのスレッシュホルドを超えると、デバイスは CAN ドライバ回路をオフにし、TXD からバスへの伝送パスをブロックします。TSD フォルト時、CAN バス端末は劣勢レベルにバイアスされ、受信機から RXD へのパスは動作を継続します。デバイスの接合部温度 T_J がデバイスのサーマル シャットダウン解放温度 T_{SDF} を下回ると、TSD フォルト状態はクリアされます。TSD フォルトの原因となった障害状態がまだ存在する場合、温度が再び上昇し、デバイスが再びサーマル シャットダウン状態になる可能性があります。TSD フォルト状態での長時間の動作は、デバイスの信頼性に影響を与える可能性があります。TSD 回路にはヒステリシスが含まれており、ドライバ出力の発振を防止します。フォルト発生中、TSD フォルト状態が nFAULT 端子を介して CAN FD コントローラに通知されます。

7.3.8.4 低電圧誤動作防止 (UVLO)

電源端子 V_{SUP} 、 V_{IO} 、 V_{CC} は、低電圧イベントについて監視されます。低電圧イベントが発生した場合、TCAN1043A-Q1 はバス ピンが CAN バスに無負荷となる保護された状態に移行します。これにより、CAN バス上の他の CAN ノード間の通信に影響を及ぼす可能性のある、望ましくないグリッチや過剰な電流引き込みから、CAN バスとシステムを保護します。

どのモードでも V_{SUP} に低電圧イベントが発生すると、TCAN1043A-Q1 CAN トランシーバーは CAN オフ状態になります。

V_{CC} で低電圧イベントが発生すると、TCAN1043A-Q1 は通常モードまたはサイレント モードのままになりますが、CAN トランシーバーは CAN 自律アクティブ状態に変化します。UV_{CC} イベント中、 V_{IO} が存在し、ウェイクアップ回路が非アクティブである限り、RXD は high のままです。図 7-10 を参照してください。低電圧イベントが t_{UV} よりも長く持続すると、TCAN1043A-Q1 はスリープ モードに遷移します。

V_{IO} に低電圧イベントが発生すると、TCAN1043A-Q1 はスタンバイ モードに遷移します。低電圧イベントが t_{UV} よりも長く持続すると、TCAN1043A-Q1 はスリープ モードに遷移します。

低電圧状態が解消され、電源が有効なレベルに戻ると、デバイスは通常の動作に移行するまでに 200 μ s かかります。

7.3.8.5 電源喪失

このデバイスは、電源が供給されていない場合は CAN バスに対して受動または無負荷になるように設計されています。CANH ピンと CANL ピンは、デバイスが電源オフ状態のときにリーク電流が低いため、バスに負荷を与えません。これは、ネットワークの一部のノードが電源オフ状態であっても、ネットワークの残りのノードが動作している場合に重要です。

また、ロジックピンには、デバイスに電力が供給されていないときのリーク電流が小さく、電源が入ったままになっている可能性のある他の回路にピンの負荷がかかることはありません。

7.3.8.6 端子のフローティング

TCAN1043A-Q1 には、重要なピンに内部プルアップおよびプルダウンがあり、ピンがフローティングのままの場合でも既知の動作を保証します。ピンのフェイルセーフ バイアス保護の説明については、表 7-3 を参照してください。

表 7-3. ピンのフェイルセーフ バイアス

ピン	フェイルセーフ保護	値	備考
TXD	リセッスブ レベル	60k Ω	V_{IO} への弱いプルアップ
EN	低消費電力モード		GND に弱いプルダウン
nSTB	低消費電力モード		GND に弱いプルダウン

この内部バイアスは、設計上ではなくフェイルセーフのオプションとして考慮する必要があります。トランシーバーを、オープンドレイン出力を備えた CAN FD コントローラとともに使用する場合は、特別な注意が必要です。TCAN1043A-Q1 は、TXD ピンに弱い内部プルアップ抵抗を実装しています。CAN FD データレートのビットタイミング要件には特別に考慮する必要があり、オープンドレイン出力を使用する場合はプルアップ強度を注意深く考慮する必要があります。CAN FD コントローラの TXD 出力が CAN デバイスへの適切なビットタイミング入力を維持するように、適切な外部プルアップ抵抗を使用する必要があります。

7.3.8.7 CAN バスの短絡電流制限

この TCAN1043A-Q1 には、CAN バスラインが短絡したときに短絡電流を制限するいくつかの保護機能があります。これらに、ドミナントおよびリセッスブ状態での CAN ドライバ電流制限、TXD ドミナント状態タイムアウトなどです。このタイムアウトにより、システム フォルトによって常に大きな短絡電流がドミナント状態になるのを防ぎます。

CAN 通信中、バスはドミナント状態とリセッスブ状態の間で切り替わります。したがって、短絡電流は、各バス状態における電流として、または平均電流として見るができます。平均短絡電流は、終端抵抗とコモン モード チョークのシステム電力を考慮するときに使用する必要があります。ドライバーが優勢になることができる時間の割合は、TXD 優勢状態のタイムアウトと、強制的な状態変更と、ビット スタッフィング、制御フィールド、およびフレーム間間隔などの劣勢ビットを持つ

CAN プロトコルによって制限されます。これにより、データ フィールドに優位ビットが高率に含まれている場合でも、バス上の劣位時間が最小限に抑えられます。

バスの短絡電流は、リセッス・ビットとドミナント ビットの比率と、それぞれの短絡電流に依存します。平均短絡電流は、式 2 で計算できます。

$$I_{OS(AVG)} = \%Transmit \times [(\%REC_Bits \times I_{OS(SS)_REC}) + (\%DOM_Bits \times I_{OS(SS)_DOM})] + [\%Receive \times I_{OS(SS)_REC}] \quad (2)$$

ここで

- $I_{OS(AVG)}$ は平均短絡電流です。
- $\%Transmit$ は、ノードが CAN メッセージを送信している割合です
- $\%Receive$ は、ノードが CAN メッセージを受信している割合です
- $\%REC_Bits$ は、送信された CAN メッセージ内のリセッス ビットの割合です
- $\%DOM_Bits$ は、送信された CAN メッセージ内のドミナントビットの割合です
- $I_{OS(SS)_REC}$ は、リセッス定常状態の短絡電流です。
- $I_{OS(SS)_DOM}$ は、ドミナント定常状態の短絡電流です。

終端抵抗やその他のネットワーク コンポーネントの電力定格の大きさを決定するときは、短絡電流やネットワークで起こりうるフォルト ケースを考慮してください。

7.4 デバイスの機能モード

TCAN1043A-Q1 には、通常、スタンバイ、サイレント、スリープ移行、スリープ、オフ モードの 6 つの動作モードがあります。動作モードの選択は、nSTB ピンおよび EN ピンを、電源条件、温度条件、ウェーク イベントと組み合わせて使用して制御されます。

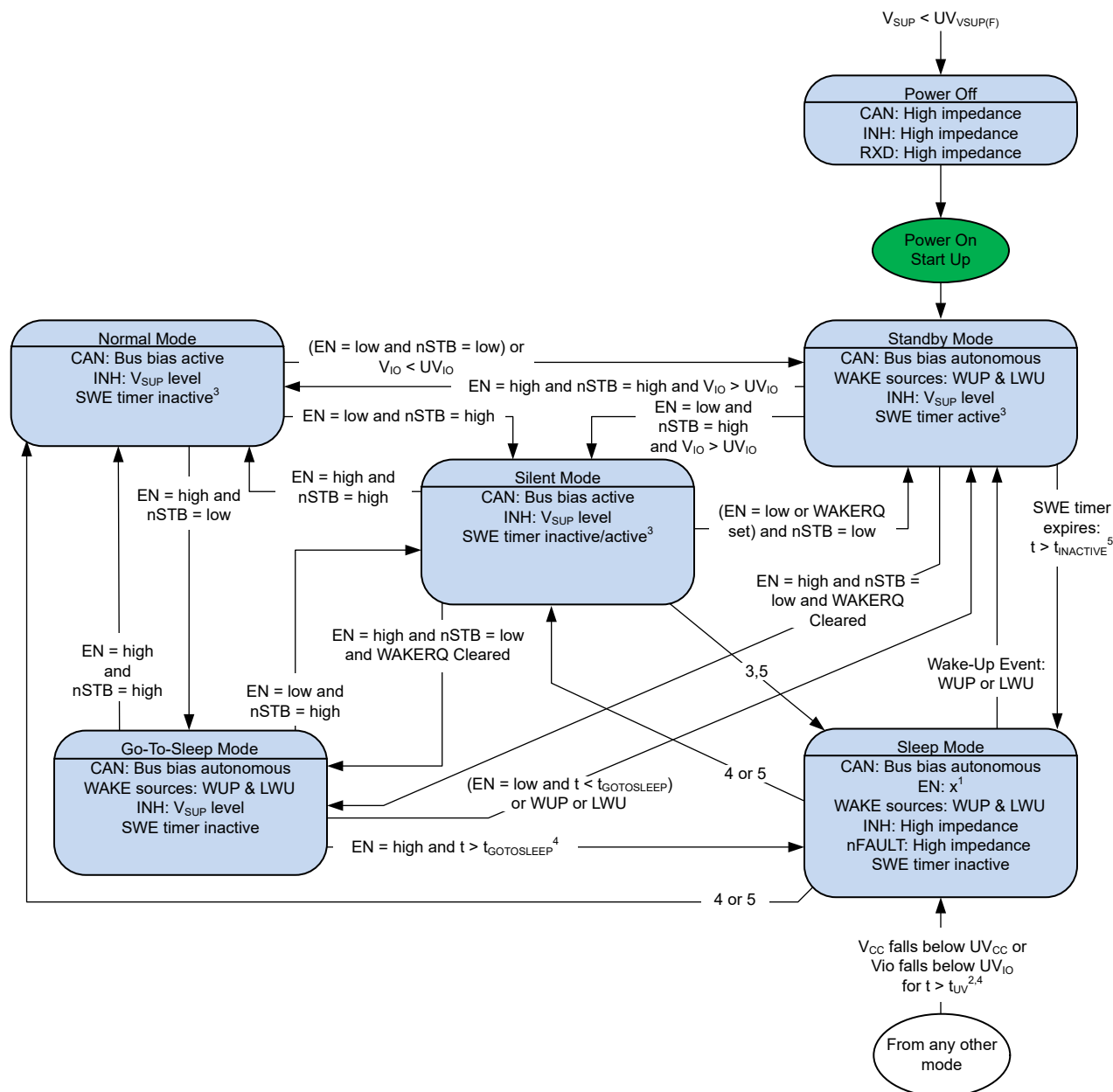
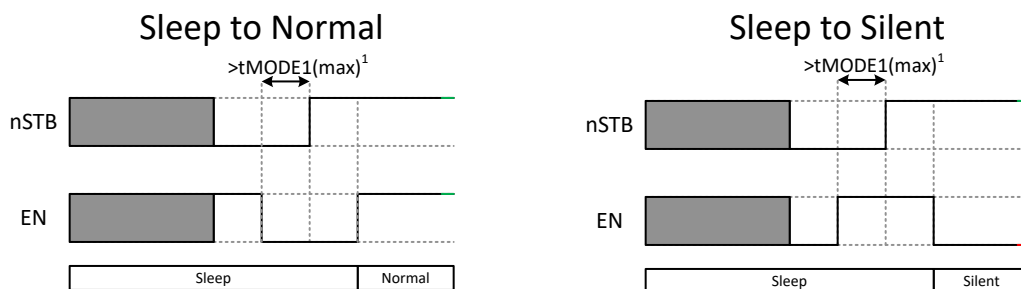


図 7-4. TCAN1043A-Q1 ステート マシン

1. スリープ モード中はイネーブル ピンは論理 **high** または **low** の状態にできますが、スリープ モード中は内部プルダウンがあるため、可能な限り低い消費電力は、ピンがフローティングのままになっているか、外部で **low** にプルされているときに発生します。
2. 電源オン時に、 V_{CC} および V_{IO} の低電圧タイマはディスエーブルになり、 V_{CC} および V_{IO} 電源がより長い時間電源オンになることができます ($t_{INACTIVE}$ まで)。それぞれの t_{UV} タイマーを有効にするには、 V_{CC} または V_{IO} がそれぞれ $UV_{CC(R)}$ および $UV_{IO(R)}$ より上になければなりません。 V_{CC} 低電圧タイマは、 V_{CC} が $UV_{CC(F)}$ を下回ると開始し、 V_{IO} 低電圧タイマは V_{IO} が $UV_{IO(F)}$ を下回ると開始します。これらのタイマのいずれかが t_{UV} を超えると、デバイスはスリープ モードに移行します。
3. デバイスがスタンバイ モードに移行するとすぐにスリープ ウェーク エラー (SWE) タイマが起動します。デバイスが通常モードに移行するとすぐに、タイマは停止し、リセットされます。デバイスがスタンバイ モードからサイレント モードに移行した場合、SWE タイマは停止せず、SWE タイマが終了する前に、デバイスを通常モードに移行する必要があります。

ます。デバイスが通常モードからサイレントモードに移行した場合、SWE タイマはサイレントモードではアクティブになりません。

- スリープモードからスリープモードに移行したとき、または UV_{CC} または UV_{IO} イベントからスリープモードに移行したとき、デバイスを通常モードまたはサイレントモードに移行するには、nSTB の low から high に遷移する必要があります。nSTB の立ち上がりエッジ中に EN が high になると、本デバイスは通常モードに移行します。nSTB の立ち上がりエッジ中に EN が low になると、デバイスはサイレントモードに移行します。EN 信号および nSTB 信号を使用してスリープモードを終了するには、 V_{IO} を $UV_{IO(R)}$ より高くする必要があります。
- SWE タイマのタイムアウト ($> t_{INACTIVE}$) が原因でスリープモードに移行した場合、EN 信号および nSTB 信号を使用してスリープモードを終了し、通常モードまたはサイレントモードに直接移行するための追加の要件が存在します。通常モードに移行するには、nSTB ピンを high にして、EN に low から high に遷移する必要があります。サイレントモードに移行するには、nSTB ピンが high で、EN に high から low への遷移が発生する必要があります。nSTB がすでに high である間にデバイスがスリープモードに移行した場合、上記のシーケンスの前に、nSTB が low の間に EN ピンに遷移する必要があります。詳細については「図 7-5」を参照。EN 信号および nSTB 信号を使用してスリープモードを終了するには、 V_{IO} を $UV_{IO(R)}$ より高くする必要があります。



- EN のエッジの後、nSTB は t_{MODE1} の少なくとも間 low に維持される必要があります。この t_{MODE1} が経過すると、nSTB が high に駆動されます。EN に続くエッジにより、本デバイスはスリープモードを終了します。EN の最後のエッジには、nSTB の立ち上がりエッジからの最小遅延はありません。スリープモード中はイネーブルピンは論理 high または low の状態にできますが、スリープモード中は内部プルダウンがあるため、可能な限り低い消費電力は、ピンがフローティングのままになっているか、外部で low にプルされているときに発生します。

図 7-5. TCAN1043A-Q1SWE タイマのタイムアウトによりスリープモードに移行する場合は、スリープモードから通常またはサイレントモードに遷移します

表 7-4. TCAN1043A-Q1 モードの概要

モード	V_{CC} および V_{IO}	V_{SUP}	EN	nSTB	WAKERQ フラグ	ドライバ	レシーバ	RXD	INH
通常	$> UV_{CC}$ および $> UV_{IO}$	$> UV_{SUP}$	High	High	X	イネーブル	イネーブル	バスの状態を反映します	オン
サイレント	$> UV_{CC}$ および $> UV_{IO}$	$> UV_{SUP}$	Low	High	X	ディセーブル	イネーブル	バスの状態を反映します	オン
スタンバイ	$> UV_{CC}$ および $> UV_{IO}$	$> UV_{SUP}$	High	Low	設定	ディセーブル	低消費電力バス モニタがイネーブル	低信号ウェイクアップ	オン
	$> UV_{CC}$ および $> UV_{IO}$	$> UV_{SUP}$	Low	Low	X	ディセーブル	低消費電力バス モニタがイネーブル	低信号ウェイクアップ	オン
	$> UV_{CC}$ および $< UV_{IO}$	$> UV_{SUP}$	Low	Low	X	ディセーブル	低消費電力バス モニタがイネーブル	高インピーダンス	オン
スリープ移行 ⁽¹⁾	$> UV_{CC}$ および $> UV_{IO}$	$> UV_{SUP}$	High	Low	クリア	ディセーブル	低消費電力バス モニタがイネーブル	高または高インピーダンス (V_{IO} なし)	オン ⁽²⁾
スリープ ⁽³⁾	$> UV_{CC}$ および $> UV_{IO}$	$> UV_{SUP}$	High	Low	クリア	ディセーブル	低消費電力バス モニタがイネーブル	高または高インピーダンス (V_{IO} なし)	High インピーダンス
	$< UV_{CC}$ または $< UV_{IO}$	$> UV_{SUP}$	X	X	X	ディセーブル	低消費電力バス モニタがイネーブル	高または高インピーダンス (V_{IO} なし)	高インピーダンス
保護	X	$< UV_{SUP}$	X	X	X	ディセーブル	ディセーブル	高インピーダンス	高インピーダンス

(1) スリープ移行: $t_{GOTOSLEEP}$ タイマが満了するまで、EN = H、nSTB = L の遷移モード。

(2) $t_{GOTOSLEEP}$ タイマが経過すると、INH ピンは高インピーダンスに遷移します。

(3) $t_{\text{GOTOSLEEP}}$ タイマが経過すると、スリープ移行モードからスリープ モードにモードが変更されます。

7.4.1 動作モードの説明

7.4.1.1 通常モード

これは、本デバイスの通常の動作モードです。CAN ドライバとレシーバは完全に動作し、CAN 通信は双方向です。このドライバは、TXD デジタル入力を、CANH および CANL の差動出力に変換します。レシーバは、CANH および CANL からの差動信号を RXD のデジタル出力に変換します。

通常モードに入ると、WAKERQ フラグと PWRON フラグの両方がクリアされます。

SWE タイマは、通常モードに移行すると停止し、リセットされます。

7.4.1.2 サイレント モード

サイレント モードは、一般にリスン専用および受信専用モードと呼ばれます。このモードでは、CAN ドライバは無効になりますが、レシーバは完全に動作し、CAN 通信はデバイスに単方向です。レシーバは、CANH および CANL からの差動信号を RXD 端子のデジタル出力に変換します。

サイレント モードでは、PWRON およびローカル故障フラグが nFAULT ピンに示されます。

デバイスがスタンバイ モードからサイレント モードに移行した場合、SWE タイマは停止せず、SWE タイマが終了する前に、デバイスを通常モードに移行する必要があります。SWE タイマがサイレント モードで満了すると、デバイスはスリープモードに移行します。

7.4.1.3 スタンバイ モード

スタンバイ モードは、ドライバとレシーバがディセーブルされ、消費電流が低減される低消費電力モードです。ただし、INH 端子がオンになっているため、これはデバイスの最小消費電力モードではありません。これにより、システムの他の部分は通常動作を再開できます。

スタンバイ モード中は、RXD 端子が low になっていることにより、ウェークアップ要求 (WAKERQ) が通知されます。本デバイスが通常モードに復帰した後、ウェークアップ ソースは nFAULT ピンによって識別されます。

スタンバイ モードでは、スリープ ウェーク エラー (SWE) タイマと呼ばれるフェイルセーフ タイマがイネーブルされます。タイマでは、期限切れになる前にトランシーバを通常モードに設定することで、追加の保護層が追加されます。この機能は、プロセッサが適切に起動せず、デバイスを通常モードに移行できなかった場合、 t_{INACTIVE} の後に TCAN1043A-Q1 が最小消費電力モードであるスリープ モードに強制的に遷移させます。

7.4.1.4 スリープ移行モード

スリープ移行モードは、デバイスを任意の状態からスリープ状態に移行する遷移モードです。この状態では、ドライバとレシーバが無効化されるため、消費電流は低減します。INH ピンは、 V_{IO} コントローラにイネーブル信号を供給するためにアクティブになり、システムの残りの部分が正常に動作できるようになります。デバイスが $t \geq t_{\text{GOTOSLEEP}}$ だけこの状態に保持されている場合、デバイスはスリープ モードに遷移し、INH はオフになって高インピーダンス状態に遷移します。

いずれかのウェークアップ イベントが引き続き発生する場合、デバイスが通常モードに切り替わるまで、TCAN1043A-Q1 はスタンバイ モードのままになり、保留中のウェークアップ イベントをクリアします。

7.4.1.5 スリープ モード

スリープ モードは、TCAN1043A-Q1 で最小の電力モードです。スリープ モードでは、CAN トランスミッタとメイン レシーバの電源がオフになり、トランシーバはデータを送受信できません。低消費電力レシーバは、ウェークアップ パターン (WUP) 要件を検証するアクティビティについてバスを監視し、ウェークアップ (LWU) イベントの発生について WAKE 端子の状態変化を監視します。CAN トランシーバが CAN 自律非アクティブ状態になると、 I_{SUP} 電流は最小レベルに低下します。スリープ モードでは、INH ピンがオフになり、INH で制御されるシステム電源がオフになるため、システムの消費電力が低減されます。

スリープ モードを終了します。

- CAN バスピンを介して有効なウェイクアップ パターン (WUP) が受信された場合
- ローカル WAKE (LWU) イベントの場合
- nSTB ピンがローからハイに遷移する場合

SWE タイマのタイムアウト ($> t_{\text{INACTIVE}}$) が原因でスリープ モードに移行した場合、EN 信号および nSTB 信号を使用して、(LWU または WUP によりスタンバイ モードに移行せずに) 通常モードまたはサイレント モードに直接移行する必要がある追加の要件があります。通常モードに移行するには、nSTB ピンが high であり、EN に low から high への遷移が発生する必要があります。サイレント モードに移行するには、nSTB ピンが high で、EN に high から low への遷移が発生する必要があります。nSTB がすでに high であったときにデバイスがスリープ モードに移行した場合、上記のシーケンスの前に、nSTB が low の間に EN ピンが遷移する必要があります。詳細については「[図 7-5](#)」を参照してください。EN 信号および nSTB 信号を使用してスリープ モードを終了するには、 V_{IO} を $UV_{\text{IO(R)}}$ より高くする必要があります。

7.4.1.5.1 ウェイクアップパターン(WUP)によるリモート ウェイク要求

TCAN1043A-Q1 は、スタンバイおよびスリープ モードで、ISO11898-2:2016 規格に定義されている複数のフィルタ付きドミナント ウェイクアップ パターン (WUP) を使用する低消費電力のウェイクレシーバを実装しています。

ウェイクアップ パターン (WUP) は、フィルタリングされたドミナント バス、フィルタリングされたリセシブ バス時間、さらに 2 番目のフィルタリングされたドミナント バス時間で構成されます。最初のフィルタリングされたドミナントが WUP を開始し、バスモニタがフィルタリングされたリセシブで待機している。他のバストラフィックはバスモニタをリセットしない。フィルタ処理されたリセシブを受信すると、バス モニタはフィルタ処理されたドミナントを待機しており、再度、他のバストラフィックはバスモニタをリセットしません。2 番目のフィルタ処理されたドミナントが受信されるとすぐに、バス モニタは WUP を認識し、有効な V_{IO} がコントローラにウェイクアップ要求信号を伝達している場合、RXD 端子を low に駆動します。ウェイクアップ パターンを受信したときに有効な V_{IO} が存在しない場合、 $V_{\text{IO}} > UV_{\text{IO(R)}}$ になると、トランシーバは RXD 出力ピンを low に駆動します。

WUP は次の部分で構成されます。

- 少なくとも $t_{\text{WK(FILTER)}}$ のフィルタされたドミナント バスに加えて、その後に続くドミナント バス
- 少なくとも $t_{\text{WK(FILTER)}}$ のフィルタされたリセシブ バス時間の後に続きます
- $t_{\text{WK(FILTER)}}$ 以上のフィルタされた 2 番目のドミナント バス時間

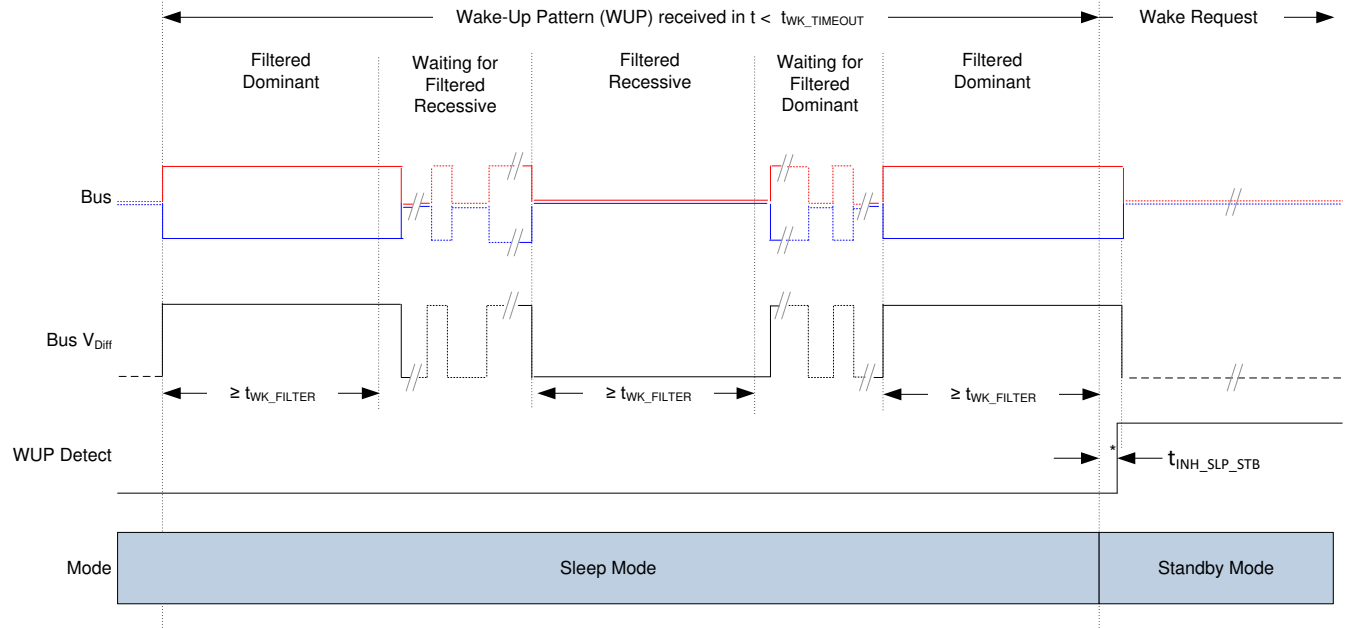
ドミナントまたはリセシブを「フィルタ処理」と見なすには、バスが $t_{\text{WK(filter)}}$ 時間より長い間、その状態にある必要があります。 $t_{\text{WK(FILTER)}}$ の変動により、次のシナリオが適用されます。バス状態が $t_{\text{WK(FILTER)}}$ の最小値より短い場合、WUP の一部として検出されることはなく、ウェイク要求は生成されません。 $t_{\text{WK(FILTER)}}$ の最小値と $t_{\text{WK(FILTER)}}$ の最大値の間のバス状態時間が WUP の一部として検出され、ウェイク要求が生成されることがあります。バス状態時間が $t_{\text{WK(FILTER)}}$ の最大値よりも大きいと、常に WUP の一部として検出されるため、ウェイク要求が常に生成されます。WUP のタイミング図については、[図 7-6](#) を参照してください。

WUP および WAKE 要求に使用されるパターンおよび $t_{\text{WK(FILTER)}}$ 時間により、ノイズやバス固着ドミナント フォルトが誤ったウェイク要求を引き起こすことを防止しながら、任意の CAN または CAN FD メッセージからウェイク要求を開始できます。

ISO11898-2:2016 では、短いウェイクアップ フィルタ時間と長いウェイクアップ フィルタ時間に対して 2 セットの時間がありません。TCAN1043A-Q1 の $t_{\text{WK(FILTER)}}$ タイミング、両方のフィルタ範囲の最小値および最大値内に収まるように選択されています。このタイミングは、500kbps の 1 ビット時間、または 1Mbps の 2 バックツーバック ビット時間でフィルタがトリガされるように選択されています。

堅牢性の層を追加し、誤ウェイクアップを防止するために、本トランシーバは $t_{\text{WK(TIMEOUT)}}$ タイマを実装しています。リモート ウェイクアップ イベントが正常に発生するには、タイムアウト値内にウェイクアップ パターン全体を受信する必要があります。 $t_{\text{WK(TIMEOUT)}}$ が経過する前に完全なウェイクアップ パターンが受信されない場合、内部ロジックがリセットされ、トランシーバはウェイクアップせずにスリープ モードに維持されます。その後、パターン全体が $t_{\text{WK(TIMEOUT)}}$ ウィンドウ内で再度送信される必要があります。[図 7-6](#) を参照してください。

少なくとも $t_{\text{WK(FILTER)}}$ リセシブ バスは、 $t_{\text{WK(TIMEOUT)}}$ が経過したときに CAN バスがドミナントの場合、次の WUP パターンを分離する必要があります。



*RXD ピンは、 V_{IO} が存在した後にのみ駆動されます。

図 7-6. ウェイクアップパターン (WUP)

7.4.1.5.2 WAKE 入力端子によるローカル ウェイクアップ (LWU)

WAKE 端子は双方向の高電圧逆バッテリー保護入力で、電圧遷移によるローカル ウェイクアップ (LWU) 要求に使用できます。LWU イベントは、双方向の入力スレッシュホールドを持っているため、Low から high、または high から low への遷移時にトリガされます。WAKE ピンは、 V_{SUP} またはグランドへのスイッチと併用できます。端子を使用しない場合は、望ましくない寄生ウェイクアップ イベントを回避するために、 V_{SUP} またはグランドにプルする必要があります。

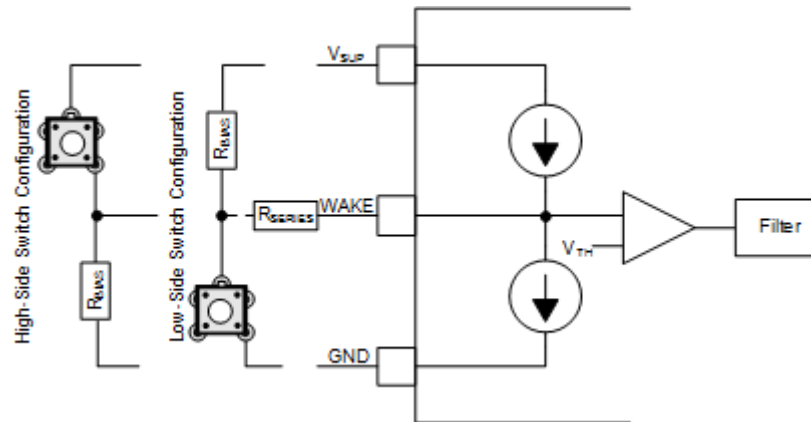


図 7-7. ウェーク回路の例

図 7-7 に、WAKE ピンの 2 つの可能な構成 (ローサイドとハイサイドスイッチ構成) を示します。直列抵抗 R_{series} の目的は、グランド シフトまたはグランド損失時に発生する可能性のある過電流状態から、デバイスの WAKE 入力を保護することです。 R_{series} の最小値は、最大電源電圧 V_{SUPMAX} と、WAKE ピンの最大許容電流 $I_{IO(WAKE)}$ を使用して計算できます。 R_{series} は次を使用して計算されます。

$$R_{series} = V_{SUPMAX} / I_{IO(WAKE)} \quad (3)$$

絶対最大電圧 V_{SUPMAX} 、45V、3mA の最大許容 $I_{IQ(WAKE)}$ の場合、必要な R_{SERIES} の最小値は 15k Ω です。

R_{BIAS} 抵抗は、スイッチが解放されたときの WAKE 入力の静的電圧レベルを設定するために使用します。スイッチをハイサイド スイッチ構成で使用する時、 R_{BIAS} 抵抗と R_{SERIES} 抵抗の組み合わせにより WAKE ピンの電圧が V_{IH} スレッシュホールドより高く設定されます。 R_{BIAS} の最大値は、最大電源電圧 V_{SUPMAX} 、最大ウェーク スレッシュホールド電圧 V_{IH} 、最大ウェーク入力電流 I_{IH} 、直列抵抗値 R_{SERIES} を使用して計算できます。 R_{BIAS} は次を使用して計算されます。

$$R_{BIAS} < ((V_{SUPMAX} - V_{IH}) / I_{IH}) - R_{SERIES} \quad (4)$$

V_{SUPMAX} が 45V、 V_{IH} が 44V の 3 μ A の I_{IH} の場合、 R_{BIAS} 抵抗値は 330k Ω 未満でなければなりません。スイッチが解放されたときに WAKE ピンの電圧が V_{IH} より高くなるように余裕を持たせるため、50k Ω よりも低い $R_{seriesSeries}$ を使用することを推奨します。

LWU 回路は、スリープ モードでアクティブです。

通常モードでは、WAKE 回路はオフになります。

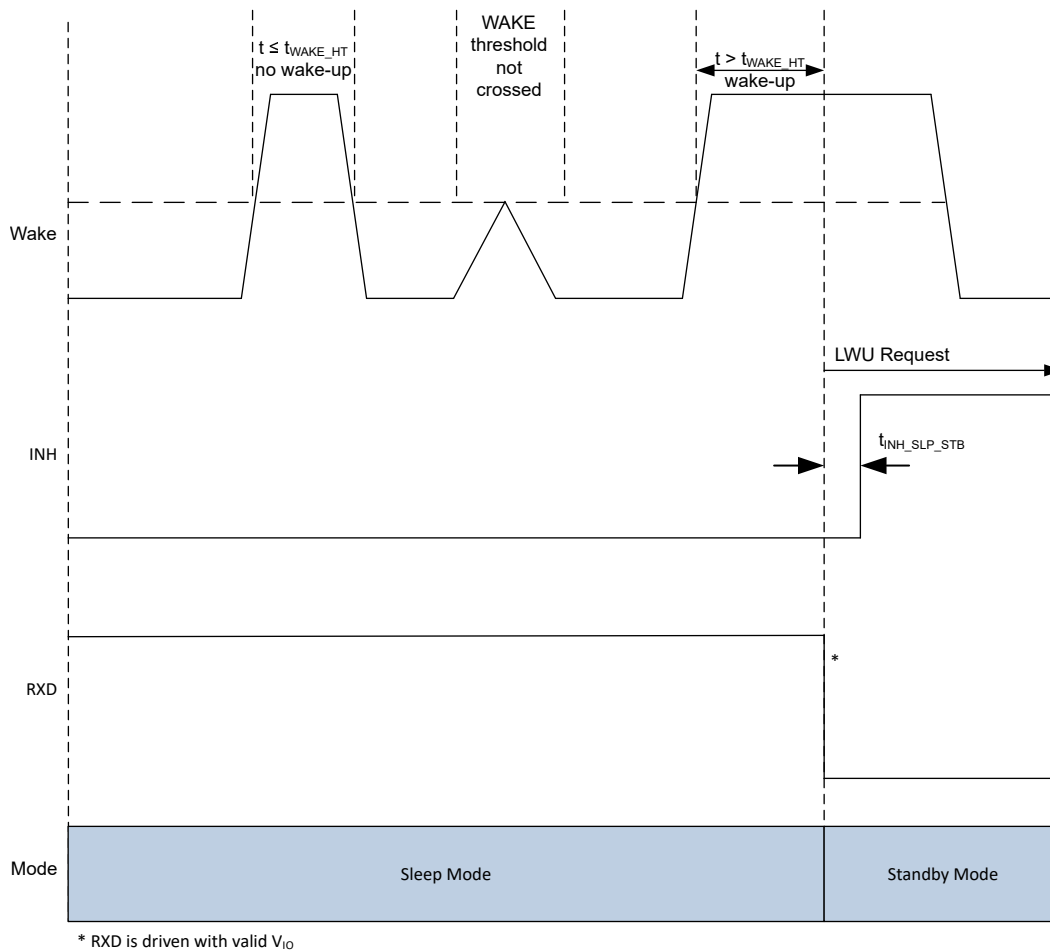


図 7-8. LWU 要求の立ち上がりエッジ

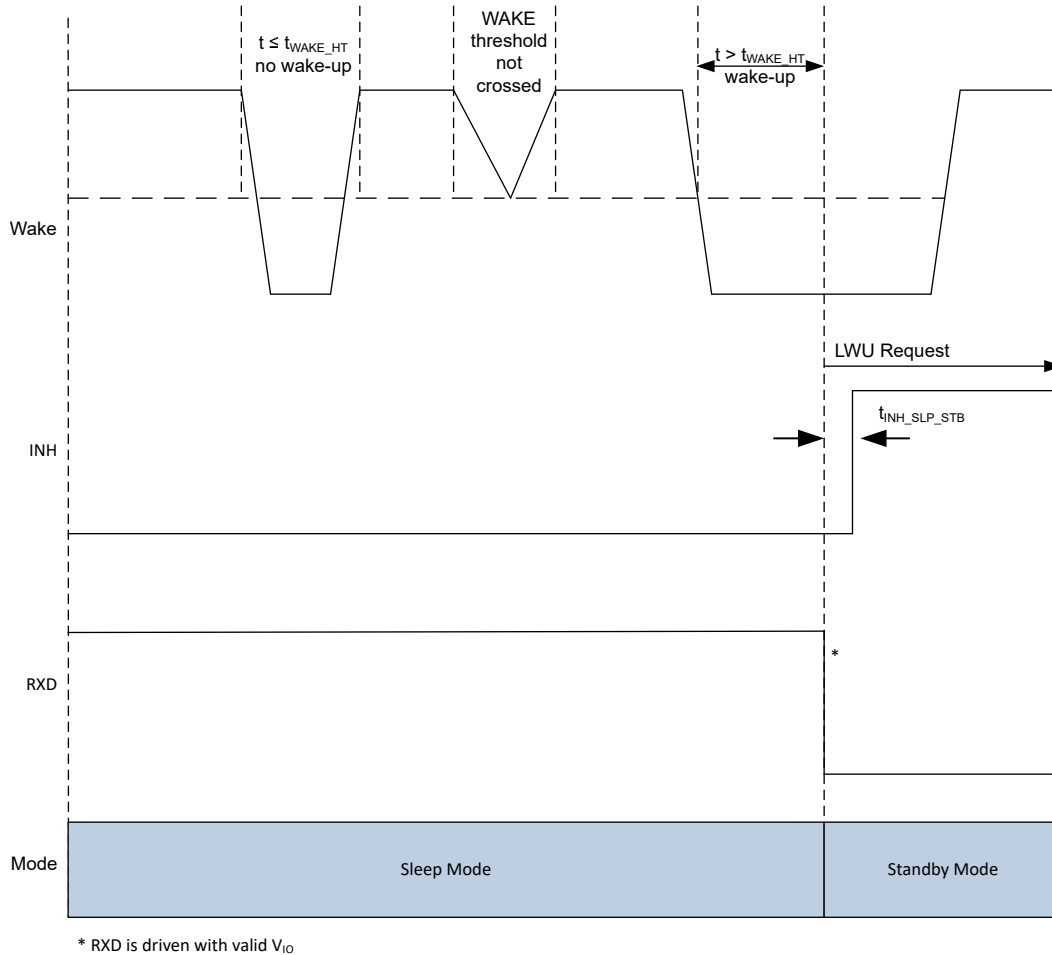


図 7-9. LWU 要求の立ち下がりエッジ

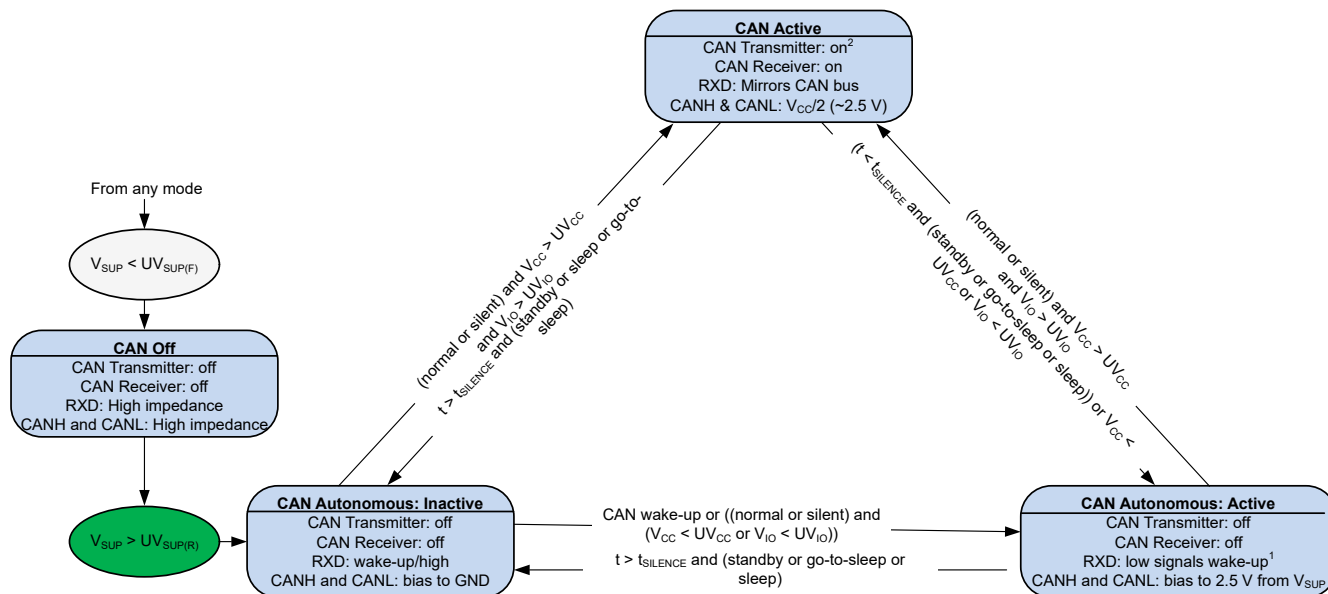
7.4.2 CAN トランシーバ

7.4.2.1 CAN トランシーバの動作

TCAN1043A-Q1 は、ISO 11898-2:2016 の CAN 物理層標準の自律バス バイアス方式をサポートしています。自律的なバス バイアス印加により、トランシーバが CAN アクティブ、CAN 自律型アクティブ、CAN 自律型非アクティブの間で切り替えることができ、RF 放射の低減に役立ちます。

7.4.2.1.1 CAN トランシーバのモード

TCAN1043A-Q1CAN トランシーバには 4 つの動作モードがあります。CAN オフ、CAN 自律アクティブ、CAN 自律非アクティブ、CAN アクティブです。



1. ウェークアップは、通常またはサイレントモードでは非アクティブです。
2. サイレントモードでは CAN トランスミッタはオフです。

図 7-10. TCAN1043A-Q1 CAN トランシーバのステートマシン

7.4.2.1.1.1 CAN オフモード

CAN オフモードでは、CAN トランシーバがオフになり、CAN バスラインは真にフローティング状態になります。このモードでは、デバイスは CAN バスに無負荷を伝達すると同時に、バッテリーまたはグランド接続が失われた場合に逆電流がデバイスに流れ込むのを防止します。

次の場合は、CAN オフ状態になります。

- $V_{SUP} < UV_{SUP(F)}$

以下の場合、CAN トランシーバは CAN オフ状態と CAN 自律非アクティブモードを切り替えます。

- $V_{SUP} > UV_{SUP(R)}$

7.4.2.1.1.2 CAN 自律：非アクティブおよびアクティブ

CAN トランシーバがスタンバイ、スリープ移行、スリープモードのいずれかのとき、バイアス回路は CAN 自律非アクティブ状態にするか、CAN 自律アクティブ状態にすることができます。自律的な非アクティブ状態では、CAN ピンが GND にバイアスされます。リモートウェークアップ (WUP) イベントが発生すると、CAN バスは 2.5V にバイアスされ、CAN トランシーバは CAN 自律アクティブ状態に移行します。t_{SILENCE} タイマが経過する前にコントローラがトランシーバを通常モードに移行しない場合、CAN トランシーバは CAN 自律非アクティブ状態に入ります。

次のいずれかの条件が満たされると、CAN トランシーバは CAN 自律モードに切り替わります。

- 動作モードが CAN オフモードから CAN 自律非アクティブに切り替わります
- 動作モードは通常またはサイレントモードから、スタンバイ、スリープ移行、スリープモードに切り替わります。
 - モード変更の前に、 $t < t_{SILENCE}$ の間バスが非アクティブになっていた場合、トランシーバは自律アクティブ状態に移行します
 - モード変更の前に、 $t > t_{SILENCE}$ の間バスが非アクティブになっていた場合、トランシーバは自律的な非アクティブ状態に移行します
- $V_{CC} < UV_{CC(F)}$
- $V_{IO} < UV_{IO(F)}$

以下の場合、CAN トランシーバは CAN 自律非アクティブモードから CAN 自律アクティブモードに切り替わります。

- ・ リモート ウェークアップ イベントが発生します
- ・ トランシーバが通常またはサイレント モードに遷移し、 $V_{CC} < UV_{CC(F)}$ または $V_{IO} < UV_{IO(F)}$

以下の場合、CAN トランシーバは CAN 自律アクティブ モードから CAN 自律非アクティブ モードに切り替わります。

- ・ トランシーバは、スタンバイ、スリープ移行、またはスリープ モードにあり、 $t > t_{SILENCE}$

7.4.2.1.1.3 CAN がアクティブ

トランシーバが通常モードまたはサイレント モードのとき、CAN トランシーバはアクティブ モードです。通常モードで、CAN ドライバとレシーバは完全に動作し、CAN 通信は双方向です。サイレント モードでは、CAN ドライバはオフになりますが、CAN レシーバは完全に動作します。CAN アクティブ モードの CAN バイアス電圧は V_{CC} から派生し、 $V_{CC}/2$ に保持されます

以下の場合、CAN トランシーバは CAN 自律非アクティブ モードまたは CAN 自律アクティブ モードから CAN アクティブ モードに切り替わります。

- ・ トランシーバが通常モードに遷移し、 $V_{CC} > UV_{CC(R)}$, $V_{IO} > UV_{IO(R)}$

CAN トランシーバは、TXD ピンが low にアサートされている場合、スタンバイ モードを終了する前に、CAN アクティブ モードに移行した後、トランスミッタをブロックします。これにより、TXD ピンが Low に固着した場合 (TXDCLP)、CAN バスへの中断を防止します。

以下の場合、CAN トランシーバは CAN アクティブ モードから CAN 自律非アクティブ モードに切り替わります。

- ・ トランシーバは、スタンバイ モード、スリープ移行モード、またはスリープ モードに切り替わり、 $t > t_{SILENCE}$ になります

以下の場合、CAN トランシーバは CAN アクティブ モードから CAN 自律アクティブ モードに切り替わります。

- ・ トランシーバは、スタンバイ、スリープ移行、またはスリープ モードに切り替わり、 $t < t_{SILENCE}$ になります
- ・ $V_{CC} < UV_{CC(F)}$
- ・ $V_{IO} < UV_{IO(F)}$

7.4.2.1.2 ドライバおよびレシーバ機能表

表 7-5. ドライバ機能表

デバイス モード	TXD 入力 ⁽¹⁾	バス出力		駆動されているバスの状態 ⁽²⁾
		CANH	CANL	
通常	Low	High	Low	ドミナント
	High または オープン	高インピーダンス	高インピーダンス	$V_{CC}/2$
サイレント	x	高インピーダンス	高インピーダンス	$V_{CC}/2$
スタンバイ	x	高インピーダンス	高インピーダンス	自律型バイアス印加
スリープ	x	高インピーダンス	高インピーダンス	自律型バイアス印加

(1) x = 無関係です

(2) バスの状態と一般的なバス電圧については、図 7-11 を参照してください

表 7-6. レシーバ機能表

デバイス モード	CAN 差動入力 $V_{ID} = V_{CANH} - V_{CANL}$	バスの状態	RXD 端子
通常 / サイレント	$V_{ID} \geq 0.9V$	ドミナント	Low
	$0.5V < V_{ID} < 0.9V$	不定	不定
	$V_{ID} \leq 0.5V$	リセッショブ	High
	オープン ($V_{ID} \approx 0V$)	オープン	High
スタンバイ	$V_{ID} \geq 1.15V$	ドミナント	High ウェークアップ イベントが継続した場合は Low
	$0.4V < V_{ID} < 1.15V$	不定	
	$V_{ID} \leq 0.4V$	リセッショブ	
	オープン ($V_{ID} \approx 0V$)	オープン	

表 7-6. レシーバ機能表 (続き)

デバイス モード	CAN 差動入力 $V_{ID} = V_{CANH} - V_{CANL}$	バスの状態	RXD 端子
スリープ/スリープ 移行 ⁽¹⁾	$V_{ID} \geq 1.15V$	ドミナント	High V_{IO} または V_{SUP} が存在しない場合はト ライステート
	$0.4V < V_{ID} < 1.15V$	不定	
	$V_{ID} \leq 0.4V$	リセッシーブ	
	オープン ($V_{ID} \approx 0V$)	オープン	

(1) 低消費電力ウェークアップ レシーバがアクティブです

7.4.2.1.3 CAN バスの状態

CAN バスの動作時には、リセッスブとドミナントの 2 つの論理状態があります。図 7-11 を参照してください。

ドミナント バス状態は、バスを差動で駆動する場合で、TXD ピンと RXD ピンは論理 LOW になります。リセッスブ バス状態は、バスがレシーバの高抵抗の内部入力抵抗 (R_{IN}) を介して CAN トランシーバ電源電圧の半分にバイアスされ、TXD ピンと RXD ピンは論理 high になります。

アービトレーションの期間は、ドミナント状態がリセッスブ状態を上書きします。調停の際には、複数の CAN ノードが同時にドミナントビットを送信している可能性があり、この場合、can バスの差動電圧は単一 CAN ドライバの差動電圧より大きくなります。TCAN1043A-Q1 CAN トランシーバには低消費電力のスタンバイおよびスリープ モードが実装されており、3 番目のバス状態を有効にします。CAN バスが $t > t_{SILENCE}$ の間非アクティブになっている場合、バスピンはレシーバの高抵抗の内部抵抗を介してグラウンドにバイアスされます。

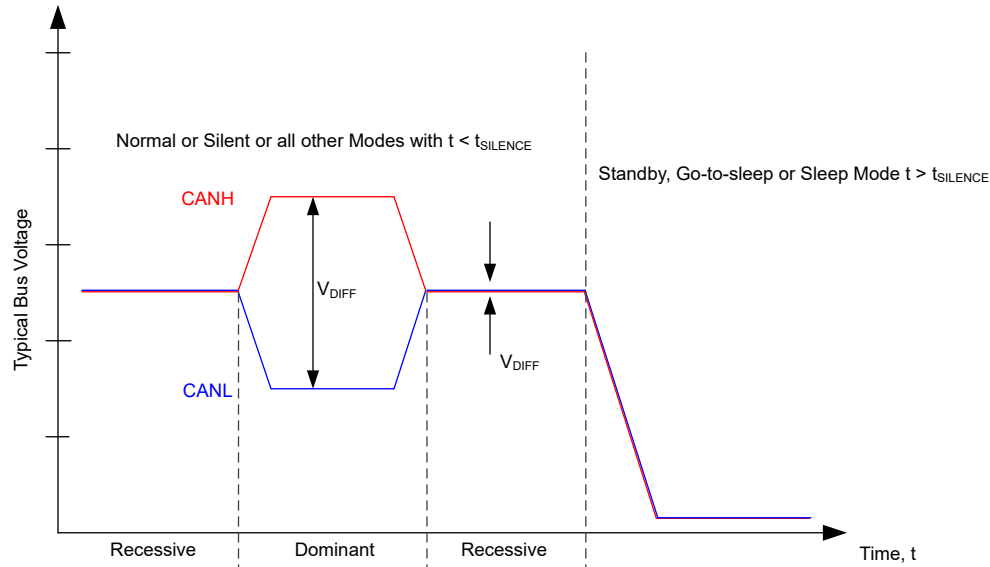


図 7-11. バスの状態

の CAN システム レベル仕様の例としては、ARINC825、CANopen、DeviceNet、SAEJ2284、SAEJ1939、および NMEA200 などがあります。

CAN ネットワークのシステム設計は、一連のトレードオフです。ISO 11898-2:2016 仕様では、差動出力ドライバは 50Ω ~ 65Ω の範囲のバス負荷により規定されており、この場合、差動出力は $1.5V$ を上回る必要があります。TCAN1043A-Q1 は、最小 50Ω の $1.5V$ の要件を満たすことが規定されており、 45Ω のバス負荷で $1.4V$ の差動出力を満たすように規定されています。TCAN1043A-Q1 の差動入力抵抗 R_{ID} は、最小で $50k\Omega$ です。100 個の TCAN1043A-Q1 トランシーバをバス上で並列に接続する場合は、公称 60Ω のバス終端と並列に 500Ω の差動負荷に相当し、合計バス負荷は約 54Ω になります。したがって、TCAN1043A-Q1 は理論的には単一のバスセグメントで 100 を超えるトランシーバをサポートします。ただし、CAN ネットワークの設計では、システムおよびケーブル配線全体での信号損失、寄生負荷、タイミング、ネットワークの不均衡、グランド オフセット、および信号の完全性に対してマージンを与える必要があるため、実際の最大ノード数は通常、少なくなります。また、バス長は、慎重なシステム設計およびデータレートとのトレードオフにより、 $40m$ を超えて延長することもできます。たとえば、CANopen ネットワーク設計ガイドラインによると、終端抵抗やケーブル配線を変更し、64 ノード未満にし、データレートを大幅に低下させてもいい場合、ネットワークを最大 $1km$ にすることができます。

CAN ネットワーク設計のこの柔軟性は、システムレベルのネットワーク拡張と追加の標準を元の ISO11898-2 CAN 標準に基づいて構築できるようにする重要な強みの 1 つです。ただし、この柔軟性を使用する場合は、堅牢なネットワーク動作のために適切なネットワーク設計を行う責任が CAN ネットワークシステムの設計者に課されます。

8.1.3 詳細な設計手順

8.1.3.1 CAN の終端

終端として、ケーブル上または終端ノード内のいずれかで、バスの端に単一の 120Ω 抵抗を配置することができます。バスの同相電圧のフィルタリングと安定化が必要な場合は、分割終端を使用することができます。図 8-2 を参照してください。分割終端は、差動信号ラインに存在する可能性があるより高い周波数の同相ノイズをフィルタリングすることで、ネットワークの電磁放射の挙動を改善します。

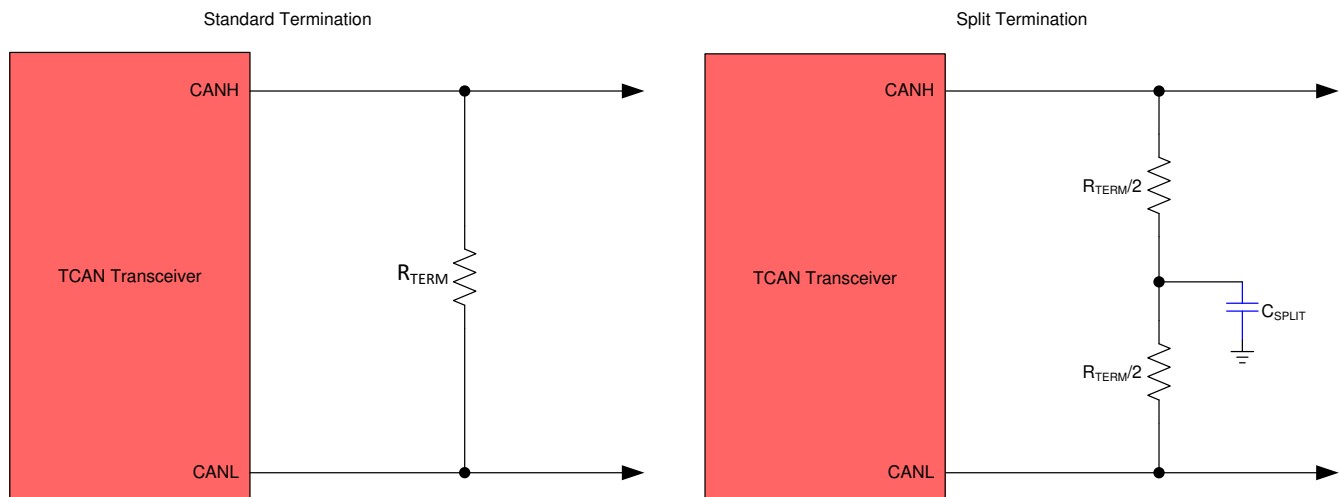


図 8-2. CAN バス終端の概念

8.1.4 アプリケーション曲線

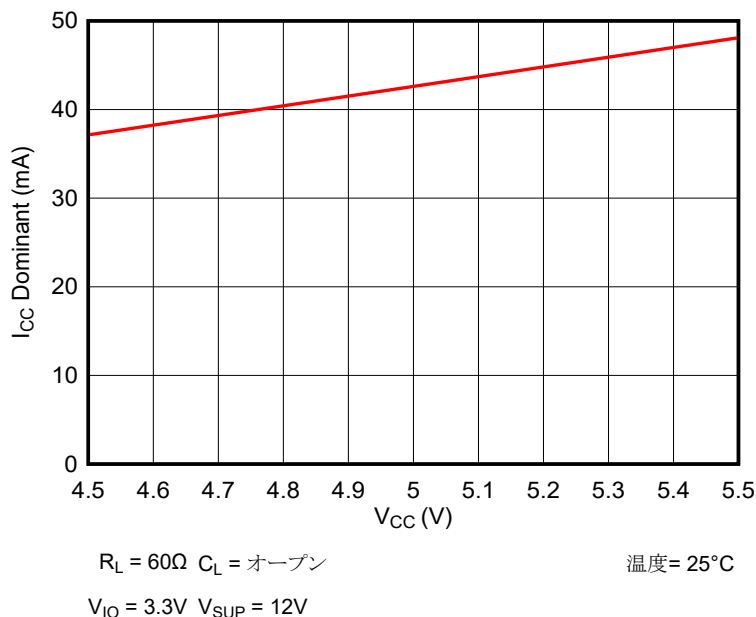


図 8-3. I_{CC} 電源電圧に対する I_{CC} ドミナント

8.2 電源に関する推奨事項

TCAN1043A-Q1 は、V_{SUP}、V_{CC}、V_{IO} 3 つの電源レールで動作するように設計されています。V_{SUP} は V_{BAT} レールに接続するように設計された高電圧電源ピンです。V_{CC} は 4.5V ~ 5.5V の入力電圧範囲に対応する低電圧電源ピンで、CAN トランシーバをサポートします。V_{IO} は 1.7V ~ 5.5V の入力電圧範囲でシステム コントローラとの一致用に I/O 電圧を供給する低電圧電源ピンです。信頼性の高い動作のためには、100nF のデカップリング コンデンサを電源ピンのものできるだけ近くに配置する必要があります。これにより、スイッチ モード電源の出力に存在する電源電圧リップルを低減し、PCB 電源プレーンの抵抗とインダクタンスを補償するのに役立ちます。

8.3 レイアウト

堅牢で信頼性の高い CAN ノードの設計には、アプリケーションや車載設計要件に応じて特別なレイアウト手法が必要となる場合があります。過渡外乱には高い周波数成分があり、帯域幅が広いため、PCB 設計時に高周波レイアウト手法を適用できます。

8.3.1 レイアウトのガイドライン

- 過渡現象、ESD、ノイズがボード上に伝播するのを防ぐため、保護およびフィルタリング回路をバスコネクタ J1 のできるだけ近くに配置します。過渡電圧抑制 (TVS) デバイスを追加することで、D1 に示すように保護を強化できます。量産ソリューションでは、アプリケーション要件に一致する定格を持つ双方向 TVS ダイオードまたはバリスタを使用できます。この例では、オプションのバス・フィルタ 0.1 μ F コンデンサ C6 および C7 も示しています。
- 直列同相チョーク (CMC) を、デバイスとコネクタ J1 の間の CANH ラインおよび CANL ラインに配置します。
- 信号路の方向に向けて保護部品を設計します。過渡電流を信号路から強制的に迂回させて保護デバイスに到達させないでください。電源およびグランドプレーンを使用して、低インダクタンスを実現します。
- 実効ビアインダクタンスを最小化するため、バイパスコンデンサと保護デバイスの VCC およびグランド接続には少なくとも 2 つのビアを使用します。
- デカップリングコンデンサは、トランシーバの電源端子にできるだけ近づけて配置する必要があります。たとえば、V_{CC} には 0.1 μ F コンデンサ C1 が、V_{IO} には C2 が、V_{SUP} 電源には 0.1 μ F および 15 μ F コンデンサ C3 と C4 があります。
- V_{IO} (ピン 5) は、マイクロコントローラの IO 電源電圧「 μ C V」に接続されています。
- バス終端: このレイアウト例では、分割終端を示します。終端は 2 個の 60 Ω 抵抗 R3 と R4 に分割され、1nF ~ 100nF のコンデンサ C5 を経由して、終端のセンタータップまたは分割タップがグランドに接続されます。分割終端は、バスの同相フィルタリングを提供します。バス終端をバスに直接接続するのではなくボード上に配置する場合、終端ノードがバスから取り除かれずに追加の注意を払う必要があります。
- INH、ピン 7 には、グランドとの間に 100k Ω 抵抗 (R1) を接続できます。
- WAKE ピン 9 は、WAKE 信号の立ち上がりエッジと立ち下がりエッジのどちらかを認識でき、通常は外部スイッチに接続されます。図に示すように、C8 は GND への 22nF コンデンサで、R5 は 33k Ω 、R6 は 3k Ω として構成する必要があります。

8.3.2 レイアウト例

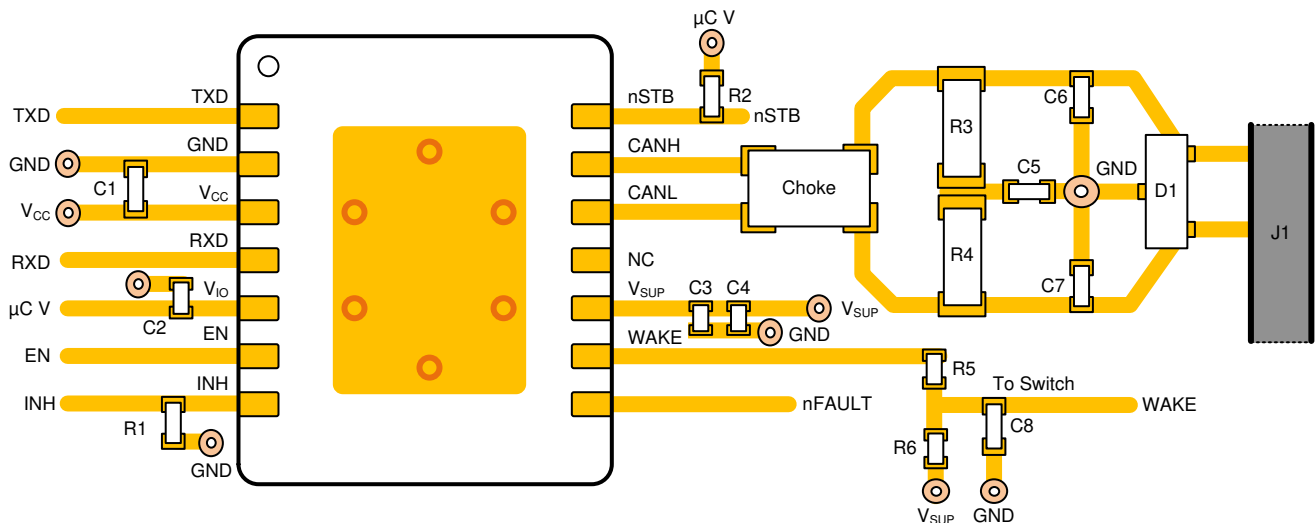


図 8-4. レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (March 2023) to Revision F (July 2025)	Page
・ 「パッケージ情報」表の値を変更して、注 2 を追加.....	1
・ モード変更特性で、 $t_{INH_SLP_STB}$ の説明を「INH アサート時間」に変更.....	10
・ 「レイアウトのガイドライン」セクションを変更.....	43

Changes from Revision D (January 2023) to Revision E (March 2023)	Page
・ WAKE 入力端子によるローカル ウェイクアップ (LWU) の最初の段落からテキストを削除.....	33

Changes from Revision C (April 2022) to Revision D (January 2023)	Page
・ 「製品情報」表に TCAN1043AT-Q1 を追加.....	1
・ データシートの仕様で部品番号 TCAN1043AT-Q1 を追加しました.....	4
・ 「デバイスの特性」セクションの $t_{SILENCE}$ パラメータに最小仕様を追加.....	10
・ TX ブロックから nSTB 信号を削除するように図 6-6 を変更。.....	15

• nFAULT ピン セクションに、表 7-1 へのリンクを追加.....	21
• 内部および外部障害インジケータセクションの電源投入、ウェイクアップソース認識、および TXDRXD イベントフラグにコメントを追加するように表 7-1 を変更。.....	22
• SWE タイマの動作を正確に反映するように図 7-4 を変更。 SWE タイマのタイムアウトによるサイレント モードからスリープ モードへの遷移を示す注 4 および 5 を追加。.....	28
• SWE タイマのタイムアウトによりスリープ モードに移行したときに、スリープ モードからサイレント モードまたは通常モードに移行する手順を説明するため図 7-5 を追加。.....	28
• スリープ モード セクションに、 EN ピンと nSTB ピンを使用してスリープ モードから直接通常モードまたはサイレントモードに入るために必要な手順を説明する段落を追加しました。.....	31
• INH 波形で $t_{INH_SLP_STB}$ 遅延を示すように図 7-8 を変更.....	33
• INH 波形で $t_{INH_SLP_STB}$ 遅延を示すように図 7-9 を変更.....	33
• 図 7-10 を変更し、「&」を「AND」に変換するように、「CAN オフ状態」で RXD ピンが高インピーダンスであることを明確化.....	35
• 図 7-10 に注 2 を追加.....	35
• 「概要」のテキストを「CAN トランシーバは、そのトランスミッタとレシーバをブロックします」から「CAN トランシーバは、そのトランスミッタをブロックします」に変更、「CAN アクティブ」セクションで.....	37

Changes from Revision B (December 2021) to Revision C (April 2022)	Page
• 「製品情報」表の SOT (DYY) パッケージから製品プレビューを削除.....	1
• 図 7-1 の INH ピンのトランジスタ接続を変更.....	20

Changes from Revision A (October 2021) to Revision B (December 2021)	Page
• 「製品情報」表の SOIC (D) パッケージから製品プレビューを削除.....	1

Changes from Revision * (January 2021) to Revision A (October 2021)	Page
• 「事前情報」から「量産データ」に変更	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCAN1043ADMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	TCAN 1043A
TCAN1043ADMTRQ1.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	TCAN 1043A
TCAN1043ADRQ1	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TCAN1043A
TCAN1043ADRQ1.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TCAN1043A
TCAN1043ADYYRQ1	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TCAN1043A
TCAN1043ADYYRQ1.A	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TCAN1043A
TCAN1043ATDMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	TCAN 043AT
TCAN1043ATDMTRQ1.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	TCAN 043AT
TCAN1043ATDRQ1	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TCAN1043AT
TCAN1043ATDRQ1.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TCAN1043AT

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

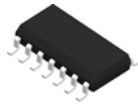
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCAN1043ADMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TCAN1043ADRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TCAN1043ADYYRQ1	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TCAN1043ATDMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TCAN1043ATDRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCAN1043ADMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0
TCAN1043ADRQ1	SOIC	D	14	2500	353.0	353.0	32.0
TCAN1043ADYYRQ1	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8
TCAN1043ATDMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0
TCAN1043ATDRQ1	SOIC	D	14	2500	353.0	353.0	32.0

D0014A**PACKAGE OUTLINE****SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT



4220718/A 09/2016

NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

EXAMPLE BOARD LAYOUT

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

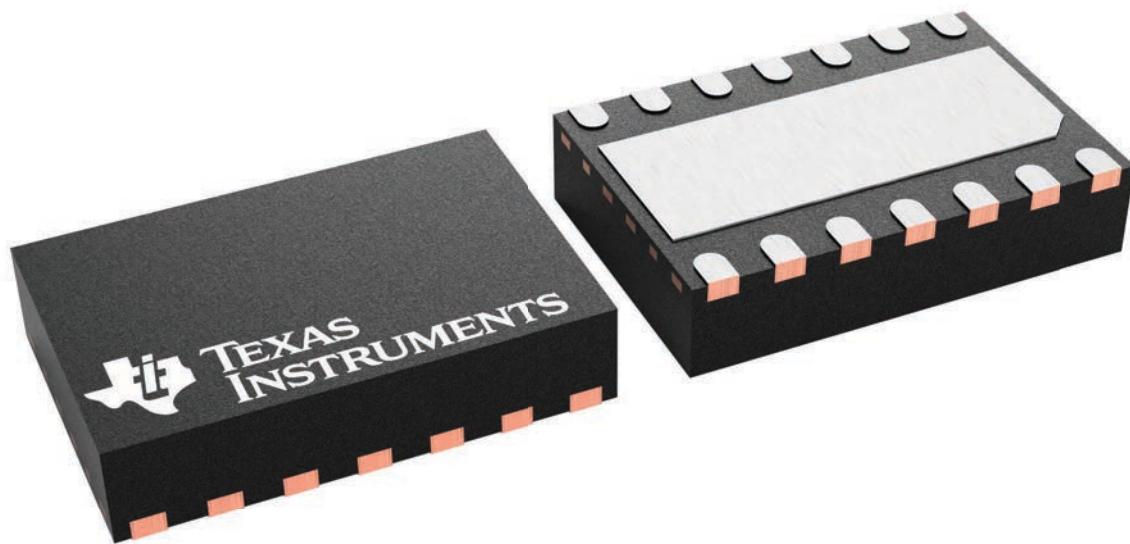
DMT 14

VSON - 0.9 mm max height

3 x 4.5, 0.65 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

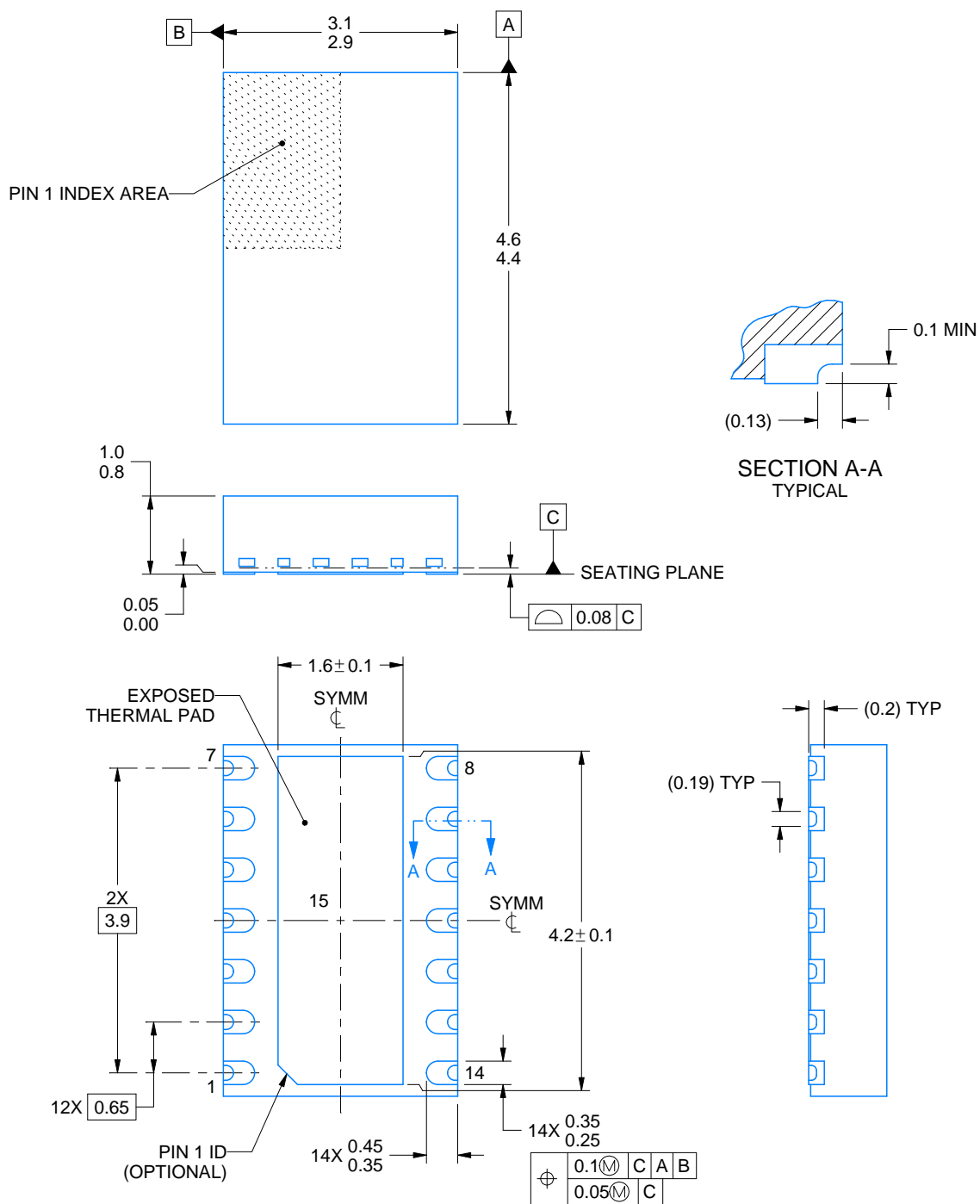


4225088/A



VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4225087/B 01/2021

NOTES:

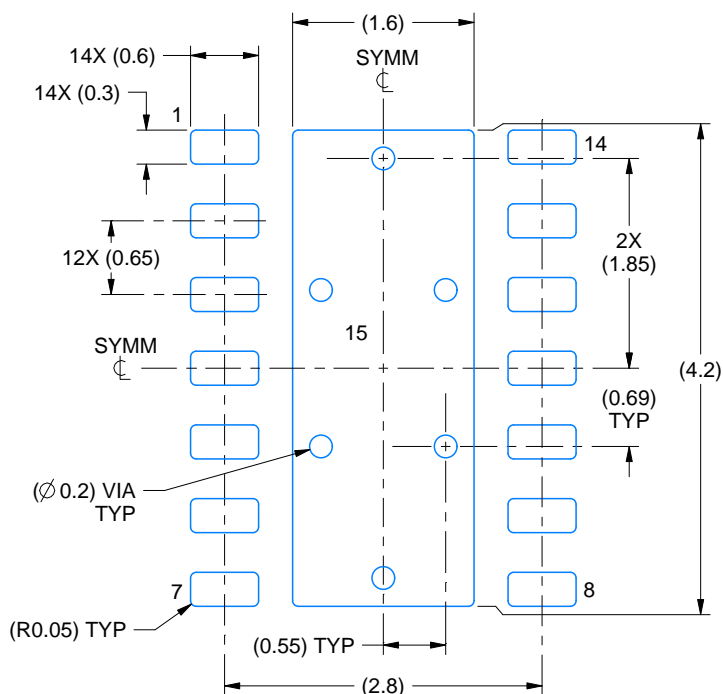
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

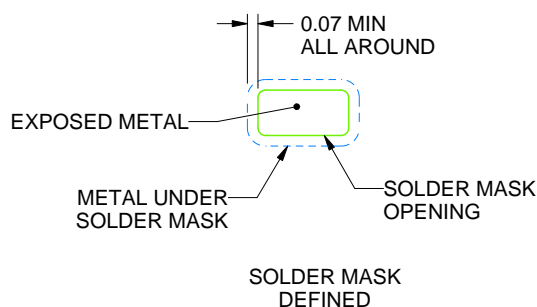
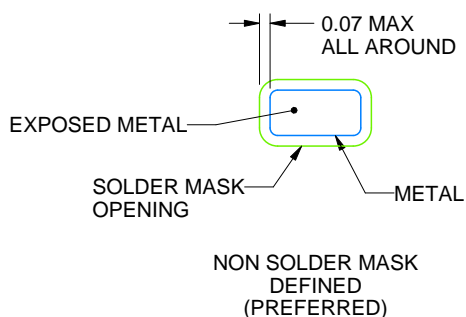
DMT0014B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4225087/B 01/2021

NOTES: (continued)

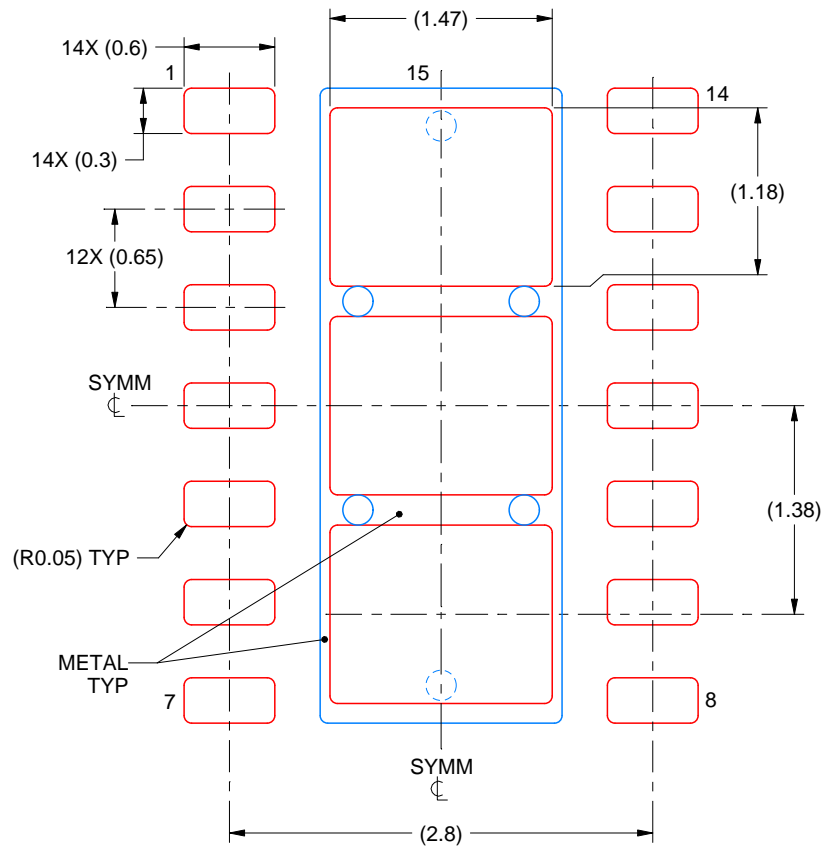
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DMT0014B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

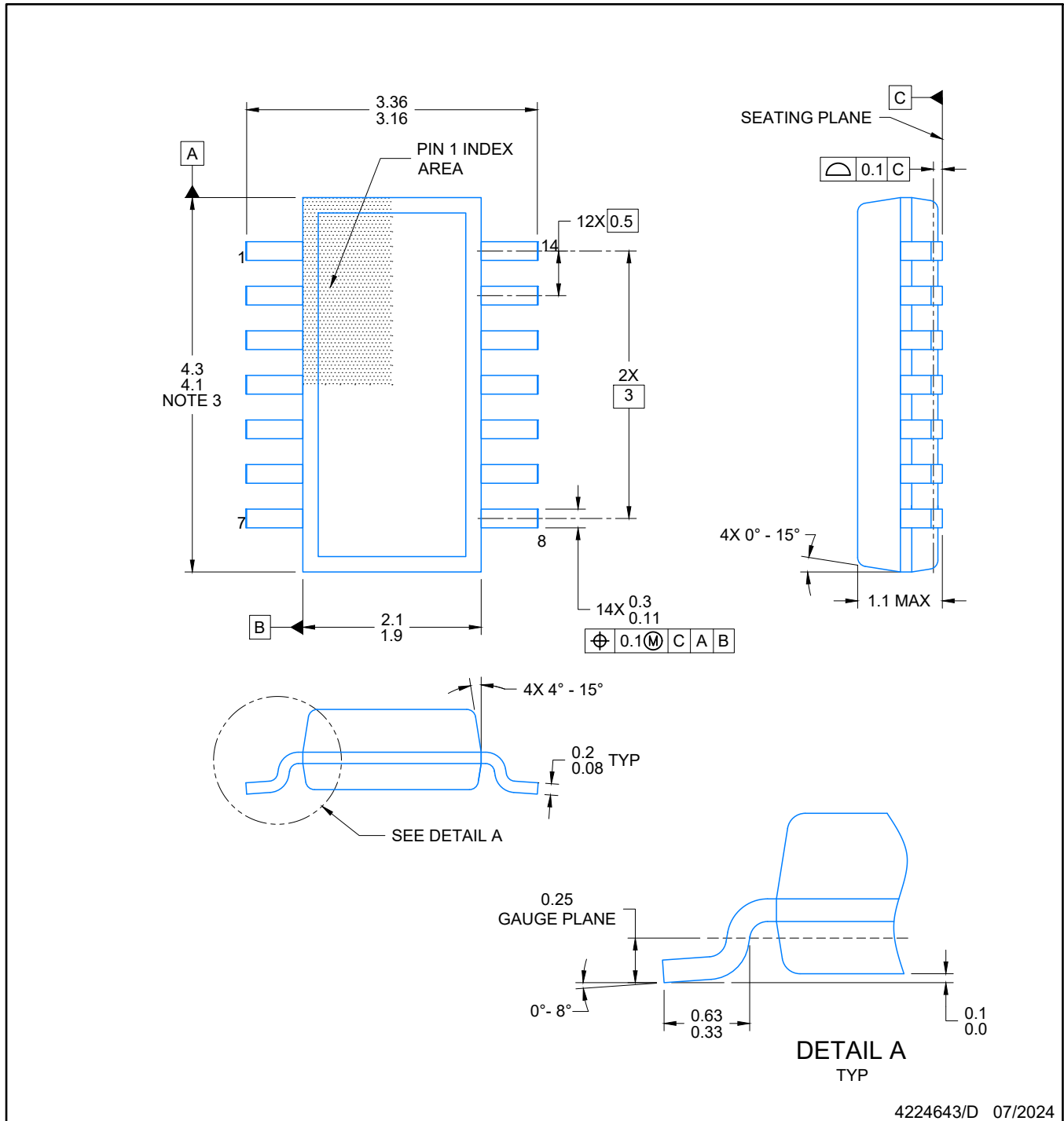


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
EXPOSED PAD 15
77.4% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4225087/B 01/2021

NOTES: (continued)

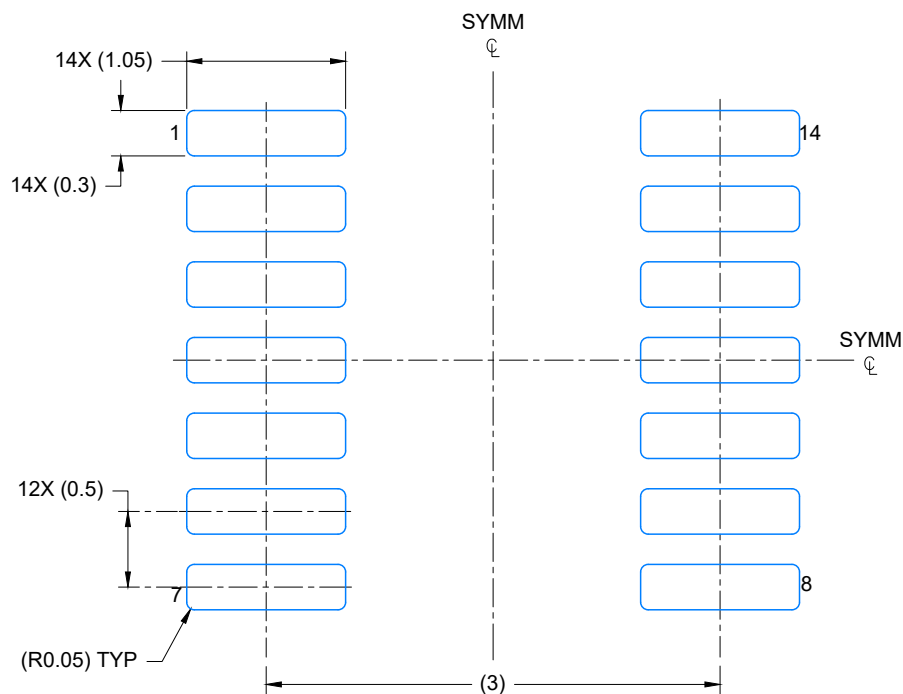
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



4224643/D 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AB



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



4224643/D 07/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL
 SCALE: 20X

4224643/D 07/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月