

SN74HC00A

2入力正論理NANDゲート4回路内蔵

JUNE 1989—REVISED JULY 1998

SN74HC00Aは、1チップに2入力正論理
NANDゲートを4回路内蔵した製品です。

$$Y = \overline{A \cdot B} \text{ 又は } Y = \overline{A} + \overline{B}$$

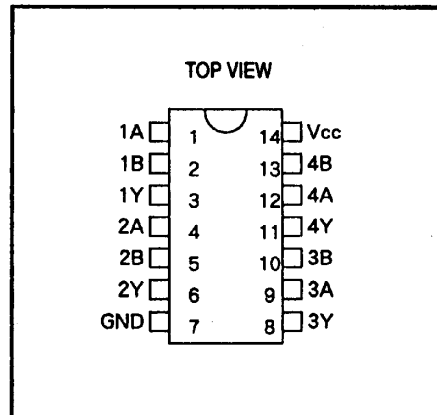
■特徴

- TTLのSN74LS00と同一ピン配置
- 動作電源電圧範囲 2V～6V
- 入力端子に保護ダイオード内蔵

真理値表

入 力		出 力
A	B	Y
H	H	L
L	X	H
X	L	H

PIN ASSIGNMENT

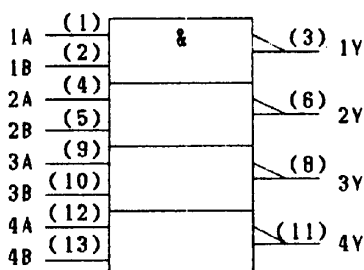


LOGIC DIAGRAM

(1/4 CIRCUIT)



LOGIC SYMBOL



This symbol is in accordance with ANSI/IEEE
Std 91-1984 and IEC Publication 617-12.



巻末に、製品を発注する場合に事前に確認していただきたい事項、および製品の標準保証条件、ならびに人身、環境等への深刻な影響を及ぼす危険性を包含する用途への製品の使用に関するご注意がついておりますので、必ずお読み下さい。

この資料は日本テキサス・インスツルメンツ(日本TI)が、お客様がTIおよび日本TI製品を理解するための一助としてお役に立てるよう、作成しております。製品に関する情報は随時更新されますので最新版の情報を取得するようお願いいたします。
TIおよび日本TIは、更新以前の情報に基づいて発生した問題や障害等につきましても如何なる責任も負いません。また、TI及び日本TIは本ドキュメントに記載された情報により発生した問題や障害等につきましても如何なる責任も負いません。

**TEXAS
INSTRUMENTS**

JAJS019

JUNE 1989—REVISED JULY 1998

■絶対最大定格

項 目	記号		単位
電源電圧	V_{CC}	-0.5 ~ +7.0	V
入力ダイオード・ピーク電流	I_{IK}	±20	mA
出力ダイオード・ピーク電流	I_{OK}	±20	mA
出力電流	I_O	±25	mA
V_{CC} 及び GND電流		±50	mA
端子印加温度：Nパッケージ（10秒）		260	°C
保存温度	T_{STG}	-65 ~ +150	°C

■推奨動作範囲

項 目	記 号	電源電圧 (V)	$T_A = -40 \sim +85^\circ\text{C}$ MIN TYP MAX	単位
供給電源電圧	V_{CC}		2.0 5.0 6.0	V
“H” レベル入力電圧	V_{IH}	2.0 4.5 6.0	1.50 3.15 4.20	V
“L” レベル入力電圧	V_{IL}	2.0 4.5 6.0	0 0 0 0.5 1.35 1.8	V
入力電圧	V_I		0 V_{CC}	V
出力電圧	V_O		0 V_{CC}	V
“H” レベル出力電流	I_{OH}	4.5 6.0	-4.0 -5.2	mA
“L” レベル出力電流	I_{OL}	4.5 6.0	4.0 5.2	mA
入力立ち上り ／立ち下り時間	t_i	2.0 4.5 6.0	0 0 0 1000 500 400	nS
動作温度範囲	T_A		-40 85	°C

JUNE 1989—REVISED JULY 1998

■電気的特性

項 目	測 定 条 件	電源電圧 (V)	$T_A = 25^\circ\text{C}$			$T_A = -40 \sim +85^\circ\text{C}$		単位
			MIN	TYP	MAX	MIN	MAX	
V_{OH} 出力電圧 ハイ・レベル	$I_O = -20 \mu\text{A} *$	2.0 4.5 6.0	1.90 4.40 5.90			1.90 4.40 5.90		V
	$I_O = -4\text{mA} *$ $I_O = -5.2\text{mA} *$	4.5 6.0	3.98 5.48			3.84 5.34		
V_{OL} 出力電圧 ロー・レベル	$I_O = 20 \mu\text{A} *$	2.0 4.5 6.0			0.10 0.10 0.10		0.10 0.10 0.10	V
	$I_O = 4\text{mA} *$ $I_O = 5.2\text{mA} *$	4.5 6.0			0.26 0.26		0.33 0.33	
I_I 入力電流	$V_I = V_{CC}$ 又はGND	6.0		± 0.1	± 100		± 1000	nA
I_{CC} 静止電源電流	$V_I = V_{CC}$ 又はGND, $I_O = 0$	6.0			2.0		20	μA

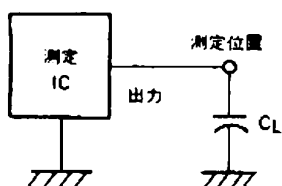
* : $V_I = V_{IH}$ 又は V_{IL} ■スイッチング特性 ($C_L = 50 \text{ pF}$)

項 目	測 定 条 件			$T_A = 25^{\circ}\text{C}$			$T_A = -40 \sim +85^{\circ}\text{C}$		単位
	FROM	TO	$V_{CC}(\text{V})$	MIN	TYP	MAX	MIN	MAX	
t_{PLH} 伝搬遅延時間	A, B	Y	2.0 4.5 6.0	29 10 8	75 15 13		95 19 16	n S	
t_{PHL} 伝搬遅延時間			2.0 4.5 6.0	29 10 8	75 15 13		95 19 16		
t_r 立ち上がり時間		Y	2.0 4.5 6.0	21 7 6	75 15 13		95 19 16	n S	
t_f 立ち下り時間			2.0 4.5 6.0	21 7 6	75 15 13		95 19 16		
C_i 入力容量				3	10		10	p F	
C_{PD} 消費電力容量／ゲート：無負荷時				20	—		—	p F	

注) 測定回路及び条件は別紙を参照して下さい。

HIGH-SPEED CMOS LOGIC AC 特性の測定回路及び条件

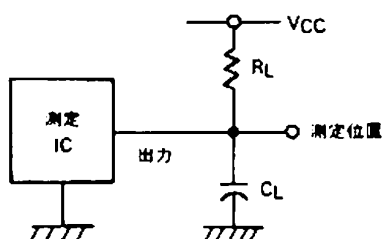
■ トーテム・ポール出力



測定項目		$C_L \uparrow$
TPLH, TPHL, t_r , t_f	標準出力・タイプ	50pF
	バッファ出力・タイプ	50pF, 150pF

(注) $\uparrow$: C_L は、プローブ容量及び測定治具の浮遊容量を含みます。

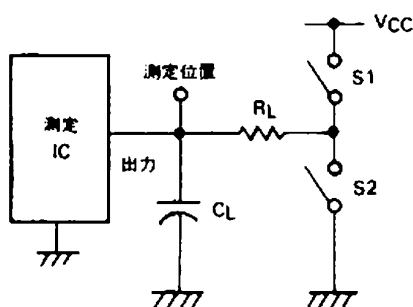
■ オープン・ドレイン出力



測定項目	R_L	$C_L \uparrow$
TPLH, TPHL, t_r , t_f	1k Ω	50pF

(注) $\uparrow$: C_L は、プローブ容量及び測定治具の浮遊容量を含みます。

■ 3-ステート出力

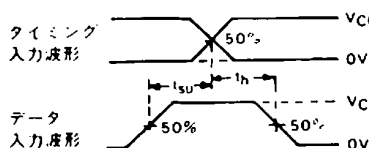
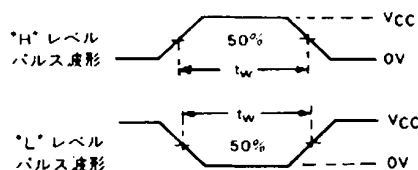
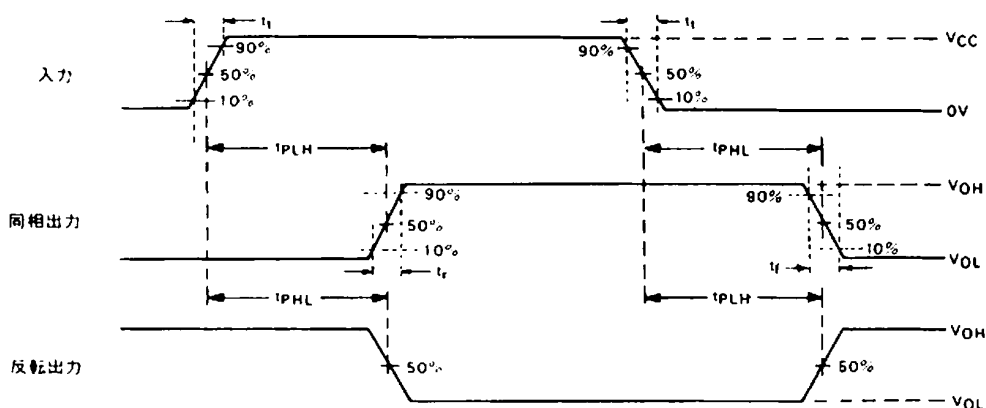
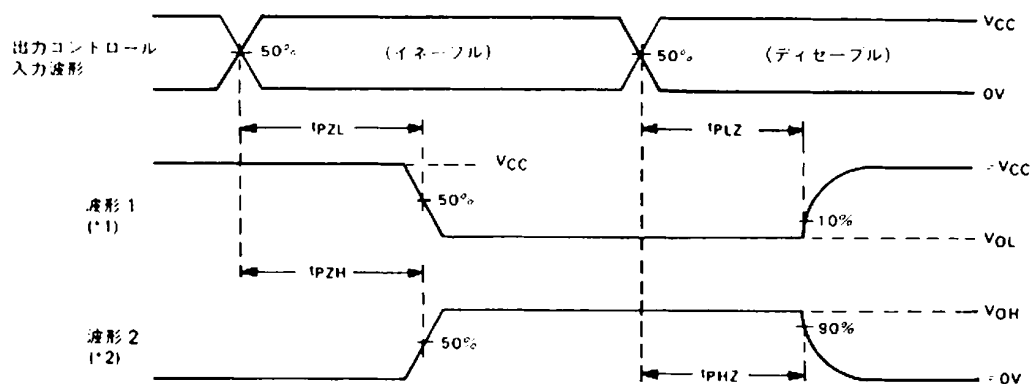


測定項目	R_L	$C_L \uparrow$	S1	S2
TPZH	1k Ω	50pF	開	閉
TPZL		150pF	閉	開
TPHZ	1k Ω	50pF	開	閉
TPLZ		150pF	閉	開
TPLH, TPHL, t_r , t_f		50pF, 150pF	開	開

(注) $\uparrow$: C_L は、プローブ容量及び測定治具の浮遊容量を含みます。

HIGH-SPEED CMOS LOGIC AC特性の測定回路 及び条件

HC タイプ

■セットアップ (t_{su}) 及びホールド (t_h) 時間の電圧波形■パルス幅 (t_w) の電圧波形■伝搬遅延時間 (t_{PLH}/t_{PHL}) の電圧波形■イネーブル (t_{PZL}/t_{PHZ}) 及びディセーブル (t_{PLZ}/t_{PHZ}) 時間の電圧波形 (3-ステート出力)

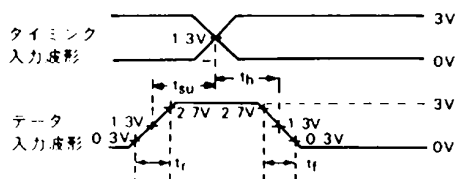
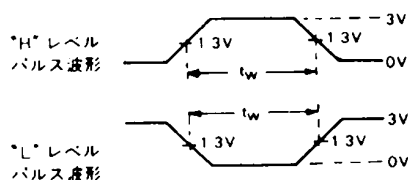
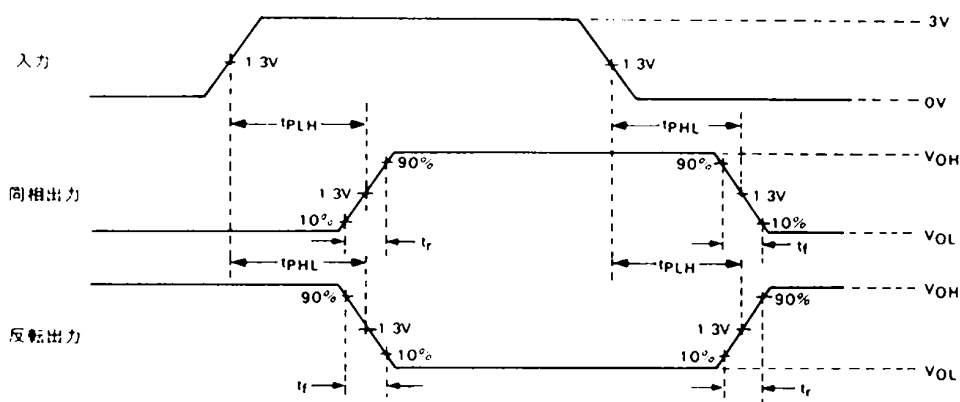
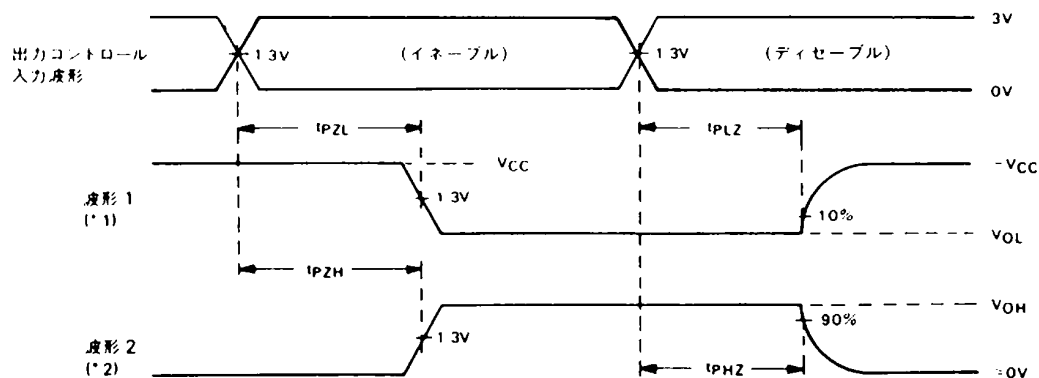
(注) *1: 波形1は、出力コントロールによって、出力がディセーブルされた場合を除いて「L」のような内部条件による出力。

*2: 波形2は、出力コントロールによって、出力がディセーブルされた場合を除いて「H」のような内部条件による出力。

(注) AC特性を測定する場合、入力波形の基本的な条件は、立ち上がり時間及び落下時間 (t_r) = 6ns、繰り返し周波数 (PRF) ≤ 1MHz、デューティサイクル 50%、パルス幅とパルスレートの出力インピーダンス (Z_{out}) = 50Ωです。

HIGH-SPEED CMOS LOGIC AC 特性の測定回路及び条件

HCT タイプ

■ セットアップ (t_{su}) 及びホールド (t_h) 時間の電圧波形■ パルス幅 (t_w) の電圧波形■ 伝搬遅延時間 (t_{PLH}/t_{PHL}) の電圧波形■ イネーブル (t_{PZL}/t_{PZH}) 及びディセーブル (t_{PLZ}/t_{PHZ}) 時間の電圧波形 (3-ステート出力)

(注) *1: 波形1は、出力コントロールによって、出力がディセーブルされた場合を除いて *L* のような内部条件による出力。
 *2: 波形2は、出力コントロールによって、出力がディセーブルされた場合を除いて *H* のような内部条件による出力。

(注) AC 特性を測定する場合、入力波形の基本的な条件は、立ち上がり時間及び立下り時間 (t_f) = 6ns、繰り返し周波数 (PRF) ≤ 1MHz、デューティ・サイクル 50%、パルスジェネレータの出力インピーダンス (Z_{out}) = 50Ω です。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
SN74HC00AN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	SN74HC00AN
SN74HC00AN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	SN74HC00AN
SN74HC00ANSR	Active	Production	SOP (NS) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	HC00A
SN74HC00ANSR.A	Active	Production	SOP (NS) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	HC00A
SN74HC00APWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	HC00A
SN74HC00APWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	HC00A

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74HC00ANSR	SOP	NS	14	2000	330.0	16.4	8.45	10.55	2.5	12.0	16.2	Q1
SN74HC00APWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74HC00ANSR	SOP	NS	14	2000	353.0	353.0	32.0
SN74HC00APWR	TSSOP	PW	14	2000	356.0	356.0	35.0

TUBE


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
SN74HC00AN	N	PDIP	14	25	506	13.97	11230	4.32
SN74HC00AN	N	PDIP	14	25	506	13.97	11230	4.32
SN74HC00AN.A	N	PDIP	14	25	506	13.97	11230	4.32
SN74HC00AN.A	N	PDIP	14	25	506	13.97	11230	4.32

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



PINS **	14	16	18	20
DIM				
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD



14/18 Pin Only
20 Pin vendor option

4040049/E 12/2002

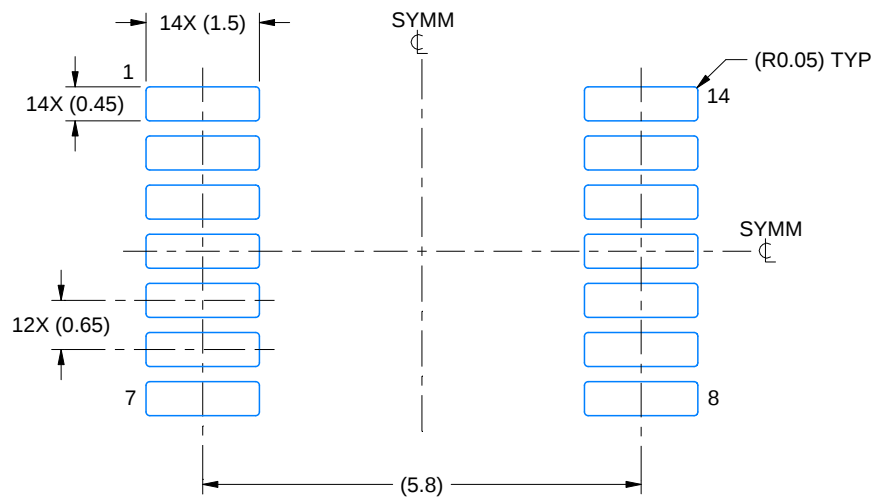
- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 - The 20 pin end lead shoulder width is a vendor option, either half or full width.

EXAMPLE BOARD LAYOUT

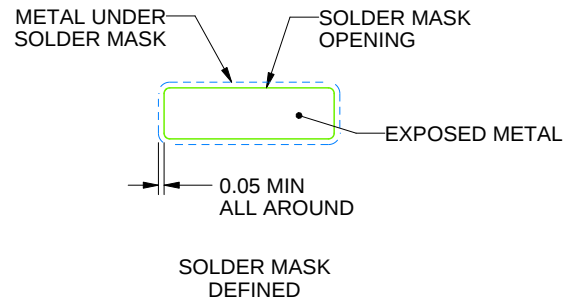
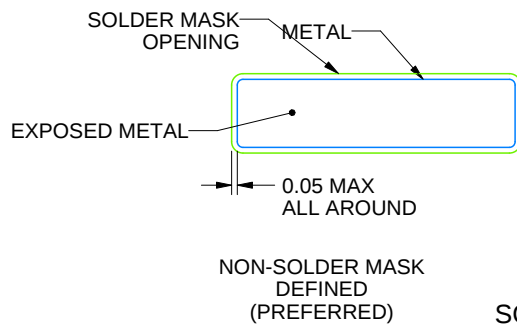
PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

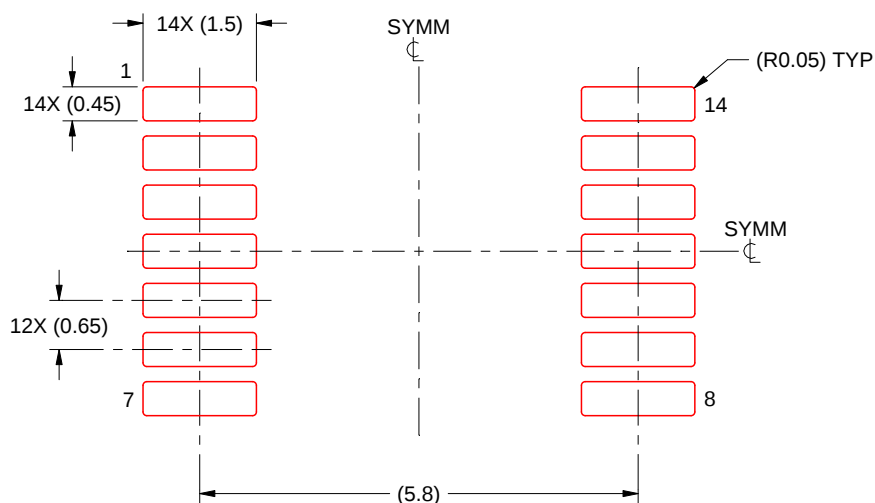
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月