

SN74AVC2T244 2 ビット単方向電圧レベル・トランスレータ

1 特長

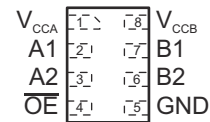
- 広い動作 V_{CC} 範囲: 0.9V~3.6V
- 低い静的消費電流: $I_{CC} = 6\mu A$ 以下
- 出力イネーブル機能により、出力を無効化することで消費電力を低減可能
- 3.0V において $\pm 24mA$ の出力駆動能力
- I_{off} により部分的パワーダウン・モード動作をサポート
- 入力ヒステリシスにより、低速な入力遷移と、入力のスイッチング・ノイズ耐性強化を実現
- 最大データ・レート
 - 380Mbps (1.8V から 3.3V に変換)
 - 200Mbps (1.8V 未満から 3.3V に変換)
 - 200Mbps (2.5V または 1.8V に変換)
 - 150Mbps (1.5V に変換)
 - 100Mbps (1.2V に変換)
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能
- JESD 22 を超える ESD 保護
 - 5000V、人体モデル (A114-A)

2 アプリケーション

- ハンドセット、スマートフォン、タブレット、サーバー

3 概要

この 2 ビット単方向トランスレータは、設定可能な 2 本の独立した電源レールを使用します。A ポートは V_{CCA} に追従する設計で、 V_{CCA} は 0.9V~3.6V の電源電圧に対応します。B ポートは V_{CCB} に追従する設計で、 V_{CCB} は 0.9~3.6V の任意の電源電圧に対応できます。このため、0.9V、1.2V、1.5V、1.8V、2.5V、3.6V の電圧ノード間で、低電圧の変換を行えます。SN74AVC2T244 の場合、出力イネーブル ($\overline{OE}$) 入力が LOW のとき、全出力が高インピーダンス状態になります。SN74AVC2T244 は、 $\overline{OE}$ 入力回路が V_{CCA} を基準とするように設計されています。このデバイスは、 I_{off} を使用する部分的パワーダウン・アプリケーション用に完全に動作が規定されています。 I_{off} 回路が出力をディスエーブルにするため、電源切断時にデバイスに電流が逆流して損傷に至ることを回避できます。



DQE および DQM パッケージ 8 ピン X2SON (上面図)



Table of Contents

1 特長	1	6.4 AC Electrical Characteristics	6
2 アプリケーション	1	7 Device and Documentation Support	7
3 概要	1	7.1 Receiving Notification of Documentation Updates.....	7
4 Revision History	2	7.2 サポート・リソース.....	7
5 Pin Configuration and Functions	3	7.3 Trademarks.....	7
6 Specifications	4	7.4 静電気放電に関する注意事項.....	7
6.1 Absolute Maximum Ratings.....	4	7.5 用語集.....	7
6.2 Recommended Operating Conditions.....	4	8 Mechanical, Packaging, and Orderable Information	7
6.3 Electrical Characteristics.....	5		

4 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (September 2011) to Revision C (March 2021)	Page
• 文書全体にわたって表、図、相互参照の採番方法を更新.....	1
• データシートのタイトルを更新.....	1
• 「注文情報」表を削除 (データシートの末尾にある POA を参照).....	1

5 Pin Configuration and Functions



図 5-1. DQE and DQM Packages 8 Pin X2SON (Top View)

表 5-1. Pin Functions

PIN	FUNCTION
VCCA	Input Port DC Power Supply
VCCB	Output Port DC Power Supply
GND	Ground
An	Input Port
Bn	Output Port
OE	Output Enable

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted) ⁽¹⁾

			MIN	MAX	UNIT
Voltage	DC Supply voltage, V_{CCA} V_{CCB}		−0.5	4.6	V
	DC Input voltage, V_I	A_n	−0.5	4.6	V
	Control Input, V_C	$\overline{OE}$	−0.5	4.6	V
	DC Output voltage, V_O , $V_{CCA} = V_{CCB} = 0$	(Power Down) B_n	−0.5	4.6	V
		(Active Mode) B_n	−0.5	4.6	
		3-State Mode B_n	−0.5	4.6	
	DC Input Diode current, I_{IK}	$V_I < \text{GND}$		−20	mA
	DC Output Diode current, I_{OK}	$V_O < \text{GND}$		−50	mA
	DC Output Source/Sink current, I_O			±50	mA
	DC Supply current per supply pin, I_{CCA} , I_{CCB}			±100	mA
I_{GND}	DC Ground current per ground pin			±100	mA
T_{stg}	Storage temperature range		−65	150	°C

- (1) Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

6.2 Recommended Operating Conditions

				MIN	MAX	UNIT
V _{CCA} , V _{CCB}	Positive DC Supply voltage			0.9	3.6	V
V _I	Bus input voltage			GND	3.6	V
V _I	Input voltage			GND	3.6	V
V _C	Control input OE			GND	3.6	V
V _O	Bus output voltage	(Power Down Mode)	B _n	GND	3.6	V
		(Active Mode)	B _n	GND	V _{CCB}	V
		3-State Mode	B _n	GND	3.6	V
T _A	Operating free-air temperature			−40	85	°C
Δt/Δv	Input transition rise or fall rate V _I from 30% to 70% of V _{CC} ; V _{CC} = 3.3 V ±0.3 V			0	10	nS

6.3 Electrical Characteristics

over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER ^{(1) (2)}		TEST CONDITIONS	V _{CCA} (V)	V _{CCB} (V)	–40°C to 85°C		UNIT
					MIN	MAX	
V _{IH}	Input HIGH Voltage (An, OE)		2.7 – 3.6	0.9 – 3.6	2.0	–	V
			2.3 – 2.7		1.6	–	
			1.4 – 2.3		0.65 × V _{CCA}	–	
			0.9 – 1.4		0.9 × V _{CCA}	–	
V _{IL}	Input LOW voltage (An, OE)		2.7 – 3.6	0.9 – 3.6	–	0.8	V
			2.3 – 2.7		–	0.7	
			1.4 – 2.3		–	0.35 × V _{CCA}	
			0.9 – 1.5		–	0.1 × V _{CCA}	
V _{OH}	Output HIGH voltage	I _{OH} = –100 µA; V _I = V _H	0.9 – 3.6	0.9 – 3.6	V _{CCB} – 0.2	–	V
		I _{OH} = –0.5 mA; V _I = V _H	0.9	0.9	0.75 × V _{CCB}	–	
		I _{OH} = –2 mA; V _I = V _H	1.4	1.4	1.05	–	
		I _{OH} = –6 mA; V _I = V _H	1.65	1.65	1.25	–	
			2.3	2.3	2.0	–	
		I _{OH} = –12 mA; V _I = V _H	2.3	2.3	1.8	–	
			2.7	2.7	2.2	–	
		I _{OH} = –18 mA; V _I = V _H	2.3	2.3	1.7	–	
			3.0	3.0	2.4	–	
		I _{OH} = –24 mA; V _I = V _H	3.0	3.0	2.2	–	
V _{OL}	Output LOW voltage	I _{OH} = 100 µA; V _I = V _H	0.9 – 3.6	0.9 – 3.6	–	0.2	V
		I _{OH} = 0.5 mA; V _I = V _H	1.1	1.1	–	0.3	
		I _{OH} = 2 mA; V _I = V _H	1.4	1.4	–	0.35	
		I _{OH} = 6 mA; V _I = V _H	1.65	1.65	–	0.3	
			2.3	2.3	–	0.4	
		I _{OH} = 12 mA; V _I = V _H	2.7	2.7	–	0.4	
			2.3	2.3	–	0.6	
		I _{OH} = 18 mA; V _I = V _H	3.0	3.0	–	0.4	
			3.0	3.0	–	0.55	
I _I	Input Leakage Current	V _I = V _{CCA} or GND	0.9 – 3.6	0.9 – 3.6	–1.0	1.5	µA
I _{OFF}	Power-Off Leakage Current	OE = 0V	0	0.9 – 3.6	–1.0	1.3	µA
			0.9 – 3.6	0	–1.0	1.5	
I _{CCA}	Quiescent Supply Current	V _I = V _{CCA} or GND; I _O = 0	0.9 – 3.6	0.9 – 3.6	–	3.0	µA
I _{CCB}	Quiescent Supply Current	V _I = V _{CCA} or GND; I _O = 0	0.9 – 3.6	0.9 – 3.6	–	3.0	µA
I _{CCA} + I _{CCB}	Quiescent Supply Current	V _I = V _{CCA} or GND; I _O = 0	0.9 – 3.6	0.9 – 3.6	–	6.0	µA
ΔI _{CCA}	Increase in I _{CC} per Input Voltage, Other inputs at V _{CCA} or GND	V _I = V _{CCA} – 0.3 V; V _I = V _{CCA} or GND	3.6	3.6	–	5.0	µA

over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER ^{(1) (2)}		TEST CONDITIONS	V _{CCA} (V)	V _{CCB} (V)	–40°C to 85°C		UNIT
					MIN	MAX	
ΔI_{CCB}	Increase in I_{CC} per Input Voltage, Other inputs at V_{CCA} or GND	$V_I = V_{CCA} - 0.3 \text{ V}$; $V_I = V_{CCA}$ or GND	3.6	3.6	–	5.0	μA
I_{OZ}	I/O Tri-State Output Leakage Current	$T_A = 25^\circ\text{C}$, $\overline{OE} = 0 \text{ V}$	0.9 – 3.6	0.9 – 3.6	–1.0	1.0	μA

(1) V_{CCO} is the V_{CC} associated with the output port.

(2) V_{CCI} is the V_{CC} associated with the input port.

6.4 AC Electrical Characteristics

over operating free-air temperature range (unless otherwise noted)

	PARAMETER	V _{CCA} (V)	V _{CCB} (V)	MIN	MAX	UNIT
t_{PLH} , t_{PHL}	Propagation Delay, A_n to B_n	0.9 – 3.6	0.9 – 3.6		20	nS
		1.2 – 3.6	1.2 – 3.6		7	
		1.8 – 3.6	1.8 – 3.6		3.5	
t_{PZH} , t_{PZL}	Output Enable, $\overline{OE}$ to B_n	0.9 – 3.6	0.9 – 3.6		23	nS
		1.2 – 3.6	1.2 – 3.6		6.5	
		1.8 – 3.6	1.8 – 3.6		4.1	
t_{PHZ} , t_{PLZ}	Output Disable, $\overline{OE}$ to B_n	0.9 – 3.6	0.9 – 3.6		17	nS
		1.2 – 3.6	1.2 – 3.6		7	
		1.8 – 3.6	1.8 – 3.6		4.3	
t_{OSHL} , t_{OSLH}	Output to Output Skew, Time	0.9 – 3.6	0.9 – 3.6		0.15	nS
		1.2 – 3.6	1.2 – 3.6		0.15	
		1.8 – 3.6	1.8 – 3.6		0.15	

表 6-1. Capacitance

(2)	PARAMETER	TEST CONDITIONS	TYP ⁽¹⁾	UNIT
C_{IN}	Control Pin Input Capacitance	$V_{CCA} = V_{CCB} = 3.3 \text{ V}$, $V_I = 0 \text{ V}$ or $V_{CCA/B}$	3.5	pF
$C_{I/O}$	I/O Pin Input capacitance	$V_{CCA} = V_{CCB} = 3.3 \text{ V}$, $V_I = 0 \text{ V}$ or $V_{CCA/B}$	5.0	pF
C_{PD}	Power Dissipation Capacitance	$V_{CCA} = V_{CCB} = 3.3 \text{ V}$, $V_I = 0 \text{ V}$ or $V_{CCA/B}$, $f = 10 \text{ MHz}$	33	pF

(1) Typical values are at $T_A = +25^\circ\text{C}$.

(2) C_{PD} is defined as the value of the IC's equivalent capacitance from which the operating current can be calculated from: $I_{CC(\text{operating})} \approx C_{PD} \times V_{CC} \times f_{IN} \times N_{SW}$ where $I_{CC} = I_{CCA} + I_{CCB}$ and N_{SW} = total number of outputs switching.

7 Device and Documentation Support

7.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on ti.com. Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

7.2 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の [使用条件](#)を参照してください。

7.3 Trademarks

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

7.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい ESD 対策をとらないと、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

7.5 用語集

TI 用語集 この用語集には、用語や略語の一覧および定義が記載されています。

8 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
SN74AVC2T244DQER	Active	Production	X2SON (DQE) 8	5000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	VA
SN74AVC2T244DQER.B	Active	Production	X2SON (DQE) 8	5000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	VA
SN74AVC2T244DQMR	Active	Production	X2SON (DQM) 8	3000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	VA
SN74AVC2T244DQMR.B	Active	Production	X2SON (DQM) 8	3000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	VA

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

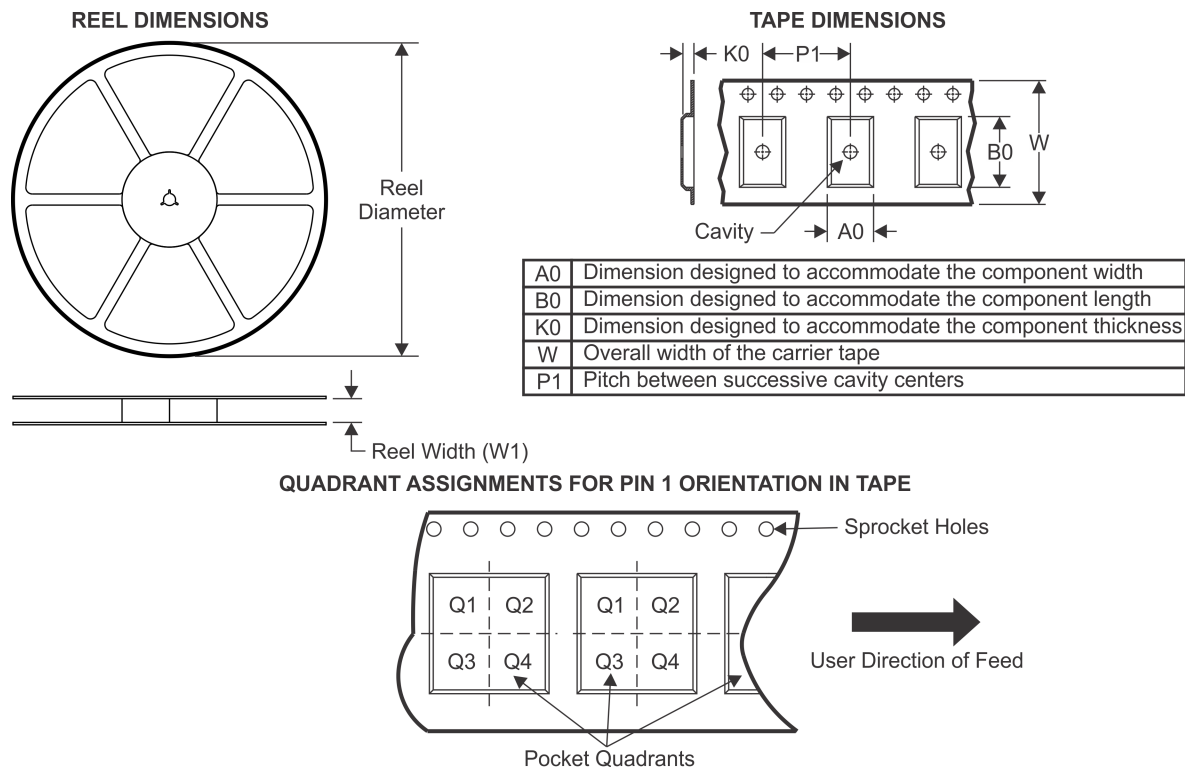
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

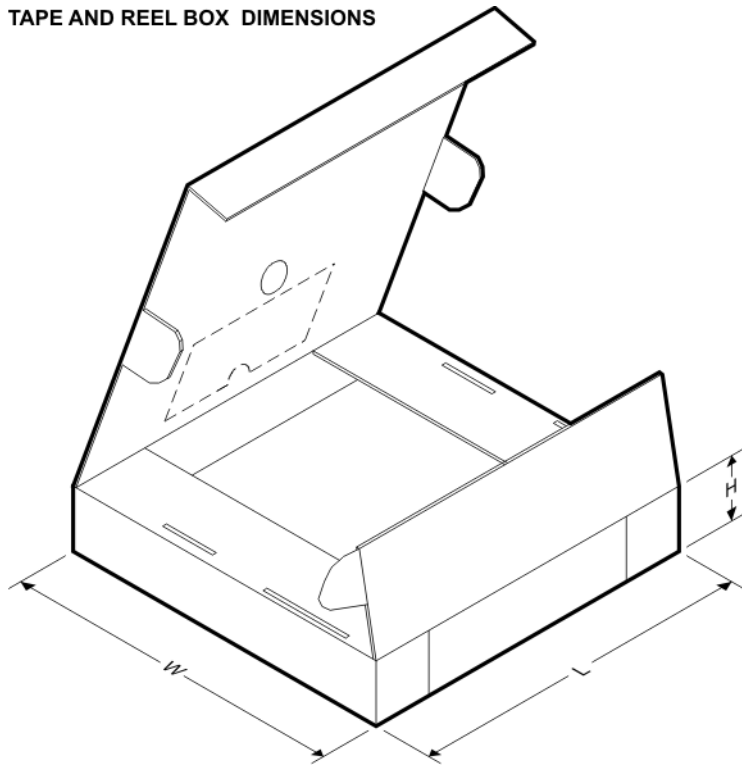
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74AVC2T244DQER	X2SON	DQE	8	5000	180.0	8.4	1.2	1.6	0.55	4.0	8.0	Q1
SN74AVC2T244DQMR	X2SON	DQM	8	3000	180.0	8.4	1.57	2.21	0.59	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS

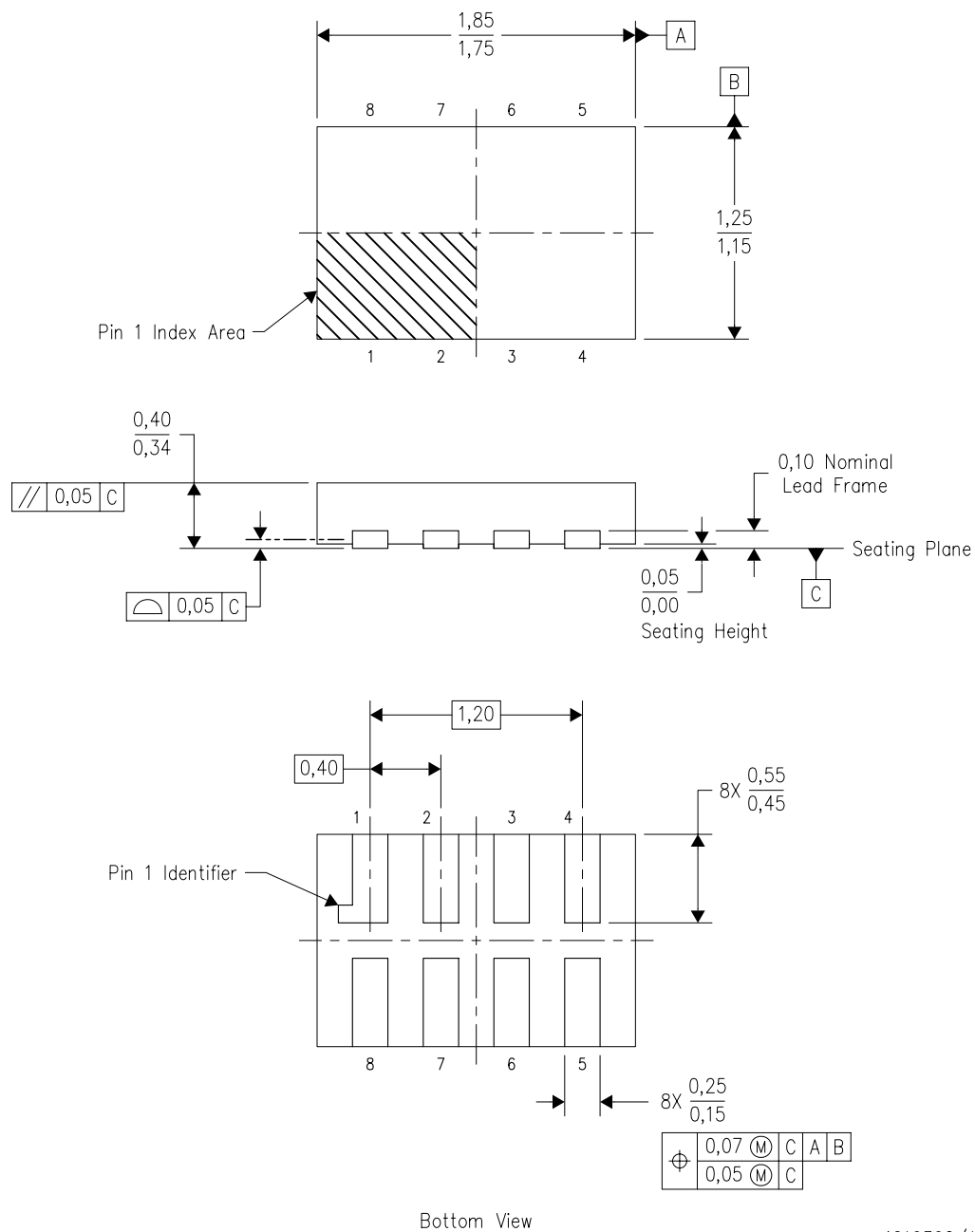


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74AVC2T244DQER	X2SON	DQE	8	5000	202.0	201.0	28.0
SN74AVC2T244DQMR	X2SON	DQM	8	3000	202.0	201.0	28.0

DQM (R-PX2SON-N8)

PLASTIC SMALL OUTLINE NO-LEAD



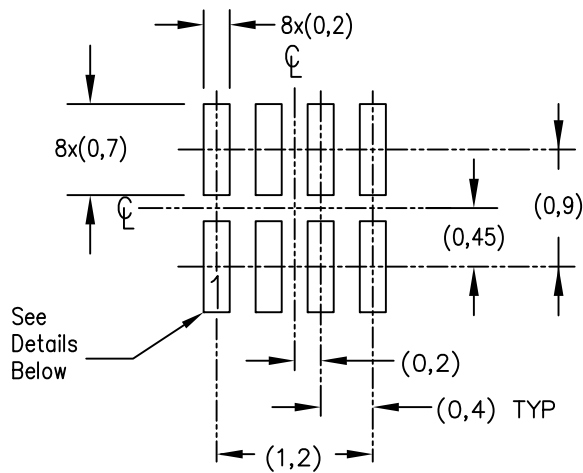
4210302/A 06/2009

- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. SON (Small Outline No-Lead) package configuration.

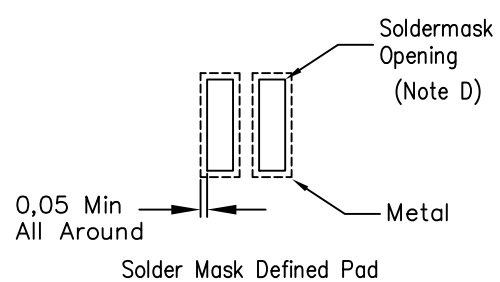
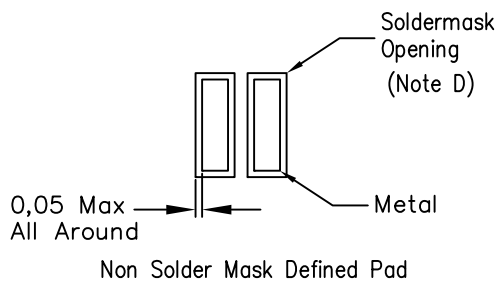
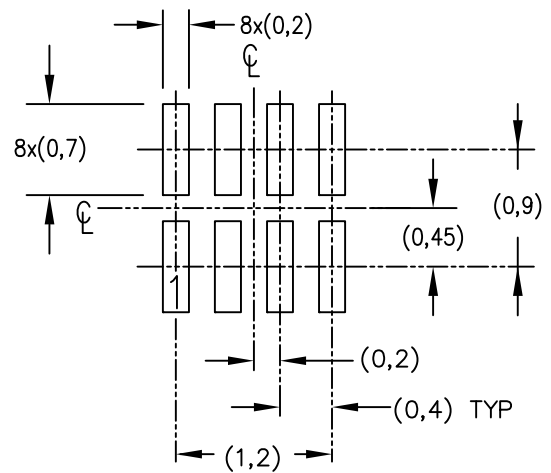
DQM (R-PX2SON-N8)

PLASTIC SMALL OUTLINE NO-LEAD

Example Board Layout



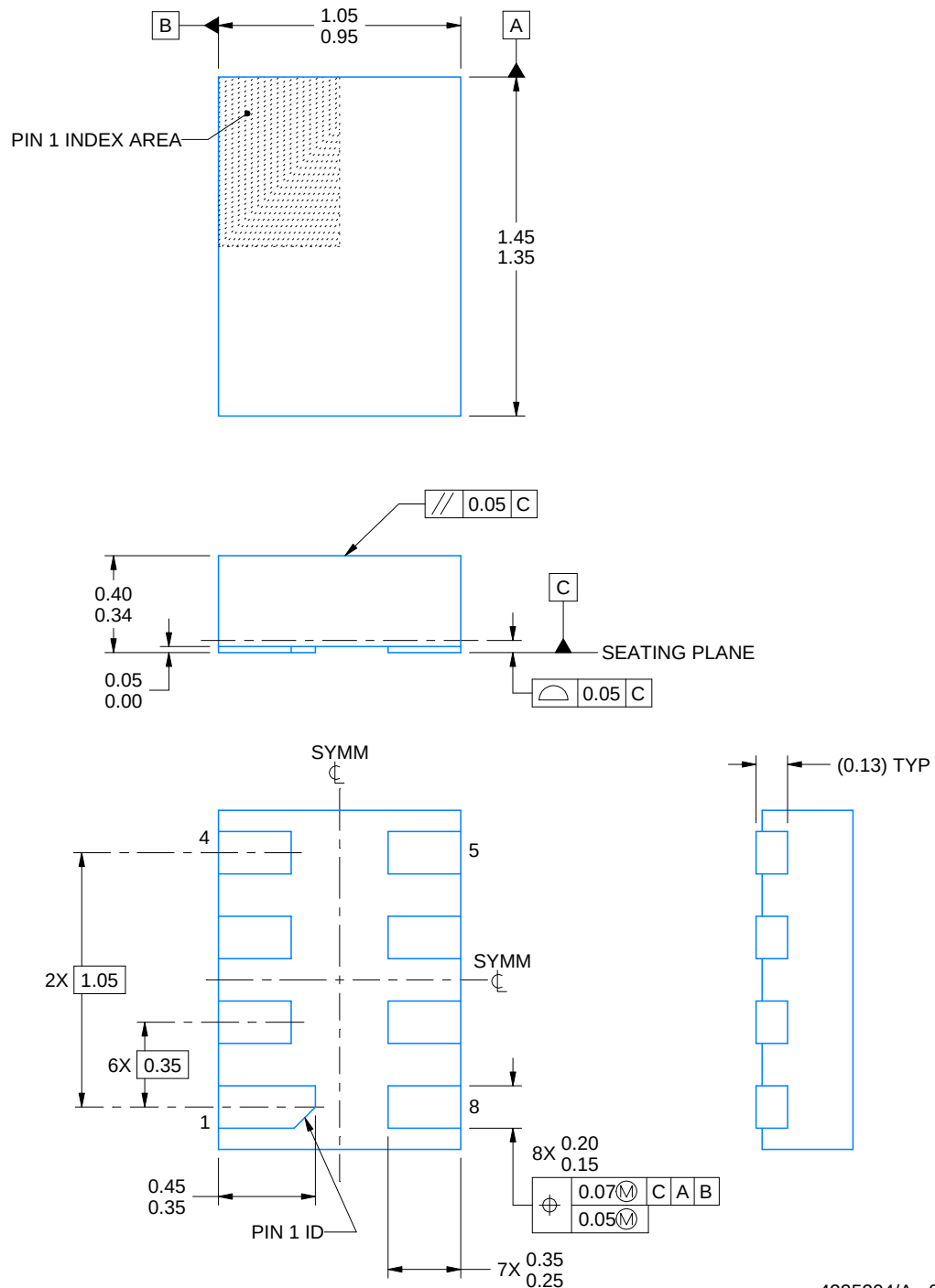
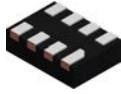
Example Stencil Design
0.1mm Thick Stencil
(Note C)



Solder Mask Details

4218746/A 07/13

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - D. Customers should contact their board fabrication site for recommended solder mask tolerances.



4225204/A 08/2019

NOTES:

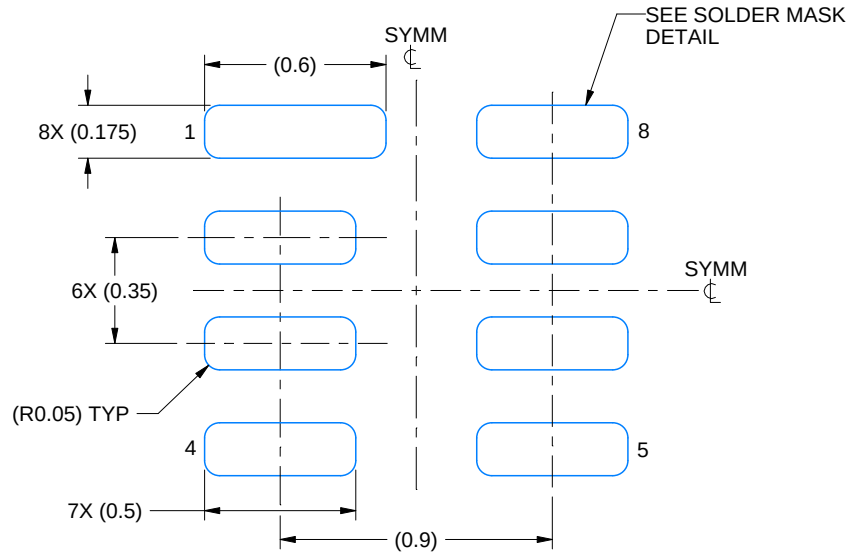
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package complies to JEDEC MO-287 variation X2EAF.

EXAMPLE BOARD LAYOUT

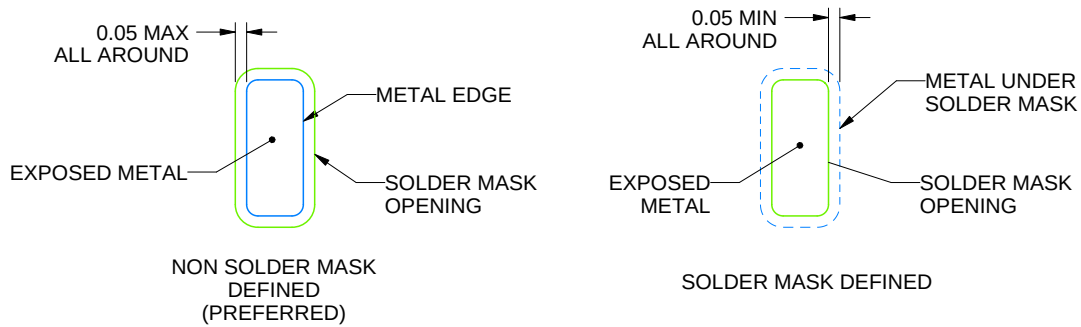
DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 40X



SOLDER MASK DETAILS

4225204/A 08/2019

NOTES: (continued)

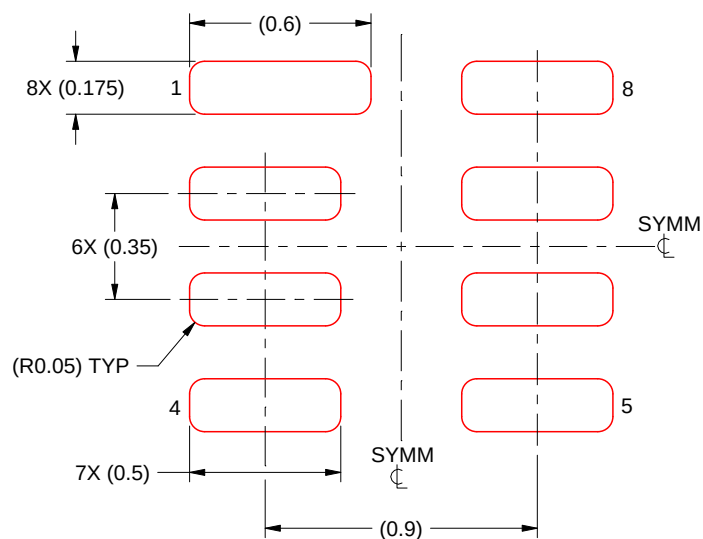
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.075 MM THICK STENCIL
SCALE: 40X

4225204/A 08/2019

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated